



(12)发明专利申请

(10)申请公布号 CN 110673405 A

(43)申请公布日 2020.01.10

(21)申请号 201910830381.9

(22)申请日 2019.09.04

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 曹武

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

G02F 1/1343(2006.01)

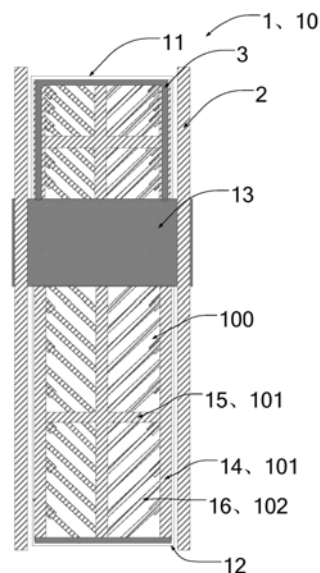
权利要求书1页 说明书5页 附图5页

(54)发明名称

像素电极结构及显示装置

(57)摘要

本发明公开了一种像素电极结构及显示装置,像素电极结构包括边界主干区域以及分支区域;其中边界主干区域具有主干电极;分支区域中具有若干分支电极,分支电极相互平行排列且连接于主干电极;相邻两根分支电极之间具有一间隙;至少一分支电极具有第一电极部和第二电极部,第二电极部连接于所述第一电极部和主干电极之间;第一电极部的宽度小于第二电极部的宽度。本发明的像素电极结构及显示装置,可以达到改善倒伏效率的目的,从而有效地提升了液晶穿透率。



1. 一种像素电极结构,其特征在于,包括边界主干区域以及分支区域;其中所述边界主干区域具有主干电极;
所述分支区域中具有若干分支电极,所述分支电极相互平行排列且连接于所述主干电极;相邻两根分支电极之间具有一间隙;
至少一分支电极具有第一电极部和第二电极部,所述第二电极部连接于所述第一电极部和所述主干电极之间;所述第一电极部的宽度小于所述第二电极部的宽度。
2. 根据权利要求1所述的像素电极结构,其特征在于,在同一分支电极中,所述第一电极部的中心轴线与所述第二电极部的中心轴线的错开设置且相互平行。
3. 根据权利要求1所述的像素电极结构,其特征在于,在同一分支电极中,所述第一电极部的中心轴线重合于所述第二电极部的中心轴线。
4. 根据权利要求1所述的像素电极结构,其特征在于,在任意两个不同分支电极中,其中一个分支电极的第二电极部的宽度与另一个分支电极的第二电极的宽度相同。
5. 根据权利要求1所述的像素电极结构,其特征在于,在任意两个不同分支电极中,其中一个分支电极的第二电极部的宽度与另一个分支电极的第二电极的宽度不同。
6. 根据权利要求1所述的像素电极结构,其特征在于,在任意两个不同间隙中,其中一个间隙的宽度与另一个间隙的宽度相同或不同。
7. 根据权利要求1所述的像素电极结构,其特征在于,所述分支电极与所述主干电极之间具有一夹角,所述夹角为 30° - 60° 。
8. 根据权利要求1所述的像素电极结构,其特征在于,所述分支电极还包括第三电极部,所述第三电极部连接在所述第一电极部和第二电极部之间,其中,所述第一电极部截面为长方形,所述第二电极部截面为长方形,所述第三电极部截面为上宽下窄的梯形。
9. 根据权利要求1所述的像素电极结构,其特征在于,所述第二电极部的宽度与所述第一电极部的宽度之间的差值小于或等于 $2\mu\text{m}$ 。
10. 一种显示装置,其特征在于,包括如权利要求1-9中任意一项所述的像素电极结构。

像素电极结构及显示装置

技术领域

[0001] 本发明涉及显示技术领域,具体为一种像素电极结构及显示装置。

背景技术

[0002] 液晶分子的取向与液晶效率显著相关,具体表现为其倾角和旋转方位角(具体与液晶分子正负极性有关),液晶效率是指透过并旋转入射光方向,以使其能从出射方向的偏光片处出射的能力。

[0003] 像素电极结构的分布是重要设计项,图1中L指像素电极的图形区的分支电极102'的宽度,S指两相邻分支电极102'之间的间隙100'的宽度,S与L的两者之和为P。一般P越小,显示面板的显示效果越优,目前常见P已经到5 μm 甚至更低。

[0004] 现有技术中,S与L的两者之和P相同,L与S的比例关系非常微妙;从理论上讲,L越大,给予的垂直电场强,倾角改善明显,液晶效率越高;而从模拟结果看,由于分支电极102'与主干电极101'的边界处受复杂电场影响,一般L越小其液晶效率越高,但存在峰值设计。

[0005] 在整颗像素中,分支电极102'的宽度L与分支电极102'之间的间隙100'的宽度S的比例或者S与L的两者之和P保持不变,即不随着区域不同而发生变化。而在液晶效率分析中,当将像素单元上下偏光片旋转45°后(将偏转不理想的液晶部分体现出来),发现,边界主干区的主干电极101'及数据线2两侧,或者边界处的主干电极101'的液晶倒伏状态不一致;其中十字主干区域的主干电极101'处的液晶分子完全倒伏,且旋转排列在水平垂直方向;而边界主干电极分子状态复杂,除了平面方位角未混乱外,其倒伏程度较差,且后者占主要部分,造成效率/穿透率下降明显。

发明内容

[0006] 为解决上述技术问题:本发明提供一种像素电极结构及显示装置,通过改变分支电极的部分宽度或者分支电极之间的间隙的宽度,改变分支电极是L与S的比例关系,以提高液晶效率和穿透率。

[0007] 解决上述问题的技术方案是:本发明提供一种像素电极结构,包括边界主干区域以及分支区域;其中所述边界主干区域具有主干电极;所述分支区域中具有若干分支电极,所述分支电极相互平行排列且连接于所述主干电极;相邻两根分支电极之间具有一间隙;至少一分支电极具有第一电极部和第二电极部,所述第二电极部连接于所述第一电极部和所述主干电极之间;所述第一电极部的宽度小于所述第二电极部的宽度。

[0008] 在本发明的一实施例中,在同一分支电极中,所述第一电极部的中心轴线相错且平行于所述第二电极部的中心轴线。

[0009] 在本发明的一实施例中,在同一分支电极中,所述第一电极部的中心轴线重合于所述第二电极部的中心轴线。

[0010] 在本发明的一实施例中,在任意两个不同分支电极中,其中一个第二电极部的宽度与另一个第二电极的宽度相同。

[0011] 在本发明的一实施例中,在任意两个不同分支电极中,其中一个第二电极部的宽度与另一个第二电极的宽度不同。

[0012] 在本发明的一实施例中,在任意两个不同间隙中,其中一个间隙的宽度与另一个间隙的宽度相同或不同。

[0013] 在本发明的一实施例中,所述分支电极与所述主干电极之间具有一夹角,所述夹角为 30° - 60° 。

[0014] 在本发明的一实施例中,所述分支电极还包括第三电极部,所述第三电极部连接在所述第一电极部和第二电极部之间,其中,所述第一电极部截面为长方形,所述第二电极部截面为长方形,所述第三电极部截面为上宽下窄的梯形。

[0015] 在本发明的一实施例中,所述第二电极部的宽度与所述第一电极部的宽度之间的差值小于或等于 $2\mu\text{m}$ 。

[0016] 本发明还提供了一种显示装置,包括所述的像素电极结构。

[0017] 本发明的优点是:本发明的像素电极结构及显示装置,通过增大像素边界区处的分支电极的宽度,有效的改善了液晶倾角恶化严重,造成这些区域实际效率或穿透率偏低等问题,可以达到改善倒伏效率的目的,从而有效地提升了液晶穿透率。

附图说明

[0018] 下面结合附图和实施例对本发明作进一步解释。

[0019] 图1是现有技术中的像素电极结构的分支电极和主干电极的结构图。

[0020] 图2是本发明实施例1的像素电极结构图。

[0021] 图3是本发明实施例1的分支电极和主干电极的结构图,主要体现分支电极的结构。

[0022] 图4是本发明实施例1的分支电极和主干电极的结构图,主要体现改变宽度的分支电极的一种分布结构。

[0023] 图5是本发明实施例2的分支电极和主干电极的结构图,主要体现在同一分支电极中,第一电极部的中心轴线相错且平行于第二电极部的中心轴线。

[0024] 图6是本发明实施例3的分支电极和主干电极的结构图,在任意两个不同分支电极中,其中一个第二电极部的宽度与另一个第二电极的宽度不同。

[0025] 图7是本发明实施例4的分支电极和主干电极的结构图,主要体现分支电极的结构。

[0026] 附图标记:

[0027] 1像素电极结构;2数据线;3公共电极;

[0028] 11主区;12次区;13晶体管分布区;

[0029] 14边界主干区域;15十字主干区域;16分支区域;

[0030] 101'、101主干电极;102'、102分支电极;100'、100间隙;

[0031] 1021第一电极部;1022第二电极部;1023第三电极部;

[0032] 1001第一电极部的中心轴线;1002第二电极部的中心轴线;

[0033] 10显示装置。

具体实施方式

[0034] 以下实施例的说明是参考附加的图式,用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如「上」、「下」、「前」、「后」、「左」、「右」、「顶」、「底」等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。

[0035] 实施例1

[0036] 为了更加清楚的阐述本案的设计要点,本实施例以八畴像素结构为例对本发明的像素电极结构1进行说明。

[0037] 如图2所示,本发明的像素电极结构1,包括主区11和次区12以及连接在主区11和次区12之间的晶体管分布区13。数据线2分布在所述主区11和所述次区12的两侧;主区11和次区12上还分布有公共电极3。

[0038] 所述主区11和所述次区12,均具有像素电极,所述像素电极包括边界主干区域14、十字主干区域15以及分支区域16。其中,所述边界主干区域14包围所述十字主干区域15,所述边界主干区域14与所述十字主干区域15之间形成所述分支区域16。

[0039] 所述边界主干区域14和所述十字主干区域15均具有主干电极101;所述分支区域16中具有若干分支电极102。所述分支电极102相互平行排列且连接于所述主干电极101。所述分支电极102与所述主干电极101之间具有一夹角,所述夹角为 30° - 60° 。优选为 45° 。

[0040] 如图3所示,本实施例中,相邻两根分支电极102之间具有一间隙100,其中至少一个分支电极102具有第一电极部1021和第二电极部1022,所述第二电极部1022连接于所述第一电极部1021和所述主干电极101之间;所述第一电极部1021的宽度小于所述第二电极部1022的宽度,其中所述第一电极部1021的宽度在图3中标记为L1,所述第二电极部1022的宽度在图3中标记为L2,即L1小于L2,所述第二电极部1022到其相邻的一分支电极102之间的间隙100的宽度为S1,所述第二电极部1022到相邻的这一分支电极102之间的间隙100的宽度为S2。在现有的分支电极102'的结构中,相邻两根分支电极102'之间的间隙100'的宽度一般相等,即间隙100'宽度均为S。但是,在本实施例中,通过改变所述第二电极部1022的宽度,使得所述第一电极部1021的宽度小于所述第二电极部1022的宽度,即L1小于L2,这样就改变了所述第二电极部1022到其相邻的一分支电极102之间的间隙100的宽度,使得改变了宽度的这些分支电极102上的边缘各点,到其相邻的一分支电极102之间的距离形成差异,有效的改善了液晶效率和穿透率。例如:所述间隙100的其中一部分宽度S1大于所述间隙100的另一部分宽度S2。

[0041] 本实施例中,如图3所示,在同一分支电极102中,所述第一电极部的中心轴线1001重合于所述第二电极部的中心轴线1002。

[0042] 本实施例中,所述第二电极部1022的宽度L2与所述第一电极部1021的宽度L1之间的差值小于或等于 $2\mu\text{m}$ 。所述第二电极部1022的宽度增大幅度不宜过大,一般控制在 $2\mu\text{m}$ 以内,优选为 $1-1.5\mu\text{m}$;而为了保证相邻两根分支电极102之间的间隙100能够满足实际生产工艺的要求,因此相邻两根分支电极102之间的间隙100需要足够宽度,一般大于 $1\mu\text{m}$ 小于 $3\mu\text{m}$ 。在实际制作工艺中,分支电极102与主干电极101之间的连接处,因为实际刻蚀的工艺钝化效果,最终变为相对平滑的边界,因而对于液晶的取向是有利的。

[0043] 参见图2所示,在分支区域16,可以改变所有的分支电极102的宽度,使之形成具有

第一电极和第二电极的结构。

[0044] 在本实施例中,在任意两个不同分支电极102中,其中一个分支电极的第二电极部1022的宽度与另一个分支电极的第二电极部的宽度相同。在任意两个不同间隙100中,其中一个间隙100的宽度与另一个间隙100的宽度相同或不同。

[0045] 由于在像素边界区,尤其是在数据线2或栅极走线两侧区域,液晶分子受逸散电场等影响,其倒伏状态不如像素电极的中心区,即液晶倾角恶化严重,造成这些区域实际效率或穿透率偏低;因此,为了改变像素边界区液晶效率过低的问题;提高分支电极102宽度,经过与上板形成压差和电场,改善倒伏效果;通过设计增大像素边界区处的分支电极102的宽度,即可达成目的。

[0046] 当与边界处的主干电极101相连的分支电极102的宽度 L_2 增大后,根据分支电极102之间间隙100的宽度变化,即 S_1 和 S_2 的变化,第二电极部1022和第一电极部1021的对称轴可重合亦可形成位错,且增宽的分支电极102可以实施到每一条抑或是特定条数。

[0047] 如图4所示,当然也可以选择一部分分支电极102使之形成第一电极部和第二电极部的结构,在电极排布时,改变了宽度的这些分支电极102和未改变宽度的这些分支电极102'可以间隔设置,本实施例中,在主区11中,与主干电极101连接的分支电极102均设置第一电极部和第二电极部,而在次区12,与主干电极101连接的分支电极102,其中改变了宽度的这些分支电极102和未改变宽度的这些分支电极102'间隔设置。

[0048] 实施例2

[0049] 如图5所示,为了进一步改善液晶效率和穿透率,本实施例2与实施例1的区别在于,在本实施例2的同一分支电极102中,所述第一电极部1021的中心轴线1001与所述第二电极部1022的中心轴线1002错开设置且相互平行。在具体实施时,在第二电极部1022的宽度方向上,第二电极部的两侧的宽度增幅不同,这样就使得所述第二电极部的中心轴线1002能够与所述第一电极部1021的中心轴线1001错开。

[0050] 实施例3

[0051] 如图6所示,本实施例3与实施例1或2的区别在于:在本实施例3的任意两个不同分支电极102中,其中一个第二电极部1022的宽度与另一个第二电极部的宽度不同。即其中一个第二电极部1022的宽度为 L_2' ,另一个第二电极部1022的宽度为 L_2'' ,且 L_2' 不等于 L_2'' 。如此,可以更容易使得一个分支电极102上的边缘各点,到其相邻的一分支电极102之间的距离形成差异,有效的改善了液晶效率和穿透率。

[0052] 实施例4

[0053] 如图7所示,本实施例4与实施例1-3的区别在于,本实施例4的所述分支电极102还包括第三电极部1023,所述第三电极部1023连接在所述第一电极部1021和第二电极部1022之间,其中,所述第一电极部1021的截面为长方形,所述第二电极部1022的截面为长方形,所述第三电极部1023的截面为上宽下窄的梯形,所述第三电极部1023具有一上底和下底,所述上底小于所述下底,所述第三电极部1023的上底连接于所述第一电极部1021,所述第三电极部1023的下底连接于所述第二电极部1022。

[0054] 本发明还提供了一种显示装置10,参见图3,包括实施例1-4中的任意一种所述的像素电极结构1。由于本发明的主要设计要点在于像素电极结构1,因此,对于显示装置中的其他器件或结构,如发光层等就不再一一赘述。

[0055] 以上仅为本发明的较佳实施例而已,并不用以限制本发明,凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等,均应包含在本发明的保护范围之内。

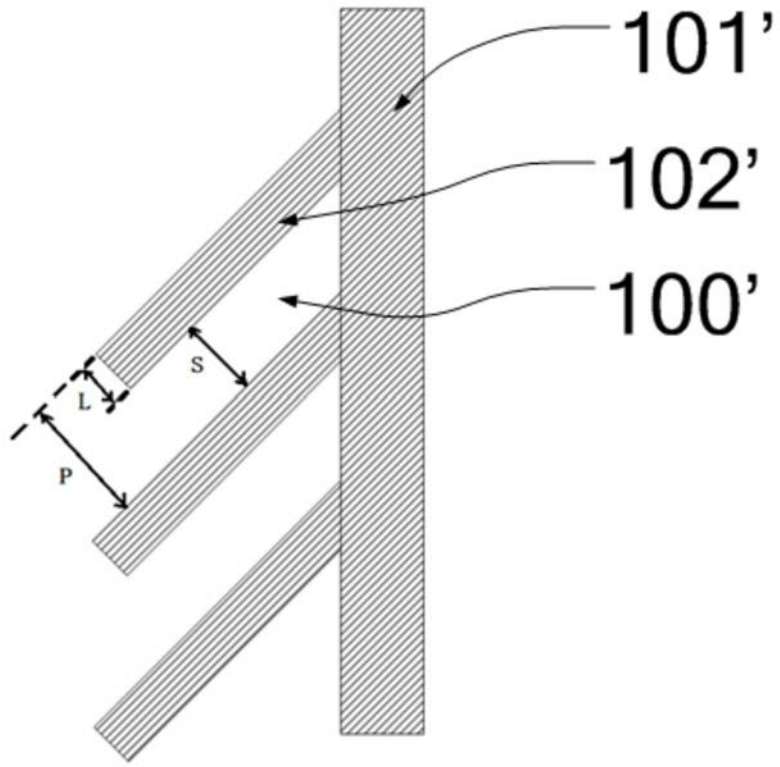


图1

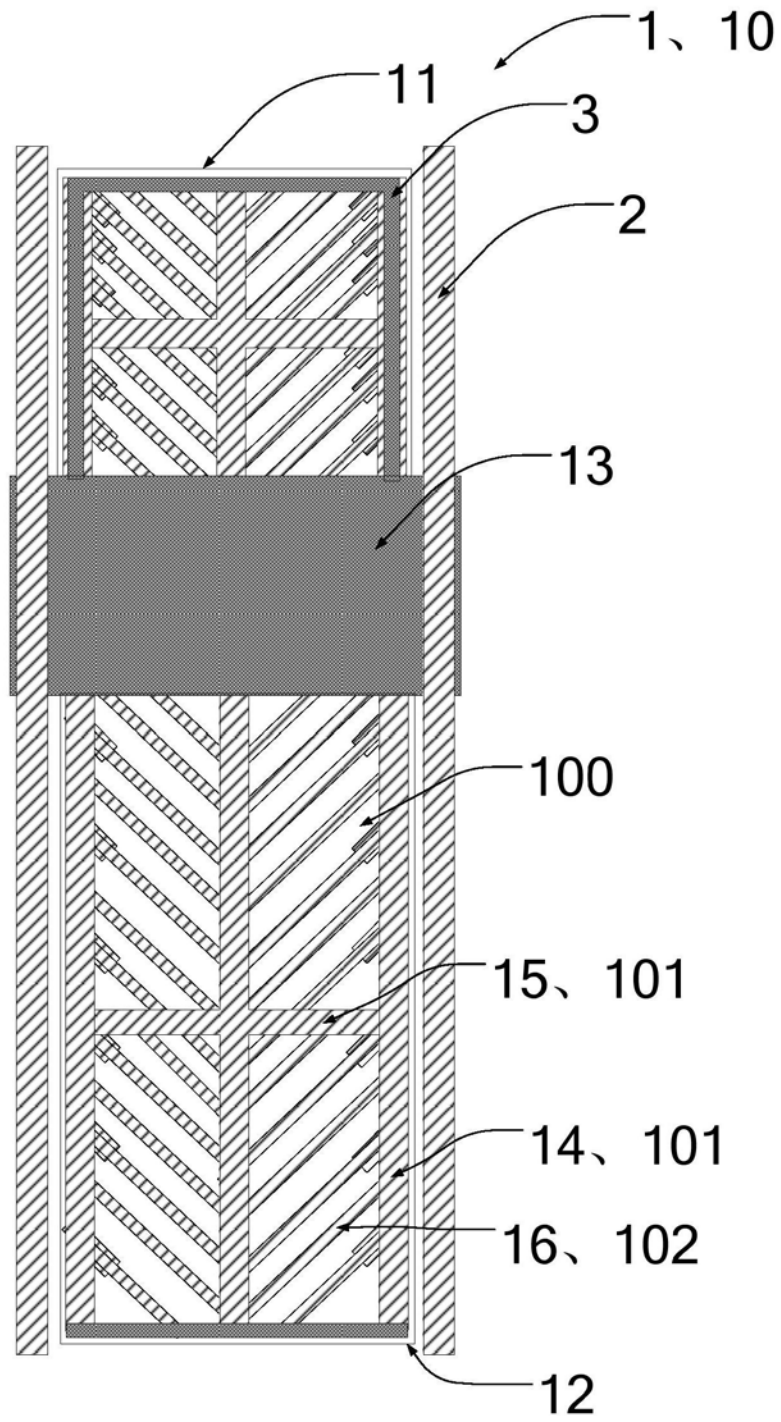


图2

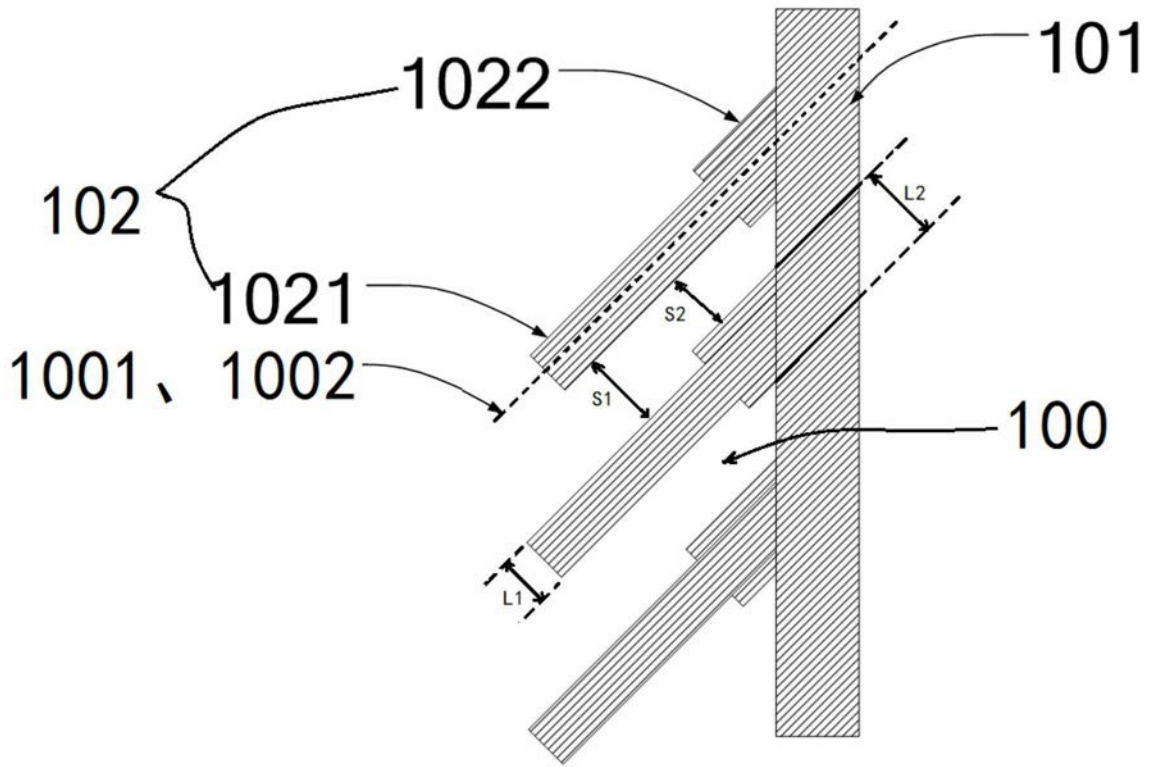


图3

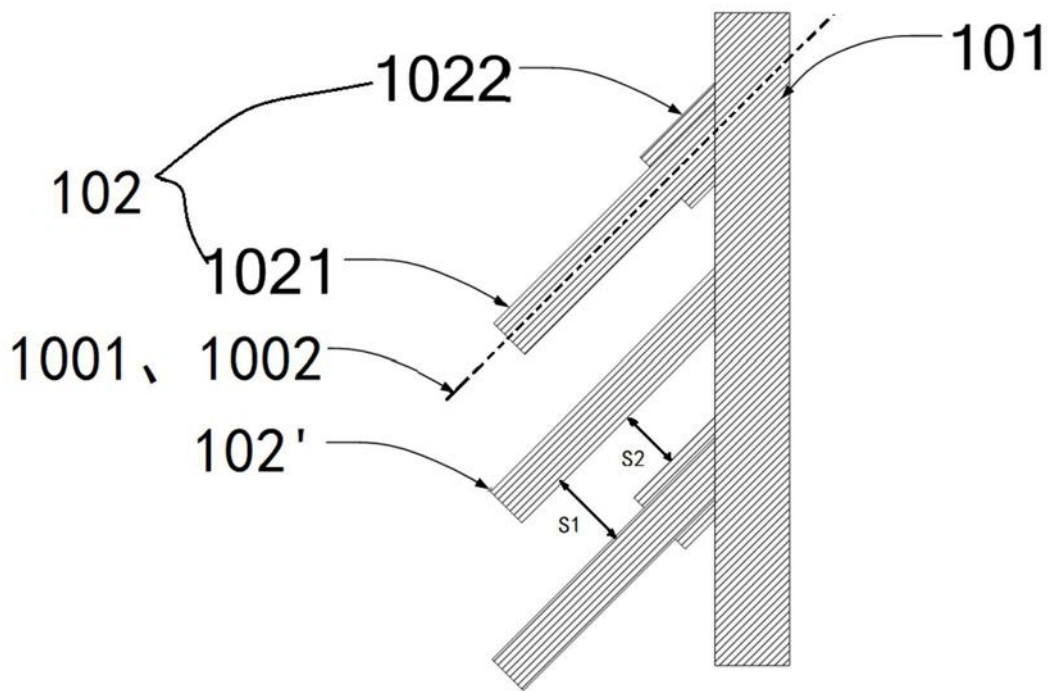


图4

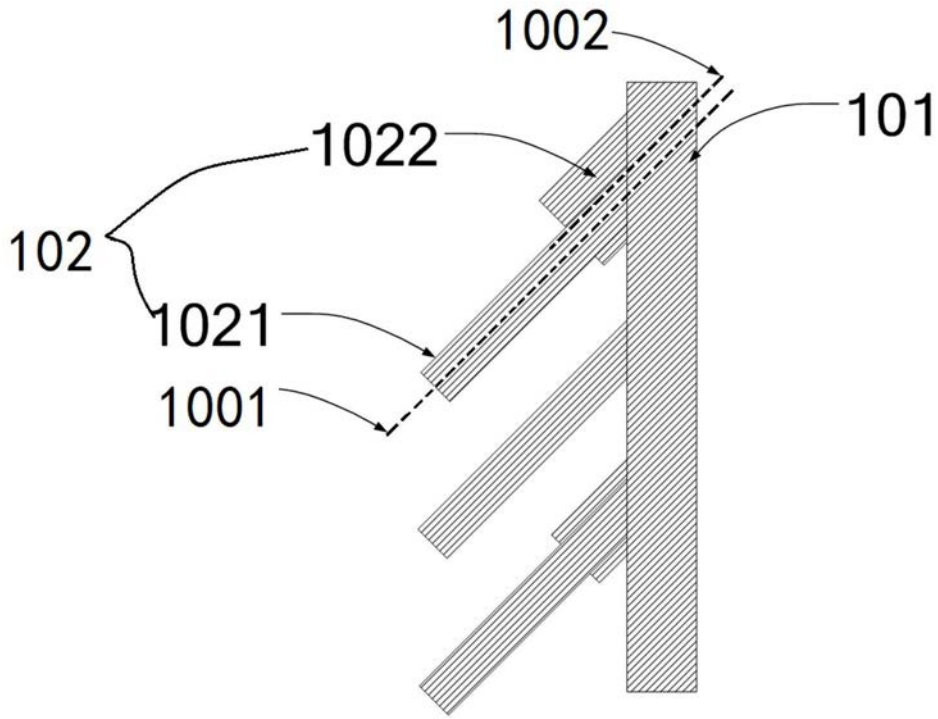


图5

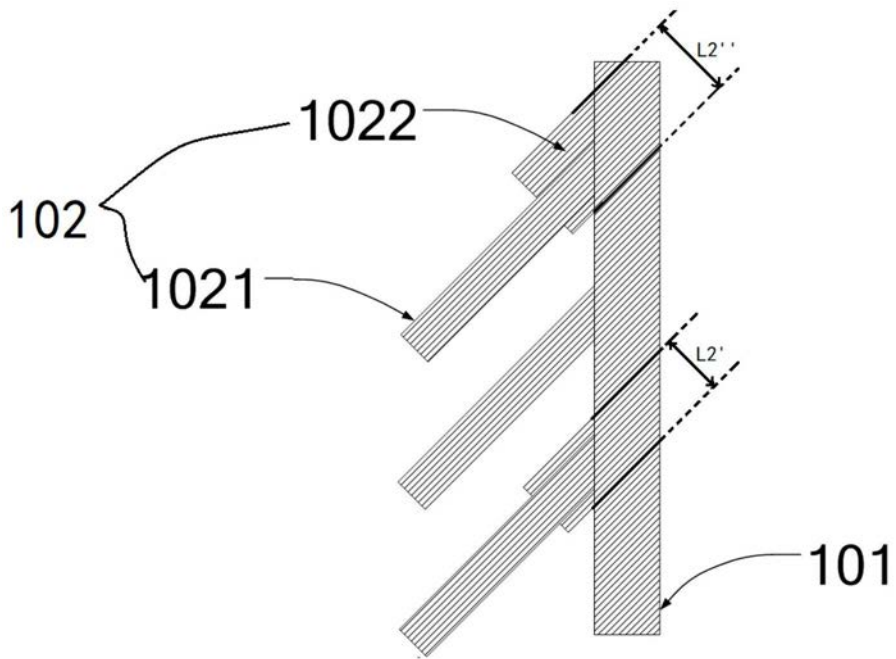


图6

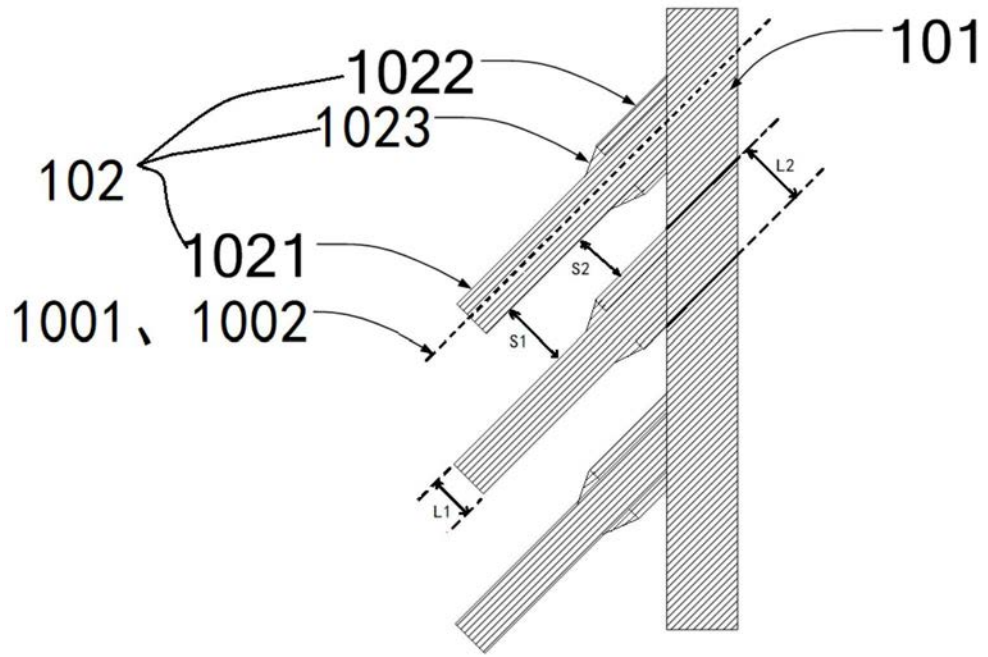


图7

专利名称(译)	像素电极结构及显示装置		
公开(公告)号	CN110673405A	公开(公告)日	2020-01-10
申请号	CN201910830381.9	申请日	2019-09-04
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	曹武		
发明人	曹武		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309		
代理人(译)	黄威		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素电极结构及显示装置，像素电极结构包括边界主干区域以及分支区域；其中边界主干区域具有主干电极；分支区域中具有若干分支电极，分支电极相互平行排列且连接于主干电极；相邻两根分支电极之间具有一间隙；至少一分支电极具有第一电极部和第二电极部，第二电极部连接于所述第一电极部和主干电极之间；第一电极部的宽度小于第二电极部的宽度。本发明的像素电极结构及显示装置，可以达到改善倒伏效率的目的，从而有效地提升了液晶穿透率。

