



(12)发明专利

(10)授权公告号 CN 105206244 B

(45)授权公告日 2017.10.17

(21)申请号 201510719419.7

(22)申请日 2015.10.29

(65)同一申请的已公布的文献号

申请公布号 CN 105206244 A

(43)申请公布日 2015.12.30

(73)专利权人 武汉华星光电技术有限公司

地址 430070 湖北省武汉市东湖开发区高新大道666号生物城C5栋

(72)发明人 肖军城 颜尧 戴荣磊 曹尚操

(74)专利代理机构 深圳市威世博知识产权代理事务所(普通合伙) 44280

代理人 何青瓦

(51)Int.Cl.

G09G 3/36(2006.01)

(56)对比文件

CN 205122157 U, 2016.03.30, 权利要求1-10.

JP 特开2005-309360 A, 2005.11.04, 全文.

CN 101086565 A, 2007.12.12, 全文.

CN 104750421 A, 2015.07.01, 全文.

CN 104992684 A, 2015.10.21, 全文.

审查员 金浩

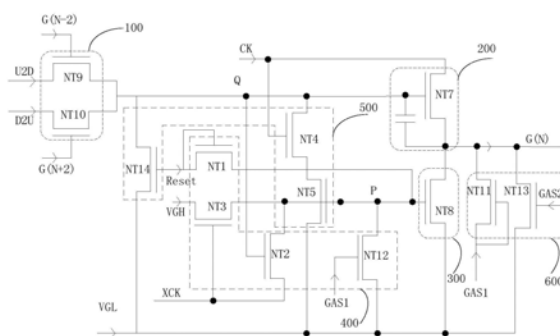
权利要求书3页 说明书6页 附图4页

(54)发明名称

一种GOA电路及液晶显示器

(57)摘要

本发明公开了一种GOA电路及液晶显示器。该GOA电路包括级联的多个GOA单元,第N级GOA单元包括:公共信号点控制模块、栅极信号点控制模块和GAS信号作用模块,其中,公共信号点控制模块用于在All Gate On阶段后上拉公共信号点的电平;栅极信号点控制模块用于在All Gate On阶段后下拉栅极信号点的电平;GAS信号作用模块利用第一和第二GAS信号实现GOA电路的All Gate On功能以及在触控屏扫描期间控制第N级栅极驱动信号的输出。通过上述方式,本发明能够控制栅极信号点在All Gate On阶段后的漏电以减少GOA电路失效的风险,保证GOA电路的正常工作。



1. 一种GOA电路,用于液晶显示器,其特征在于,所述GOA电路包括级联的多个GOA单元,其中,第N级GOA单元包括:正反扫描模块、输出控制模块、下拉模块、公共信号点控制模块、栅极信号点控制模块和GAS信号作用模块;

所述正反扫描模块用于利用第一驱动信号和第二驱动信号控制所述GOA电路的正向扫描或反向扫描;

所述输出控制模块用于在第N级GOA单元的作用期间控制第N级栅极驱动信号的输出;

所述下拉模块用于在第N级GOA单元的非作用期间下拉所述第N级栅极驱动信号的电平以及在触控屏扫描期间控制所述第N级栅极驱动信号的输出;

所述公共信号点控制模块用于在所有栅极驱动信号打开功能阶段下拉公共信号点的电平、在进入黑屏唤醒阶段上拉所述公共信号点的电平以及在第N级GOA单元的作用期间控制所述公共信号点的电平;

所述栅极信号点控制模块用于在第N级GOA单元的作用期间控制栅极信号点的电平以及在进入所述黑屏唤醒阶段下拉所述栅极信号点的电平;

所述GAS信号作用模块用于利用第一GAS信号和第二GAS信号实现所述GOA电路的所有栅极驱动信号打开功能以及在所述触控屏扫描期间控制所述第N级栅极驱动信号的输出;

其中,所述所有栅极驱动信号打开功能阶段是指将所述GOA电路中的所有栅极驱动信号设置为有效电平以同时对液晶显示器进行扫描的阶段。

2. 根据权利要求1所述的电路,其特征在于,

所述正反扫描模块包括第一晶体管(NT9)和第二晶体管(NT10),所述第一晶体管(NT9)的栅极与第N-2级栅极驱动信号连接,所述第一晶体管(NT9)的漏极与所述第一驱动信号连接,所述第一晶体管(NT9)的源极与所述栅极信号点连接,所述第二晶体管(NT10)的栅极与第N+2级栅极驱动信号连接,所述第二晶体管(NT10)的漏极与所述第二驱动信号连接,所述第二晶体管(NT10)的源极与所述栅极信号点连接;

所述输出控制模块包括第三晶体管(NT7)和第一电容,所述第三晶体管(NT7)的栅极分别与所述第一电容的一端和所述栅极信号点连接,所述第三晶体管(NT7)的源极与所述第一电容的另一端和所述第N级栅极驱动信号连接,所述第三晶体管(NT7)的漏极与第一控制时钟连接;

所述下拉模块包括第四晶体管(NT8),所述第四晶体管(NT8)的栅极与公共信号点连接,所述第四晶体管(NT8)的源极与负压恒压信号连接,所述第四晶体管(NT8)的漏极与所述第N级栅极驱动信号连接;

所述公共信号点控制模块包括第五晶体管(NT1)、第六晶体管(NT2)、第七晶体管(NT3)和第八晶体管(NT12),所述第五晶体管(NT1)的栅极与漏极连接后与复位信号连接,所述第五晶体管(NT1)的源极与所述公共信号点连接,所述第六晶体管(NT2)的栅极与所述栅极信号点连接,所述第六晶体管(NT2)的源极与第二控制时钟连接,所述第六晶体管(NT2)的漏极与所述公共信号点连接,所述第七晶体管(NT3)的栅极与所述第二控制时钟连接,所述第七晶体管(NT3)的源极与所述公共信号点连接,所述第七晶体管(NT3)的漏极与正压恒压信号连接,所述第八晶体管(NT12)的栅极与第一GAS信号连接,所述第八晶体管(NT12)的源极与所述负压恒压信号连接,所述第八晶体管(NT12)的漏极与所述公共信号点连接;

所述栅极信号点控制模块包括第九晶体管(NT4)、第十晶体管(NT5)和第十一晶体管

(NT14),所述第九晶体管(NT4)的栅极与所述第一控制时钟连接,所述第九晶体管(NT4)的源极与所述第十晶体管(NT5)的漏极连接,所述第九晶体管(NT4)的漏极与所述栅极信号点连接,所述第十晶体管(NT5)的栅极与所述公共信号点连接,所述第十晶体管(NT5)的源极与所述负压恒压信号连接,所述第十一晶体管(NT14)的栅极与所述第五晶体管(NT1)的栅极连接,所述第十一晶体管(NT14)的源极与所述负压恒压信号连接,所述第十一晶体管(NT14)的漏极与所述栅极信号点连接;

所述GAS信号作用单元包括第十二晶体管(NT11)和第十三晶体管(NT13),所述第十二晶体管(NT11)的栅极和源极连接后接收所述第一GAS信号,所述第十二晶体管(NT11)的漏极与所述第N级栅极驱动信号连接,所述第十三晶体管(NT13)的栅极接收所述第二GAS信号,所述第十三晶体管(NT13)的源极与所述负压恒压信号连接,所述第十三晶体管(NT13)的漏极与所述第N级栅极驱动信号连接。

3.根据权利要求2所述的电路,其特征在于,所述电路进一步包括第一漏电控制模块,用于在第N级GOA单元的作用期间减少所述栅极信号点的漏电;

其中,所述第一漏电控制模块包括第十四晶体管(NT6),所述第十四晶体管(NT6)串接于所述第九晶体管(NT4)的漏极和所述第三晶体管(NT7)的栅极之间,所述第十四晶体管(NT6)的栅极与所述正压恒压信号连接,所述第十四晶体管(NT6)的源极与所述第三晶体管(NT7)的栅极连接,所述第十四晶体管(NT6)的漏极与所述第九晶体管(NT4)的漏极连接。

4.根据权利要求2所述的电路,其特征在于,所述电路进一步包括第二漏电控制模块,用于减少所述触控屏扫描期间所述栅极信号点的漏电;

其中,所述第二漏电控制模块包括第十五晶体管(NT15)和第十六晶体管(NT16),所述第十五晶体管(NT15)的栅极与所述第一驱动信号连接,所述第十六晶体管(NT16)的栅极与所述第二驱动信号连接,所述第十五晶体管(NT15)的源极与所述第十六晶体管(NT16)的源极连接后与所述第九晶体管(NT4)的漏极连接,所述第十五晶体管(NT15)的漏极与所述第十六晶体管(NT16)的漏极连接后与所述第一晶体管(NT9)的源极连接。

5.根据权利要求4所述电路,其特征在于,所述电路进一步包括公共信号点辅助控制模块,用于在第N级GOA单元的作用期间辅助所述公共信号点控制模块控制所述公共信号点的电平;

其中,所述公共信号点辅助控制模块串接于所述第二控制时钟和所述第六晶体管(NT2)的源极之间,所述公共信号点辅助控制模块包括第十七晶体管(NT17)和第十八晶体管(NT18),所述第十七晶体管(NT17)的栅极与所述第一驱动信号连接,所述第十八晶体管(NT18)的栅极与所述第二驱动信号连接,所述第十七晶体管(NT17)和所述第十八晶体管(NT18)的源极与所述第六晶体管(NT2)的源极连接,所述第十七晶体管(NT17)和所述第十八晶体管(NT18)的漏极与所述第二控制时钟连接。

6.根据权利要求2所述的电路,其特征在于,所述GOA电路接收第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号,其中,所述第一时钟信号、第二时钟信号、第三时钟信号、第四时钟信号在所述GOA电路的作用周期依次分时有效;

所述GOA电路包括奇数级的所述GOA单元级联形成的第一GOA子电路和偶数级的所述GOA单元级联形成的第二GOA子电路;

在所述第一GOA子电路中,所述第一时钟信号和所述第三时钟信号隔行交替输入到所

述第一控制时钟和所述第二控制时钟;

在所述第二GOA子电路中,所述第二时钟信号和所述第四时钟信号隔行交替输入到所述第一控制时钟和所述第二控制时钟。

7.根据权利要求6所述的GOA电路,其特征在于,在触控屏扫描阶段,所述第一时钟信号、第二时钟信号、第三时钟信号、第四时钟信号和所述负压恒压信号输出扫描脉冲信号。

8.根据权利要求2所述的GOA电路,其特征在于,在所述液晶显示器的黑屏阶段,所述第一GAS信号为高电平信号,所述第二GAS信号为低电平信号。

9.根据权利要求5所述的GOA电路,其特征在于,所述液晶显示器的黑屏阶段包括触控检测阶段和所有栅极驱动信号打开功能阶段,其中,在所述触控检测阶段,所述第一GAS信号为低电平信号,所述第二GAS信号为高电平信号,在所述所有栅极驱动信号打开功能阶段,所述第一GAS信号为高电平信号,所述第二GAS信号为低电平信号。

10.一种液晶显示器,其特征在于,包括权利要求1-9任一项所述的GOA电路。

一种GOA电路及液晶显示器

技术领域

[0001] 本发明涉及液晶领域,特别是涉及一种GOA电路及液晶显示器。

背景技术

[0002] Gate driver on array,简称GOA,是指利用现有的薄膜晶体管液晶显示器Array制程将栅极驱动(Gate)信号制作在Array基板上,实现对液晶显示器逐行扫描的一项技术。

[0003] 随着手机智能化进程的日益加快,触控屏(Touch Panel,TP)技术尤其是In Cell Touch Panel技术得到了进一步发展。其中,In Cell Touch Panel是指利用现有的薄膜晶体管液晶显示器Array制程将触控屏部分的触控焊盘(Pad)制作在Array基板上,实现触控功能。

[0004] 现有的搭配In Cell Touch Panel技术的GOA电路在实现所有栅极驱动信号打开(A11 Gate On)功能后可能会出现GOA电路功能失效的风险,例如A11 Gate On后栅极信号点漏电从而导致栅极信号点的电位处于非正常状态,进而导致GOA电路出现失效。另外,在触控屏扫描期间,触控焊盘上会产生扫描信号,该扫描信号会对GOA电路中的栅极驱动信号产生影响,进而影响液晶显示器的正常显示。

[0005] 其中,A11 Gate On功能是指将GOA电路中的所有栅极驱动信号设置为有效电平以同时对液晶显示器进行扫描,从而清除液晶显示器从黑屏阶段进入黑屏唤醒阶段时每个像素点残存的电荷以解决开机时出现残影的问题。

发明内容

[0006] 本发明主要解决的技术问题是提供一种GOA电路及液晶显示器,能够降低A11 Gate On后GOA电路失效的风险的同时,消除扫描信号对GOA电路中的栅极驱动信号产生的影响,从而保证GOA电路的正常工作。

[0007] 为解决上述技术问题,本发明采用的一个技术方案是:提供一种GOA电路,用于液晶显示器,该GOA电路包括级联的多个GOA单元,其中,第N级GOA单元包括:正反扫描模块、输出控制模块、下拉模块、公共信号点控制模块、栅极信号点控制模块和GAS信号作用模块;正反扫描模块用于利用第一驱动信号和第二驱动信号控制GOA电路的正向扫描或反向扫描;输出控制模块用于在第N级GOA单元的作用期间控制第N级栅极驱动信号的输出;下拉模块用于在第N级GOA单元的非作用期间下拉第N级栅极驱动信号的电平以及在触控屏扫描期间控制第N级栅极驱动信号的输出;公共信号点控制模块用于在所有栅极驱动信号打开功能阶段下拉公共信号点的电平、在进入黑屏唤醒阶段上拉公共信号点的电平以及在第N级GOA单元的作用期间控制公共信号点的电平;栅极信号点控制模块用于在第N级GOA单元的作用期间控制栅极信号点的电平以及在进入黑屏唤醒阶段下拉栅极信号点的电平;GAS信号作用模块用于利用第一GAS信号和第二GAS信号实现GOA电路的所有栅极驱动信号打开功能以及在触控屏扫描期间控制第N级栅极驱动信号的输出;其中,所述所有栅极驱动信号打开功能阶段是指将所述GOA电路中的所有栅极驱动信号设置为有效电平以同时对液晶显示器进

行扫描的阶段。

[0008] 其中,正反扫描模块包括第一晶体管和第二晶体管,第一晶体管的栅极与第N-2级栅极驱动信号连接,第一晶体管的漏极与第一驱动信号连接,第一晶体管的源极与栅极信号点连接,第二晶体管的栅极与第N+2级栅极驱动信号连接,第二晶体管的漏极与第二驱动信号连接,第二晶体管的源极与栅极信号点连接;输出控制模块包括第三晶体管和第一电容,第三晶体管的栅极分别与第一电容的一端和栅极信号点连接,第三晶体管的源极与第一电容的另一端和第N级栅极驱动信号连接,第三晶体管的漏极与第一控制时钟连接;下拉模块包括第四晶体管,第四晶体管的栅极与公共信号点连接,第四晶体管的源极与负压恒压信号连接,第四晶体管的漏极与第N级栅极驱动信号连接;公共信号点控制模块包括第五晶体管、第六晶体管、第七晶体管和第八晶体管,第五晶体管的栅极与漏极连接后与复位信号连接,第五晶体管的源极与公共信号点连接,第六晶体管的栅极与栅极信号点连接,第六晶体管的源极与第二控制时钟连接,第六晶体管的漏极与公共信号点连接,第七晶体管的栅极与第二控制时钟连接,第七晶体管的源极与公共信号点连接,第七晶体管的漏极与正压恒压信号连接,第八晶体管的栅极与第一GAS信号连接,第八晶体管的源极与负压恒压信号连接,第八晶体管的漏极与公共信号点连接;栅极信号点控制模块包括第九晶体管、第十晶体管和第十一晶体管,第九晶体管的栅极与第一控制时钟连接,第九晶体管的源极与第十晶体管的漏极连接,第九晶体管的漏极与栅极信号点连接,第十晶体管的栅极与公共信号点连接,第十晶体管的源极与负压恒压信号连接,第十一晶体管的栅极与第五晶体管的栅极连接,第十一晶体管的源极与负压恒压信号连接,第十一晶体管的漏极与栅极信号点连接;GAS信号作用单元包括第十二晶体管和第十三晶体管,第十二晶体管的栅极和源极连接后接收第一GAS信号,第十二晶体管的漏极与第N级栅极驱动信号连接,第十三晶体管的栅极接收第二GAS信号,第十三晶体管的源极与负压恒压信号连接,第十三晶体管的漏极与第N级栅极驱动信号连接。

[0009] 其中,电路进一步包括第一漏电控制模块,用于在第N级GOA单元的作用期间减少栅极信号点的漏电;其中,第一漏电控制模块包括第十四晶体管,第十四晶体管串接于第九晶体管的漏极和第三晶体管的栅极之间,第十四晶体管的栅极与正压恒压信号连接,第十四晶体管的源极与第三晶体管的栅极连接,第十四晶体管的漏极与第九晶体管的漏极连接。

[0010] 其中,电路进一步包括第二漏电控制模块,用于减少触控屏扫描期间栅极信号点的漏电;其中,第二漏电控制模块包括第十五晶体管和第十六晶体管,第十五晶体管的栅极与第一驱动信号连接,第十六晶体管的栅极与第二驱动信号连接,第十五晶体管的源极与第十六晶体管的源极连接后与第九晶体管的漏极连接,第十五晶体管的漏极与第十六晶体管的漏极连接后与第一晶体管的源极连接。

[0011] 其中,电路进一步包括公共信号点辅助控制模块,用于在第N级GOA单元的作用期间辅助公共信号点控制模块控制公共信号点的电平;其中,公共信号点辅助控制模块串接于第二控制时钟和第六晶体管的源极之间,公共信号点辅助控制模块包括第十七晶体管和第十八晶体管,第十七晶体管的栅极与第一驱动信号连接,第十八晶体管的栅极与第二驱动信号连接,第十七晶体管和第十八晶体管的源极与第六晶体管的源极连接,第十七晶体管和第十八晶体管的漏极与第二控制时钟连接。

[0012] 其中,GOA电路接收第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号,其中,第一时钟信号、第二时钟信号、第三时钟信号、第四时钟信号在GOA电路的作用周期依次分时有效;GOA电路包括奇数级的GOA单元级联形成的第一GOA子电路和偶数级的GOA单元级联形成的第二GOA子电路;在第一GOA子电路中,第一时钟信号和第三时钟信号隔行交替输入到第一控制时钟和第二控制时钟;在第二GOA子电路中,第二时钟信号和第四时钟信号隔行交替输入到第一控制时钟和第二控制时钟。

[0013] 其中,在触控屏扫描阶段,第一时钟信号、第二时钟信号、第三时钟信号、第四时钟信号和负压恒压信号输出扫描脉冲信号。

[0014] 其中,在液晶显示器的黑屏阶段,第一GAS信号为高电平信号,第二GAS信号为低电平信号。

[0015] 其中,液晶显示器的黑屏阶段包括触控检测阶段和所有栅极驱动信号打开功能阶段,其中,在触控检测阶段,第一GAS信号为低电平信号,第二GAS信号为高电平信号,在所有栅极驱动信号打开功能阶段,第一GAS信号为高电平信号,第二GAS信号为低电平信号。

[0016] 为解决上述技术问题,本发明采用的另一个技术方案是:提供一种液晶显示器,包括了上述GOA电路。

[0017] 本发明的有益效果是:本发明的GOA电路及液晶显示器通过公共信号点控制模块在All Gate On阶段后上拉公共信号点的电平以及栅极信号点控制模块在All Gate On阶段后下拉栅极信号点的电平,从而能够控制栅极信号点在All Gate On阶段后的漏电以减少GOA电路失效的风险,同时,本发明通过两个GAS信号来控制触控屏扫描期间栅极驱动信号的输出,可以消除扫描信号对GOA电路中的栅极驱动信号产生的影响,从而保证GOA电路的正常工作。

附图说明

[0018] 图1是本发明实施例的GOA电路的结构示意图;

[0019] 图2是图1所示GOA电路中GOA单元的第一实施例的电路原理图;

[0020] 图3是图2所示GOA单元的工作时序图;

[0021] 图4是图1所示GOA电路中GOA单元的第二实施例的电路原理图;

[0022] 图5是图4所示GOA单元的工作时序图;

[0023] 图6是本发明实施例的液晶显示器的结构示意图。

具体实施方式

[0024] 在说明书及权利要求书当中使用了某些词汇来指称特定的组件,所属领域中的技术人员应可理解,制造商可能会用不同的名词来称呼同样的组件。本说明书及权利要求书并不以名称的差异来作为区分组件的方式,而是以组件在功能上的差异来作为区分的基准。下面结合附图和实施例对本发明进行详细说明。

[0025] 图1是本发明实施例的GOA电路的结构示意图。如图1所示,GOA电路10包括级联的多个GOA单元11,其中,第N级GOA单元11用于输出栅极驱动信号G(N)以对显示区域中对应的第N条水平扫描线进行充电,从而实现液晶显示器的正常显示。

[0026] 具体来说,GOA电路10包括奇数级的GOA单元11级联形成的第一GOA子电路101和偶

数级的GOA单元11级联形成的第二GOA子电路102。GOA电路10采用隔行扫描(Interlace)驱动方式,第一GOA子电路101和第二GOA子电路102交替输出栅极驱动信号。

[0027] GOA电路10接收第一时钟信号CK1、第二时钟信号CK2、第三时钟信号CK3和第四时钟信号CK4,其中,所述第一时钟信号CK1、第二时钟信号CK2、第三时钟信号CK3、第四时钟信号CK3在GOA电路10的作用周期依次分时有有效。其中,第一GOA子电路101接收第一时钟信号CK1和第三时钟信号CK3,第二GOA子电路102接收第二时钟信号CK2和第四时钟信号CK4。

[0028] 图2是图1所示GOA电路中GOA单元的第一实施例的电路原理图。如图2所示,第N级GOA单元11包括正反扫描模块100、输出控制模块200、下拉模块300、公共信号点控制模块400、栅极信号点控制模块500和GAS信号作用模块600。

[0029] 其中,正反扫描模块100用于利用第一驱动信号U2D和第二驱动信号D2U控制GOA电路的正向扫描或反向扫描。输出控制模块200用于在第N级GOA单元的作用期间控制第N级栅极驱动信号G(N)的输出。下拉模块300用于在第N级GOA单元的非作用期间下拉第N级栅极驱动信号G(N)的电平以及在触控屏扫描期间控制第N级栅极驱动信号G(N)的输出。公共信号点控制模块400用于在所有栅极驱动信号打开功能阶段下拉公共信号点P的电平、在进入黑屏唤醒阶段上拉公共信号点P的电平以及在第N级GOA单元的作用期间控制公共信号点P的电平。栅极信号点控制模块500用于在第N级GOA单元的作用期间控制栅极信号点Q的电平以及在进入黑屏唤醒阶段下拉栅极信号点Q的电平。GAS信号作用模块600用于利用第一GAS信号Gas1和第二GAS信号Gas2实现GOA电路的所有栅极驱动信号打开功能以及在触控屏扫描期间控制第N级栅极驱动信号G(N)的输出。其中,第N级GOA单元的作用期间也即第N级GOA单元输出正常的栅极驱动信号G(N)以使液晶显示器正常显示的阶段,也即后续时序图3和图5中的Display阶段。

[0030] 具体来说,正反扫描模块100包括晶体管NT9和晶体管NT10,晶体管NT9的栅极与第N-2级栅极驱动信号G(N-2)连接,晶体管NT9的漏极与第一驱动信号U2D连接,晶体管NT9的源极与栅极信号点Q连接,晶体管NT10的栅极与第N+2级栅极驱动信号G(N+2)连接,晶体管NT10的漏极与第二驱动信号D2U连接,晶体管NT10的源极与栅极信号点Q连接。

[0031] 输出控制模块200包括晶体管NT7和第一电容C1,晶体管NT7的栅极分别与第一电容C1的一端和栅极信号点Q连接,晶体管NT7的源极与第一电容C1的另一端和第N级栅极驱动信号G(N)连接,晶体管NT7的漏极与第一控制时钟CK连接。其中,第一电容C1用于提升栅极信号点Q的电位。

[0032] 下拉模块300包括晶体管NT8,晶体管NT8的栅极与公共信号点P连接,晶体管NT8的源极与负压恒压信号VGL连接,晶体管NT8的漏极与第N级栅极驱动信号G(N)连接。

[0033] 公共信号点控制模块400包括晶体管NT1、晶体管NT2、晶体管NT3和晶体管NT12,晶体管NT1的栅极与漏极连接后与复位信号Reset连接,晶体管NT1的源极与公共信号点P连接,晶体管NT2的栅极与栅极信号点Q连接,晶体管NT2的源极与第二控制时钟XCK连接,晶体管NT2的漏极与公共信号点P连接,晶体管NT3的栅极与第二控制时钟XCK连接,晶体管NT3的源极与公共信号点P连接,晶体管NT3的漏极与正压恒压信号VGH连接,晶体管NT12的栅极与第一GAS信号GAS1连接,晶体管NT12的源极与负压恒压信号VGL连接,晶体管NT12的漏极与公共信号点P连接。

[0034] 栅极信号点控制模块500包括晶体管NT4、晶体管NT5和晶体管NT14,晶体管NT4的

栅极与第一控制时钟CK连接,晶体管NT4的源极与晶体管NT5的漏极连接,晶体管NT4的漏极与栅极信号点Q连接,晶体管NT5的栅极与公共信号点P连接,晶体管NT5的源极与负压恒压信号VGL连接,晶体管NT14的栅极与晶体管NT1的栅极连接,晶体管NT14的源极与负压恒压信号VGL连接,晶体管NT14的漏极与栅极信号点Q连接。

[0035] GAS信号作用单元600包括晶体管NT11和晶体管NT13,晶体管NT11的栅极和源极连接后接收第一GAS信号GAS1,晶体管NT11的漏极与第N级栅极驱动信号G(N)连接,晶体管NT13的栅极接收第二GAS信号GAS2,晶体管NT13的源极与负压恒压信号VGL连接,晶体管NT13的漏极与第N级栅极驱动信号G(N)连接。

[0036] 其中,当第N级GOA单元11为第一GOA子电路101中的GOA单元时,第一时钟信号CK1和第三时钟信号CK3隔行交替输入GOA单元中的第一控制时钟CK和第二控制时钟XCK。当第N级GOA单元11为第二GOA子电路102中的GOA单元时,第二时钟信号CK2和第四时钟信号CK4隔行交替输入GOA单元中的第一控制时钟CK和第二控制时钟XCK。

[0037] 本领域的技术人员可以理解,本实施例是以GOA单元中的晶体管为NMOS管为例进行说明的,在其它实施例中,GOA单元中的晶体管也可以为PMOS管。

[0038] 请一并参考图3,图3是图2所示GOA单元的工作时序图。如图3所示,GOA单元的工作过程包括黑屏阶段和黑屏唤醒阶段,其中,黑屏阶段包括触控检测TP阶段和所有栅极驱动信号打开功能All Gate On阶段,黑屏唤醒阶段包括正常显示Display阶段和触控屏扫描TP Scan阶段。

[0039] 在黑屏阶段,第一GAS信号Gas1为高电平信号,高电平信号的电位为+5V,第二GAS信号Gas2为低电平信号,低电平信号的电位为-5V。其中,在All Gate On阶段,第一GAS信号Gas1控制晶体管NT11实现了所有栅极驱动信号打开功能,同时,第一GAS信号Gas1控制晶体管NT12实现了公共信号点P的下拉,关闭下拉通道,更好地实现了所有栅极驱动信号打开功能。

[0040] 在进入黑屏唤醒阶段后,在Display阶段,首先,复位信号Reset控制晶体管NT1保证了公共信号点P的电位初始化为高电位,进而保证了栅极信号点Q的输出处于正常电位,减少栅极信号点Q的漏电。接着,第一时钟信号CK1、第二时钟信号CK2、第三时钟信号CK3、第四时钟信号CK3依次分时有效从而控制GOA单元输出扫描信号G(N)以对显示区域中对应的第N条水平扫描线进行充电,实现液晶显示器的正常显示。随后,在TP Scan阶段,第一GAS信号Gas1为高电平信号,高电平信号的电位为+10V,第二Gas信号Gas2为低电平信号,低电平信号的电位为-11.5V,第一时钟信号CK1、第二时钟信号CK2、第三时钟信号CK3、第四时钟信号CK3和负压恒压信号VGL输出扫描脉冲信号,使得第N级栅极驱动信号G(N)在TP Scan阶段输出扫描脉冲信号,从而消除了在TP Scan期间触控屏的扫描信号TP PAD对正常输出的栅极驱动信号G(N)的影响,进而消除了对液晶显示器正常显示的影响。

[0041] 图4是图1所示GOA电路中GOA单元的第二实施例的电路原理图。图4所示的第二实施例与图2所示的第一实施例的区别是:图4所示的第二实施例进一步包括:第一漏电控制模块700、第二漏电控制模块800和公共信号点辅助控制模块900。

[0042] 其中,第一漏电控制模块700用于在第N级GOA单元的作用期间减少栅极信号点Q的漏电。第二漏电控制模块800用于减少触控屏扫描期间栅极信号点Q的漏电。公共信号点辅助控制模块800用于在第N级GOA单元的作用期间辅助公共信号点控制模块400控制公共信

号点P的电平。

[0043] 具体来说,第一漏电控制模块700包括晶体管NT6,晶体管NT6串接于晶体管NT4的漏极和晶体管NT7的栅极之间,晶体管NT6的栅极与正压恒压信号VGH连接,晶体管NT6的源极与晶体管NT7的栅极连接,晶体管NT6的漏极与晶体管NT4的漏极连接。其中,第一漏电控制模块700控制了正常显示阶段栅极信号点Q经晶体管NT7的漏电。

[0044] 第二漏电控制模块800包括晶体管NT15和晶体管NT16,晶体管NT15的栅极与第一驱动信号U2D连接,晶体管NT16的栅极与第二驱动信号D2U连接,晶体管NT15的源极与晶体管NT16的源极连接后与晶体管NT4的漏极连接,晶体管NT15的漏极与晶体管NT16的漏极连接后与晶体管NT9的源极连接。其中,第二漏电控制模块800保证了在触控屏扫描阶段栅极信号Q的稳定,减少了栅极信号点Q的漏电。

[0045] 公共信号点辅助控制模块900串接于第二时钟控制信号XCK和晶体管NT2的源极之间,公共信号点辅助控制模块900包括晶体管NT17和晶体管NT18,晶体管NT17的栅极与第一驱动信号U2D连接,晶体管NT18的栅极与第二驱动信号D2U连接,晶体管NT17和晶体管NT18的源极与晶体管NT2的源极连接,晶体管NT17和晶体管NT18的漏极与第二控制时钟XCK连接。其中,公共信号点辅助控制模块900通过晶体管NT17和晶体管NT18的源极和漏极之间进行变换达到了更好控制公共信号点P的电平的目的。

[0046] 优选地,图4所示的第二实施例进一步包括第二电容C2,第二电容C2的一端与公共信号点P连接,第二电容C2的另一端与负压恒压信号VGL连接。

[0047] 请一并参考图5,图5是图4所示GOA单元的工作时序图。图5所示的工作时序图与图4所示的工作时序图的区别是:在黑屏阶段,图5中第一Gas信号Gas1和第二Gas信号Gas2的工作时序和图4中的时序不同,从而可以消除黑屏阶段All Gate On功能后栅极信号点Q输出电压不稳,导致电路失效的风险。

[0048] 具体来说,在触控检测阶段也即TP阶段,第一GAS信号Gas1为低电平信号,第二GAS信号Gas2为高电平信号,在所有栅极驱动信号打开功能阶段也即All Gate On阶段,第一GAS信号Gas1为高电平信号,第二GAS信号Gas2为低电平信号。其中,高电平信号的电位为+5V,低电平信号的电位为-5V。

[0049] 图6是本发明实施例的液晶显示器的结构示意图。如图6所示,液晶显示器1包括了上述GOA电路10。

[0050] 本发明的有益效果是:本发明的GOA电路及液晶显示器通过公共信号点控制模块在All Gate On阶段后上拉公共信号点的电平以及栅极信号点控制模块在All Gate On阶段后下拉栅极信号点的电平,从而能够控制栅极信号点在All Gate On阶段后的漏电以减少GOA电路失效的风险,同时,本发明通过两个GAS信号来控制触控屏扫描期间栅极驱动信号的输出,可以消除扫描信号对GOA电路中的栅极驱动信号产生的影响,从而保证GOA电路的正常工作。

[0051] 以上所述仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

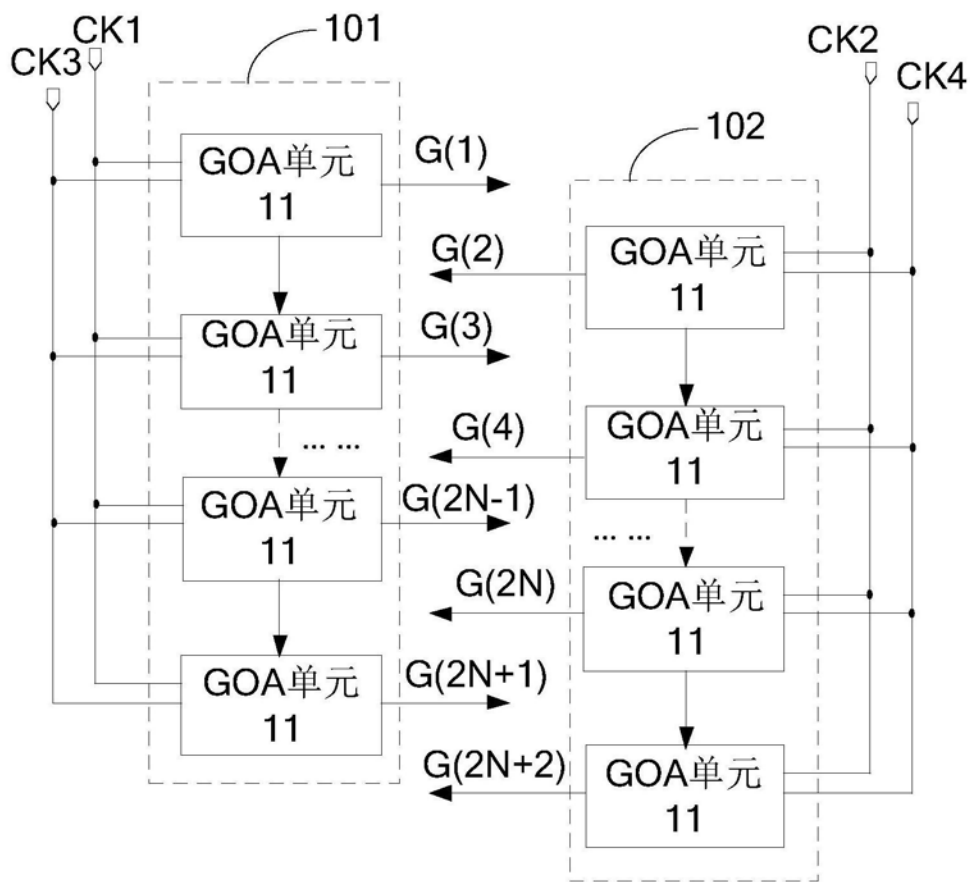
10

图1

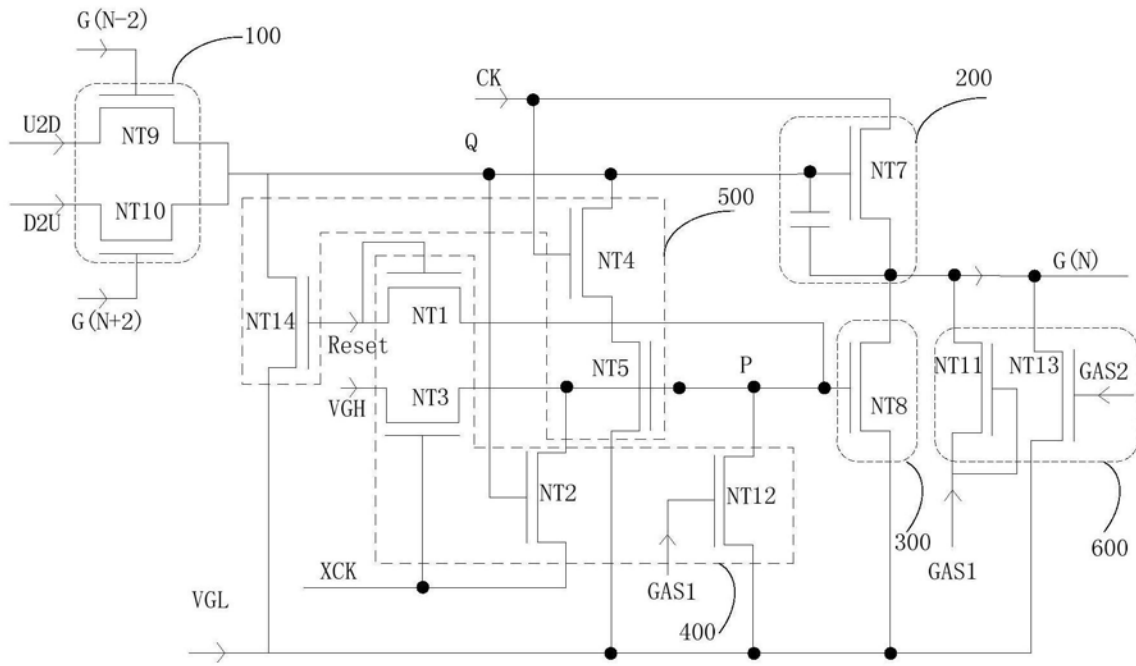


图2

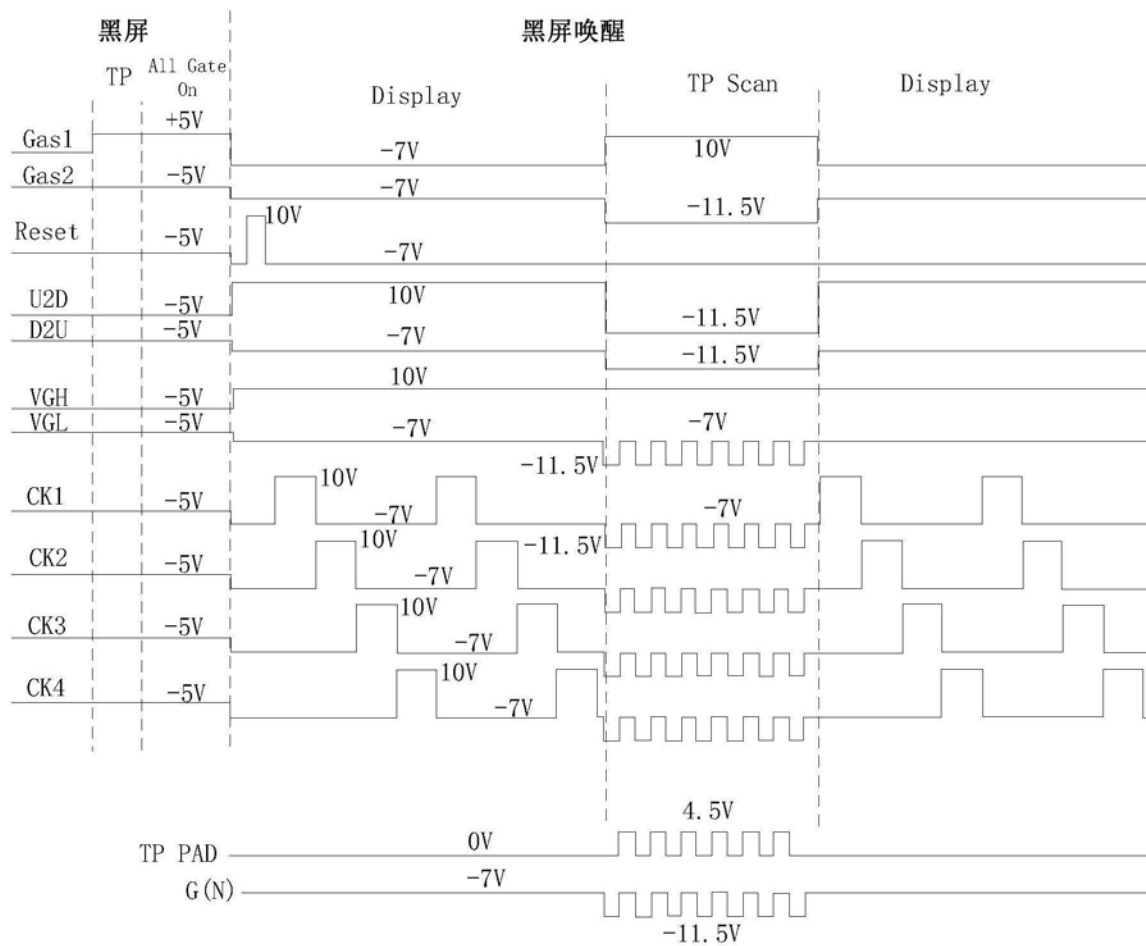


图3

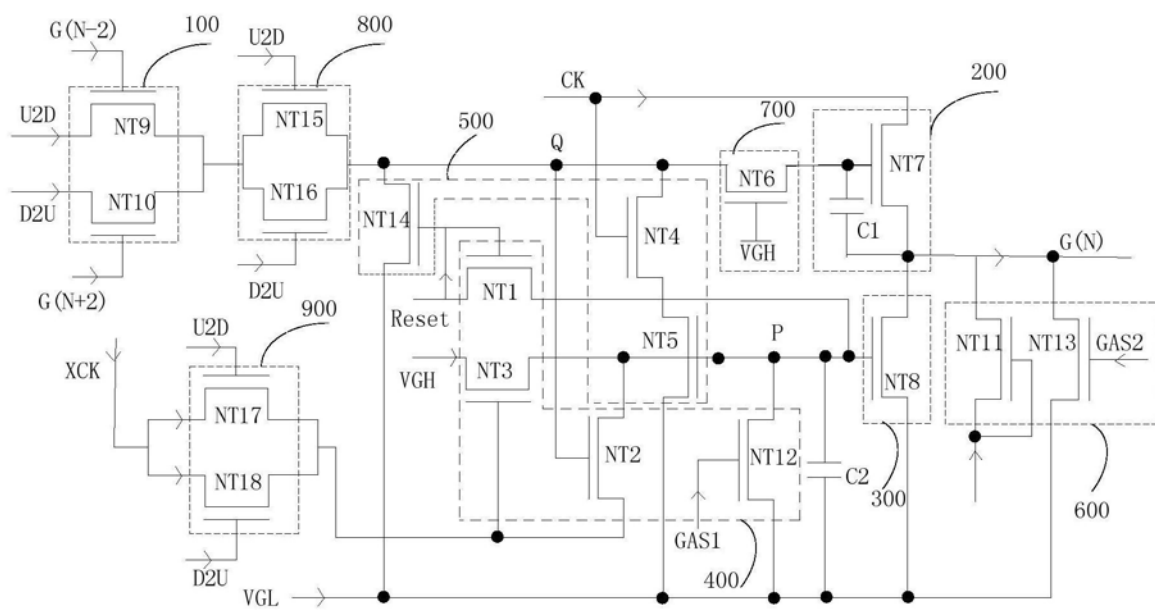


图4

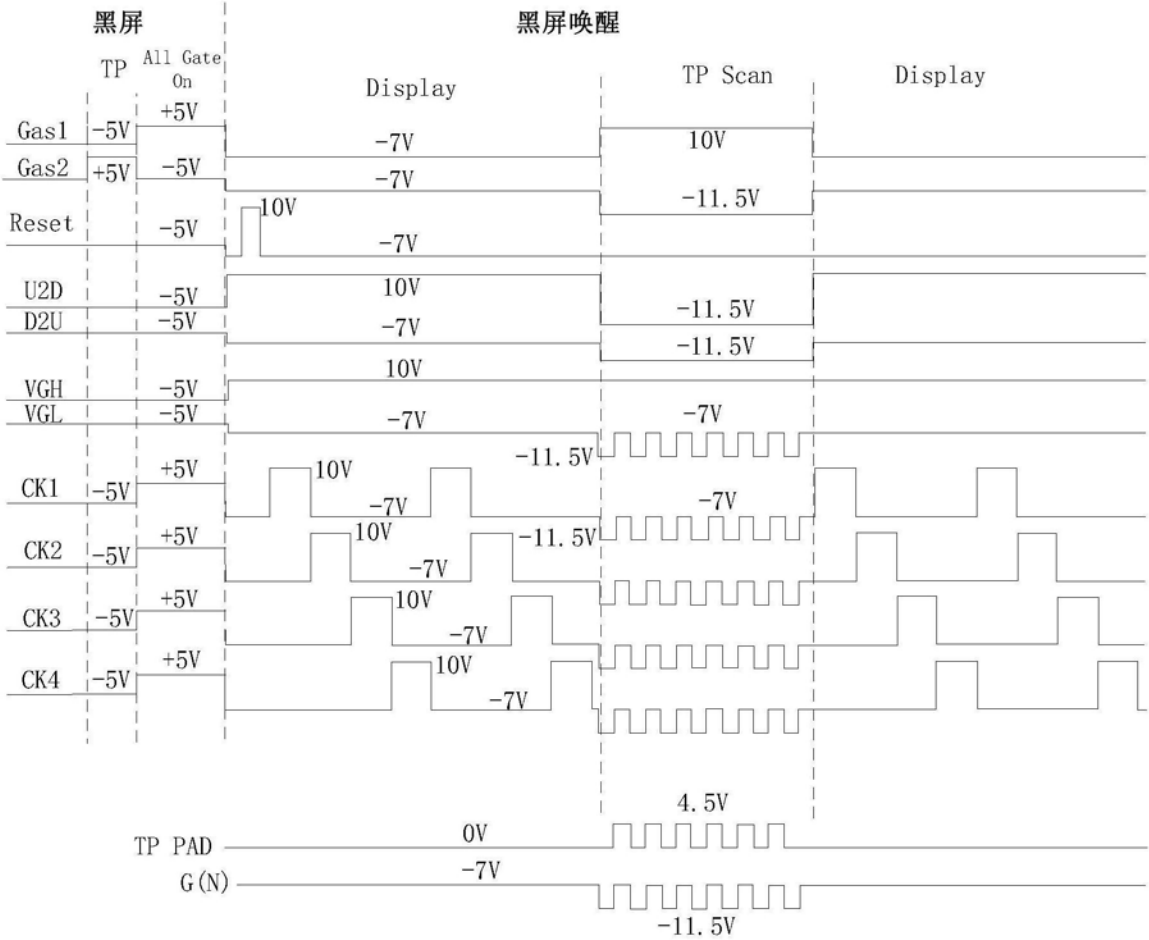


图5

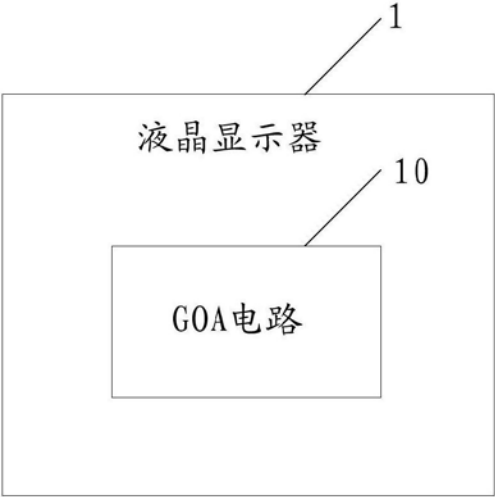


图6

专利名称(译)	一种GOA电路及液晶显示器		
公开(公告)号	CN105206244B	公开(公告)日	2017-10-17
申请号	CN201510719419.7	申请日	2015-10-29
[标]申请(专利权)人(译)	武汉华星光电技术有限公司		
申请(专利权)人(译)	武汉华星光电技术有限公司		
当前申请(专利权)人(译)	武汉华星光电技术有限公司		
[标]发明人	肖军城 颜尧 戴荣磊 曹尚操		
发明人	肖军城 颜尧 戴荣磊 曹尚操		
IPC分类号	G09G3/36		
CPC分类号	G06F3/0412 G06F3/0416 G09G3/3677 G09G2300/0408 G09G2310/0202 G09G2310/0286		
审查员(译)	金浩		
其他公开文献	CN105206244A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种GOA电路及液晶显示器。该GOA电路包括级联的多个GOA单元，第N级GOA单元包括：公共信号点控制模块、栅极信号点控制模块和GAS信号作用模块，其中，公共信号点控制模块用于在All Gate On阶段后上拉公共信号点的电平；栅极信号点控制模块用于在All Gate On阶段后下拉栅极信号点的电平；GAS信号作用模块利用第一和第二GAS信号实现GOA电路的All Gate On功能以及在触控屏扫描期间控制第N级栅极驱动信号的输出。通过上述方式，本发明能够控制栅极信号点在All Gate On阶段后的漏电以减少GOA电路失效的风险，保证GOA电路的正常工作。

