



(12) 发明专利申请

(10) 申请公布号 CN 105206244 A

(43) 申请公布日 2015. 12. 30

(21) 申请号 201510719419. 7

(22) 申请日 2015. 10. 29

(71) 申请人 武汉华星光电技术有限公司

地址 430070 湖北省武汉市东湖开发区高新
大道 666 号生物城 C5 栋

(72) 发明人 肖军城 颜尧 戴荣磊 曹尚操

(74) 专利代理机构 深圳市威世博知识产权代理
事务所 (普通合伙) 44280

代理人 何青瓦

(51) Int. Cl.

G09G 3/36(2006. 01)

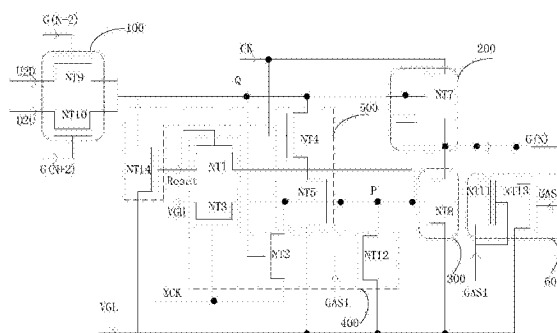
权利要求书3页 说明书6页 附图4页

(54) 发明名称

一种 GOA 电路及液晶显示器

(57) 摘要

本发明公开了一种 GOA 电路及液晶显示器。该 GOA 电路包括级联的多个 GOA 单元,第 N 级 GOA 单元包括:公共信号点控制模块、栅极信号点控制模块和 GAS 信号作用模块,其中,公共信号点控制模块用于在 A11 Gate On 阶段后上拉公共信号点的电平;栅极信号点控制模块用于在 A11 Gate On 阶段后下拉栅极信号点的电平;GAS 信号作用模块利用第一和第二 GAS 信号实现 GOA 电路的 A11 Gate On 功能以及在触控屏扫描期间控制第 N 级栅极驱动信号的输出。通过上述方式,本发明能够控制栅极信号点在 A11 Gate On 阶段后的漏电以减少 GOA 电路失效的风险,保证 GOA 电路的正常工作。



1. 一种 GOA 电路,用于液晶显示器,其特征在于,所述 GOA 电路包括级联的多个 GOA 单元,其中,第 N 级 GOA 单元包括:正反扫描模块、输出控制模块、下拉模块、公共信号点控制模块、栅极信号点控制模块和 GAS 信号作用模块;

所述正反扫描模块用于利用第一驱动信号和第二驱动信号控制所述 GOA 电路的正向扫描或反向扫描;

所述输出控制模块用于在第 N 级 GOA 单元的作用期间控制第 N 级栅极驱动信号的输出;

所述下拉模块用于在第 N 级 GOA 单元的非作用期间下拉所述第 N 级栅极驱动信号的电平以及在触控屏扫描期间控制所述第 N 级栅极驱动信号的输出;

所述公共信号点控制模块用于在所有栅极驱动信号打开功能阶段下拉公共信号点的电平、在进入黑屏唤醒阶段上拉所述公共信号点的电平以及在第 N 级 GOA 单元的作用期间控制所述公共信号点的电平;

所述栅极信号点控制模块用于在第 N 级 GOA 单元的作用期间控制栅极信号点的电平以及在进入所述黑屏唤醒阶段下拉所述栅极信号点的电平;

所述 GAS 信号作用模块用于利用第一 GAS 信号和第二 GAS 信号实现所述 GOA 电路的所有栅极驱动信号打开功能以及在所述触控屏扫描期间控制所述第 N 级栅极驱动信号的输出。

2. 根据权利要求 1 所述的电路,其特征在于,

所述正反扫描模块包括第一晶体管 (NT9) 和第二晶体管 (NT10),所述第一晶体管 (NT9) 的栅极与第 N-2 级栅极驱动信号连接,所述第一晶体管 (NT9) 的漏极与所述第一驱动信号连接,所述第一晶体管 (NT9) 的源极与所述栅极信号点连接,所述第二晶体管 (NT10) 的栅极与第 N+2 级栅极驱动信号连接,所述第二晶体管 (NT10) 的漏极与所述第二驱动信号连接,所述第二晶体管 (NT10) 的源极与所述栅极信号点连接;

所述输出控制模块包括第三晶体管 (NT7) 和第一电容,所述第三晶体管 (NT7) 的栅极分别与所述第一电容的一端和所述栅极信号点连接,所述第三晶体管 (NT7) 的源极与所述第一电容的另一端和所述第 N 级栅极驱动信号连接,所述第三晶体管 (NT7) 的漏极与第一控制时钟连接;

所述下拉模块包括第四晶体管 (NT8),所述第四晶体管 (NT8) 的栅极与公共信号点连接,所述第四晶体管 (NT8) 的源极与负压恒压信号连接,所述第四晶体管 (NT8) 的漏极与所述第 N 级栅极驱动信号连接;

所述公共信号点控制模块包括第五晶体管 (NT1)、第六晶体管 (NT2)、第七晶体管 (NT3) 和第八晶体管 (NT12),所述第五晶体管 (NT1) 的栅极与漏极连接后与复位信号连接,所述第五晶体管 (NT1) 的源极与所述公共信号点连接,所述第六晶体管 (NT2) 的栅极与所述栅极信号点连接,所述第六晶体管 (NT2) 的源极与第二控制时钟连接,所述第六晶体管 (NT2) 的漏极与所述公共信号点连接,所述第七晶体管 (NT3) 的栅极与所述第二控制时钟连接,所述第七晶体管 (NT3) 的源极与所述公共信号点连接,所述第七晶体管 (NT3) 的漏极与正压恒压信号连接,所述第八晶体管 (NT12) 的栅极与第一 GAS 信号连接,所述第八晶体管 (NT12) 的源极与所述负压恒压信号连接,所述第八晶体管 (NT12) 的漏极与所述公共信号点连接;

所述栅极信号点控制模块包括第九晶体管 (NT4)、第十晶体管 (NT5) 和第十一晶体管 (NT14), 所述第九晶体管 (NT4) 的栅极与所述第一控制时钟连接, 所述第九晶体管 (NT4) 的源极与所述第十晶体管 (NT5) 的漏极连接, 所述第九晶体管 (NT4) 的漏极与所述栅极信号点连接, 所述第十晶体管 (NT5) 的栅极与所述公共信号点连接, 所述第十晶体管 (NT5) 的源极与所述负压恒压信号连接, 所述第十一晶体管 (NT14) 的栅极与所述第五晶体管 (NT1) 的栅极连接, 所述第十一晶体管 (NT14) 的源极与所述负压恒压信号连接, 所述第十一晶体管 (NT14) 的漏极与所述栅极信号点连接;

所述 GAS 信号作用单元包括第十二晶体管 (NT11) 和第十三晶体管 (NT13), 所述第十二晶体管 (NT11) 的栅极和源极连接后接收所述第一 GAS 信号, 所述第十二晶体管 (NT11) 的漏极与所述第 N 级栅极驱动信号连接, 所述第十三晶体管 (NT13) 的栅极接收所述第二 GAS 信号, 所述第十三晶体管 (NT13) 的源极与所述负压恒压信号连接, 所述第十三晶体管 (NT13) 的漏极与所述第 N 级栅极驱动信号连接。

3. 根据权利要求 2 所述的电路, 其特征在于, 所述电路进一步包括第一漏电控制模块, 用于在第 N 级 GOA 单元的作用期间减少所述栅极信号点的漏电;

其中, 所述第一漏电控制模块包括第十四晶体管 (NT6), 所述第十四晶体管 (NT6) 串接于所述第九晶体管 (NT4) 的漏极和所述第三晶体管 (NT7) 的栅极之间, 所述第十四晶体管 (NT6) 的栅极与所述正压恒压信号连接, 所述第十四晶体管 (NT6) 的源极与所述第三晶体管 (NT7) 的栅极连接, 所述第十四晶体管 (NT6) 的漏极与所述第九晶体管 (NT4) 的漏极连接。

4. 根据权利要求 2 所述的电路, 其特征在于, 所述电路进一步包括第二漏电控制模块, 用于减少所述触控屏扫描期间所述栅极信号点的漏电;

其中, 所述第二漏电控制模块包括第十五晶体管 (NT15) 和第十六晶体管 (NT16), 所述第十五晶体管 (NT15) 的栅极与所述第一驱动信号连接, 所述第十六晶体管 (NT16) 的栅极与所述第二驱动信号连接, 所述第十五晶体管 (NT15) 的源极与所述第十六晶体管 (NT16) 的源极连接后与所述第九晶体管 (NT4) 的漏极连接, 所述第十五晶体管 (NT15) 的漏极与所述第十六晶体管 (NT16) 的漏极连接后与所述第一晶体管 (NT9) 的源极连接。

5. 根据权利要求 4 所述电路, 其特征在于, 所述电路进一步包括公共信号点辅助控制模块, 用于在第 N 级 GOA 单元的作用期间辅助所述公共信号点控制模块控制所述公共信号点的电平;

其中, 所述公共信号点辅助控制模块串接于所述第二时钟控制信号和所述第六晶体管 (NT2) 的源极之间, 所述公共信号点辅助控制模块包括第十七晶体管 (NT17) 和第十八晶体管 (NT18), 所述第十七晶体管 (NT17) 的栅极与所述第一驱动信号连接, 所述第十八晶体管 (NT18) 的栅极与所述第二驱动信号连接, 所述第十七晶体管 (NT17) 和所述第十八晶体管 (NT18) 的源极与所述第六晶体管 (NT2) 的源极连接, 所述第十七晶体管 (NT17) 和所述第十八晶体管 (NT18) 的漏极与所述第二控制时钟连接。

6. 根据权利要求 2 所述的电路, 其特征在于, 所述 GOA 电路接收第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号, 其中, 所述第一时钟信号、第二时钟信号、第三时钟信号、第四时钟信号在所述 GOA 电路的作用周期依次分时有效;

所述 GOA 电路包括奇数级的所述 GOA 单元级联形成的第一 GOA 子电路和偶数级的所述

GOA 单元级联形成的第二 GOA 子电路；

在所述第一 GOA 子电路中,所述第一时钟信号和所述第三时钟信号隔行交替输入到所述第一控制时钟和所述第二控制时钟；

在所述第二 GOA 子电路中,所述第二时钟信号和所述第四时钟信号隔行交替输入到所述第一控制时钟和所述第二控制时钟。

7. 根据权利要求 6 所述的 GOA 电路,其特征在于,在触控屏扫描阶段,所述第一时钟信号、第二时钟信号、第三时钟信号、第四时钟信号和所述负压恒压信号输出扫描脉冲信号。

8. 根据权利要求 2 所述的 GOA 电路,其特征在于,在所述液晶显示器的黑屏阶段,所述第一 GAS 信号为高电平信号,所述第二 GAS 信号为低电平信号。

9. 根据权利要求 5 所述的 GOA 电路,其特征在于,所述液晶显示器的黑屏阶段包括触控检测阶段和所有栅极驱动信号打开功能阶段,其中,在所述触控检测阶段,所述第一 GAS 信号为低电平信号,所述第二 GAS 信号为高电平信号,在所述所有栅极驱动信号打开功能阶段,所述第一 GAS 信号为高电平信号,所述第二 GAS 信号为低电平信号。

10. 一种液晶显示器,其特征在于,包括权利要求 1-9 任一项所述的 GOA 电路。

一种 GOA 电路及液晶显示器

技术领域

[0001] 本发明涉及液晶领域,特别是涉及一种 GOA 电路及液晶显示器。

背景技术

[0002] Gate driver on array,简称 GOA,是指利用现有的薄膜晶体管液晶显示器 Array 制程将栅极驱动 (Gate) 信号制作在 Array 基板上,实现对液晶显示器逐行扫描的一项技术。

[0003] 随着手机智能化进程的日益加快,触控屏 (Touch Panel,TP) 技术尤其是 In Cell Touch Panel 技术得到了进一步发展。其中,In Cell Touch Panel 是指利用现有的薄膜晶体管液晶显示器 Array 制程将触控屏部分的触控焊盘 (Pad) 制作在 Array 基板上,实现触控功能。

[0004] 现有的搭配 In Cell Touch Panel 技术的 GOA 电路在实现所有栅极驱动信号打开 (All Gate On) 功能后可能会出现 GOA 电路功能失效的风险,例如 All Gate On 后栅极信号点漏电从而导致栅极信号点的电位处于非正常状态,进而导致 GOA 电路出现失效。另外,在触控屏扫描期间,触控焊盘上会产生扫描信号,该扫描信号会对 GOA 电路中的栅极驱动信号产生影响,进而影响液晶显示器的正常显示。

[0005] 其中,All Gate On 功能是指将 GOA 电路中的所有栅极驱动信号设置为有效电平以同时对液晶显示器进行扫描,从而清除液晶显示器从黑屏阶段进入黑屏唤醒阶段时每个像素点残存的电荷以解决开机时出现残影的问题。

发明内容

[0006] 本发明主要解决的技术问题是提供一种 GOA 电路及液晶显示器,能够降低 All Gate On 后 GOA 电路失效的风险的同时,消除扫描信号对 GOA 电路中的栅极驱动信号产生的影响,从而保证 GOA 电路的正常工作。

[0007] 为解决上述技术问题,本发明采用的一个技术方案是:提供一种 GOA 电路,用于液晶显示器,该 GOA 电路包括级联的多个 GOA 单元,其中,第 N 级 GOA 单元包括:正反扫描模块、输出控制模块、下拉模块、公共信号点控制模块、栅极信号点控制模块和 GAS 信号作用模块;正反扫描模块用于利用第一驱动信号和第二驱动信号控制 GOA 电路的正向扫描或反向扫描;输出控制模块用于在第 N 级 GOA 单元的作用期间控制第 N 级栅极驱动信号的输出;下拉模块用于在第 N 级 GOA 单元的非作用期间下拉第 N 级栅极驱动信号的电平以及在触控屏扫描期间控制第 N 级栅极驱动信号的输出;公共信号点控制模块用于在所有栅极驱动信号打开功能阶段下拉公共信号点的电平、在进入黑屏唤醒阶段上拉公共信号点的电平以及在第 N 级 GOA 单元的作用期间控制公共信号点的电平;栅极信号点控制模块用于在第 N 级 GOA 单元的作用期间控制栅极信号点的电平以及在进入黑屏唤醒阶段下拉栅极信号点的电平;GAS 信号作用模块用于利用第一 GAS 信号和第二 GAS 信号实现 GOA 电路的所有栅极驱动信号打开功能以及在触控屏扫描期间控制第 N 级栅极驱动信号的输出。

[0008] 其中,正反扫描模块包括第一晶体管和第二晶体管,第一晶体管的栅极与第 N-2 级栅极驱动信号连接,第一晶体管的漏极与第一驱动信号连接,第一晶体管的源极与栅极信号点连接,第二晶体管的栅极与第 N+2 级栅极驱动信号连接,第二晶体管的漏极与第二驱动信号连接,第二晶体管的源极与栅极信号点连接;输出控制模块包括第三晶体管和第一电容,第三晶体管的栅极分别与第一电容的一端和栅极信号点连接,第三晶体管的源极与第一电容的另一端和第 N 级栅极驱动信号连接,第三晶体管的漏极与第一控制时钟连接;下拉模块包括第四晶体管,第四晶体管的栅极与公共信号点连接,第四晶体管的源极与负压恒压信号连接,第四晶体管的漏极与第 N 级栅极驱动信号连接;公共信号点控制模块包括第五晶体管、第六晶体管、第七晶体管和第八晶体管,第五晶体管的栅极与漏极连接后与复位信号连接,第五晶体管的源极与公共信号点连接,第六晶体管的栅极与栅极信号点连接,第六晶体管的源极与第二控制时钟连接,第六晶体管的漏极与公共信号点连接,第七晶体管的栅极与第二控制时钟连接,第七晶体管的源极与公共信号点连接,第七晶体管的漏极与正压恒压信号连接,第八晶体管的栅极与第一 GAS 信号连接,第八晶体管的源极与负压恒压信号连接,第八晶体管的漏极与公共信号点连接;栅极信号点控制模块包括第九晶体管、第十晶体管和第十一晶体管,第九晶体管的栅极与第一控制时钟连接,第九晶体管的源极与第十晶体管的漏极连接,第九晶体管的漏极与栅极信号点连接,第十晶体管的栅极与公共信号点连接,第十晶体管的源极与负压恒压信号连接,第十一晶体管的栅极与第五晶体管的栅极连接,第十一晶体管的源极与负压恒压信号连接,第十一晶体管的漏极与栅极信号点连接;GAS 信号作用单元包括第十二晶体管和第十三晶体管,第十二晶体管的栅极和源极连接后接收第一 GAS 信号,第十二晶体管的漏极与第 N 级栅极驱动信号连接,第十三晶体管的栅极接收第二 GAS 信号,第十三晶体管的源极与负压恒压信号连接,第十三晶体管的漏极与第 N 级栅极驱动信号连接。

[0009] 其中,电路进一步包括第一漏电控制模块,用于在第 N 级 GOA 单元的作用期间减少栅极信号点的漏电;其中,第一漏电控制模块包括第十四晶体管,第十四晶体管串接于第九晶体管的漏极和第三晶体管的栅极之间,第十四晶体管的栅极与正压恒压信号连接,第十四晶体管的源极与第三晶体管的栅极连接,第十四晶体管的漏极与第九晶体管的漏极连接。

[0010] 其中,电路进一步包括第二漏电控制模块,用于减少触控屏扫描期间栅极信号点的漏电;其中,第二漏电控制模块包括第十五晶体管和第十六晶体管,第十五晶体管的栅极与第一驱动信号连接,第十六晶体管的栅极与第二驱动信号连接,第十五晶体管的源极与第十六晶体管的源极连接后与第九晶体管的漏极连接,第十五晶体管的漏极与第十六晶体管的漏极连接后与第一晶体管的源极连接。

[0011] 其中,电路进一步包括公共信号点辅助控制模块,用于在第 N 级 GOA 单元的作用期间辅助公共信号点控制模块控制公共信号点的电平;其中,公共信号点辅助控制模块串接于第二时钟控制信号和第六晶体管的源极之间,公共信号点辅助控制模块包括第十七晶体管和第十八晶体管,第十七晶体管的栅极与第一驱动信号连接,第十八晶体管的栅极与第二驱动信号连接,第十七晶体管和第十八晶体管的源极与第六晶体管的源极连接,第十七晶体管和第十八晶体管的漏极与第二控制时钟连接。

[0012] 其中,GOA 电路接收第一时钟信号、第二时钟信号、第三时钟信号和第四时钟信号,

其中,第一时钟信号、第二时钟信号、第三时钟信号、第四时钟信号在 GOA 电路的作用周期依次分时有有效;GOA 电路包括奇数级的 GOA 单元级联形成的第一 GOA 子电路和偶数级的 GOA 单元级联形成的第二 GOA 子电路;在第一 GOA 子电路中,第一时钟信号和第三时钟信号隔行交替输入到第一控制时钟和第二控制时钟;在第二 GOA 子电路中,第二时钟信号和第四时钟信号隔行交替输入到第一控制时钟和第二控制时钟。

[0013] 其中,在触控屏扫描阶段,第一时钟信号、第二时钟信号、第三时钟信号、第四时钟信号和负压恒压信号输出扫描脉冲信号。

[0014] 其中,在液晶显示器的黑屏阶段,第一 GAS 信号为高电平信号,第二 GAS 信号为低电平信号。

[0015] 其中,液晶显示器的黑屏阶段包括触控检测阶段和所有栅极驱动信号打开功能阶段,其中,在触控检测阶段,第一 GAS 信号为低电平信号,第二 GAS 信号为高电平信号,在所有栅极驱动信号打开功能阶段,第一 GAS 信号为高电平信号,第二 GAS 信号为低电平信号。

[0016] 为解决上述技术问题,本发明采用的另一个技术方案是:提供一种液晶显示器,包括了上述 GOA 电路。

[0017] 本发明的有益效果是:本发明的 GOA 电路及液晶显示器通过公共信号点控制模块在 All Gate On 阶段后上拉公共信号点的电平以及栅极信号点控制模块在 All Gate On 阶段后下拉栅极信号点的电平,从而能够控制栅极信号点在 All Gate On 阶段后的漏电以减少 GOA 电路失效的风险,同时,本发明通过两个 GAS 信号来控制触控屏扫描期间栅极驱动信号的输出,可以消除扫描信号对 GOA 电路中的栅极驱动信号产生的影响,从而保证 GOA 电路的正常工作。

附图说明

[0018] 图 1 是本发明实施例的 GOA 电路的结构示意图;

[0019] 图 2 是图 1 所示 GOA 电路中 GOA 单元的第一实施例的电路原理图;

[0020] 图 3 是图 2 所示 GOA 单元的工作时序图;

[0021] 图 4 是图 1 所示 GOA 电路中 GOA 单元的第二实施例的电路原理图;

[0022] 图 5 是图 4 所示 GOA 单元的工作时序图;

[0023] 图 6 是本发明实施例的液晶显示器的结构示意图。

具体实施方式

[0024] 在说明书及权利要求书当中使用了某些词汇来指称特定的组件,所属领域中的技术人员应可理解,制造商可能会用不同的名词来称呼同样的组件。本说明书及权利要求书并不以名称的差异来作为区分组件的方式,而是以组件在功能上的差异来作为区分的基准。下面结合附图和实施例对本发明进行详细说明。

[0025] 图 1 是本发明实施例的 GOA 电路的结构示意图。如图 1 所示,GOA 电路 10 包括级联的多个 GOA 单元 11,其中,第 N 级 GOA 单元 11 用于输出栅极驱动信号 G(N) 以对显示区域中对应的第 N 条水平扫描线进行充电,从而实现液晶显示器的正常显示。

[0026] 具体来说,GOA 电路 10 包括奇数级的 GOA 单元 11 级联形成的第一 GOA 子电路 101 和偶数级的 GOA 单元 11 级联形成的第二 GOA 子电路 102。GOA 电路 10 采用隔行扫描

(Interlace) 驱动方式, 第一 GOA 子电路 101 和第二 GOA 子电路 102 交替输出栅极驱动信号。

[0027] GOA 电路 10 接收第一时钟信号 CK1、第二时钟信号 CK2、第三时钟信号 CK3 和第四时钟信号 CK4, 其中, 所述第一时钟信号 CK1、第二时钟信号 CK2、第三时钟信号 CK3、第四时钟信号 CK4 在 GOA 电路 10 的作用周期依次分时有有效。其中, 第一 GOA 子电路 101 接收第一时钟信号 CK1 和第三时钟信号 CK3, 第二 GOA 子电路 102 接收第二时钟信号 CK2 和第四时钟信号 CK4。

[0028] 图 2 是图 1 所示 GOA 电路中 GOA 单元的第一实施例的电路原理图。如图 2 所示, 第 N 级 GOA 单元 11 包括正反扫描模块 100、输出控制模块 200、下拉模块 300、公共信号点控制模块 400、栅极信号点控制模块 500 和 GAS 信号作用模块 600。

[0029] 其中, 正反扫描模块 100 用于利用第一驱动信号 U2D 和第二驱动信号 D2U 控制 GOA 电路的正向扫描或反向扫描。输出控制模块 200 用于在第 N 级 GOA 单元的作用期间控制第 N 级栅极驱动信号 G(N) 的输出。下拉模块 300 用于在第 N 级 GOA 单元的非作用期间下拉第 N 级栅极驱动信号 G(N) 的电平以及在触控屏扫描期间控制第 N 级栅极驱动信号 G(N) 的输出。公共信号点控制模块 400 用于在所有栅极驱动信号打开功能阶段下拉公共信号点 P 的电平、在进入黑屏唤醒阶段上拉公共信号点 P 的电平以及在第 N 级 GOA 单元的作用期间控制公共信号点 P 的电平。栅极信号点控制模块 500 用于在第 N 级 GOA 单元的作用期间控制栅极信号点 Q 的电平以及在进入黑屏唤醒阶段下拉栅极信号点 Q 的电平。GAS 信号作用模块 600 用于利用第一 GAS 信号 Gas1 和第二 GAS 信号 Gas2 实现 GOA 电路的所有栅极驱动信号打开功能以及在触控屏扫描期间控制第 N 级栅极驱动信号 G(N) 的输出。其中, 第 N 级 GOA 单元的作用期间也即第 N 级 GOA 单元输出正常的栅极驱动信号 G(N) 以使液晶显示器正常显示的阶段, 也即后续时序图 3 和图 5 中的 Display 阶段。

[0030] 具体来说, 正反扫描模块 100 包括晶体管 NT9 和晶体管 NT10, 晶体管 NT9 的栅极与第 N-2 级栅极驱动信号 G(N-2) 连接, 晶体管 NT9 的漏极与第一驱动信号 U2D 连接, 晶体管 NT9 的源极与栅极信号点 Q 连接, 晶体管 NT10 的栅极与第 N+2 级栅极驱动信号 G(N+2) 连接, 晶体管 NT10 的漏极与第二驱动信号 D2U 连接, 晶体管 NT10 的源极与栅极信号点 Q 连接。

[0031] 输出控制模块 200 包括晶体管 NT7 和第一电容 C1, 晶体管 NT7 的栅极分别与第一电容 C1 的一端和栅极信号点 Q 连接, 晶体管 NT7 的源极与第一电容 C1 的另一端和第 N 级栅极驱动信号 G(N) 连接, 晶体管 NT7 的漏极与第一控制时钟 CK 连接。其中, 第一电容 C1 用于提升栅极信号点 Q 的电位。

[0032] 下拉模块 300 包括晶体管 NT8, 晶体管 NT8 的栅极与公共信号点 P 连接, 晶体管 NT8 的源极与负压恒压信号 VGL 连接, 晶体管 NT8 的漏极与第 N 级栅极驱动信号 G(N) 连接。

[0033] 公共信号点控制模块 400 包括晶体管 NT1、晶体管 NT2、晶体管 NT3 和晶体管 NT12, 晶体管 NT1 的栅极与漏极连接后与复位信号 Reset 连接, 晶体管 NT1 的源极与公共信号点 P 连接, 晶体管 NT2 的栅极与栅极信号点 Q 连接, 晶体管 NT2 的源极与第二控制时钟 XCK 连接, 晶体管 NT2 的漏极与公共信号点 P 连接, 晶体管 NT3 的栅极与第二控制时钟 XCK 连接, 晶体管 NT3 的源极与公共信号点 P 连接, 晶体管 NT3 的漏极与正压恒压信号 VGH 连接, 晶体管 NT12 的栅极与第一 GAS 信号 GAS1 连接, 晶体管 NT12 的源极与负压恒压信号 VGL 连接,

晶体管 NT12 的漏极与公共信号点 P 连接。

[0034] 栅极信号点控制模块 500 包括晶体管 NT4、晶体管 NT5 和晶体管 NT14, 晶体管 NT4 的栅极与第一控制时钟 CK 连接, 晶体管 NT4 的源极与晶体管 NT5 的漏极连接, 晶体管 NT4 的漏极与栅极信号点 Q 连接, 晶体管 NT5 的栅极与公共信号点 P 连接, 晶体管 NT5 的源极与负压恒压信号 VGL 连接, 晶体管 NT14 的栅极与晶体管 NT1 的栅极连接, 晶体管 NT14 的源极与负压恒压信号 VGL 连接, 晶体管 NT14 的漏极与栅极信号点 Q 连接。

[0035] GAS 信号作用单元 600 包括晶体管 NT11 和晶体管 NT13, 晶体管 NT11 的栅极和源极连接后接收第一 GAS 信号 GAS1, 晶体管 NT11 的漏极与第 N 级栅极驱动信号 G(N) 连接, 晶体管 NT13 的栅极接收第二 GAS 信号 GAS2, 晶体管 NT13 的源极与负压恒压信号 VGL 连接, 晶体管 NT13 的漏极与第 N 级栅极驱动信号 G(N) 连接。

[0036] 其中, 当第 N 级 GOA 单元 11 为第一 GOA 子电路 101 中的 GOA 单元时, 第一时钟信号 CK1 和第三时钟信号 CK3 隔行交替输入 GOA 单元中的第一控制时钟 CK 和第二控制时钟 XCK。当第 N 级 GOA 单元 11 为第二 GOA 子电路 102 中的 GOA 单元时, 第二时钟信号 CK2 和第四时钟信号 CK4 隔行交替输入 GOA 单元中的第一控制时钟 CK 和第二控制时钟 XCK。

[0037] 本领域的技术人员可以理解, 本实施例是以 GOA 单元中的晶体管为 NMOS 管为例进行说明的, 在其它实施例中, GOA 单元中的晶体管也可以为 PMOS 管。

[0038] 请一并参考图 3, 图 3 是图 2 所示 GOA 单元的工作时序图。如图 3 所示, GOA 单元的工作过程包括黑屏阶段和黑屏唤醒阶段, 其中, 黑屏阶段包括触控检测 TP 阶段和所有栅极驱动信号打开功能 All Gate On 阶段, 黑屏唤醒阶段包括正常显示 Display 阶段和触控屏扫描 TP Scan 阶段。

[0039] 在黑屏阶段, 第一 GAS 信号 Gas1 为高电平信号, 高电平信号的电位为 +5V, 第二 GAS 信号 Gas2 为低电平信号, 低电平信号的电位为 -5V。其中, 在 All Gate On 阶段, 第一 GAS 信号 Gas1 控制晶体管 NT11 实现了所有栅极驱动信号打开功能, 同时, 第一 GAS 信号 Gas1 控制晶体管 NT12 实现了公共信号点 P 的下拉, 关闭下拉通道, 更好地实现了所有栅极驱动信号打开功能。

[0040] 在进入黑屏唤醒阶段后, 在 Display 阶段, 首先, 复位信号 Reset 控制晶体管 NT1 保证了公共信号点 P 的电位初始化为高电位, 进而保证了栅极信号点 Q 的输出处于正常电位, 减少栅极信号点 Q 的漏电。接着, 第一时钟信号 CK1、第二时钟信号 CK2、第三时钟信号 CK3、第四时钟信号 CK3 依次分时有有效从而控制 GOA 单元输出扫描信号 G(N) 以对显示区域中对应的第 N 条水平扫描线进行充电, 实现液晶显示器的正常显示。随后, 在 TP Scan 阶段, 第一 GAS 信号 Gas1 为高电平信号, 高电平信号的电位为 +10V, 第二 Gas 信号 Gas2 为低电平信号, 低电平信号的电位为 -11.5V, 第一时钟信号 CK1、第二时钟信号 CK2、第三时钟信号 CK3、第四时钟信号 CK3 和负压恒压信号 VGL 输出扫描脉冲信号, 使得第 N 级栅极驱动信号 G(N) 在 TP Scan 阶段输出扫描脉冲信号, 从而消除了 TP Scan 期间触控屏的扫描信号 TP PAD 对正常输出的栅极驱动信号 G(N) 的影响, 进而消除了对液晶显示器正常显示的影响。

[0041] 图 4 是图 1 所示 GOA 电路中 GOA 单元的第二实施例的电路原理图。图 4 所示的第二实施例与图 2 所示的第一实施例的区别是: 图 4 所示的第二实施例进一步包括: 第一漏电控制模块 700、第二漏电控制模块 800 和公共信号点辅助控制模块 900。

[0042] 其中, 第一漏电控制模块 700 用于在第 N 级 GOA 单元的作用期间减少栅极信号点

Q 的漏电。第二漏电控制模块 800 用于减少触控屏扫描期间栅极信号点 Q 的漏电。公共信号点辅助控制模块 800 用于在第 N 级 GOA 单元的作用期间辅助公共信号点控制模块 400 控制公共信号点 P 的电平。

[0043] 具体来说,第一漏电控制模块 700 包括晶体管 NT6,晶体管 NT6 串接于晶体管 NT4 的漏极和晶体管 NT7 的栅极之间,晶体管 NT6 的栅极与正压恒压信号 VGH 连接,晶体管 NT6 的源极与晶体管 NT7 的栅极连接,晶体管 NT6 的漏极与晶体管 NT4 的漏极连接。其中,第一漏电控制模块 700 控制了正常显示阶段栅极信号点 Q 经晶体管 NT7 的漏电。

[0044] 第二漏电控制模块 800 包括晶体管 NT15 和晶体管 NT16,晶体管 NT15 的栅极与第一驱动信号 U2D 连接,晶体管 NT16 的栅极与第二驱动信号 D2U 连接,晶体管 NT15 的源极与晶体管 NT16 的源极连接后与晶体管 NT4 的漏极连接,晶体管 NT15 的漏极与晶体管 NT16 的漏极连接后与晶体管 NT9 的源极连接。其中,第二漏电控制模块 800 保证了在触控屏扫描阶段栅极信号 Q 的稳定,减少了栅极信号点 Q 的漏电。

[0045] 公共信号点辅助控制模块 900 串接于第二时钟控制信号 XCK 和晶体管 NT2 的源极之间,公共信号点辅助控制模块 900 包括晶体管 NT17 和晶体管 NT18,晶体管 NT17 的栅极与第一驱动信号 U2D 连接,晶体管 NT18 的栅极与第二驱动信号 D2U 连接,晶体管 NT17 和晶体管 NT18 的源极与晶体管 NT2 的源极连接,晶体管 NT17 和晶体管 NT18 的漏极与第二控制时钟 XCK 连接。其中,公共信号点辅助控制模块 900 通过晶体管 NT17 和晶体管 NT18 的源极和漏极之间进行变换达到了更好控制公共信号点 P 的电平的目的。

[0046] 优选地,图 4 所示的第二实施例进一步包括第二电容 C2,第二电容 C2 的一端与公共信号点 P 连接,第二电容 C2 的另一端与负压恒压信号 VGL 连接。

[0047] 请一并参考图 5,图 5 是图 4 所示 GOA 单元的工作时序图。图 5 所示的工作时序图与图 4 所示的工作时序图的区别是:在黑屏阶段,图 5 中第一 Gas 信号 Gas1 和第二 Gas 信号 Gas2 的工作时序和图 4 中的时序不同,从而可以消除黑屏阶段 All Gate On 功能后栅极信号点 Q 输出电压不稳,导致电路失效的风险。

[0048] 具体来说,在触控检测阶段也即 TP 阶段,第一 GAS 信号 Gas1 为低电平信号,第二 GAS 信号 Gas2 为高电平信号,在所有栅极驱动信号打开功能阶段也即 All Gate On 阶段,第一 GAS 信号 Gas1 为高电平信号,第二 GAS 信号 Gas2 为低电平信号。其中,高电平信号的电位为 +5V,低电平信号的电位为 -5V。

[0049] 图 6 是本发明实施例的液晶显示器的结构示意图。如图 6 所示,液晶显示器 1 包括了上述 GOA 电路 10。

[0050] 本发明的有益效果是:本发明的 GOA 电路及液晶显示器通过公共信号点控制模块在 All Gate On 阶段后上拉公共信号点的电平以及栅极信号点控制模块在 All Gate On 阶段后下拉栅极信号点的电平,从而能够控制栅极信号点在 All Gate On 阶段后的漏电以减少 GOA 电路失效的风险,同时,本发明通过两个 GAS 信号来控制触控屏扫描期间栅极驱动信号的输出,可以消除扫描信号对 GOA 电路中的栅极驱动信号产生的影响,从而保证 GOA 电路的正常工作。

[0051] 以上所述仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

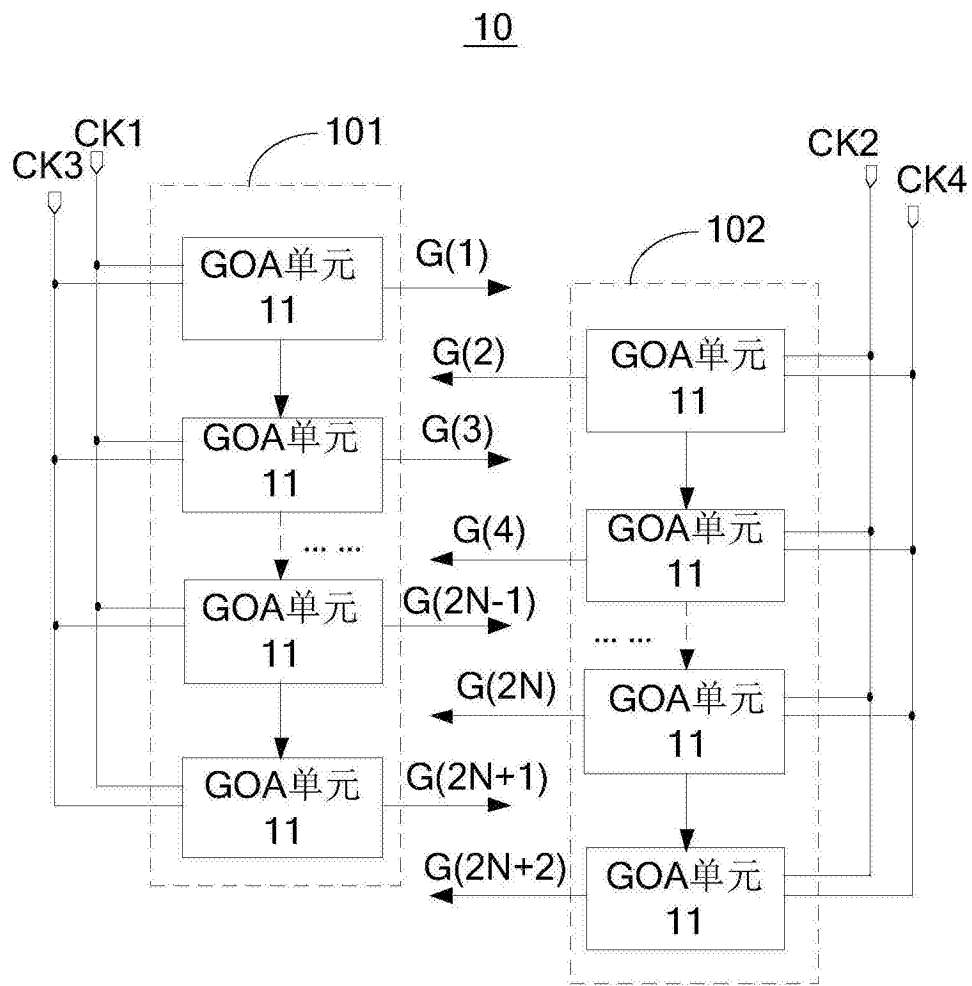


图 1

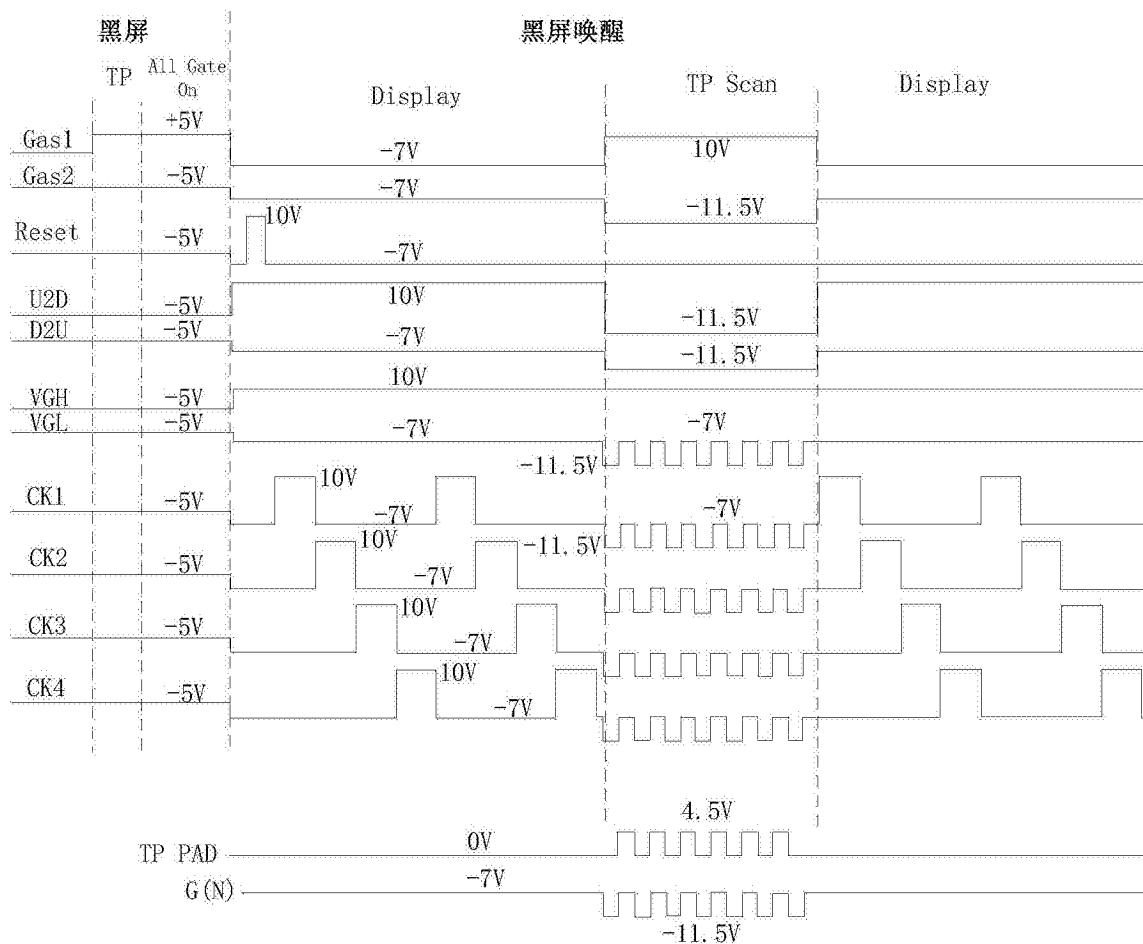


图 3

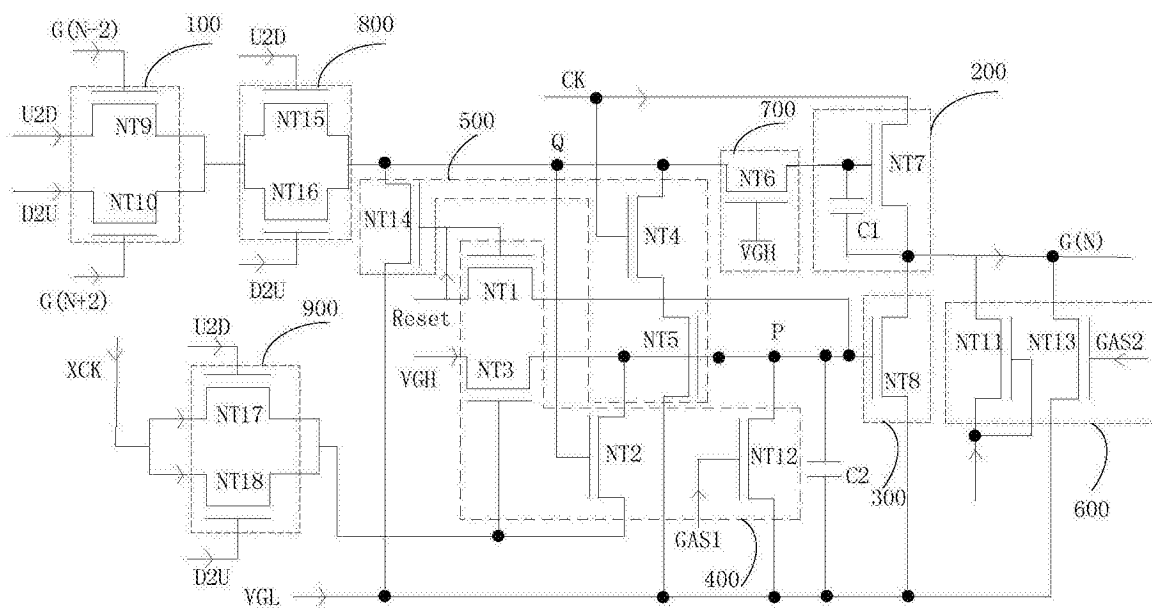


图 4

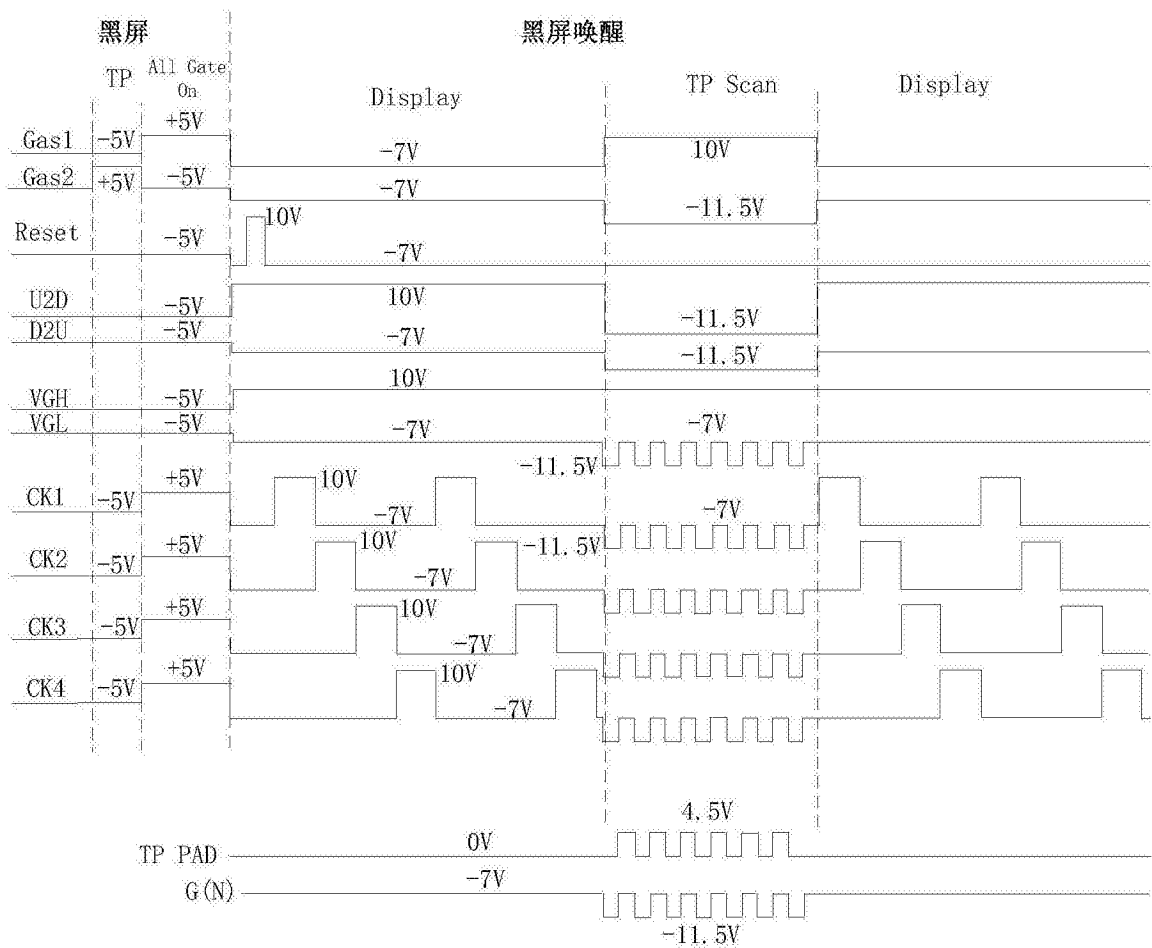


图 5

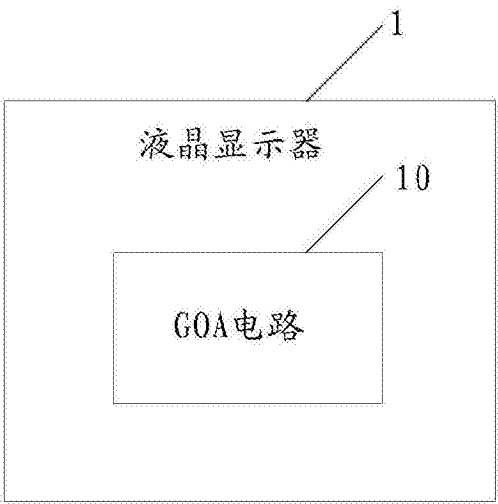


图 6

专利名称(译)	一种GOA电路及液晶显示器		
公开(公告)号	CN105206244A	公开(公告)日	2015-12-30
申请号	CN201510719419.7	申请日	2015-10-29
[标]申请(专利权)人(译)	武汉华星光电技术有限公司		
申请(专利权)人(译)	武汉华星光电技术有限公司		
当前申请(专利权)人(译)	武汉华星光电技术有限公司		
[标]发明人	肖军城 颜尧 戴荣磊 曹尚操		
发明人	肖军城 颜尧 戴荣磊 曹尚操		
IPC分类号	G09G3/36		
CPC分类号	G06F3/0412 G06F3/0416 G09G3/3677 G09G2300/0408 G09G2310/0202 G09G2310/0286		
其他公开文献	CN105206244B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种GOA电路及液晶显示器。该GOA电路包括级联的多个GOA单元，第N级GOA单元包括：公共信号点控制模块、栅极信号点控制模块和GAS信号作用模块，其中，公共信号点控制模块用于在All? Gate? On阶段后上拉公共信号点的电平；栅极信号点控制模块用于在All? Gate? On阶段后下拉栅极信号点的电平；GAS信号作用模块利用第一和第二GAS信号实现GOA电路的All? Gate? On功能以及在触控屏扫描期间控制第N级栅极驱动信号的输出。通过上述方式，本发明能够控制栅极信号点在All? Gate? On阶段后的漏电以减少GOA电路失效的风险，保证GOA电路的正常工作。

