



(12)发明专利

(10)授权公告号 CN 103913864 B

(45)授权公告日 2017.04.12

(21)申请号 201310294314.2

(22)申请日 2013.07.12

(65)同一申请的已公布的文献号

申请公布号 CN 103913864 A

(43)申请公布日 2014.07.09

(30)优先权数据

10-2012-0157527 2012.12.28 KR

(73)专利权人 乐金显示有限公司

地址 韩国首尔

(72)发明人 姜定烈 金详叫 朴容范 诸圣民

李耿求 金韩洙 朴容根 李真熙

(74)专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国

(51)Int.Cl.

G02F 1/133(2006.01)

G02F 1/1362(2006.01)

G09G 3/36(2006.01)

(56)对比文件

CN 102044223 A,2011.05.04,

CN 102543015 A,2012.07.04,

US 2012092320 A1,2012.04.19,

US 2007229434 A1,2007.10.04,

US 2011032231 A1,2011.02.10,

US 2006221031 A1,2006.10.05,

US 2009273555 A1,2009.11.05,

审查员 纪红

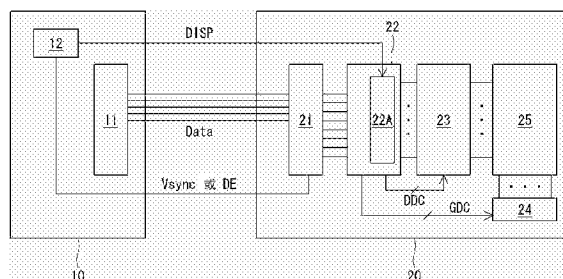
权利要求书2页 说明书7页 附图5页

(54)发明名称

液晶显示器

(57)摘要

本发明提供一种液晶显示器,包括系统和液晶模块。系统检测输入的帧频率,当检测到的帧频率处于预先确定的范围内时产生表示异常信号输入的处于高逻辑电平的DISP信号,而当检测到的帧频率处于预先确定的范围之外时产生处于低逻辑电平的DISP信号。液晶模块包括信号处理单元,其响应于DISP信号选择性地输出用于实现正常屏幕的数字视频数据以及用于实现黑色屏幕的数字黑色数据。



1. 一种液晶显示器,包括:

系统,所述系统用以检测输入的帧频率、在检测到的帧频率处于预先确定的范围内时产生处于高逻辑电平的DISP信号、并且在检测到的帧频率处于预先确定的范围之外时产生处于低逻辑电平的DISP信号,其中高逻辑电平的DISP信号表示检测到的帧频率处于预先确定的范围内而不存在异常信号的输入从而用于实现正常屏幕,低逻辑电平的DISP信号表示检测到的帧频率处于预先确定的范围之外而存在异常信号的输入从而用于实现黑色屏幕;以及

液晶模块,所述液晶模块包括信号处理单元,所述信号处理单元用以响应于所述DISP信号而选择性地输出用于实现正常屏幕的数字视频数据和用于实现黑色屏幕的数字黑色数据,

其中所述液晶模块包括:

液晶显示面板,在所述液晶显示面板上显示所述正常屏幕或所述黑色屏幕;

数据驱动电路,所述数据驱动电路用以驱动所述液晶显示面板的数据线;

栅极驱动电路,所述栅极驱动电路用以驱动所述液晶显示面板的栅极线;以及

时序控制器,所述时序控制器用以控制所述数据驱动电路的操作和所述栅极驱动电路的操作,

其中所述系统与所述液晶模块相分离,

其中所述输入的帧频率是所述系统通过计数从所述液晶模块反馈的垂直同步信号或数据使能信号而检测的。

2. 根据权利要求1所述的液晶显示器,

其中所述信号处理单元内置在所述时序控制器中。

3. 根据权利要求2所述的液晶显示器,其中所述信号处理单元被实现为分别与所述时序控制器的多个输出通道连接的多个多路复用器,

其中所述多个多路复用器中的每个多路复用器响应于处于高逻辑电平的DISP信号而输出所述数字视频数据,而响应于处于低逻辑电平的DISP信号而输出所述数字黑色数据。

4. 根据权利要求2所述的液晶显示器,其中所述信号处理单元被实现为多个与门,所述多个与门分别与所述时序控制器的多个输出通道连接、对第一输入信号和第二输入信号执行与操作、并且输出所述与操作的结果,

其中输入至每个所述与门的第一输入信号被选择作为所述数字视频数据,而输入至每个所述与门的第二输入信号被选择作为所述DISP信号。

5. 根据权利要求1所述的液晶显示器,

其中所述信号处理单元内置在所述数据驱动电路中。

6. 根据权利要求5所述的液晶显示器,其中所述数据驱动电路包括:

锁存单元,所述锁存单元用以采样和锁存从所述时序控制器接收的数字视频数据,并且将锁存后的数字视频数据输出至所述信号处理单元;以及

数字-模拟转换器,所述数字-模拟转换器用以将从所述信号处理单元接收的数字视频数据或数字黑色数据转换成模拟数据电压,

其中所述信号处理单元被实现为多个多路复用器,所述多路复用器连接在所述锁存单元的输出端与所述数字-模拟转换器的输入端之间,

其中每个所述多路复用器响应于处于高逻辑电平的DISP信号而输出锁存后的数字视频数据,而响应于处于低逻辑电平的DISP信号而输出所述数字黑色数据。

7.根据权利要求5所述的液晶显示器,其中所述数据驱动电路包括:

锁存单元,所述锁存单元用以采样和锁存从所述时序控制器接收的数字视频数据,并且将锁存后的数字视频数据输出至所述信号处理单元;以及

数字-模拟转换器,所述数字-模拟转换器用以将从所述信号处理单元接收的数字视频数据或数字黑色数据转换成模拟数据电压,

其中所述信号处理单元被实现为多个与门,所述多个与门连接在所述锁存单元的输出端与所述数字-模拟转换器的输入端之间、对第一输入信号和第二输入信号执行与操作、并且输出所述与操作的结果,

其中输入至每个所述与门的第一输入信号被选择作为锁存后的数字视频数据,而输入至每个所述与门的第二输入信号被选择作为所述DISP信号。

液晶显示器

[0001] 本申请要求享有2012年12月28日提交的韩国专利申请No.10-2012-0157527的权益,为了所有目的,在此通过援引的方式将该专利申请并入本文,如同在这里完全阐述一样。

技术领域

[0002] 本发明的实施方式涉及一种液晶显示器,更具体地,涉及一种当有异常信号输入时在显示面板上显示黑色图像的液晶显示器。

背景技术

[0003] 液晶显示器通过响应于视频信号来调整液晶单元的透光率而显示图像。有源矩阵液晶显示器通过使用形成在每个液晶单元中的薄膜晶体管(TFT)来导通或断开供给至液晶单元的数据电压,从而主动地控制数据。因此,有源矩阵液晶显示器可提高动态运动画面的显示质量。

[0004] 在一些情形中,不需要的异常信号可被输入至液晶显示器。现有技术的液晶显示器通过时序控制器使用点时钟来计数垂直同步信号,并且将计数结果输入至图1中所示的状态确定单元,从而检测是否有异常信号输入。基于正常信号的输入,与帧频率相对应的计数结果被预先确定为预定范围(例如,图2中的A至B)。当帧频率(即计数结果)在预定的时间段内处于图2中所示的预先确定的正常范围A至B时,现有技术的液晶显示器在正常状态下工作。在另一方面,当帧频率超过正常范围时,现有技术的液晶显示器确定没有正常信号。因此,现有技术的液晶显示器将所有输入的视频数据转换成黑色数据并且在显示面板上显示黑色图像。

[0005] 液晶显示器包括液晶模块以及将各种信号供给至液晶模块的系统,其中液晶模块包括时序控制器。在现有技术的液晶显示器中,由于仅时序控制器具有检测是否有异常信号输入的功能,所以降低了现有技术液晶显示器的设计自由度。并且,由于正常范围需要被宽泛地设置以便增大时序控制器的兼容性,所以使用者无法精确地控制现有技术的液晶显示器。当使用者想要使用范围C至D代替范围A至B作为正常范围时,需要完全改变时序控制器的内部逻辑。

[0006] 当异常信号输入时,现有技术的液晶显示器在系统中产生黑色数据,并且将黑色数据输出至液晶模块,以便在显示面板上显示黑色图像。在这种情况下,系统需要与一系列顺序相符的唤醒时间,以便将黑色屏幕再转换成正常屏幕。

发明内容

[0007] 本发明的实施方式提供一种能够增大设计自由度、容易设定帧频率的期望的正常范围并且减少当异常状态转换为正常状态时所需的唤醒时间的液晶显示器。

[0008] 在一个方面,提供一种液晶显示器,包括:系统,所述系统用以检测输入的帧频率、在检测到的帧频率处于预先确定的范围内时产生表示异常信号输入的处于高逻辑电平的

DISP信号、并且在检测到的帧频率处于预先确定的范围之外时产生处于低逻辑电平的DISP信号;以及液晶模块,所述液晶模块包括信号处理单元,所述信号处理单元用以响应于所述DISP信号而选择性地输出用于实现正常屏幕的数字视频数据和用于实现黑色屏幕的数字黑色数据。

[0009] 优选地,所述液晶模块包括:液晶显示面板,在所述液晶显示面板上显示所述正常屏幕或所述黑色屏幕;数据驱动电路,所述数据驱动电路用以驱动所述液晶显示面板的数据线;栅极驱动电路,所述栅极驱动电路用以驱动所述液晶显示面板的栅极线;以及时序控制器,所述时序控制器用以控制所述数据驱动电路和所述栅极驱动电路的操作,其中所述信号处理单元内置在所述时序控制器中。

[0010] 优选地,所述信号处理单元被实现为分别与所述时序控制器的多个输出通道连接的多个多路复用器,其中所述多个多路复用器中的每个多路复用器响应于处于高逻辑电平的DISP信号而输出所述数字视频数据,而响应于处于低逻辑电平的DISP信号而输出所述数字黑色数据。

[0011] 优选地,所述信号处理单元被实现为多个与门,所述多个与门分别与所述时序控制器的多个输出通道连接、对第一输入信号和第二输入信号执行与操作、并且输出所述与操作的结果,其中输入至每个所述与门的第一输入信号被选择作为所述数字视频数据,而输入至每个所述与门的第二输入信号被选择作为所述DISP信号。

[0012] 优选地,所述液晶模块包括:液晶显示面板,在所述液晶显示面板上显示所述正常屏幕或所述黑色屏幕;数据驱动电路,所述数据驱动电路用以驱动所述液晶显示面板的数据线;栅极驱动电路,所述栅极驱动电路用以驱动所述液晶显示面板的栅极线;以及时序控制器,所述时序控制器用以控制所述数据驱动电路的操作和所述栅极驱动电路的操作,其中所述信号处理单元内置在所述数据驱动电路中。

[0013] 优选地,所述数据驱动电路包括:锁存单元,所述锁存单元用以采样和锁存从所述时序控制器接收的数字视频数据,并且将锁存后的数字视频数据输出至所述信号处理单元;以及数字-模拟转换器,所述数字-模拟转换器用以将从所述信号处理单元接收的数字视频数据或数字黑色数据转换成模拟数据电压,其中所述信号处理单元被实现为多个多路复用器,所述多路复用器连接在所述锁存单元的输出端与所述数字-模拟转换器的输入端之间,其中每个所述多路复用器响应于处于高逻辑电平的DISP信号而输出锁存后的数字视频数据,而响应于处于低逻辑电平的DISP信号而输出所述数字黑色数据。

[0014] 优选地,所述数据驱动电路包括:锁存单元,所述锁存单元用以采样和锁存从所述时序控制器接收的数字视频数据,并且将锁存后的数字视频数据输出至所述信号处理单元;以及数字-模拟转换器,所述数字-模拟转换器用以将从所述信号处理单元接收的数字视频数据或数字黑色数据转换成模拟数据电压,其中所述信号处理单元被实现为多个与门,所述多个与门连接在所述锁存单元的输出端与所述数字-模拟转换器的输入端之间、对第一输入信号和第二输入信号执行与操作、并且输出所述与操作的结果,其中输入至每个所述与门的第一输入信号被选择作为锁存后的数字视频数据,而输入至每个所述与门的第二输入信号被选择作为所述DISP信号。

附图说明

[0015] 被包括在内以给本发明提供进一步理解并结合在本申请中组成本申请一部分的附图图解了本发明的实施方式,并与说明书一起用于说明本发明的原理。在附图中:

[0016] 图1示出了内置在时序控制器中并且确定液晶显示器处于异常状态还是正常状态的状态确定单元;

[0017] 图2示出了与帧频率相对应的计数结果的设定范围;

[0018] 图3示出了根据本发明第一实施方式的液晶显示器;

[0019] 图4和图5示出了内置在时序控制器中的信号处理单元的实现实例;

[0020] 图6示出了根据本发明第二实施方式的液晶显示器;以及

[0021] 图7和图8示出了内置在数据驱动电路中的信号处理单元的实现实例。

具体实施方式

[0022] 下面将详细描述本发明的实施方式,附图中示出了这些实施方式的一些实例。尽可能地在整个附图中使用相同的参考数字表示相同或相似的部件。应当注意的是,如果确定已知技术可能误导本发明的实施方式,那么将省略对所述已知技术的详细描述。

[0023] 下面参照图3至图8描述本发明的示例性实施方式。

[0024] 根据本发明实施方式的液晶显示器包括显示图像的液晶模块和将各种信号供给至液晶模块的系统。

[0025] 在本发明的实施方式中,系统被设置有检测是否有异常信号输入的功能,从而增大了液晶显示器的设计自由度。使用者可精确地控制帧频率的期望的正常范围,而无需改变时序控制器的内部逻辑。根据本发明实施方式的系统检测输入的帧频率,并且当检测到的帧频率处于预先确定的范围内时,系统产生表示异常信号输入的处于高逻辑电平的DISP信号。相反,当检测到的帧频率处于预先确定的范围之外时,系统产生处于低逻辑电平的DISP信号。

[0026] 在本发明的实施方式中,在异常状态中实现黑色屏幕的信号处理单元内置在如图3和图6中所示的液晶模块中。信号处理单元响应于DISP信号选择性地输出用以实现正常屏幕的数字视频数据以及用于实现黑色屏幕的数字黑色数据,从而通过在液晶模块中的简单信号处理而自动地实现黑色屏幕。由于根据本发明实施方式的系统不论正常状态还是异常状态都不产生数字黑色数据而是总是将数字视频数据输入至液晶模块,所以系统并不需要现有技术中当异常状态被转换成正常状态时所需的唤醒时间。

[0027] 本发明的实施方式可基于液晶模块中的信号处理单元的设计位置以及实现信号处理单元的方式来实现图3至图5中所示出的本发明的第一实施方式以及图6至图8中所示出的本发明的第二实施方式。

[0028] 图3示出了根据本发明第一实施方式的液晶显示器。

[0029] 如图3中所示,根据本发明第一实施方式的液晶显示器包括系统10和液晶模块20。

[0030] 系统10包括信号发射器11和DISP信号产生器12。

[0031] 信号发射器11按照常规接口标准将数字视频数据Data和时序信号供给至液晶模块20。时序信号包括垂直同步信号Vsync、水平同步信号Hsync、数据使能信号DE、点时钟DCLK等。

[0032] DISP信号产生器12使用点时钟DCLK计数从液晶模块20反馈的垂直同步信号Vsync

或数据使能信号DE,并且检测输入的帧频率。当检测到的帧频率处于预先确定的范围内时, DISP信号产生器12产生表示异常信号输入的处于高逻辑电平的DISP信号。相反,当检测到的帧频率处于预先确定的范围之外时, DISP信号产生器12产生处于低逻辑电平的DISP信号。然后DISP信号产生器12将DISP信号输出至液晶模块20。

[0033] 液晶模块20包括信号接收器21、时序控制器22、数据驱动电路23、栅极驱动电路24以及液晶显示面板25。

[0034] 液晶显示面板25包括设置在上玻璃基板与下玻璃基板之间的液晶模块。液晶显示面板25包括基于数据线与栅极线的交叉结构以矩阵形式排列的多个液晶单元。多条数据线、多条栅极线、多个薄膜晶体管(TFT)、液晶单元的分别与TFT连接的多个像素电极、与像素电极相对设置的公共电极、存储电容器等形成在液晶显示面板25的下玻璃基板上。黑矩阵、滤色器以及公共电极形成在液晶显示面板25的上玻璃基板上。公共电极以诸如扭曲向列(TN)模式以及垂直取向(VA)模式这样的垂直电场驱动方式形成在上玻璃基板上。公共电极与像素电极一起以诸如面内切换(IPS)模式和边缘场切换(FFS)模式这样的水平电场驱动方式形成在下玻璃基板上。偏振板(其光轴彼此垂直)分别贴附于液晶显示面板25的上玻璃基板和下玻璃基板。用于设定液晶的预倾角的取向层分别形成在显示面板25的上玻璃基板和下玻璃基板中的与液晶接触的内表面上。

[0035] 信号接收器21将从按照常规接口标准的信号发射器11接收的数字视频数据和时序信号供给至时序控制器22。

[0036] 时序控制器22接收包括垂直同步信号Vsync、水平同步信号Hsync、数据使能信号DE、点时钟DCLK等的时序信号,并且使用时序信号产生用于控制数据驱动电路23的操作时序的数据控制信号DDC以及用于控制栅极驱动电路24的操作时序的栅极控制信号GDC。栅极控制信号GDC包括栅极起始脉冲GSP、栅极移位时钟GSC、栅极输出使能信号GOE等。数据控制信号DDC包括源极起始脉冲SSP、源极采样时钟SSC、极性控制信号POL、源极输出使能信号SOE等。

[0037] 时序控制器22包括响应于从DISP信号产生器12接收的DISP信号而不同地操作的信号处理单元22A。时序控制器22对数字视频数据进行排列使其适于液晶显示面板25,并输出排列后的数字视频数据。在这种情况下,时序控制器22使用信号处理单元22A响应于DISP信号来选择性地将用于实现正常屏幕的数字视频数据以及用于实现黑色屏幕的数字黑色数据输出至数据驱动电路23。可将信号处理单元22A实现为图4中所示的多路复用器,或者可将信号处理单元22A实现为图5中所示的与(AND)门。

[0038] 数据驱动电路23在时序控制器22的控制下锁存数字视频数据以及数字黑色数据,然后将锁存后的数字视频数据和锁存后的数字黑色数据转换成正模拟数据电压和负模拟数据电压。然后,数据驱动电路23将数据电压供给至液晶显示面板25的数据线。

[0039] 栅极驱动电路24依次输出均具有大约一个水平周期的脉冲宽度的扫描脉冲。扫描脉冲被供给至液晶显示面板25的栅极线,并且选择数据电压被施加到的像素水平行。

[0040] 图4和图5示出了内置在时序控制器22中的信号处理单元22A的实现实例。

[0041] 如图4中所示,根据本发明实施方式的信号处理单元22A可被实现为分别与时序控制器22的输出通道CH1至CHn连接的多个多路复用器MUX1至MUXn。

[0042] 多路复用器MUX1至MUXn中的每个多路复用器响应于高逻辑电平的DISP信号输出

用于实现正常屏幕的数字视频数据RGB(对应于图中的Data(RGB)的输入)而响应于低逻辑电平的DISP信号输出用于实现黑色屏幕的数字黑色数据。多路复用器MUX1至MUXn中的每个多路复用器包括与输出通道连接的第一输入端、与地连接的第二输入端、以及响应于DISP信号而选择性地与第一输入端和第二输入端连接的输出端。多路复用器MUX1至MUXn中的每个多路复用器响应于高逻辑电平的DISP信号而将第一输入端与输出端连接,而响应于低逻辑电平的DISP信号将第二输入端与输出端连接。如果从信号处理单元22A输出的数据为8比特,则从多路复用器MUX1至MUXn中的每个多路复用器输出的数字黑色数据可为“00000000”。

[0043] 可选择地,如图5中所示,根据本发明实施方式的信号处理单元22A可被实现为分别与时序控制器22的输出通道CH1至CHn连接的多个与门ANG1至ANGn,对第一输入信号和第二输入信号执行与操作并且输出与操作的结果。

[0044] 输入至与门ANG1至ANGn中的每个与门的第一输入信号被选择作为数字视频数据RGB,而输入至与门ANG1至ANGn中的每个与门的第二输入信号被选择作为DISP信号。如果从信号处理单元22A输出的数据为8比特,则当输入低逻辑电平的DISP信号时,从与门ANG1至ANGn中的每个与门输出的数字黑色数据可以是“00000000”。

[0045] 图6示出了根据本发明第二实施方式的液晶显示器。

[0046] 除了信号处理单元不是内置在时序控制器中而是内置在数据驱动电路中以外,根据本发明第二实施方式的液晶显示器的构造大体上与根据本发明第一实施方式的液晶显示器的构造相同。因此,将简要地进行或可能完全省略对与第一实施方式相同的那些部分的进一步描述。

[0047] 数据驱动电路23在时序控制器22的控制下锁存数字视频数据和数字黑色数据,然后将锁存后的数字视频数据和锁存后的数字黑色数据转换成正模拟数据电压和负模拟数据电压。然后,数据驱动电路23将数据电压供给至液晶显示器面板25的数据线。

[0048] 数据驱动电路23包括信号处理单元23A,信号处理单元23A响应于从DISP信号产生器12接收的DISP信号而不同地操作。数据驱动电路23响应于DISP信号,通过使用连接在用于采样和锁存输入的数字视频数据的锁存单元与用于将锁存后的数据转换成模拟数据电压的数字-模拟转换器(DAC)之间的信号处理单元23A,选择性地用于实现正常屏幕的锁存后的数字视频数据以及用于实现黑色屏幕的锁存后的数字黑色数据输入至DAC。信号处理单元23A可被实现为图7中所示的多路复用器,或者可被实现为图8中所示的与门。

[0049] 图7和图8示出了内置在数据驱动电路23中的信号处理单元23A的实现实例。

[0050] 如图7和图8中所示,数据驱动电路23包括移位寄存器231、第一锁存阵列232、第二锁存阵列233、伽马补偿电压产生器234、数字-模拟转换器(DAC)235、以及输出单元236。第一锁存阵列232和第二锁存阵列233构成锁存单元。

[0051] 移位寄存器231响应于源极采样时钟SSC将采样信号移位。当超过了第一锁存阵列232的锁存操作数量的数据被供给至移位寄存器231时,移位寄存器231产生进位信号CAR。

[0052] 第一锁存阵列232响应于依次从移位寄存器231接收的采样信号而将从时序控制器22接收的数字视频数据RGB进行采样。第一锁存阵列232基于每个水平行来锁存采样后的数字视频数据RGB并且同时输出与一个水平行相对应的锁存后的数字视频数据RGB。

[0053] 第二锁存阵列233锁存从第一锁存阵列232接收的与一个水平行相对应的数字视

频数据RGB。然后,在源极输出使能信号SOE的低逻辑电平周期期间,其它数据驱动器集成电路(未示出)的第一锁存阵列232和第二锁存阵列233同时将锁存后的数字视频数据RGB输出至信号处理单元23A。

[0054] 伽马补偿电压产生器234将多个伽马基准电压分割成与可由数字视频数据RGB的比特数表示的灰度级数一样多数量的电压。伽马补偿电压产生器234产生与各个灰度级相对应的正伽马补偿电压VGH和负伽马补偿电压VGL。

[0055] DAC235包括P解码器、N解码器以及选择器,其中正伽马补偿电压VGH被供给至P解码器,负伽马补偿电压VGL被供给至N解码器,选择器用于响应于极性控制信号POL而选择P解码器的输出和N解码器的输出。P解码器将从信号处理单元23A接收的数字视频数据RGB或数字黑色数据进行解码,并且输出与数据的灰度级相对应的正伽马补偿电压VGH。N解码器将从信号处理单元23A接收的数字视频数据RGB或数字黑色数据进行解码,并且输出与数据的灰度级相对应的负伽马补偿电压VGL。选择器响应于极性控制信号POL而选择正伽马补偿电压VGH和负伽马补偿电压VGL,然后输出选定的电压作为数据电压。

[0056] 输出单元236包括分别与输出通道连接的多个缓存器。输出单元236使从DAC235供给的模拟数据电压的信号衰减最小化。

[0057] 如图7中所示,根据本发明实施方式的信号处理单元23A可被实现为连接在锁存单元的第二锁存阵列233的输出端与DAC235的输入端之间的多个多路复用器MUX1至MUXn。

[0058] 多路复用器MUX1至MUXn中的每个多路复用器响应于高逻辑电平的DISP信号来输出用于实现正常屏幕的数字视频数据RGB,而响应于低逻辑电平的DISP信号来输出用于实现黑色屏幕的数字黑色数据。多路复用器MUX1至MUXn中的每个多路复用器包括与锁存单元的输出端连接的第一输入端、与地连接的第二输入端、以及响应于DISP信号而与第一输入端和第二输入端选择性地连接的输出端。多路复用器MUX1至MUXn中的每个多路复用器响应于高逻辑电平的DISP信号而将第一输入端与输出端连接,而响应于低逻辑电平的DISP信号将第二输入端与输出端连接。如果从信号处理单元23A输出的数据为8比特,则从多路复用器MUX1至MUXn中的每个多路复用器输出的数字黑色数据可以为“00000000”。

[0059] 可选择地,如图8中所示,根据本发明实施方式的信号处理单元23A可以被实现为多个与门ANG1至ANGn,多个与门ANG1至ANGn连接在锁存单元的第二锁存阵列233的输出端与DAC235的输入端之间,对第一输入信号和第二输入信号执行与操作,并且输出与操作的结果。

[0060] 输入至与门ANG1至ANGn中的每个与门的第一输入信号被选择作为数字视频数据RGB,而输入至与门ANG1至ANGn中的每个与门的第二输入信号被选择作为DISP信号。如果从信号处理单元23A输出的数据为8比特,则当低逻辑电平的DISP信号被输入时,从与门ANG1至ANGn中的每个与门输出的数字黑色数据可以为“00000000”。

[0061] 如上所述,本发明的实施方式为系统提供了检测是否有异常信号输入的功能,从而增大了液晶显示器的设计自由度。本发明的实施方式可精确地控制帧频率的期望的正常范围,而无需改变时序控制器的内部逻辑。本发明的实施方式将在异常状态中实现黑色屏幕的信号处理单元内置在液晶模块中,并且根据是否有异常信号输入来选择性地输出用于实现正常屏幕的数字视频数据以及用于实现黑色屏幕的数字黑色数据。由于根据本发明实施方式的系统不论正常状态还是异常状态都不产生数字黑色数据而是总是将数字视频数

据输入至液晶模块,所以系统并不需要现有技术中的当异常状态被转换成正常状态时所需的唤醒时间。

[0062] 尽管已经参照多个示例性实施方式描述了本发明的实施方式,但应当理解的是:可以由所属领域技术人员设计出落入本发明的原理范围内的大量其它修改和实施方式。更具体地,可以在说明书、附图和所附权利要求书的范围内对主题组合方案的组成部件和/或布置作出各种变化和修改。除了组成部件和/或布置的变化和修改之外,替代使用对于所属领域技术人员来说也将是显而易见的。

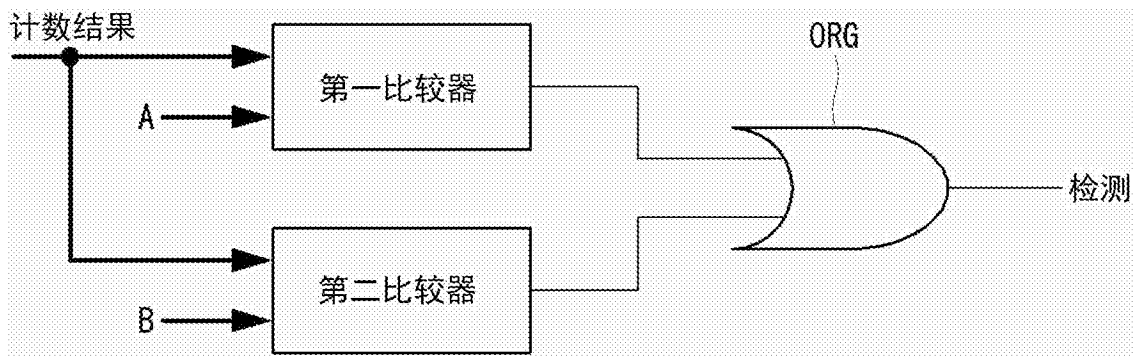


图1

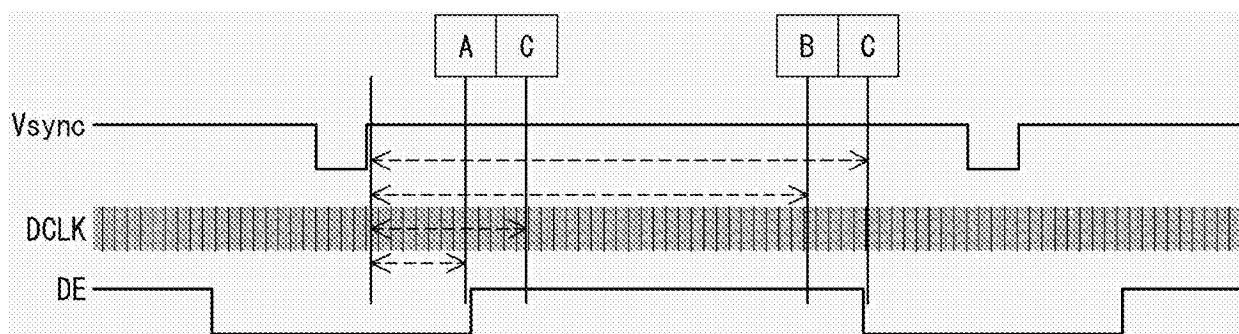


图2

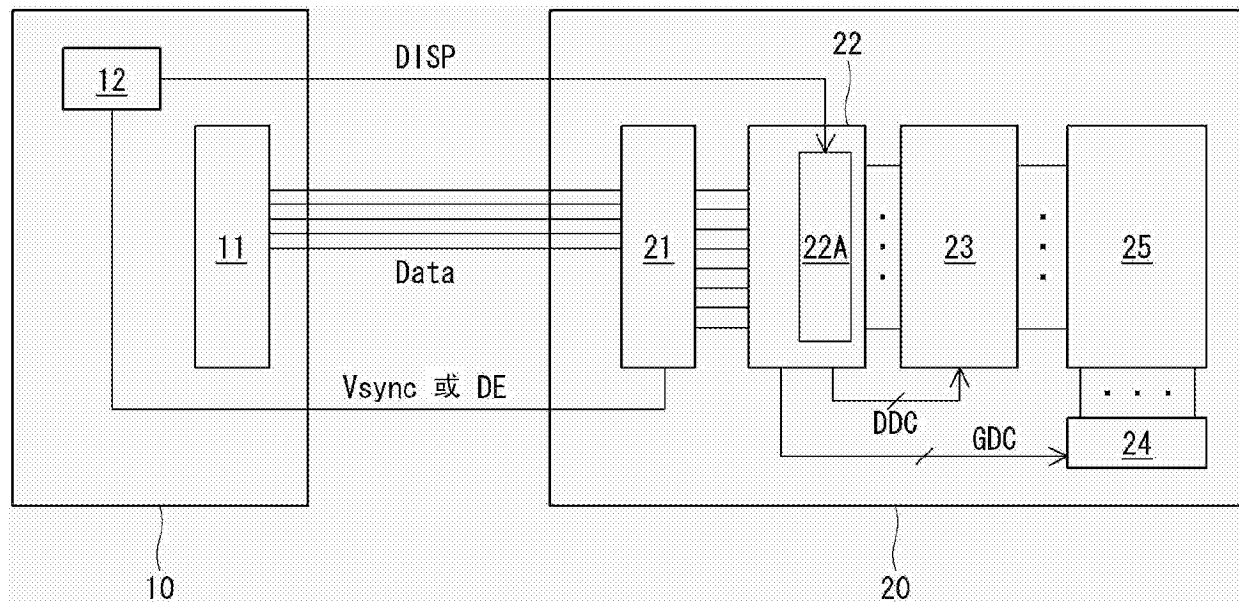


图3

22A

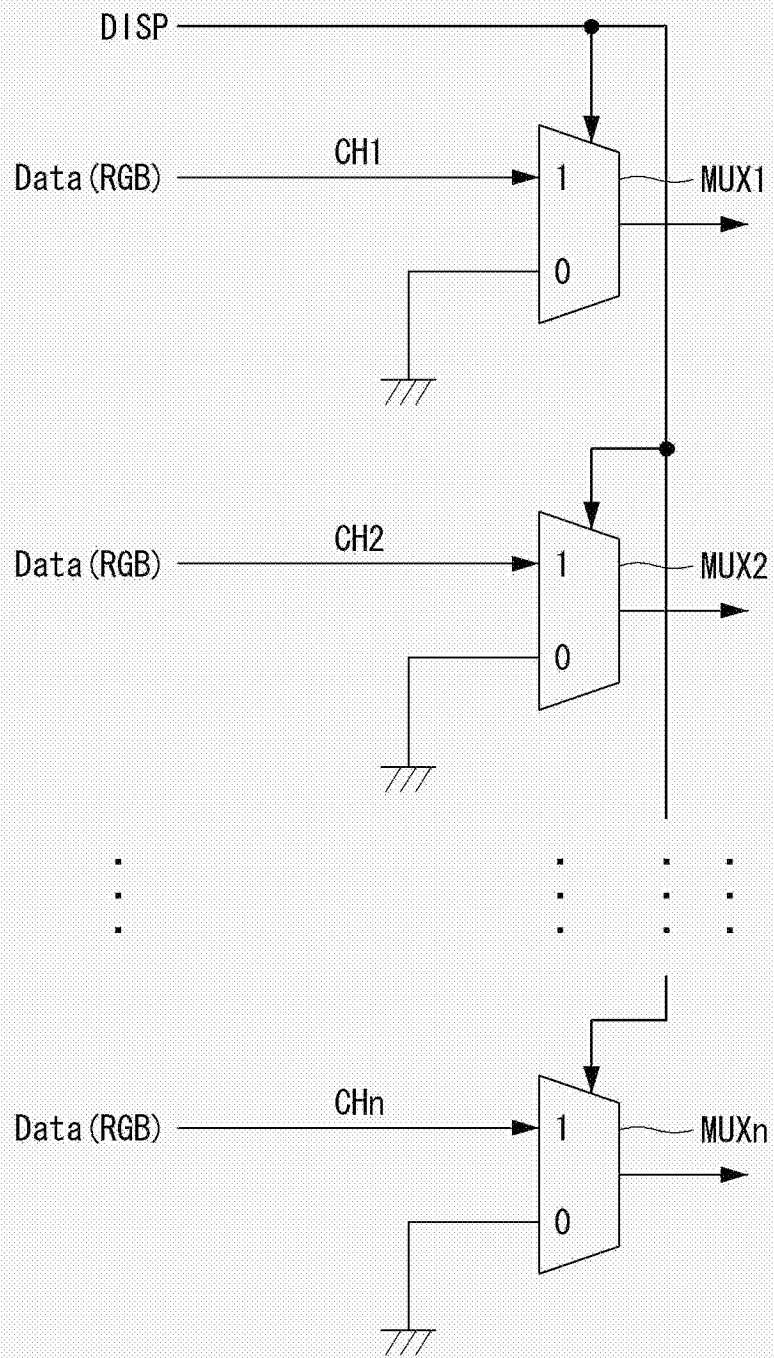


图4

22A

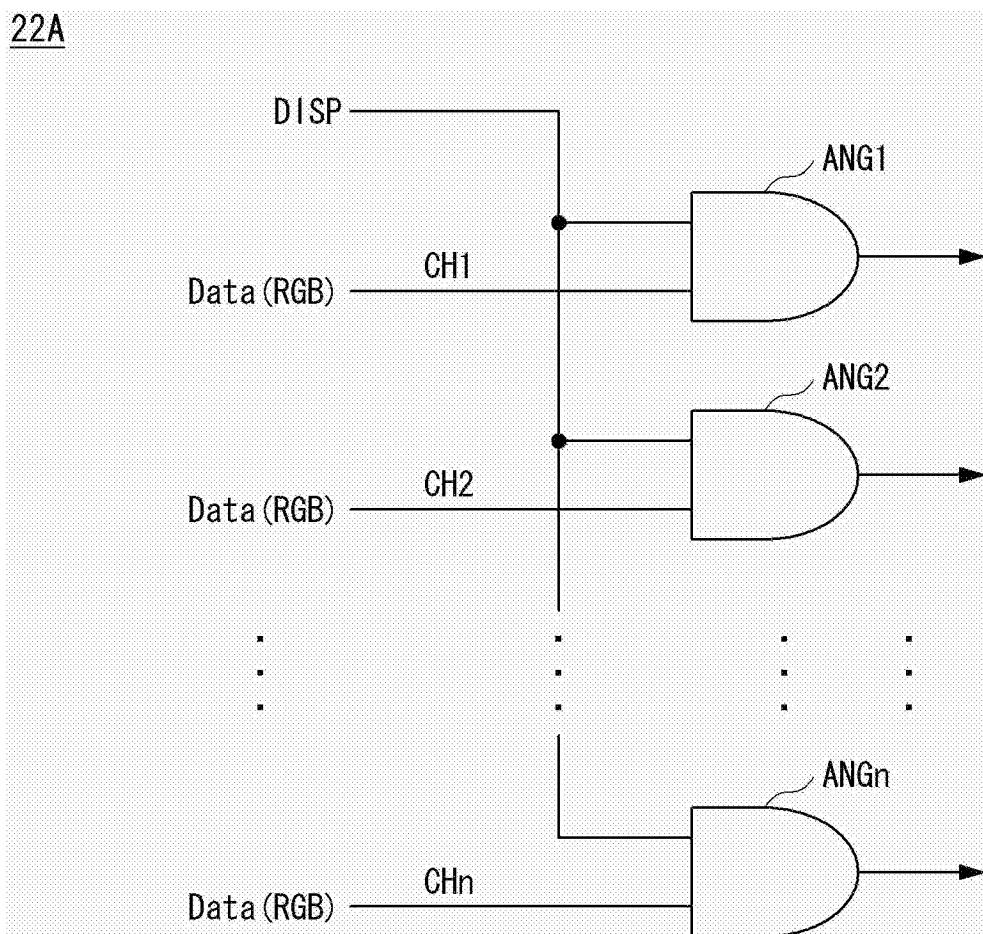


图5

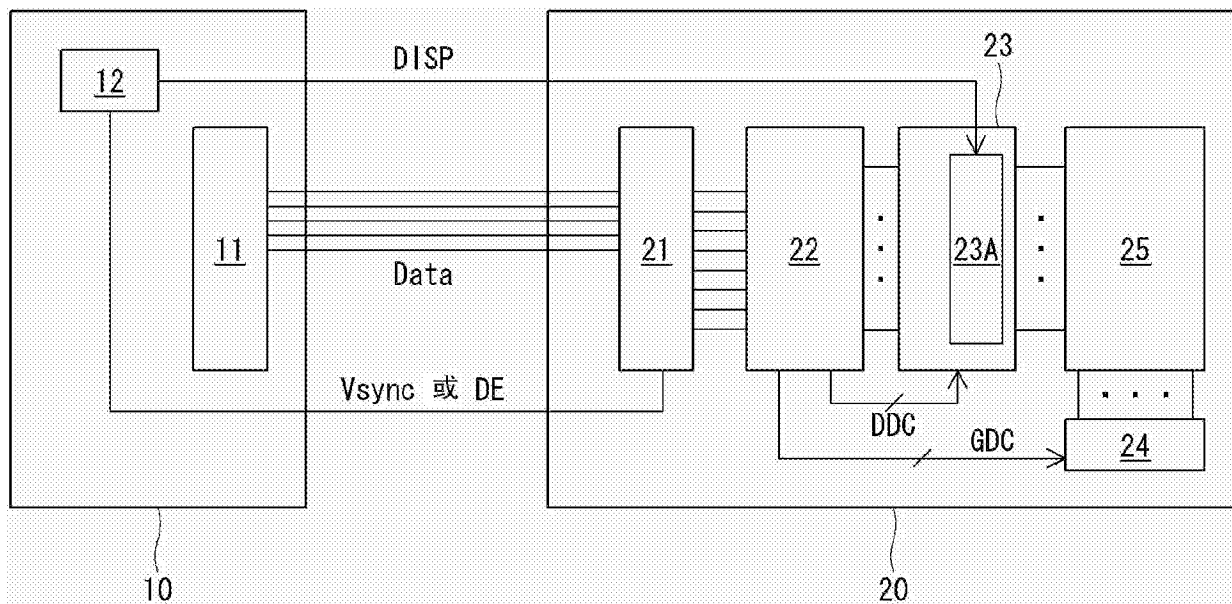


图6

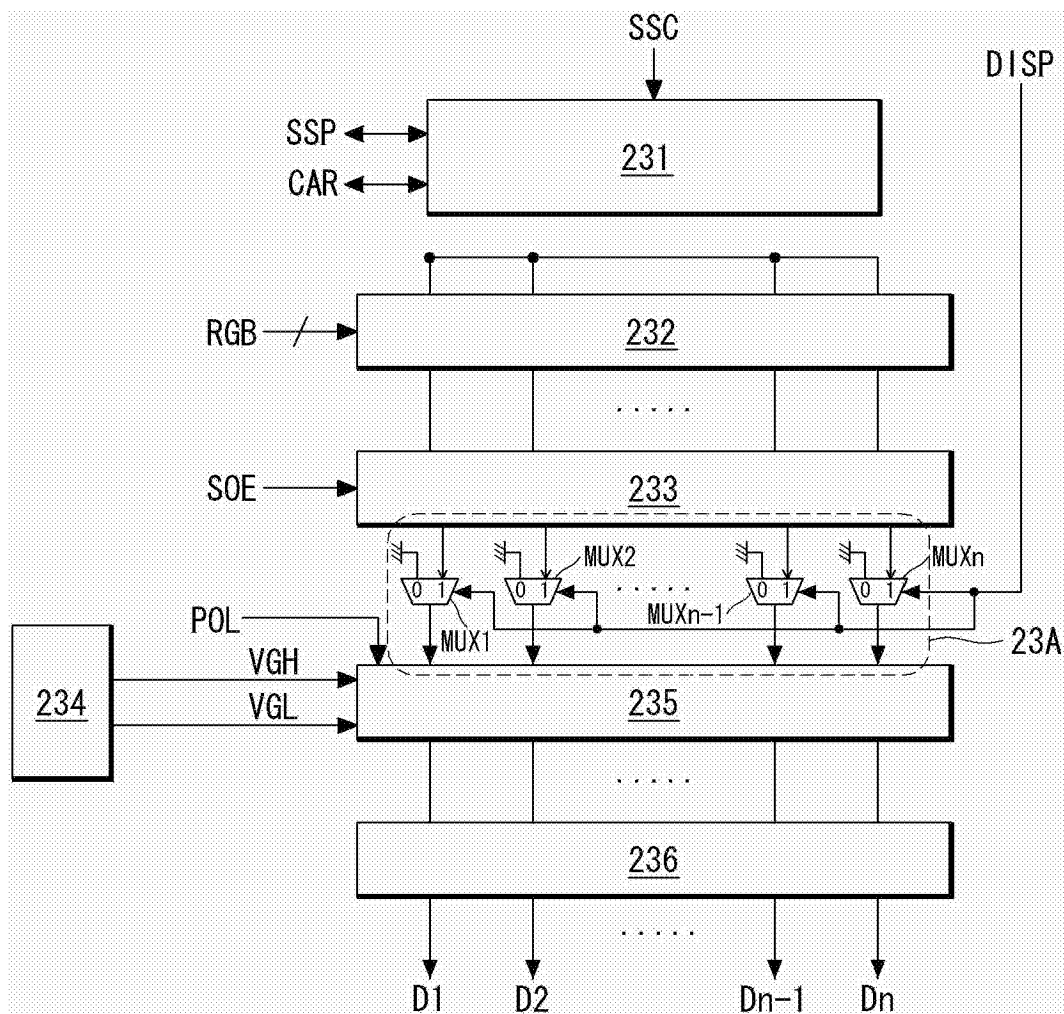


图7

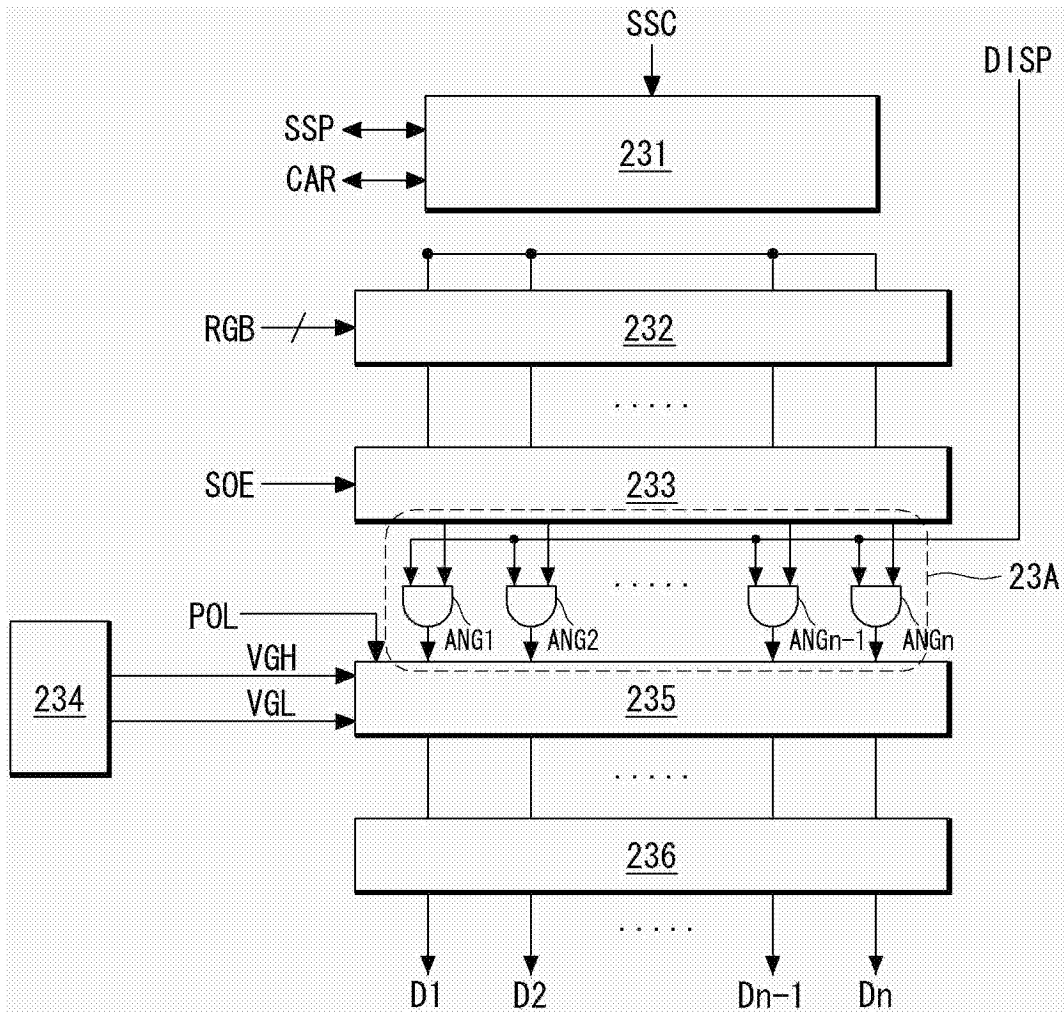


图8

专利名称(译)	液晶显示器		
公开(公告)号	CN103913864B	公开(公告)日	2017-04-12
申请号	CN201310294314.2	申请日	2013-07-12
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	姜定烈 金详叫 朴容范 诸圣民 李耿求 金韩洙 朴容根 李真熙		
发明人	姜定烈 金详叫 朴容范 诸圣民 李耿求 金韩洙 朴容根 李真熙		
IPC分类号	G02F1/133 G02F1/1362 G09G3/36		
CPC分类号	G09G3/3648 G09G2330/12 G09G2370/22		
代理人(译)	徐金国		
审查员(译)	纪红		
优先权	1020120157527 2012-12-28 KR		
其他公开文献	CN103913864A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示器，包括系统和液晶模块。系统检测输入的帧频率，当检测到的帧频率处于预先确定的范围内时产生表示异常信号输入的处于高逻辑电平的DISP信号，而当检测到的帧频率处于预先确定的范围之外时产生处于低逻辑电平的DISP信号。液晶模块包括信号处理单元，其响应于DISP信号选择性地输出用于实现正常屏幕的数字视频数据以及用于实现黑色屏幕的数字黑色数据。

