



(12) 发明专利申请

(10) 申请公布号 CN 102881267 A

(43) 申请公布日 2013. 01. 16

(21) 申请号 201210234152. 9

(22) 申请日 2012. 07. 06

(30) 优先权数据

2011-156312 2011. 07. 15 JP

(71) 申请人 索尼公司

地址 日本东京都

(72) 发明人 岸川 禎介

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 黄小临

(51) Int. Cl.

G09G 3/36 (2006. 01)

H03F 3/45 (2006. 01)

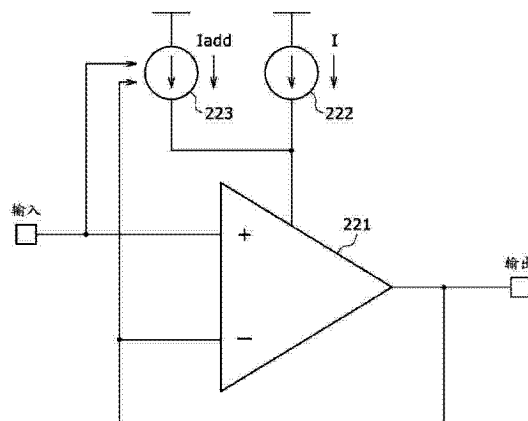
权利要求书 1 页 说明书 7 页 附图 8 页

(54) 发明名称

放大器、液晶显示驱动电路和液晶显示装置

(57) 摘要

这里公开了一种放大器、液晶显示驱动电路和液晶显示装置。放大器包括：电压跟随器电路，具有差分输入端和反馈到所述差分输入端中的第一端的输出端，所述电压跟随器电路被配置为放大被输入到所述差分输入端中的第二端的输入信号并从输出端输出放大后信号；第一电流源，被配置为向所述电压跟随器电路提供预定电流；以及第二电流源，被配置为当所述差分输入端中的第二端与所述输出端之间的电势差等于或高于预定值时，向所述电压跟随器电路提供电流。



1. 一种放大器,包括:

电压跟随器电路,具有差分输入端和反馈到所述差分输入端中的第一端的输出端,所述电压跟随器电路被配置为放大被输入到所述差分输入端中的第二端的输入信号并从输出端输出放大后信号;

第一电流源,被配置为向所述电压跟随器电路提供预定电流;以及

第二电流源,被配置为当所述差分输入端中的第二端与所述输出端之间的电势差等于或高于预定值时,向所述电压跟随器电路提供电流。

2. 根据权利要求1所述的放大器,其中,当所述差分输入端中的第二端处的电势比所述输出端处的电势高预定值或更高时,所述第二电流源向所述电压跟随器电路提供电流。

3. 根据权利要求1所述的放大器,其中,当所述差分输入端中的第二端处的电势比所述输出端处的电势低预定值或更低时,所述第二电流源向所述电压跟随器电路提供电流。

4. 一种液晶显示驱动电路,用于输出用以驱动在操作来显示图像的液晶显示部分中提供的像素的驱动信号,包括:

数模转换电路,被配置为响应于输入视频信号来生成驱动模拟信号;以及

放大器,包含

电压跟随器电路,具有差分输入端和反馈到所述差分输入端中的第一端的输出端,所述电压跟随器电路被配置为放大被输入到所述差分输入端中的第二端的驱动模拟信号并从输出端输出放大后信号,

第一电流源,被配置为向所述电压跟随器电路提供预定电流,和

第二电流源,被配置为当所述差分输入端中的第二端与所述输出端之间的电势差等于或高于预定值时,向所述电压跟随器电路提供电流。

5. 一种液晶显示装置,包括:

驱动电路,包含

解码器电路,被配置为对输入信号进行解码以产生输入视频信号,

数模转换电路,被配置为响应于所述输入视频信号来生成驱动模拟信号,以及

放大电路,包含多个放大器,每个放大器包括,

电压跟随器电路,具有差分输入端和反馈到所述差分输入端中的第一端的输出端,所述电压跟随器电路被配置为放大被输入到所述差分输入端中的第二端的驱动模拟信号并从输出端输出放大后信号,

第一电流源,被配置为向所述电压跟随器电路提供预定电流,和

第二电流源,被配置为当所述差分输入端中的第二端与所述输出端之间的电势差等于或高于预定值时,向所述电压跟随器电路提供电流,

液晶显示部分,包含由所述驱动信号驱动的多个像素,并被配置为显示图像。

放大器、液晶显示驱动电路和液晶显示装置

技术领域

[0001] 本公开涉及一种放大器、液晶显示驱动电路和液晶显示装置。

背景技术

[0002] 作为显示装置,已广泛使用液晶显示装置(LCD:液晶显示设备)。在液晶显示装置的液晶显示部分中,提供由晶体管、二极管等配置的多个像素。由液晶显示驱动电路来驱动像素以在液晶显示部分上显示图像。液晶显示驱动电路包括多个放大器,并且由每个放大器放大的驱动信号被施加于每条线的像素以驱动像素。

[0003] 近些年来,要求液晶显示装置具有更大的屏幕和更高的清晰度,并且也希望其具有减小的功耗。对液晶显示装置增加屏幕尺寸以及提高清晰度的改进增加了为液晶显示部分中的线而提供的放大器所消耗的电力。为了实现液晶显示装置的低功耗,减小液晶显示驱动电路中的放大器的功耗很重要。然而,问题在于,如果减小液晶显示驱动电路中的放大器的功耗,则放大器的压摆率(slew rate)下降。

[0004] 作为一种在抑制放大器的功耗的同时增加它们的压摆率的方法,日本专利特开 No. 2001-156559 了一种方法,其中:响应于放大器的输出电势的增加或降低来增加或降低放大器的稳态电流。在上述文件中公开的这样的放大器包括一个稳态电流源以及一个用于响应于放大器的输出电势的增加或降低而生成电流的子电流源。从稳态电流源提供的稳态电流是减小的,并且在输入信号的上升和下降时,子电流源补充稳态电流,以使得能够在抑制功耗的同时提高放大器的压摆率。

发明内容

[0005] 其中合并有液晶显示驱动电路的半导体集成电路正被适配为更加小型化并以更低的电源电势而操作。同时,有时电路的操作条件需要高于固定值的电源电势。有鉴于此,已知的一种方法是向需要高于固定值的电源电势的电路提供高电源电势(VDDH),而向可以利用低电源电势的电流提供低电源电势(VDDL),从而在允许需要高于固定值的电源电势的电路的操作的同时抑制半导体集成电路的功耗。

[0006] 在连接其操作电势彼此不同的电路的地方,依据后级和前级处的电路的操作电势,有时对输入级和输出级使用不同的电源电势。

[0007] 在上述文件中公开的放大器被提供有一个电源电势,并且其并不如上所述而设想向输入级和输出级提供不同的电源电势。

[0008] 因此,希望提供一种被适配为不管输入级和输出级处的电源电势如何、在抑制功耗的同时增加压摆率的放大器。

[0009] 也希望提供一种包括上述这样的放大器的液晶显示驱动装置和液晶显示装置。

[0010] 根据本公开的一个实施例,提供了一种放大器,包括:电压跟随器电路,具有差分输入端和反馈到所述差分输入端中的第一端的输出端,所述电压跟随器电路被配置为放大被输入到所述差分输入端中的第二端的输入信号并从输出端输出放大后信号;第一电流

源,被配置为向所述电压跟随器电路提供预定电流;以及第二电流源,被配置为当所述差分输入端中的第二端与所述输出端之间的电势差等于或高于预定值时,向所述电压跟随器电路提供电流。

[0011] 此外,根据本公开的另一个实施例,提供了一种包括上述放大器以及 D/A 转换电路的液晶显示驱动电路。

[0012] 此外,根据本公开的另一个实施例,提供了一种液晶显示装置,包括:包含上述放大器、解码器电路和 D/A 转换电路的驱动电路;以及液晶显示部分。

[0013] 在根据本公开的实施例的放大器、液晶显示驱动电路和液晶显示装置中,可以在抑制放大器的功耗的同时增加压摆率,而不管输入级和输出级处的电源电势如何。

[0014] 通过下面结合附图的描述和所附权利要求。本技术的上述特征和优点将变得显而易见,在附图中,用类似的参考标记来指示类似的部分或元素。

附图说明

[0015] 图 1 是示出根据本公开的实施例液晶显示装置的框图;

[0016] 图 2 是示出液晶显示装置的源极驱动器电路的框图;

[0017] 图 3 是示出源极驱动器电路的放大器的电路图;

[0018] 图 4 是示出放大器的详细配置的电路图;

[0019] 图 5 是示出作为图 4 的放大器的比较例的放大器的配置的电路图;

[0020] 图 6 是图示利用图 5 的放大器执行的仿真的结果的图表视图;以及

[0021] 图 7 到图 9 是图示利用图 4 的放大器执行的仿真的结果的图表视图。

具体实施方式

[0022] 参照图 1,公开了根据本技术的实施例的液晶显示装置 1。液晶显示装置 1 包括液晶显示部分 11、包括多个源极驱动器电路 2 的水平驱动电路 12、包括多个栅极驱动器电路 3 的垂直驱动电路 13、接口电路 14 和分级(gradation)电源 15。

[0023] 虽然未示出,但是液晶显示部分 11 包括半导体基板和相对板,在半导体基板上布置透明像素电极和 TFT(Thin Film Transistor,薄膜晶体管),并且在相对板上形成覆盖全部显示部分的透明电极。在基板之间密封液晶。各个 TFT 具有由水平驱动电路 12 和垂直驱动电路 13 控制的开关功能,以将驱动信号施加到像素电极,从而在像素电极与相对基板上的电极之间出现电势差。因此,液晶的透光率改变并且显示图像。

[0024] 虽然未示出,但是液晶显示部分 11 包括按照行方向排列的多条扫描线以及按照列方向排列的多条数据线。在扫描线与数据线彼此交叉的位置处按照矩阵来布置液晶显示部分 11 的像素电极和 TFT。

[0025] 水平驱动电路 12 包括分别为数据线提供的多个源极驱动器电路 2。源极驱动器电路 2 向各条数据线提供在其内产生的驱动信号。此后将描述水平驱动电路 12 的详情。

[0026] 垂直驱动电路 13 包括分别为扫描线提供的多个栅极驱动器电路 3。栅极驱动器电路 3 向各条栅极线提供在其内产生的驱动信号。

[0027] 这样,源极驱动器电路 2 和栅极驱动器电路 3 分别向数据线和扫描线提供驱动信号,以便驱动液晶显示部分 11 的像素电极。

[0028] 接口电路 14 向水平驱动电路 12 和垂直驱动电路 13 输出从外部提供到其的视频信号和控制信号。控制信号例如包括垂直起始信号、垂直时钟、使能信号、水平起始信号和水平时钟。视频信号例如包括串行图像数据 R、G 和 B。接口电路 14 将串行图像数据 R、G 和 B 转换为并行图像数据 R、G 和 B，并向水平驱动电路 12 的源极驱动器电路 2 输出并行图像数据作为输入视频信号。换句话说，接口电路 14 操作为用于基于从外部输入的视频信号而产生并行图像数据 R、G 和 B 的输入视频信号的解码器电路。

[0029] 分级电源 15 产生分级电压。分级电源 15 向源极驱动器电路 2 输出所产生的分级电压。

[0030] 然后，参照图 2 描述源极驱动器电路 2。源极驱动器电路 2 包括 D/A 转换电路 (DAC 块) 21 和放大器 22。

[0031] D/A 转换电路 21 接收来自操作为解码器电路的接口电路 14 的输入视频信号以及来自分级电源 15 的分级电压。D/A 转换电路 21 响应于输入视频信号而选择分级电压，并且向放大器 22 输出所选择的分级电压作为驱动模拟信号。

[0032] 来自 D/A 转换电路 21 的驱动模拟信号被输入到放大器 22。放大器 22 将驱动模拟信号放大以产生驱动信号。放大器 22 向数据线提供所产生的驱动信号。

[0033] 参照图 3 来描述放大器 22。放大器 22 包括电压跟随器电路 221、第一电流源 222 和第二电流源 223。

[0034] 电压跟随器电路 221 具有差分输入端和反馈到差分输入端中的一个的输出端。电压跟随器电路 221 放大被输入到另一差分输入端 (此后称之为输入端 IN) 的输入信号，并从输出端 OUT 输出放大后的输入信号。

[0035] 第一电流源 222 是恒流源，其提供电压跟随器电路 221 操作所必需的电流 I。第一电流源 222 向电压跟随器电路 221 提供预定电流 I。

[0036] 当输入端 IN 与输出端 OUT 之间的电势差等于或大于预定值时，第二电流源 223 向电压跟随器电路 221 提供电流 I_{add} 。

[0037] 参照图 4 来描述放大器 22 的详情。

[0038] 电压跟随器电路 221 包括 PMOS 晶体管 M10 和 M11。PMOS 晶体管 M11 在其栅极端处连接到输入端 IN，并且在其源极端处连接到第一电流源 222 和第二电流源 223。PMOS 晶体管 M10 在其栅极端处连接到输出端 OUT，并且在其源极端处连接到第一电流源 222 和第二电流源 223。PMOS 晶体管 M10 和 M11 的栅极端构成电压跟随器电路 221 的差分输入端。

[0039] 电压跟随器电路 221 包括 NMOS 晶体管 M12 和 M13。NMOS 晶体管 M12 在其漏极端处连接到 PMOS 晶体管 M10 的漏极端，并且在其源极端处连接到第二电源电势 V_{ss} 。NMOS 晶体管 M13 在其漏极端处连接到 PMOS 晶体管 M11 的漏极，并且在其源极端处连接到第二电源电势 V_{ss} 。NMOS 晶体管 M12 在其栅极端处连接到 NMOS 晶体管 M13 的栅极端和 NMOS 晶体管 M12 的漏极，并且 NMOS 晶体管 M12 和 M13 构成电流镜电路。此后，由晶体管 M10 至 M13 配置的电路被称为差分级。

[0040] 电压跟随器电路 221 包括 PMOS 晶体管 M14，在其源极端处连接到低电源电势 VDDL。偏置电压 V_{b2} 被施加到 PMOS 晶体管 M14 的栅极端。电压跟随器电路 221 包括：NMOS 晶体管 M15，在其漏极端处连接到 PMOS 晶体管 M14 的漏极端；以及 PMOS 晶体管 M16，在其源极端处连接到 PMOS 晶体管 M14 的源极端。偏置电压 V_{b3} 被施加到 NMOS 晶体管 M15 的栅极

端,并且偏置电压 V_{b4} 被施加到 PMOS 晶体管 M16 的栅极端。电压跟随器电路 221 包括 NMOS 晶体管 M17,在其漏极端处连接到 NMOS 晶体管 M15 的源极端以及 PMOS 晶体管 M16 的漏极端,并且在其源极端处连接到第二电源电势 V_{ss} 。偏置电压 V_{b5} 被施加到 NMOS 晶体管 M17 的栅极端。

[0041] 电压跟随器电路 221 包括 PMOS 晶体管 M18,在其源极端处连接到低电源电势 V_{DDL} 并且在其漏极端处连接到输出端 OUT。PMOS 晶体管 M18 的栅极端连接到 PMOS 晶体管 M14 的漏极端。PMOS 晶体管 M18 的栅极端被施加有取决于晶体管 M14 至 M17 的尺寸以及偏置电压 V_{b2} 至 V_{b5} 的电压。

[0042] 电压跟随器电路 221 包括 NMOS 晶体管 M19,在其漏极端处连接到输出端 OUT 并且在其源极端处连接到第二电源电势 V_{ss} 。NMOS 晶体管 M19 的栅极端连接到 PMOS 晶体管 M11 的漏极端。

[0043] 电压跟随器电路 221 包括:电容性元件 C1,在其一端处连接到 PMOS 晶体管 M18 的栅极端,并且在其另一端处连接到 PMOS 晶体管 M18 的漏极端;以及另一电容性元件 C2,在其一端处连接到 NMOS 晶体管 M19 的栅极端,并且在其另一端处连接到 NMOS 晶体管 M19 的漏极端。此外,电压跟随器电路 221 包括电容性元件 C3,在其一端处连接到输出端 OUT,并且在其另一端处连接到第二电源电势 V_{ss} 。

[0044] 应当注意,上述电压跟随器电路 221 是一个例子,并且可以使用与上述参照图 4 描述的配置不同的配置电压跟随器电路,作为放大器 22 的放大级。

[0045] 图 4 的电压跟随器电路 221 的压摆率取决于流过电容性元件 C1 及 C2 和差分级的电流。具体而言,如果流过差分级的电流是 I_d ($I_d = I + I_{add}$),则由电流 I_d 与电容性元件 C1 之间的商或电流 I_d 与电容性元件 C2 之间的商来确定电压跟随器电路 221 的压摆率。

[0046] 第一电流源 222 包括 PMOS 晶体管 M2,在其源极端处连接到高电源电势,并且在其漏极端处连接到电压跟随器电路 221 的差分级。偏置电压 V_{b1} 被施加到 PMOS 晶体管 M2 的栅极端。PMOS 晶体管 M2 响应于偏置电压 V_{b1} 向电压跟随器电路 221 提供电流 I 。

[0047] 第二电流源 223 包括 NMOS 晶体管 M31,在其源极端处连接到输出端 OUT,并且在其栅极端处连接到输入端 IN。NMOS 晶体管 M31 响应于其源极与栅极之间的电势差、也即输出电势与输入电势之间的电势差来产生电流。

[0048] 第二电流源 223 包括:PMOS 晶体管 M32,在其源极端处连接到高电源电势 V_{DDH} ,并且在其漏极端处连接到 NMOS 晶体管 M31 的漏极端;以及 PMOS 晶体管 M33,在其源极端处连接到高电源电势 V_{DDH} ,并且在其漏极端处连接到电压跟随器电路 221 的差分级。PMOS 晶体管 M32 在其栅极端处连接到 PMOS 晶体管 M33 的栅极端和 PMOS 晶体管 M32 的漏极端。PMOS 晶体管 M32 和 M33 构成电流镜电路。PMOS 晶体管 M32 和 M33 向电压跟随器电路 221 的 PMOS 晶体管 M10 和 M11 提供由 NMOS 晶体管 M31 产生的电流 I_1 。

[0049] 第二电流源 223 也包括 PMOS 晶体管 M34,在其源极端处连接到输出端 OUT,并且在其漏极端处连接到电压跟随器电路 221 的差分级。PMOS 晶体管 M34 的栅极端连接到输入端 IN,并且 PMOS 晶体管 M34 响应于其源极与栅极之间的电势差、也即输出电势与输入电势之间的电势差来产生电流 I_2 。PMOS 晶体管 M34 向电压跟随器电路 221 的 PMOS 晶体管 M10 和 M11 提供在其中产生的电流 I_2 。

[0050] 接下来,描述放大器 22 的效果。首先,为了比较,描述不包括第二电流源 223 的放

大器 22a。图 5 示出放大器 22a 的电路配置。参照图 5,除了放大器 22a 不包括第二电流源 223 以外,其具有与图 4 中的放大器 22 相同的配置。因此,下面使用与对放大器 22 所使用的参考符号一样的参考符号来描述放大器 22a。

[0051] 放大器 22a 的电压跟随器电路 221 的输入端 IN 也操作为放大器 22a 的输入端 IN。输入端 IN 从 D/A 转换电路 21 接收驱动模拟信号。电压跟随器电路 221 借助于差分级来放大输入到其驱动模拟信号,以生成驱动信号。驱动信号通过输出端 OUT 被提供到图 1 的液晶显示部分 11 的栅极线。从第一电流源 222 提供电压跟随器电路 221 的差分级产生驱动信号所必需的电流。

[0052] 由于所提供的源极驱动器电路 2 的数目等于栅极线的数目,所以在源极驱动器电路 2 中合并的放大器 22a 的数目与栅极线的数目一样多。因此,如果依据输入端 IN 处的输入电势的增加所有放大器 22a 的输出被提升,也就是说,如果输出端 OUT 的输出电势在所有的电压跟随器电路 221 中都被提高,则图 5 中所示的 PMOS 晶体管 M10 和 M11 的源极端处的电势也被提升类似程度。当 PMOS 晶体管 M10 和 M11 的源极端处的电势升高时,第一电流源 222 中的 PMOS 晶体管 M2 的漏极端处的电势升高。由于 PMOS 晶体管 M2 的栅极与漏极之间的寄生电容器的影响,PMOS 晶体管 M2 的漏极端处的该电势升高提升了 PMOS 晶体管 M2 的栅极端处的电势。PMOS 晶体管 M2 的栅极端处的电势升高使得由 PMOS 晶体管 M2 产生的电流 I 降低。

[0053] 如上所述,电压跟随器电路 221 的压摆率取决于流过电容性元件 C1、C2 和差分级的电流 I。因此,当 PMOS 晶体管 M2 产生的电流 I 降低时,电压跟随器电路 221 的压摆率恶化。

[0054] 通常,施加到第一电流源 222 的 PMOS 晶体管 M2 的栅极端的偏置电压 Vb1 由单个偏置电压产生部分(未示出)来产生并被提供到每个放大器 22a,以防止芯片面积的增加。如果输出电势依据输入端 IN 处的输入电势的升高而在每个放大器 22a 中升高,则每个 PMOS 晶体管 M2 的栅极端处的电势升高。然而,未示出的偏置电压产生部分可能不能应对栅极端处的电势的升高。因此,相较于其中一个放大器 22a 的输出电势升高的情况,在输出电势在所有放大器 22a 中升高的情况中,放大器 22a 的压摆率显著恶化。

[0055] 图 6 图示在图 5 中示出的放大器 22a 的压摆率。具体而言,图 6 示出在液晶显示装置 1 所具有的栅极线的数目、即放大器 22a 的数目是 342 的情况下、放大器 22a 的仿真的结果。图 6 中的实线曲线图示输入到输入端 IN 的驱动模拟信号。图 6 中的虚线曲线图示当仅驱动一个放大器 22a 时从该一个放大器 22a 的输出端 OUT 中输出的驱动信号。图 6 中一长两短交替线的曲线图示当驱动 171 个放大器 22a 时从所驱动的放大器 22a 的一个的输出端 OUT 中输出的驱动信号。图 6 中的虚线曲线图示当驱动所有 342 个放大器 22a 时从所驱动的放大器 22a 的一个的输出端 OUT 中输出的驱动信号。

[0056] 如从图 6 中可以看出的,当驱动一个放大器 22a 时,所输出的驱动信号的上升时间是 0.8 微秒,但是当驱动所有 342 个放大器 22a 时,所输出的驱动信号的上升时间是 1.9 微秒。因而,当要驱动的放大器 22a 的数目增加时,艘输出的驱动信号的上升时间变慢,并且放大器 22a 的压摆率恶化。

[0057] 考虑于此,根据本实施例的放大器 22 被配置为使得其除了第一电流源 222 包括第二电流源 223。在下文中,参照图 4 描述第二电流源 223 的效果。

[0058] 如图 4 所示,第二电流源 223 包括 NMOS 晶体管 M31。NMOS 晶体管 M31 的栅极端连接到输入端 IN,且其源极端连接到输出端 OUT。因此,当输入端 IN 处的电势比输出端 OUT 处的电势高预定值或更高时,NMOS 晶体管 M31 产生电流 I_1 。该预定值取决于 NMOS 晶体管 M31 的阈值电压。由 NMOS 晶体管 M31 产生的电流 I_1 通过由 PMOS 晶体管 M32 和 M33 构成的电流镜而被提供到电压跟随器电路 221。

[0059] 第二电流源 223 也包括 PMOS 晶体管 M34。PMOS 晶体管 M34 的栅极端连接到输入端 IN,且其源极端连接到输出端 OUT。因此,当输入端 IN 处的电势比输出端 OUT 处的电势低预定值或更低时,PMOS 晶体管 M34 产生电流 I_2 。该预定值取决于 PMOS 晶体管 M34 的阈值电压。由 PMOS 晶体管 M34 产生的电流 I_2 被提供到电压跟随器电路 221。

[0060] 以此方式,根据本实施例的放大器 22 检测输出端 OUT 与输入端 IN 之间的电势差的变化,并响应于电势差的变化而向电压跟随器电路 221 提供来自第二电流源 223 额外电流 I_{add} ($=I_1+I_2$)。通过提供响应于输入端 IN 与输出端 OUT 之间的电势差的额外电流,即使当放大器 22 具有多个电位时,也能够提高压摆率,而抑制放大器 22 的功耗。

[0061] 图 7 图示在图 4 中示出的放大器 22 的压摆率。具体而言,图 7 示出在液晶显示装置 1 所具有的栅极线的数目、即放大器 22 的数目是 342 的情况下、放大器 22 的仿真的结果。图 7 中的实线曲线图示输入到输入端 IN 的驱动模拟信号。图 7 中的虚线曲线图示当仅驱动一个放大器 22 时从该一个放大器 22 的输出端 OUT 中输出的驱动信号。图 7 中一长两短交替线的曲线图示当驱动 171 个放大器 22 时从所驱动的放大器 22 的一个的输出端 OUT 中输出的驱动信号。图 7 中的虚线曲线图示当驱动所有 342 个放大器 22 时从所驱动的放大器 22 的一个的输出端 OUT 中输出的驱动信号。

[0062] 如从图 7 中可以看出的,当所驱动的放大器 22 的数目增加时,虽然所输出的驱动信号的上升变慢了一点点,但是与图 6 中的延迟量相比其延迟量被减小。因此,通过以此方式使用根据本实施例的放大器 22,即使当所驱动的放大器 22 的数目增加时,也能够抑制压摆率的恶化。

[0063] 图 8 图示当向放大器 22 的输入端 IN 输入在图 7 中图示驱动模拟信号时、在第一电流源 222 中的 PMOS 晶体管 M2 的栅极与源极之间的电压 V_{gs} 的变化。如通过图 8 所可以看到的,当驱动模拟信号上升时 PMOS 晶体管 M2 的栅极与源极之间的电压 V_{gs} 显著降低,而当驱动模拟信号下降时 PMOS 晶体管 M2 的栅极与源极之间的电压 V_{gs} 显著升高。以此方式,当向输入端 IN 输入该驱动模拟信号时,PMOS 晶体管 M2 的栅极与源极之间的电压 V_{gs} 、即第一电流源的操作变化。然而,根据本实施例,可以通过提供第二电流源 223 而如图 7 所示抑制放大器 22 的压摆率的恶化。

[0064] 图 9 图示当向放大器 22 的输入端 IN 输入在图 7 中图示的驱动模拟信号时、提供到差分级的电流 I_d ($I+I_{add}$)。根据图 9,可以认识到在驱动模拟信号的上升和下降时流过较大的电流。因为第二电流源 223 提供响应于输入端 IN 处的电势与输出端 OUT 处的电势之间的差的电流 I_{add} ,如同 9 中所示,所以可以如图 7 中所示地抑制放大器 22 的压摆率的恶化。

[0065] 如上所述,因为根据本实施例的放大器 22 包括第二电流源 223,所以其可以向电压跟随器电路 221 提供响应于输入端 IN 与输出端 OUT 之间的电势差的变化量的额外电流 I_{add} 。因此,可以抑制放大器 22 的压摆率的恶化,而减小第一电流源 222 的功耗。

[0066] 应当注意,虽然这里描述的实施例针对其中向液晶显示装置 1 应用放大器 22 的情况,但是不仅可以向液晶显示装置 1 而且可以向任何电路应用放大器 22,只要该电路使用电压跟随器电路 221 来放大信号即可。因为当驱动多个放大器 22 时对压摆率的恶化的影响较大,所以可以优选地将本实施例的放大器 22 应用于其中驱动多个放大器 22 的电路,诸如液晶显示装置 1。

[0067] 最后,上述实施例仅仅是本技术的例子,并且本技术不局限于这里所描述的实施例。对于本领域技术人员来说显然的是,可以做出各种替换和修改,而不会脱离如在权利要求中限定的本技术的精神和范围。

[0068] 本公开包括涉及在 2011 年 7 月 15 日向日本专利局提交的日本优先权专利申请 JP 2011-156312 中公开的主题,其全部内容通过引用而被合并于此。

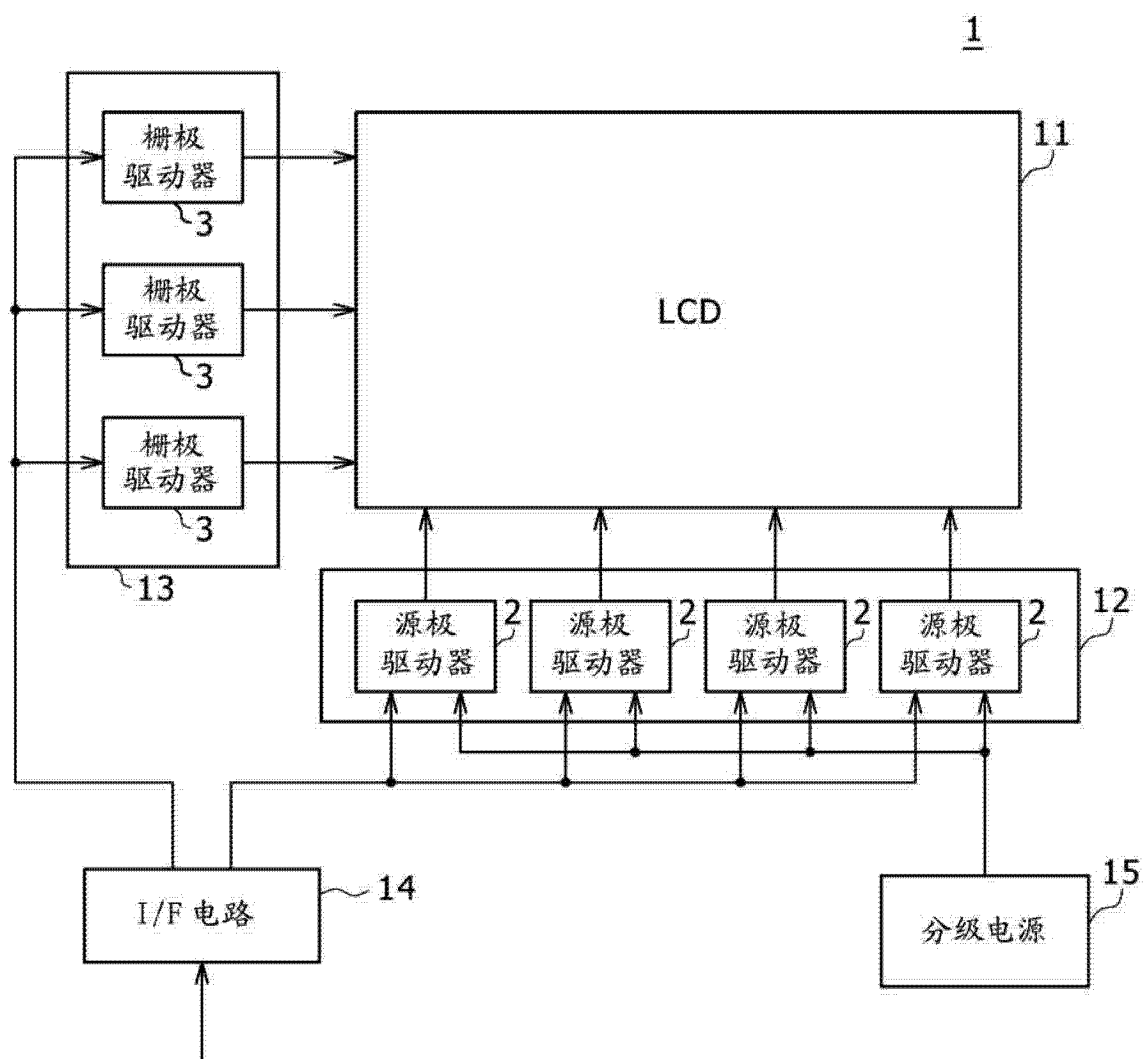


图 1

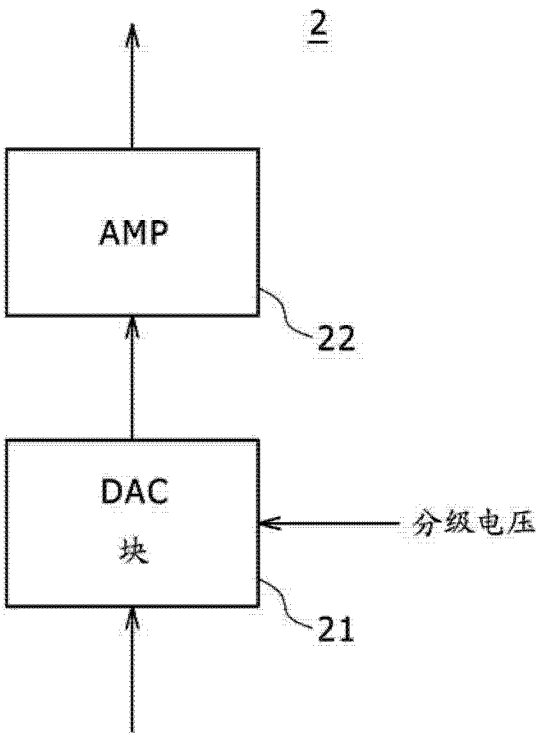


图 2

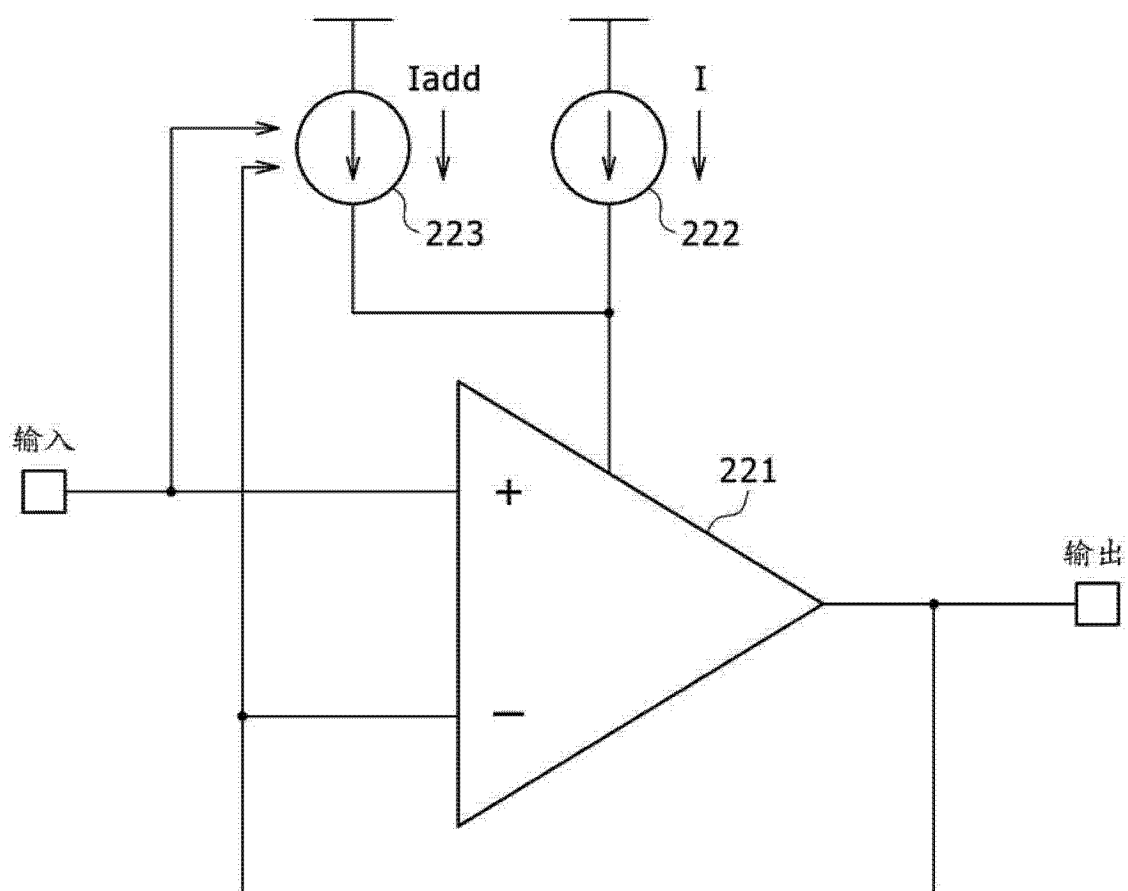


图 3

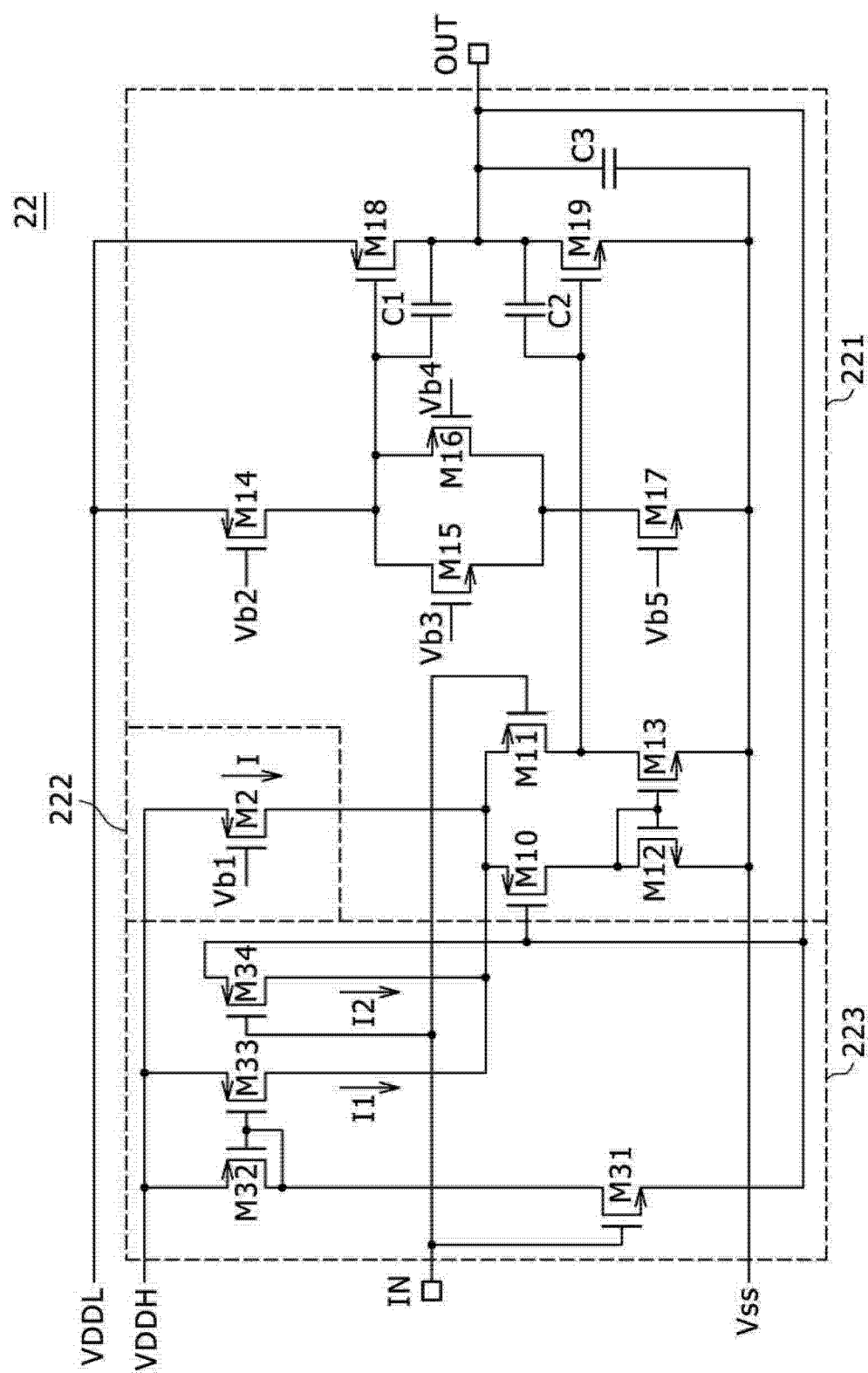


图 4

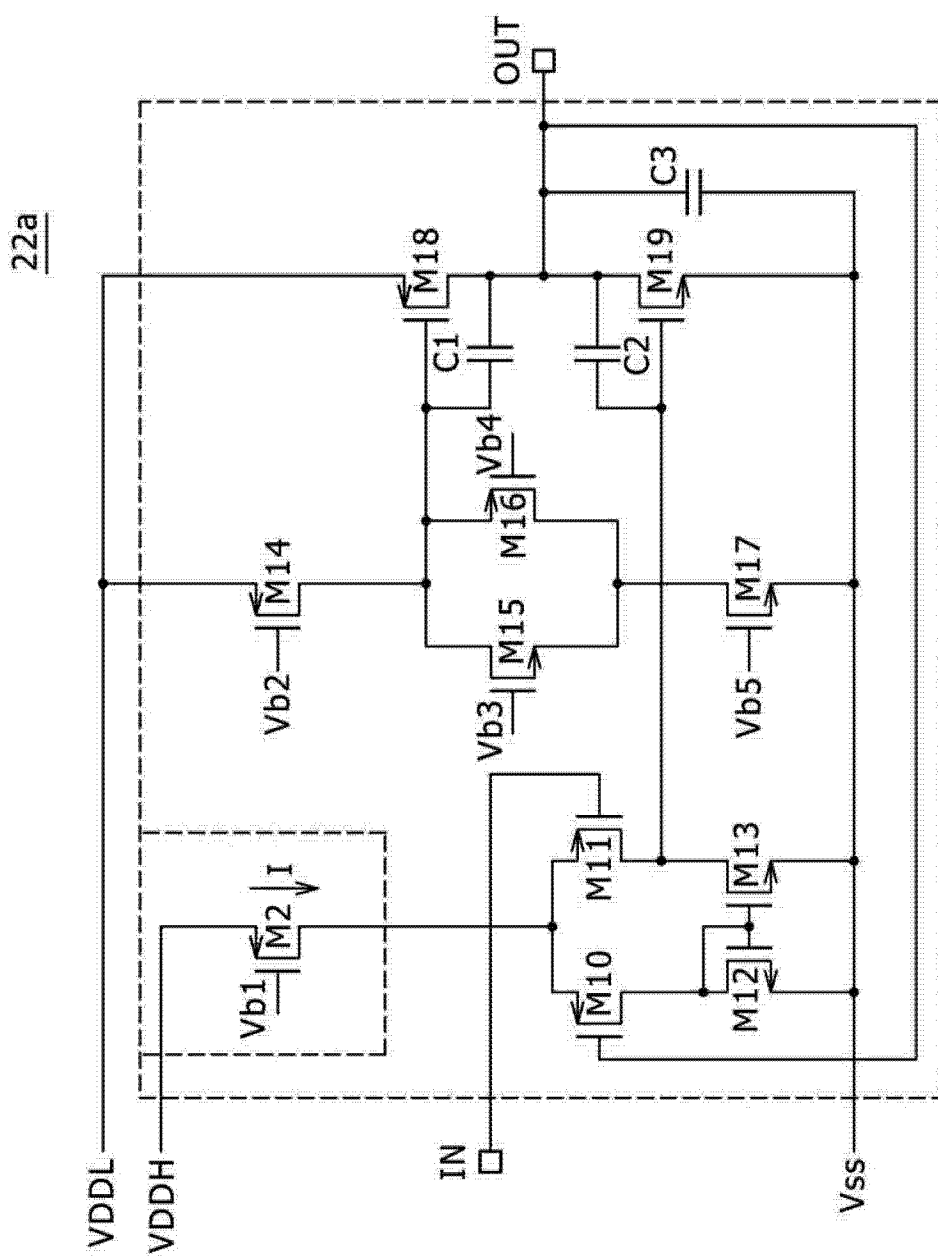


图 5

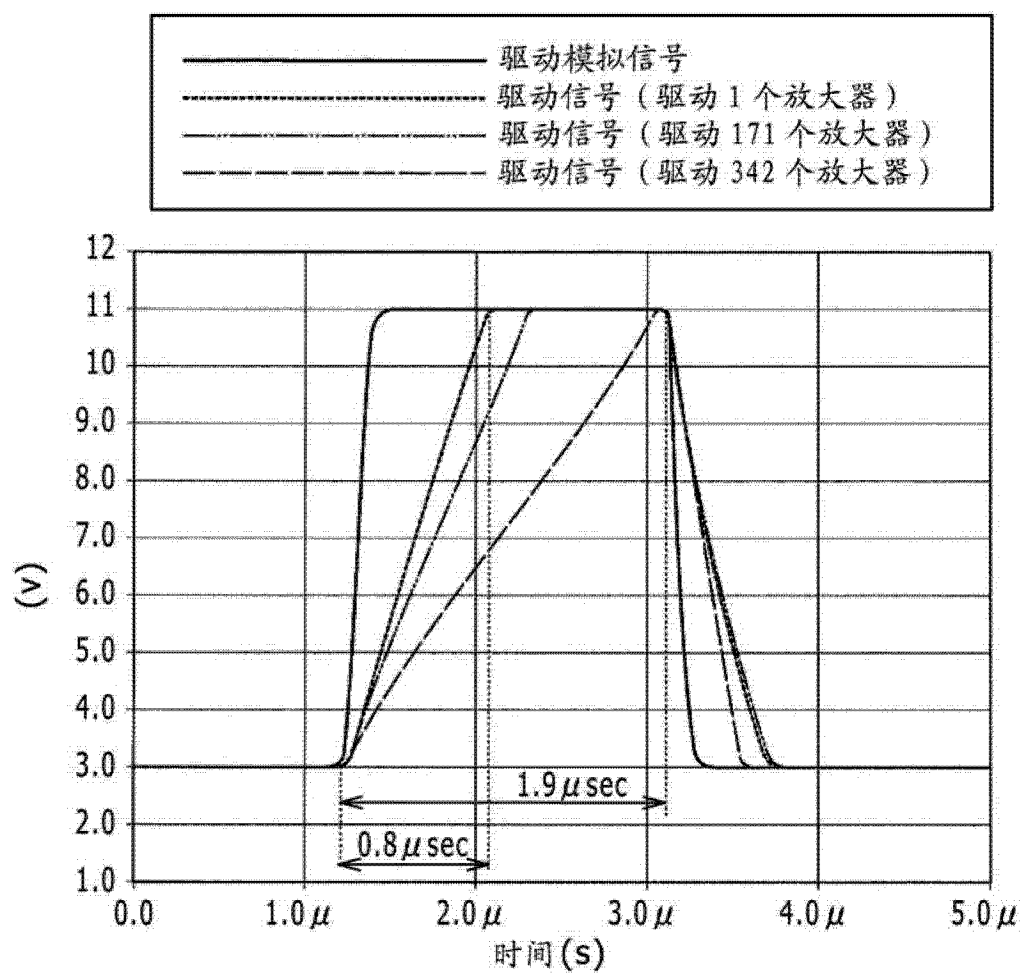


图 6

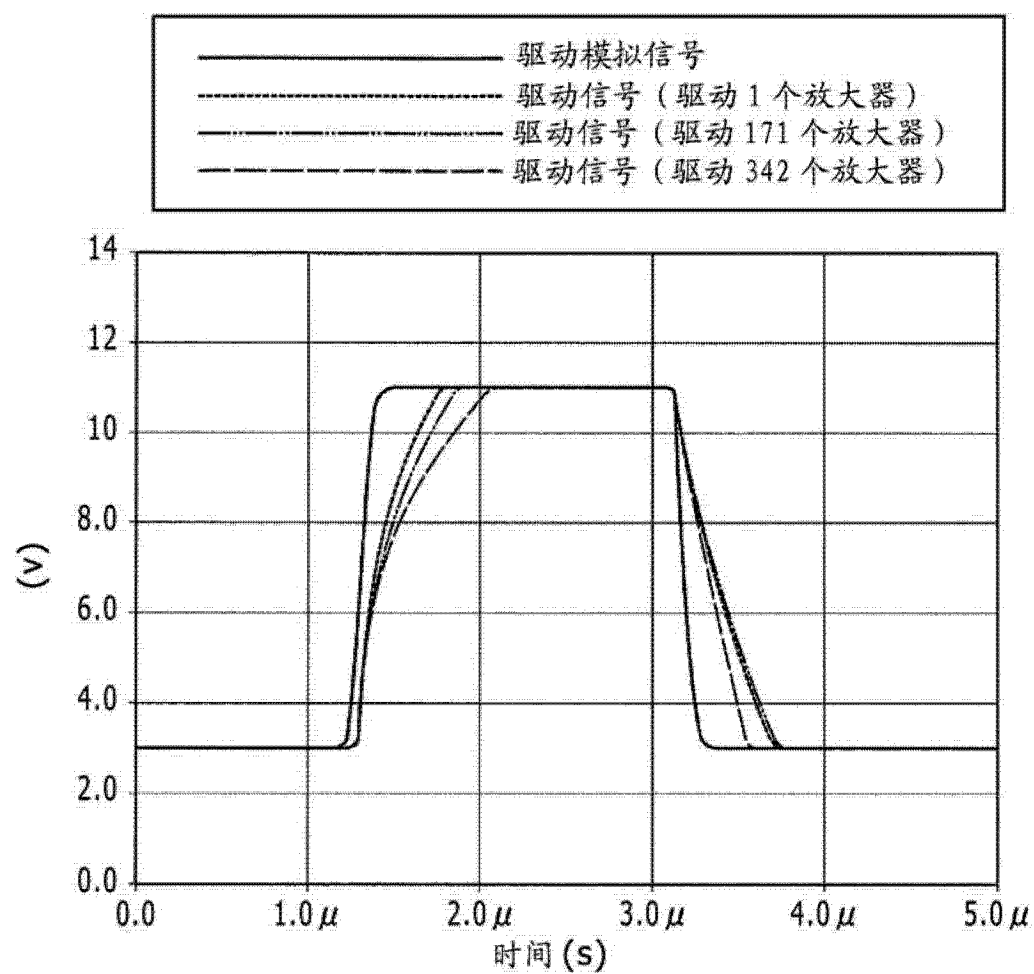


图 7

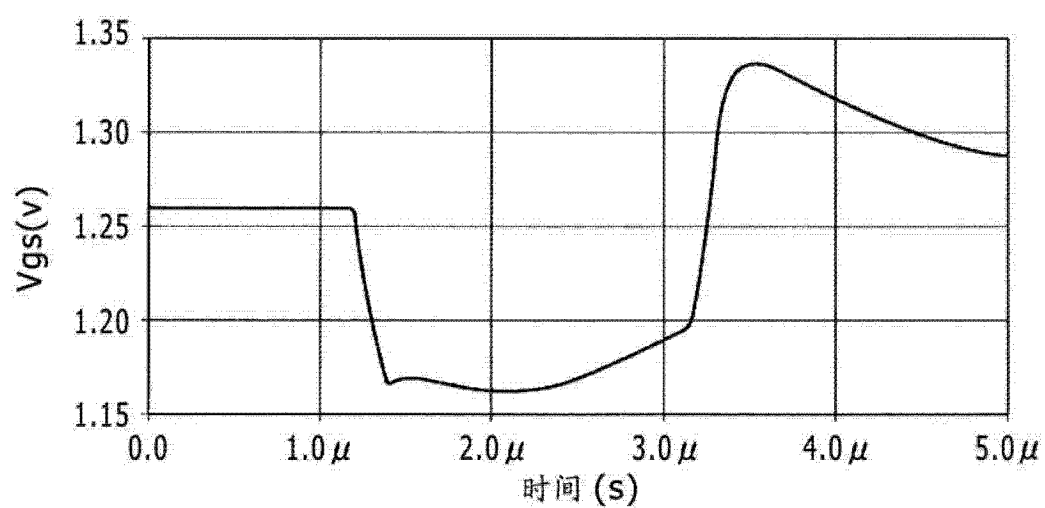


图 8

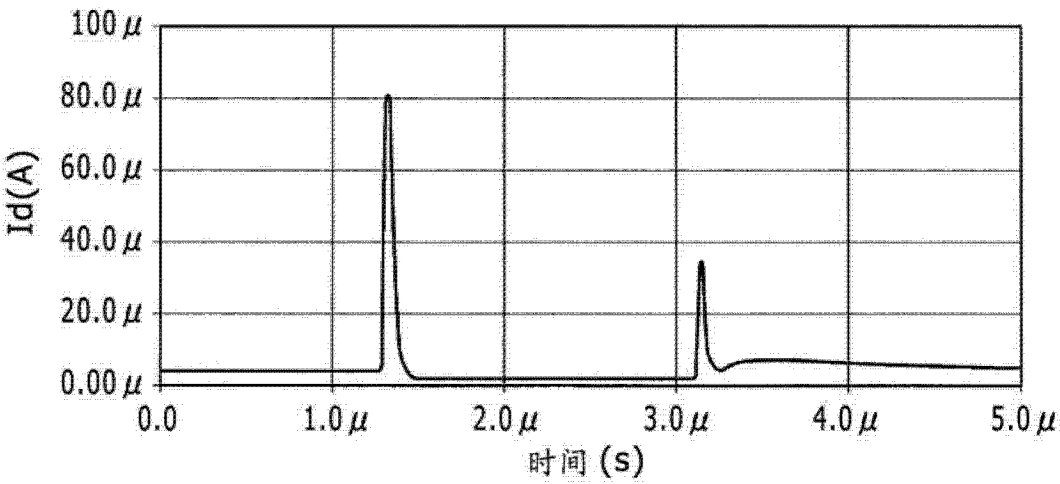


图 9

专利名称(译)	放大器、液晶显示驱动电路和液晶显示装置		
公开(公告)号	CN102881267A	公开(公告)日	2013-01-16
申请号	CN201210234152.9	申请日	2012-07-06
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	岸川禎介		
发明人	岸川禎介		
IPC分类号	G09G3/36 H03F3/45		
CPC分类号	H03F3/3022 H03F2203/45466 H03F2203/45471 G09G3/3688 G09G2310/0291 H03F3/45183		
优先权	2011156312 2011-07-15 JP		
外部链接	Espacenet SIPO		

摘要(译)

这里公开了一种放大器、液晶显示驱动电路和液晶显示装置。放大器包括：电压跟随器电路，具有差分输入端和反馈到所述差分输入端中的第一端的输出端，所述电压跟随器电路被配置为放大被输入到所述差分输入端中的第二端的输入信号并从输出端输出放大后信号；第一电流源，被配置为向所述电压跟随器电路提供预定电流；以及第二电流源，被配置为当所述差分输入端中的第二端与所述输出端之间的电势差等于或高于预定值时，向所述电压跟随器电路提供电流。

