



(12) 发明专利申请

(10) 申请公布号 CN 103534642 A

(43) 申请公布日 2014. 01. 22

(21) 申请号 201280017222. 3

地址 日本东京

(22) 申请日 2012. 02. 15

(72) 发明人 广泽仁

(30) 优先权数据

2011-086560 2011. 04. 08 JP

(74) 专利代理机构 永新专利商标代理有限公司
72002

(85) PCT国际申请进入国家阶段日

2013. 10. 08

代理人 高迪

(51) Int. Cl.

(86) PCT国际申请的申请数据

PCT/JP2012/053544 2012. 02. 15

G02F 1/1343 (2006. 01)

(87) PCT国际申请的公布数据

W02012/137540 JA 2012. 10. 11

(71) 申请人 株式会社日本显示器

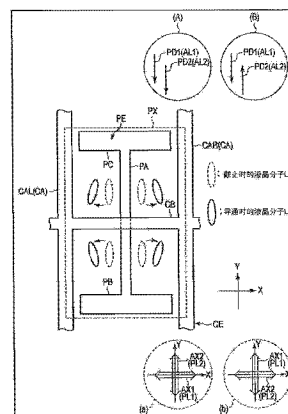
权利要求书3页 说明书18页 附图15页

(54) 发明名称

液晶显示装置

(57) 摘要

一种液晶显示装置,其特征在于,具备第1基板、第2基板及液晶层,该第1基板具备:第1辅助电容线及第2辅助电容线,分别沿着第1方向延伸;栅极布线,沿着第1方向延伸,位于所述第1辅助电容线和所述第2辅助电容线之间;第1源极布线及第2源极布线,分别沿着与第1方向交叉的第2方向延伸;带状的主像素电极,位于所述第1源极布线和所述第2源极布线之间,沿着第2方向延伸;带状的第1副像素电极,与所述主像素电极相连,与所述第1辅助电容线对置,沿着第1方向延伸;带状的第2副像素电极,与所述主像素电极相连,从所述第1副像素电极分离,沿着第1方向延伸;以及第1取向膜,由表现出水平取向性的材料形成,覆盖所述主像素电极、所述第1副像素电极、以及所述第2副像素电极;所述第2基板具备:第2主共用电极,在夹着所述主像素电极的两侧分别沿着第2方向延伸;第2副共用电极,与所述第2主共用电极相连,在所述第1副像素电极和所述第2副像素电极之间沿着第1方向延伸;以及第2取向膜,由表现出水平取向性的材料形成,覆盖所述第2主共用电极及所述第2副共用电极覆盖;所述液晶层包括保持于所述第1基板和所述第2基板之间的液晶分子。



1. 一种液晶显示装置,其特征在于,

该液晶显示装置具备第 1 基板、第 2 基板及液晶层,

所述第 1 基板具备:第 1 辅助电容线及第 2 辅助电容线,分别沿着第 1 方向延伸;栅极布线,沿着第 1 方向延伸,位于所述第 1 辅助电容线和所述第 2 辅助电容线之间;第 1 源极布线及第 2 源极布线,分别沿着与第 1 方向交叉的第 2 方向延伸;带状的主像素电极,位于所述第 1 源极布线和所述第 2 源极布线之间,沿着第 2 方向延伸;带状的第 1 副像素电极,与所述主像素电极相连,与所述第 1 辅助电容线对置,沿着第 1 方向延伸;带状的第 2 副像素电极,与所述主像素电极相连,从所述第 1 副像素电极分离,沿着第 1 方向延伸;以及第 1 取向膜,由表现出水平取向性的材料形成,覆盖所述主像素电极、所述第 1 副像素电极、以及所述第 2 副像素电极;

所述第 2 基板具备:第 2 主共用电极,在夹着所述主像素电极的两侧分别沿着第 2 方向延伸;第 2 副共用电极,与所述第 2 主共用电极相连,在所述第 1 副像素电极和所述第 2 副像素电极之间沿着第 1 方向延伸;以及第 2 取向膜,由表现出水平取向性的材料形成,覆盖所述第 2 主共用电极及所述第 2 副共用电极;

所述液晶层含有保持于所述第 1 基板和所述第 2 基板之间的液晶分子。

2. 如权利要求 1 所述的液晶显示装置,其特征在于,

在所述主像素电极和所述第 2 主共用电极之间未形成电场的状态下,所述液晶分子的初始取向方向与第 2 方向大致平行。

3. 如权利要求 2 所述的液晶显示装置,其特征在于,

所述第 1 基板还具备第 1 主共用电极,该第 1 主共用电极与所述第 1 源极布线及所述第 2 源极布线分别对置,沿着第 2 方向延伸,被所述第 1 取向膜覆盖,该第 1 主共用电极与所述第 2 主共用电极的电位相同。

4. 如权利要求 2 所述的液晶显示装置,其特征在于,

所述第 1 基板还具备第 1 副共用电极,该第 1 副共用电极与所述栅极布线对置,沿着第 1 方向延伸,被所述第 1 取向膜覆盖,该第 1 副共用电极与所述第 2 主共用电极的电位相同。

5. 如权利要求 2 所述的液晶显示装置,其特征在于,

所述第 1 基板还具备:

第 1 副共用电极,与所述栅极布线对置,沿着第 1 方向延伸,被所述第 1 取向膜覆盖,该第 1 副共用电极与所述第 2 主共用电极的电位相同;以及

第 1 主共用电极,与所述第 1 副共用电极相连,与所述第 1 源极布线及所述第 2 源极布线分别对置,沿着第 2 方向延伸,被所述第 1 取向膜覆盖。

6. 一种液晶显示装置,其特征在于,

具备第 1 基板、第 2 基板及液晶层,

所述第 1 基板具备:第 1 辅助电容线及第 2 辅助电容线,分别沿着第 1 方向延伸;栅极布线,沿着第 1 方向延伸,位于所述第 1 辅助电容线和所述第 2 辅助电容线之间;第 1 源极布线及第 2 源极布线,分别沿着与第 1 方向交叉的第 2 方向延伸;带状的主像素电极,位于所述第 1 源极布线和所述第 2 源极布线之间,沿着第 2 方向延伸;带状的第 1 副像素电极,与所述主像素电极相连,与所述第 1 辅助电容线对置,沿着第 1 方向延伸;带状的第 2 副像素电极,与所述主像素电极相连,从所述第 1 副像素电极分离,沿着第 1 方向延伸;第 1 主

共用电极,与所述第1源极布线及所述第2源极布线分别对置,沿着第2方向延伸;以及第1取向膜,由表现出水平取向性的材料形成,覆盖所述主像素电极、所述第1副像素电极、所述第2副像素电极、以及所述第1主共用电极;

所述第2基板具备:第2副共用电极,在所述第1副像素电极和所述第2副像素电极之间沿着第1方向延伸;以及第2取向膜,由表现出水平取向性的材料形成,覆盖所述第2副共用电极;

所述液晶层含有保持于所述第1基板和所述第2基板之间的液晶分子。

7. 如权利要求6所述的液晶显示装置,其特征在于,

在所述主像素电极和所述第1主共用电极之间未形成电场的状态下,所述液晶分子的初始取向方向与第2方向大致平行。

8. 如权利要求7所述的液晶显示装置,其特征在于,

所述第1基板还具备第1副共用电极,该第1副共用电极与所述第1主共用电极相连,与所述栅极布线对置,沿着第1方向延伸,被所述第1取向膜覆盖。

9. 一种液晶显示装置,其特征在于,

具备第1基板、第2基板及液晶层,

所述第1基板具备:第1辅助电容线及第2辅助电容线,分别沿着第1方向延伸;栅极布线,沿着第1方向延伸,位于所述第1辅助电容线和所述第2辅助电容线之间;第1源极布线及第2源极布线,分别沿着与第1方向交叉的第2方向延伸;带状的主像素电极,位于所述第1源极布线和所述第2源极布线之间,沿着第2方向延伸;带状的第1副像素电极,与所述主像素电极相连,与所述第1辅助电容线对置,沿着第1方向延伸;带状的第2副像素电极,与所述主像素电极相连,从所述第1副像素电极分离,沿着第1方向延伸;第1副共用电极,与所述栅极布线对置,沿着第1方向延伸;以及第1取向膜,由表现出水平取向性的材料形成,覆盖所述主像素电极、所述第1副像素电极、所述第2副像素电极、以及所述第1副共用电极;

所述第2基板具备:第2主共用电极,在夹着所述主像素电极的两侧分别沿着第2方向延伸,该第2主共用电极与所述第1副共用电极的电位相同;以及第2取向膜,由表现出水平取向性的材料形成,覆盖所述第2主共用电极;

所述液晶层含有保持于所述第1基板和所述第2基板之间的液晶分子。

10. 如权利要求9所述的液晶显示装置,其特征在于,

在所述主像素电极和所述第2主共用电极之间未形成电场的状态下,所述液晶分子的初始取向方向与第2方向大致平行。

11. 如权利要求10所述的液晶显示装置,其特征在于,

所述第1基板还具备第1主共用电极,该第1主共用电极与所述第1副共用电极相连,与所述第1源极布线及所述第2源极布线分别对置,沿着第2方向延伸,被所述第1取向膜覆盖。

12. 如权利要求1~11的任一项所述的液晶显示装置,其特征在于,

所述第2副像素电极位于所述第2辅助电容线和所述栅极布线之间,或者位于所述第1辅助电容线和所述栅极布线之间。

13. 如权利要求1~11的任一项所述的液晶显示装置,其特征在于,

所述第 2 副像素电极位于所述第 2 辅助电容线的上方。

14. 如权利要求 1 ~ 11 的任一项所述的液晶显示装置,其特征在于,

所述第 1 副像素电极与所述主像素电极的一个端部相连,所述第 2 副像素电极与所述主像素电极的另一个端部相连。

15. 如权利要求 14 所述的液晶显示装置,其特征在于,

所述主像素电极位于所述第 1 源极布线和所述第 2 源极布线的大致中间。

16. 如权利要求 1 ~ 5、9 ~ 11 的任一项所述的液晶显示装置,其特征在于,

所述第 2 主共用电极分别位于所述第 1 源极布线及所述第 2 源极布线的上方。

17. 如权利要求 1 ~ 8 的任一项所述的液晶显示装置,其特征在于,

所述第 2 副共用电极位于所述栅极布线的上方。

18. 如权利要求 1 ~ 11 的任一项所述的液晶显示装置,其特征在于,

所述第 1 取向膜使所述液晶分子初始取向的第 1 取向处理方向和所述第 2 取向膜使所述液晶分子初始取向的第 2 取向处理方向相互大致平行,

所述液晶分子在所述第 1 基板和所述第 2 基板之间进行发散取向或均一取向。

19. 如权利要求 18 所述的液晶显示装置,其特征在于,

还具备第 1 偏振板和第 2 偏振板,

所述第 1 偏振板配置于所述第 1 基板的外表面,具有第 1 偏振轴,

所述第 2 偏振板配置于第 2 基板的外表面,具有与第 1 偏振轴处于正交尼科耳的位置关系的第 2 偏振轴,

所述第 1 偏振板的第 1 偏振轴与所述液晶分子的初始取向方向正交或平行。

20. 如权利要求 1 ~ 11 的任一项所述的液晶显示装置,其特征在于,

所述第 1 基板具备用于进行电容耦合点反转驱动的驱动机构。

液晶显示装置

技术领域

[0001] 本发明的实施方式涉及液晶显示装置。

背景技术

[0002] 近年来,平面显示装置的开发盛行,其中,液晶显示装置因轻量、薄型、耗电低等优点而备受关注。尤其是,在向各像素装入了开关元件的有源矩阵型液晶显示装置中,IPS (In-Plane Switching) 模式、FFS (Fringe Field Switching) 模式等利用了横电场(还包括边缘电场)的结构受到关注。这种横电场模式的液晶显示装置具备形成于阵列基板的像素电极和对置电极,以与阵列基板的主面大致平行的横电场使液晶分子开关。

[0003] 另一方面,也提出了在形成于阵列基板的像素电极和形成于对置基板的对置电极之间形成横电场或斜电场而将液晶分子开关的技术。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献 1 :日本特开 2009-192822 号公报

[0007] 专利文献 2 :日本特开平 9-160041 号公报

[0008] 专利文献 3 :US6,657,693B1

发明内容

[0009] 发明所要解决的课题

[0010] 本实施方式的目的,在于,提供一种显示品质良好的液晶显示装置。

[0011] 根据本实施方式,提供一种液晶显示装置,其特征在于,该液晶显示装置具备第 1 基板、第 2 基板及液晶层,所述第 1 基板具备:第 1 辅助电容线及第 2 辅助电容线,分别沿着第 1 方向延伸;栅极布线,沿着第 1 方向延伸,位于所述第 1 辅助电容线和所述第 2 辅助电容线之间;第 1 源极布线及第 2 源极布线,分别沿着与第 1 方向交叉的第 2 方向延伸;带状的主像素电极,位于所述第 1 源极布线和所述第 2 源极布线之间,沿着第 2 方向延伸;带状的第 1 副像素电极,与所述主像素电极相连,与所述第 1 辅助电容线对置,沿着第 1 方向延伸;带状的第 2 副像素电极,与所述主像素电极相连,从所述第 1 副像素电极分离,沿着第 1 方向延伸;以及第 1 取向膜,由表现出水平取向性的材料形成,覆盖所述主像素电极、所述第 1 副像素电极、以及所述第 2 副像素电极;所述第 2 基板具备:第 2 主共用电极,在夹着所述主像素电极的两侧分别沿着第 2 方向延伸;第 2 副共用电极,与所述第 2 主共用电极相连,在所述第 1 副像素电极和所述第 2 副像素电极之间沿着第 1 方向延伸;以及第 2 取向膜,由表现出水平取向性的材料形成,覆盖所述第 2 主共用电极及所述第 2 副共用电极;所述液晶层含有保持于所述第 1 基板和所述第 2 基板之间的液晶分子。

[0012] 根据本实施方式,提供一种液晶显示装置,其特征在于,具备第 1 基板、第 2 基板及液晶层,所述第 1 基板具备:第 1 辅助电容线及第 2 辅助电容线,分别沿着第 1 方向延伸;栅极布线,沿着第 1 方向延伸,位于所述第 1 辅助电容线和所述第 2 辅助电容线之间;第 1 源

极布线及第 2 源极布线,分别沿着与第 1 方向交叉的第 2 方向延伸;带状的主像素电极,位于所述第 1 源极布线和所述第 2 源极布线之间,沿着第 2 方向延伸;带状的第 1 副像素电极,与所述主像素电极相连,与所述第 1 辅助电容线对置,沿着第 1 方向延伸;带状的第 2 副像素电极,与所述主像素电极相连,从所述第 1 副像素电极分离,沿着第 1 方向延伸;第 1 主共用电极,与所述第 1 源极布线及所述第 2 源极布线分别对置,沿着第 2 方向延伸;以及第 1 取向膜,由表现出水平取向性的材料形成,覆盖所述主像素电极、所述第 1 副像素电极、所述第 2 副像素电极、以及所述第 1 主共用电极;所述第 2 基板具备:第 2 副共用电极,在所述第 1 副像素电极和所述第 2 副像素电极之间沿着第 1 方向延伸;以及第 2 取向膜,由表现出水平取向性的材料形成,覆盖所述第 2 副共用电极;所述液晶层含有保持于所述第 1 基板和所述第 2 基板之间的液晶分子。

[0013] 根据本实施方式,提供一种液晶显示装置,其特征在于,具备第 1 基板、第 2 基板及液晶层,所述第 1 基板具备:第 1 辅助电容线及第 2 辅助电容线,分别沿着第 1 方向延伸;栅极布线,沿着第 1 方向延伸,位于所述第 1 辅助电容线和所述第 2 辅助电容线之间;第 1 源极布线及第 2 源极布线,分别沿着与第 1 方向交叉的第 2 方向延伸;带状的主像素电极,位于所述第 1 源极布线和所述第 2 源极布线之间,沿着第 2 方向延伸;带状的第 1 副像素电极,与所述主像素电极相连,与所述第 1 辅助电容线对置,沿着第 1 方向延伸;带状的第 2 副像素电极,与所述主像素电极相连,从所述第 1 副像素电极分离,沿着第 1 方向延伸;第 1 副共用电极,与所述栅极布线对置,沿着第 1 方向延伸;以及第 1 取向膜,由表现出水平取向性的材料形成,覆盖所述主像素电极、所述第 1 副像素电极、所述第 2 副像素电极、以及所述第 1 副共用电极;所述第 2 基板具备:第 2 主共用电极,在夹着所述主像素电极的两侧分别沿着第 2 方向延伸,该第 2 主共用电极与所述第 1 副共用电极的电位相同;以及第 2 取向膜,由表现出水平取向性的材料形成,覆盖所述第 2 主共用电极;所述液晶层含有保持于所述第 1 基板和所述第 2 基板之间的液晶分子。

附图说明

[0014] 图 1 是概略性地表示本实施方式的液晶显示装置的构成的图。

[0015] 图 2 是概略性地表示图 1 所示的液晶显示面板的构成及等效电路的图。

[0016] 图 3 是对本实施方式的基本构成概略性地表示一像素的最小的单位构成体的俯视图。

[0017] 图 4 是概略性地表示包括开关元件的液晶显示面板的截面的截面图。

[0018] 图 5 是概略性地表示本实施方式的第 1 构成例的液晶显示面板的对置基板上的一像素的结构俯视图。

[0019] 图 6 是概略性地表示从对置基板侧观看本实施方式的第 1 构成例的液晶显示面板的一像素时的阵列基板结构的俯视图。

[0020] 图 7 是概略性地表示本实施方式的第 2 构成例的液晶显示面板的对置基板上的一像素的结构俯视图。

[0021] 图 8 是概略性地表示从对置基板侧观看本实施方式的第 2 构成例的液晶显示面板的一像素时的阵列基板结构的俯视图。

[0022] 图 9 是概略性地表示本实施方式的第 3 构成例的液晶显示面板的对置基板上的一

像素的结构的俯视图。

[0023] 图 10 是概略性地表示从对置基板侧观看本实施方式的第 3 构成例的液晶显示面板的一像素时的阵列基板的结构的俯视图。

[0024] 图 11 是概略性地表示从对置基板侧观看本实施方式的第 4 构成例的液晶显示面板的一像素时的阵列基板的结构的俯视图。

[0025] 图 12 是将在第 1 至第 4 构成例中说明的阵列基板和第 1 至第 3 构成例中说明的对置基板的组合汇总的图。

[0026] 图 13 是概略性地表示本实施方式的变形之一的俯视图。

[0027] 图 14 是概略性地表示本实施方式的其他变形的俯视图。

[0028] 图 15 是用于说明能够在本实施方式中应用的像素电极、栅极布线、以及辅助电容线的位置关系的图。

具体实施方式

[0029] 下面参照附图详细说明本实施方式。另外，在各图上，对发挥相同或类似的功能的构成要素赋予相同的参考符号，并省略重复说明。

[0030] 图 1 是概略性地表示本实施方式的液晶显示装置 1 的构成的图。

[0031] 即，液晶显示装置 1 具备有源矩阵型的液晶显示面板 LPN、与液晶显示面板 LPN 连接的驱动 IC 芯片 2 及挠性布线基板 3、对液晶显示面板 LPN 进行照明的背光源 4 等。

[0032] 液晶显示面板 LPN 构成为，具备：作为第 1 基板的阵列基板 AR；作为第 2 基板的对置基板 CT，与阵列基板 AR 相对配置；以及未图示的液晶层，保持在阵列基板 AR 和对置基板 CT 之间。这样的液晶显示面板 LPN 具备显示图像的有效区域 ACT。该有效区域 ACT 由 $m \times n$ 个配置成矩阵状的多个像素 PX 构成（其中， m 及 n 是正整数）。

[0033] 在图示的例子中，背光源 4 配置于阵列基板 AR 的背面侧。作为这种背光源 4，可以应用各种方式，另外，作为光源，可以是利用了发光二极管（LED）的光源或利用了冷阴极管（CCFL）的光源等，省略详细结构的说明。

[0034] 图 2 是概略性地表示图 1 所示的液晶显示面板 LPN 的构成及等效电路的图。

[0035] 液晶显示面板 LPN 在有效区域 ACT 中具备 n 条栅极布线 G ($G1 \sim Gn$)、 n 条辅助电容线 C ($C1 \sim Cn$)、 m 条源极布线 S ($S1 \sim Sm$) 等。栅极布线 G 以及辅助电容线 C 沿着例如第 1 方向 X 以大致直线状延伸。这些栅极布线 G 以及辅助电容线 C 沿着与第 1 方向 X 交叉的第 2 方向 Y 隔着间隔相邻且交替地并列配置。在此，第 1 方向 X 和第 2 方向 Y 彼此正交。源极布线 S 与栅极布线 G 及辅助电容线 C 交叉。源极布线 S 沿着第 2 方向 Y 以大致直线状延伸。另外，栅极布线 G 、辅助电容线 C 、以及源极布线 S 并不是必须以大致直线状延伸，它们的一部分也可以弯折。

[0036] 各栅极布线 G 被引出到有效区域 ACT 的外侧，与栅极驱动器 GD 连接。各源极布线 S 被引出到有效区域 ACT 的外侧，与源极驱动器 SD 连接。这些栅极驱动器 GD 及源极驱动器 SD 的至少一部分形成在例如阵列基板 AR 上，与内置有控制器的驱动 IC 芯片 2 连接。

[0037] 各像素 PX 具备开关元件 SW、像素电极 PE、共用电极 CE 等。保持电容 Cs 形成在例如辅助电容线 C 和像素电极 PE 之间。辅助电容线 C 与被施加了辅助电容电压的电压施加部 VCS 电连接。

[0038] 另外,在本实施方式中,液晶显示面板 LPN 构成为,像素电极 PE 形成在阵列基板 AR 上而共用电极 CE 的至少一部分形成在对置基板 CT 上,主要利用形成在像素电极 PE 和共用电极 CE 之间的电场对液晶层 LQ 的液晶分子进行开关。形成在像素电极 PE 和共用电极 CE 之间的电场是相对于由第 1 方向 X 和第 2 方向 Y 规定的 X-Y 平面、或阵列基板 AR 的基板主面、或对置基板 CT 的基板主面稍微倾斜的斜电场(或者与基板主面大致平行的横电场)。

[0039] 开关元件 SW 由例如 n 沟道薄膜晶体管(TFT)构成。该开关元件 SW 与栅极布线 G 及源极布线 S 电连接。在有效区域 ACT 上形成有 $m \times n$ 个开关元件 SW。

[0040] 像素电极 PE 配置在各像素 PX 上,与开关元件 SW 电连接。在有效区域 ACT 中形成有 $m \times n$ 个像素电极 PE。共用电极 CE 例如是共用电位,经由液晶层 LQ 对于多个像素 PX 的像素电极 PE 共用地配置。

[0041] 阵列基板 AR 具备用于对共用电极 CE 施加电压的供电部 VS。该供电部 VS 形成于例如有效区域 ACT 的外侧。共用电极 CE 之中的、形成在对置基板 CT 上的共用电极 CE 的至少一部分被引出到有效区域 ACT 的外侧,经由未图示的导电部件与形成在阵列基板 AR 上的供电部 VS 电连接。另外,在共用电极 CE 的一部分形成于阵列基板 AR 的情况下,形成在阵列基板 AR 上的共用电极 CE 的一部分在例如有效区域 ACT 的外侧与供电部 VS 电连接。

[0042] 下面说明本实施方式的基本构成。

[0043] 图 3 是概略性地表示一像素 PX 上的最小单位构成体的俯视图。

[0044] 像素电极 PE 具有主像素电极 PA、第 1 副像素电极 PB、以及第 2 副像素电极 PC。这些主像素电极 PA、第 1 副像素电极 PB、以及第 2 副像素电极 PC 相互电连接。在本实施方式中,主像素电极 PA、第 1 副像素电极 PB、以及第 2 副像素电极 PC 均被设置于阵列基板 AR。主像素电极 PA 沿着第 2 方向 Y 延伸。第 1 副像素电极 PB 及第 2 副像素电极 PC 沿着与第 2 方向 Y 不同的第 1 方向 X 延伸。第 2 副像素电极 PC 从第 1 副像素电极 PB 分离。

[0045] 在图示的例子中,像素电极 PE 形成为大致 I 字状。更具体地讲,主像素电极 PA 形成为,在大致像素中央部沿着第 2 方向 Y 以直线状延伸的带状。第 1 副像素电极 PB 及第 2 副像素电极 PC 形成为,在各个像素 PX 的上侧端部及下侧端部沿着第 1 方向 X 直线状地延伸的带状。

[0046] 另外,第 1 副像素电极 PB 及第 2 副像素电极 PC 也可以分别配置在与该像素 PX 上下相邻的像素之间。即,第 1 副像素电极 PB 也可以跨过图示的该像素 PX 和其下侧的像素(未图示)的边界而配置,第 2 副像素电极 PC 也可以跨过图示的该像素 PX 和其上侧的像素(未图示)的边界而配置。

[0047] 第 1 副像素电极 PB 例如与主像素电极 PA 的一个端部结合,从主像素电极 PA 朝向其两侧延伸。第 2 副像素电极 PC 例如与主像素电极 PA 的另一个端部结合,从主像素电极 PA 朝向其两侧延伸。这些第 1 副像素电极 PB 及第 2 副像素电极 PC 与主像素电极 PA 大致正交。另外,第 1 副像素电极 PB 也可以结合到比主像素电极 PA 的一个端部稍微靠另一个端部的位置,同样地,第 2 副像素电极 PC 也可以结合到比主像素电极 PA 的另一个端部稍微靠一个端部的位置。像素电极 PE 与例如在第 2 副像素电极 PC 中省略了图示的开关元件电连接。

[0048] 共用电极 CE 具有主共用电极 CA 及副共用电极 CB。这些主共用电极 CA 及副共用电极 CB 相互电连接。这种共用电极 CE 与像素电极 PE 电绝缘。在本实施方式中,在共用电

极 CE 上,主共用电极 CA 及副共用电极 CB 的至少一部分被设置于对置基板 CT。

[0049] 主共用电极 CA 沿着第 2 方向 Y 延伸。该主共用电极 CA 夹着主像素电极 PA 而配置于两侧。此时,在 X-Y 平面内,主共用电极 CA 均不与主像素电极 PA 重合,在各个主共用电极 CA 与主像素电极 PA 之间形成大致相等的间隔。即,主像素电极 PA 位于相邻的主共用电极 CA 的大致中间。

[0050] 副共用电极 CB 沿着第 1 方向 X 延伸。副共用电极 CB 配置于第 1 副像素电极 PB 和第 2 副像素电极 PC 之间。此时,在 X-Y 平面内,副共用电极 CB 均不与第 1 副像素电极 PB 及第 2 副像素电极 PC 重合,在第 1 副像素电极 PB 与副共用电极 CB 之间、以及第 2 副像素电极 PC 与副共用电极 CB 之间形成有大致相等的间隔。即,副共用电极 CB 位于第 1 副像素电极 PB 和第 2 副像素电极 PC 的大致中间。

[0051] 在图示的例子中,主共用电极 CA 形成为沿着第 2 方向 Y 以直线状延伸的带状。副共用电极 CB 形成为沿着第 1 方向 X 以直线状延伸的带状。另外,主共用电极 CA 沿着第 1 方向 X 隔着间隔平行排列 2 条,在下文中为了进行区分,将图中的左侧的主共用电极称为 CAL,将图中的右侧的主共用电极称为 CAR。主共用电极 CAL 及主共用电极 CAR 的电位与副共用电极 CB 相同。在图示的例子中,主共用电极 CAL 及主共用电极 CAR 分别与副共用电极 CB 相连。

[0052] 主共用电极 CAL 及主共用电极 CAR 分别配置于与该像素 PX 左右相邻的像素之间。即,主共用电极 CAL 跨过图示的该像素 PX 和其左侧的像素(未图示)的边界配置,主共用电极 CAR 跨过图示的该像素 PX 和其右侧的像素(未图示)的边界配置。

[0053] 副共用电极 CB 横穿该像素 PX 的大致中央。

[0054] 在相邻的主共用电极 CAL 及主共用电极 CAR 之间具有 1 条主像素电极 PA。因此,主共用电极 CAL、主像素电极 PA、以及主共用电极 CAR 沿着第 1 方向 X 按照该顺序配置。即,主像素电极 PA 和主共用电极 CA 沿着第 1 方向 X 交替地配置。这些主像素电极 PA 与主共用电极 CAL 及主共用电极 CAR 相互大致平行地配置。另外,主共用电极 CAL 和主像素电极 PA 的沿着第 1 方向 X 的距离与主共用电极 CAR 和主像素电极 PA 的沿着第 1 方向 X 的距离大致同等。

[0055] 在相邻的第 1 副像素电极 PB 及第 2 副像素电极 PC 之间存在 1 条副共用电极 CB。因此,第 1 副像素电极 PB、副共用电极 CB、以及第 2 副像素电极 PC 沿着第 2 方向 Y 按该顺序配置。即,第 1 副像素电极 PB 及第 2 副像素电极 PC 和副共用电极 CB 沿着第 2 方向 Y 交替配置。这些第 1 副像素电极 PB、副共用电极 CB、以及第 2 副像素电极 PC 相互大致平行地配置。另外,第 1 副像素电极 PB 和副共用电极 CB 的沿着第 2 方向 Y 的距离与第 2 副像素电极 PC 和副共用电极 CB 的沿着第 2 方向 Y 的距离大致相同。

[0056] 即,在图示的例子中,在一像素 PX 中,由像素电极 PE 和共用电极 CE 划分的 4 个区域主要作为对显示有贡献的开口部或透过部形成。

[0057] 在此表示的例子中,液晶分子 LM 的初始取向方向是例如与第 2 方向 Y 大致平行的方向。

[0058] 另外,在此虽未详细说明,主共用电极 CA 的至少 1 个也可以与源极布线 S 对置,该源极布线 S 与主共用电极 CA 大致平行地(或沿着第 2 方向 Y)延伸。另外,第 1 副像素电极 PB、第 2 副像素电极 PC、以及副共用电极 CB 的任意一个与大致平行于它们(或沿着第 1 方向

X) 延伸的栅极布线 G 或辅助电容线 C 对置。

[0059] 另外,后面详细说明,主共用电极 CA 可以包括设置于阵列基板 AR 的第 1 主共用电极 CA1 和设置于对置基板 CT 的第 2 主共用电极 CA2 的至少一方。另外,副共用电极 CB 也可以包括设置于阵列基板 AR 的第 1 副共用电极 CB1 和设置于对置基板 CT 的第 2 副共用电极 CB2 的至少一方。第 1 主共用电极 CA1、第 2 主共用电极 CA2、第 1 副共用电极 CB1、以及第 2 副共用电极 CB2 均为同电位。

[0060] 图 4 是概略性地表示包括开关元件 SW 的液晶显示面板 LPN 的截面的截面图。另外,在此省略共用电极的图示,只图示说明所需的位置。

[0061] 在构成液晶显示面板 LPN 的阵列基板 AR 的背面侧配置有背光源 4。

[0062] 阵列基板 AR 使用例如玻璃基板、塑料基板等具有透光性的第 1 绝缘基板 10 来形成。该阵列基板 AR 在第 1 绝缘基板 10 的与对置基板 CT 对置的一侧具备开关元件 SW、像素电极 PE、第 1 取向膜 AL1 等。

[0063] 在图示的例子中,开关元件 SW 是顶栅型薄膜晶体管,但可以是底栅型薄膜晶体管。另外,开关元件 SW 的半导体层 SC 例如由多晶硅形成,然而也可以由非晶态硅形成。

[0064] 半导体层 SC 在夹着沟道区域 SCC 的两侧分别具有源极区域 SCS 及漏极区域 SCD。另外,也可以在第 1 绝缘基板 10 和半导体层 SC 之间存在作为绝缘膜的底涂层层。半导体层 SC 被栅极绝缘膜 11 覆盖。另外,栅极绝缘膜 11 在第 1 绝缘基板 10 之上也配置。

[0065] 开关元件 SW 的栅电极 WG 形成于栅极绝缘膜 11 之上,位于半导体层 SC 的沟道区域 SCC 的上方。另外,栅极布线 G 及辅助电容线 C 也形成于栅极绝缘膜 11 之上。这些栅电极 WG、栅极布线 G、以及辅助电容线 C 能够使用相同的材料通过相同的工序来形成。栅电极 WG 与栅极布线 G 电连接。

[0066] 栅电极 WG、栅极布线 G、以及辅助电容线 C 被第 1 层间绝缘膜 12 覆盖。另外,该第 1 层间绝缘膜 12 也配置于栅极绝缘膜 11 之上。这些栅极绝缘膜 11 及第 1 层间绝缘膜 12 由例如氧化硅及氮化硅等无机类材料形成。

[0067] 开关元件 SW 的源电极 WS 及漏电极 WD 形成于第 1 层间绝缘膜 12 之上。另外,源极布线 S 也形成于第 1 层间绝缘膜 12 之上。这些源电极 WS、漏电极 WD、以及源极布线 S 能够使用相同的材料通过相同的工序来形成。源电极 WS 与源极布线 S 电连接。

[0068] 源电极 WS 通过将栅极绝缘膜 11 及第 1 层间绝缘膜 12 贯通的接触孔,与半导体层 SC 的源极区域 SCS 接触。漏电极 WD 通过将栅极绝缘膜 11 及第 1 层间绝缘膜 12 贯通的接触孔,与半导体层 SC 的漏极区域 SCD 接触。这些栅电极 WG、栅极布线 G、辅助电容线 C、源电极 WS、漏电极 WD、以及源极布线 S 由例如钼、铝、钨、钛等导电材料形成。

[0069] 这样构成的开关元件 SW 被第 2 层间绝缘膜 13 覆盖。即,源电极 WS、漏电极 WD、以及源极布线 S 被第 2 层间绝缘膜 13 覆盖。另外,该第 2 层间绝缘膜 13 还配置于第 1 层间绝缘膜 12 之上。该第 2 层间绝缘膜 13 由例如紫外线固化型树脂或热固化型树脂等各种有机材料形成。

[0070] 像素电极 PE 形成于第 2 层间绝缘膜 13 之上。虽不详细说明,构成像素电极 PE 的主像素电极 PA、第 1 副像素电极 PB、以及第 2 副像素电极 PC 形成于第 2 层间绝缘膜 13 之上。该像素电极 PE 经由将第 2 层间绝缘膜 13 贯通的接触孔与漏电极 WD 连接。这种像素电极 PE 由例如氧化铟锡(ITO)或掺铟氧化锌(IZO)等具有透光性的导电材料形成,然而也

可以由铝等其他金属材料形成。

[0071] 第1取向膜AL1配置于阵列基板AR的与对置基板CT对置的面,遍及有效区域ACT的大致整体延伸。该第1取向膜AL1覆盖像素电极PE,还配置于第2层间绝缘膜13之上。这种第1取向膜AL1由表现出水平取向性的材料形成。

[0072] 另外,阵列基板AR有时还具备作为共用电极的一部分的第1主共用电极及第1副共用电极。

[0073] 另一方面,对置基板CT使用例如玻璃基板、塑料基板等具有透光性的第2绝缘基板20形成。该对置基板CT在第2绝缘基板20的与阵列基板AR对置的一侧具备省略了图示的共用电极之中的第2主共用电极及第2副共用电极的至少一方、以及第2取向膜AL2等。另外,虽省略图示,该对置基板CT上也可以配置划分各像素PX的(或者与源极布线S、栅极布线G、辅助电容线C、开关元件SW等布线部对置地配置的)黑矩阵、与各像素PX对应地配置的滤色层、将黑矩阵以及滤色层的表面的凹凸的影响缓和的保护层等。

[0074] 共用电极由例如ITO、IZO等具有透光性的导电材料形成。

[0075] 第2取向膜AL2配置于对置基板CT的与阵列基板AR对置的面,遍及有效区域ACT的大致整体延伸。该第2取向膜AL2覆盖共用电极等。这种第2取向膜AL2由表现出水平取向性的材料形成。

[0076] 对这些第1取向膜AL1及第2取向膜AL2实施用于使液晶分子LM初始取向的取向处理(例如摩擦处理或光取向处理)。第1取向膜AL1使液晶分子LM初始取向的第1取向处理方向PD1与第2取向膜AL2使液晶分子LM初始取向的第2取向处理方向PD2平行。在图3的(A)中示出的例子中,第1取向处理方向PD1和第2取向处理方向PD2相互大致平行,均朝向相同的方向。在图3的(B)中示出的例子中,第1取向处理方向PD1和第2取向处理方向PD2相互大致平行,相互朝向相反方向。

[0077] 如上所述的阵列基板AR和对置基板CT配置成各自的第1取向膜AL1及第2取向膜AL2对置。此时,在阵列基板AR的第1取向膜AL1和对置基板CT的第2取向膜AL2之间配置有例如由树脂材料一体形成在一方的基板上的柱状衬垫,由此,形成预定的单元间隙(cell gap)、例如 $2 \sim 7 \mu\text{m}$ 的单元间隙。阵列基板AR和对置基板CT以形成了预定的单元间隙的状态通过有效区域ACT的外侧的密封部件贴合。

[0078] 液晶层LQ保持在形成于阵列基板AR和对置基板CT之间的单元间隙中,配置于第1取向膜AL1和第2取向膜AL2之间。液晶层LQ含有液晶分子LM。这种液晶层LQ由例如介电常数异方性为正(阳型)的液晶材料构成。

[0079] 在阵列基板AR的外表面、即构成阵列基板AR的第1绝缘基板10的外表面上,通过粘合剂等粘贴有第1光学元件OD1。该第1光学元件OD1位于液晶显示面板LPN的与背光源4对置的一侧,控制从背光源4入射到液晶显示面板LPN的入射光的偏振状态。该第1光学元件OD1包括具有第1偏振轴AX1的第1偏振板PL1。另外,在第1偏振板PL1和第1绝缘基板10之间也可以配置有相位差板等其他光学元件。

[0080] 在对置基板CT的外表面、即构成对置基板CT的第2绝缘基板20的外表面上,通过粘合剂等粘贴有第2光学元件OD2。该第2光学元件OD2位于液晶显示面板LPN的显示面侧,控制从液晶显示面板LPN射出的射出光的偏振状态。该第2光学元件OD2包括具有第2偏振轴AX2的第2偏振板PL2。另外,在第2偏振板PL2和第2绝缘基板20之间也可

以配置相位差板等其他光学元件。

[0081] 第 1 偏振板 PL1 的第 1 偏振轴 AX1 和第 2 偏振板 PL2 的第 2 偏振轴 AX2 处于正交尼科耳的位置关系。此时,一方的偏振板配置成,例如其偏振轴与液晶分子 LM 的初始取向方向、即第 1 取向处理方向 PD1 或第 2 取向处理方向 PD2 平行或正交。在初始取向方向与第 2 方向 Y 平行的情况下,一方的偏振板的偏振轴与第 2 方向 Y 平行或与第 1 方向 X 平行。

[0082] 在图 3 的(a)示出的例子中,第 1 偏振板 PL1 配置成,其第 1 偏振轴 AX1 与液晶分子 LM 的初始取向方向、即第 2 方向 Y 正交,另外,第 2 偏振板 PL2 配置成,其第 2 偏振轴 AX2 与液晶分子 LM 的初始取向方向平行。另外,在图 3 的(b)示出的例子中,第 2 偏振板 PL2 配置成,其第 2 偏振轴 AX2 与液晶分子 LM 的初始取向方向、即第 2 方向 Y 正交,另外,第 1 偏振板 PL1 配置成,其第 1 偏振轴 AX1 与液晶分子 LM 的初始取向方向平行。

[0083] 由此,实现常黑模式。

[0084] 接着,说明上述构成的液晶显示面板 LPN 的动作。

[0085] 即,在没有对液晶层 LQ 施加电压的状态、即像素电极 PE 与共用电极 CE 之间没有形成电场的无电场时(截止时(OFF 时)),如图 3 中虚线所示,液晶层 LQ 的液晶分子 LM 以其长轴朝向第 1 取向膜 AL1 的第 1 取向处理方向 PD1 及第 2 取向膜 AL2 的第 2 取向处理方向 PD2 的方式取向。这种截止时相当于初始取向状态,截止时的液晶分子 LM 的取向方向相当于初始取向方向。

[0086] 另外,严格来说,液晶分子 LM 不限于与 X-Y 平面平行地进行取向,多数情况下预倾(pretilt)。因此,液晶分子 LM 的严格的初始取向方向是指,将截止时的液晶分子 LM 的取向方向朝向 X-Y 平面正投影的方向。然而,为了省略说明,下文中设液晶分子 LM 与 X-Y 平面平行地进行取向,在与 X-Y 平面平行的面内旋转。

[0087] 在此,第 1 取向处理方向 PD1 及第 2 取向处理方向 PD2 均是第 2 方向 Y 大致平行的方向。在截止时,如图 3 中虚线所示,液晶分子 LM 以其长轴朝向与第 2 方向 Y 大致平行的方向的方式初始取向。即,液晶分子 LM 的初始取向方向与第 2 方向 Y 平行(或者相对于第 2 方向 Y 成为 0°)。

[0088] 如图示的例子所示,在第 1 取向处理方向 PD1 及第 2 取向处理方向 PD2 平行且方向相同的情况下,在液晶层 LQ 的截面上,液晶分子 LM 在液晶层 LQ 的中间部附近大致水平(预倾角大致为零)取向,将此处作为边界,在第 1 取向膜 AL1 的附近及第 2 取向膜 AL2 的附近具备对称的预倾角而取向(发散取向)。像这样,在液晶分子 LM 进行发散取向的状态下,即使在从基板的法线方向倾斜的方向上,也能够通过第 1 取向膜 AL1 的附近的液晶分子 LM 和第 2 取向膜 AL2 的附近的液晶分子 LM 进行光学补偿。因此,在第 1 取向处理方向 PD1 以及第 2 取向处理方向 PD2 相互平行且方向相同时,在黑显示的情况下,漏光少且能够实现高对比度,能够提高显示品质。

[0089] 另外,在第 1 取向处理方向 PD1 及第 2 取向处理方向 PD2 相互平行且方向相反的情况下,在液晶层 LQ 的截面上,液晶分子 LM 在第 1 取向膜 AL1 的附近、第 2 取向膜 AL2 的附近、以及液晶层 LQ 的中间部具有大致均匀的预倾角进行取向(homogeneous alignment: 均一取向)。

[0090] 来自背光源 4 的背光的一部分透过第 1 偏振板 PL1,入射到液晶显示面板 LPN。入射到液晶显示面板 LPN 的光是与第 1 偏振板 PL1 的第 1 偏振轴 AX1 正交的直线偏振光。这

种直线偏振光的偏振状态在通过截止时的液晶显示面板 LPN 时几乎不变化。因此,透过了液晶显示面板 LPN 的直线偏振光被相对于第 1 偏振板 PL1 处于正交尼科耳的位置关系的第 2 偏振板 PL2 吸收(黑显示)。

[0091] 另一方面,在对液晶层 LQ 施加了电压的状态、即在像素电极 PE 和共用电极 CE 之间形成了电位差的状态(导通时(ON 时))下,在像素电极 PE 和共用电极 CE 之间形成与基板大致平行的横电场(或斜电场)。液晶分子 LM 受到电场的影响,其长轴如图中的实线所示在与 X-Y 平面大致平行的平面内旋转。

[0092] 在图 3 示出的例子中,在像素电极 PE 和主共用电极 CAL 之间的区域之中,上侧一半的区域内的液晶分子 LM 相对于第 2 方向 Y 按顺时针方向旋转而朝向图中的左下进行取向,另外,下侧一半的区域内的液晶分子 LM 相对于第 2 方向 Y 按逆时针方向旋转而朝向图中的左上进行取向。在像素电极 PE 和主共用电极 CAR 之间的区域之中,上侧一半的区域内的液晶分子 LM 相对于第 2 方向 Y 按逆时针方向旋转而朝向图中的右下进行取向,下侧一半的区域内的液晶分子 LM 相对于第 2 方向 Y 按顺时针方向旋转而朝向图中的右上进行取向。

[0093] 像这样,在各像素 PX 中,在像素电极 PE 和共用电极 CE 之间形成了电场的状态下,液晶分子 LM 的取向方向以与像素电极 PE 重合的位置为边界朝向多个方向散开,在各个取向方向上形成畴(domain)。即,在一像素 PX 上形成多个畴。

[0094] 在这种导通时,与第 1 偏振板 PL1 的第 1 偏振轴 AX1 正交的直线偏振光入射到液晶显示面板 LPN,其偏振状态在光通过液晶层 LQ 时根据液晶分子 LM 的取向状态而改变。在这种导通时,通过了液晶层 LQ 的至少一部分的光透过第 2 偏振板 PL2 (白显示)。

[0095] 根据这样的本实施方式,由于能够在一像素内形成 4 个畴,所以能够对 4 个方向处的视场角进行光学补偿,能够实现广视场角化。因此,能够在没有灰度反转的情况下,实现高透过率的显示,能够提供显示品质良好的液晶显示装置。

[0096] 另外,在一像素内,针对由像素电极 PE 和共用电极 CE 划分出的 4 个区域,将各个开口部的面积设定为大致相同,从而各区域的透过率大致相同,透过了各个开口部的光相互光学补偿,能够在广视场角范围内实现均匀的显示。

[0097] 另外,确认到,与液晶分子的初始取向状态垂直于基板的垂直取向型的液晶显示装置相比,本实施方式即使在中间灰度时,也视场角宽且亮度明亮。

[0098] 另外,当导通时,在像素电极 PE 的主像素电极 PA 附近、第 1 副像素电极 PB 附近、以及第 2 副像素电极 PC 附近、或者共用电极 CE 的主共用电极 CA 附近及副共用电极 CB 附近,几乎不形成横电场(或者未形成足以驱动液晶分子 LM 的电场),所以液晶分子 LM 与截止时同样,几乎不从初始取向方向变化。因此,如上所述,即使由透光性的导电材料形成像素电极 PE 及共用电极 CE,在这些区域中,背光几乎不透过,在导通时,几乎对显示几乎没有贡献。因此,像素电极 PE 及共用电极 CE 不必一定由透明的导电材料形成,也可以使用铝、银等导电材料形成。

[0099] 另外,在阵列基板 AR 和对置基板 CT 之间产生了对准偏差时,在与夹着像素电极 PE 的两侧的共用电极 CE 的距离上产生差。然而,这种对准偏差在全部的像素 PX 上共同产生,所以在像素 PX 间的电场分布上没有差异,给图像的显示带来的影响非常小。

[0100] 另外,上述的一像素 PX 的最小的单位构成体不限于正方形,在第 2 方向 Y 或第 1 方向 X 上的伸缩没有限制,可以形成为矩形。即,通过单位构成体自身或将单位构成体组合,

能够设计所需的像素尺寸。像这样,即使自由设计单位构成体的尺寸,由于液晶分子 LM 通过在电极间产生的电场而在基板上水平地取向,所以给相对于基板的法线方向的光程差带来的影响小。因此,像素尺寸的变更几乎不会给亮度及视场角带来影响。

[0101] 另一方面,在初始取向状态相对于基板垂直地取向、且通过施加电压而水平地取向的垂直取向型液晶显示装置的情况下,在电极间产生的电场强度在像素内不同时,液晶分子相对于基板的倾斜程度也不同,所以给相对于基板的法线方向的光程差带来的影响大。因此,像素尺寸的变更给亮度及视场角带来的影响大。由此,假设在该单位构成体中应用了垂直取向型液晶分子的情况下,为了使像素内的电场强度及电场分布均匀,单位构成体需要形成成为正方形。

[0102] 接着,说明本实施方式的一构成例。

[0103] 《第 1 构成例》

[0104] 首先,说明本实施方式的第 1 构成例。

[0105] 图 5 是概略性地表示本实施方式的第 1 构成例的液晶显示面板 LPN 的对置基板 CT1 上的一像素 PX 的结构俯视图。

[0106] 在该第 1 构成例中,共用电极 CE 作为主共用电极而具有设置于对置基板 CT1 的第 2 主共用电极 CA2、以及作为副共用电极而具有设置于对置基板 CT1 的第 2 副共用电极 CB2。这些第 2 主共用电极 CA2 及第 2 副共用电极 CB2 被第 2 取向膜 AL2 覆盖。

[0107] 即,图示的对置基板 CT1 具备沿着第 2 方向 Y 以直线状延伸的带状的第 2 主共用电极 CA2 和沿着第 1 方向 X 以直线状延伸的带状的第 2 副共用电极 CB2。这些第 2 主共用电极 CA2 及第 2 副共用电极 CB2 电连接。在图示的例子中,第 2 主共用电极 CA2 及第 2 副共用电极 CB2 形成为一体(或连续)。即,在对置基板 CT1 上,共用电极 CE 形成成为栅格状。

[0108] 另外,图示的第 2 主共用电极 CA2 沿着第 1 方向 X 隔着间隔平行排列 2 条,以下为了将它们区分,将图中的左侧的第 2 主共用电极称为 CAL2,将图中的右侧的第 2 主共用电极称为 CAR2。第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 分别与第 2 副共用电极 CB2 相连。

[0109] 虽未详细说明,这样构成的共用电极 CE 被引出到有效区域的外侧,经由导电部件,与形成在阵列基板上的供电部电连接,被供给共用电压。

[0110] 接着,说明适于与图 5 所示的对置基板 CT1 的组合的阵列基板 AR1。

[0111] 图 6 是概略性地表示从对置基板 CT1 侧观看本实施方式的第 1 构成例的液晶显示面板 LPN 的一像素 PX 时的阵列基板 AR1 的结构俯视图。另外,为了说明像素电极 PE 和共用电极 CE 的位置关系,用虚线图示共用电极 CE。另外,只图示说明一像素 PX 所需的构成,省略开关元件等的图示。

[0112] 阵列基板 AR1 具备:沿着第 1 方向 X 延伸的辅助电容线 C1 及辅助电容线 C2;沿着第 1 方向 X 延伸的栅极布线 G1;沿着第 2 方向 Y 延伸的源极布线 S1 及源极布线 S2;以及像素电极 PE。辅助电容线 C1、辅助电容线 C2、以及栅极布线 G1 形成在栅极绝缘膜 11 之上,被第 1 层间绝缘膜 12 覆盖。源极布线 S1 及源极布线 S2 形成在第 1 层间绝缘膜 12 之上,被第 2 层间绝缘膜 13 覆盖。像素电极 PE 形成在第 2 层间绝缘膜 13 之上。

[0113] 在图示的例子中,像素 PX 相当于图中的用虚线表示的区域,是沿着第 2 方向 Y 的长度比沿着第 1 方向 X 的长度大的长方形状。另外,在图示的例子中,在像素 PX 中,源极布

线 S1 配置于左侧端部,源极布线 S2 配置于右侧端部。严格地说,源极布线 S1 跨过该像素 PX 和在其左侧相邻的像素的边界而配置,源极布线 S2 跨过该像素 PX 和在其右侧相邻的像素的边界而配置。另外,在像素 PX 上,辅助电容线 C1 配置于上侧端部,辅助电容线 C2 配置于下侧端部,栅极布线 G1 配置于大致像素中央部。即,栅极布线 G1 与辅助电容线 C1 的沿着第 2 方向 Y 的间隔和栅极布线 G1 与辅助电容线 C2 的沿着第 2 方向 Y 的间隔大致相同。另外,辅助电容线 C1 也可以跨过该像素 PX 和其上侧的像素的边界而配置。同样地,辅助电容线 C2 也可以跨过该像素 PX 和其下侧的像素的边界而配置。

[0114] 像素电极 PE 配置在源极布线 S1 和源极布线 S2 之间,与省略了图示的开关元件电连接。这种像素电极 PE 具有沿着第 2 方向 Y 以直线状延伸的带状的主像素电极 PA、沿着第 1 方向 X 以直线状延伸的带状的第 1 副像素电极 PB 及第 2 副像素电极 PC。这些主像素电极 PA、第 1 副像素电极 PB、以及第 2 副像素电极 PC 电连接。在图示的例子中,主像素电极 PA、第 1 副像素电极 PB、以及第 2 副像素电极 PC 形成为一体(或连续)。即,在阵列基板 AR1 上,像素电极 PE 形成为 I 字状。另外,主像素电极 PA、第 1 副像素电极 PB、以及第 2 副像素电极 PC 均被第 1 取向膜 AL1 覆盖。

[0115] 主像素电极 PA 位于比相邻的源极布线 S1 以及源极布线 S2 的各自正上方的位置更靠像素 PX 的内侧,配置于源极布线 S1 和源极布线 S2 的大致中间。这种主像素电极 PA 从像素 PX 的上侧端部附近延伸到下侧端部附近。

[0116] 第 1 副像素电极 PB 配置于像素 PX 的下侧端部,与主像素电极 PA 的一个端部相连。这种第 1 副像素电极 PB 从主像素电极 PA 分别朝向其两侧、即主像素电极 PA 的左侧的源极布线 S1 以及主像素电极 PA 的右侧的源极布线 S2 直线状地延伸。

[0117] 第 2 副像素电极 PC 配置于像素 PX 的上侧端部,与主像素电极 PA 的另一个端部相连。这种第 2 副像素电极 PC 从主像素电极 PA 分别朝向其两侧、即源极布线 S1 及源极布线 S2 直线状地延伸。在该第 1 构成例中,第 2 副像素电极 PC 与辅助电容线 C1 对置。在图示的例子中,第 2 副像素电极 PC 配置于辅助电容线 C1 的上方。在第 2 副像素电极 PC 和辅助电容线 C1 之间,作为绝缘膜存在第 1 层间绝缘膜 12 及第 2 层间绝缘膜 13。

[0118] 这些第 1 副像素电极 PB 及第 2 副像素电极 PC 各自的沿着第 1 方向 X 的长度可以大致相同,也可以不同。在第 2 副像素电极 PC 覆盖辅助电容线 C1 的情况下,第 2 副像素电极 PC 的沿着第 1 方向 X 的长度大于等于位于源极布线 S1 和源极布线 S2 之间的辅助电容线 C1 的沿着第 1 方向 X 的长度。

[0119] 另外,第 1 副像素电极 PB 及第 2 副像素电极 PC 各自的沿着第 2 方向 Y 的宽度可以大致相同,也可以不同。第 2 副像素电极 PC 在辅助电容线 C1 上与未图示的开关元件电连接的构成的情况下,第 2 副像素电极 PC 的宽度可以比第 1 副像素电极 PB 的宽度大。在第 2 副像素电极 PC 覆盖辅助电容线 C1 的情况下,第 2 副像素电极 PC 的宽度大于等于辅助电容线 C1 的宽度。

[0120] 如上所述,在辅助电容线 C1 配置于像素的上侧端部、栅极布线 G1 配置于大致像素中央部的结构中,第 2 副像素电极 PC 能够配置成将位于源极布线 S1 和源极布线 S2 之间的辅助电容线 C1 覆盖。另外,在辅助电容线 C2 配置于像素的下侧端部的构成中,第 1 副像素电极 PB 能够配置成将位于源极布线 S1 和源极布线 S2 之间的辅助电容线 C2 覆盖。

[0121] 另外,在 1 条辅助电容线上,可以配置有在第 2 方向 Y 上相邻的 2 个像素电极的第

1 副像素电极 PB 及第 2 副像素电极 PC。例如,在辅助电容线 C1 上,可以配置所图示的该像素 PX 的像素电极 PE 的第 2 副像素电极 PC、以及配置于该像素 PX 的上侧的像素上的像素电极的第 1 副像素电极。在这种情况下,该像素 PX 的像素电极 PE 的第 1 副像素电极 PB 配置于辅助电容线 C2 之上。

[0122] 另外,也可以使栅极布线 G1 配置于像素 PX 的上侧端部或者下侧端部,辅助电容线 C1 配置于大致像素中央部。在该情况下,第 1 副像素电极 PB 或者第 2 副像素电极 PC 也可以与栅极布线 G1 对置(或者,第 1 副像素电极 PB 或第 2 副像素电极 PC 也可以配置于栅极布线 G1 的上方)。

[0123] 另一方面,在共用电极 CE 上,第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 夹着主像素电极 PA 的正上方的位置而配置于两侧,并且第 2 副共用电极 CB2 配置于第 1 副像素电极 PB 的正上方的位置和第 2 副像素电极 PC 的正上方的位置之间。换言之,主像素电极 PA 配置于第 2 主共用电极 CAL2 和第 2 主共用电极 CAR2 之间,第 1 副像素电极 PB 及第 2 副像素电极 PC 夹着第 2 副共用电极 CB2 而配置于两侧。

[0124] 在图示的例子中,第 2 主共用电极 CAL2 配置于像素 PX 的左侧端部,与源极布线 S1 对置(或者,第 2 主共用电极 CAL2 配置于源极布线 S1 的上方)。另外,第 2 主共用电极 CAR2 配置于像素 PX 的右侧端部,与源极布线 S2 对置(或者,第 2 主共用电极 CAR2 配置于源极布线 S2 的上方)。另外,第 2 副共用电极 CB2 配置于大致像素中央部,与栅极布线 G1 对置(或者,第 2 副共用电极 CB2 配置于栅极布线 G1 的上方)。

[0125] 根据这种第 1 构成例,如上所述,能够在一像素内形成 4 个畴,所以能够对 4 个方向处的视场角进行光学补偿,能够实现广视场角化。

[0126] 另外,第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 分别与源极布线 S1 及源极布线 S2 对置。尤其是,在第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 分别配置于源极布线 S1 及源极布线 S2 的上方的情况下,与第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 配置于比源极布线 S1 及源极布线 S2 更靠主像素电极 PA 侧的位置的情况相比,能够扩大对显示有贡献的开口部,能够提高像素 PX 的透过率。

[0127] 另外,通过将第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 分别配置于源极布线 S1 及源极布线 S2 的上方,能够扩大主像素电极 PA 与第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 之间的距离,能够形成更加接近水平的横电场。因此,能够维持现有构成的 IPS 模式等的优点、即广视场角。

[0128] 此外,像素电极 PE 的第 1 副像素电极 PB 或第 2 副像素电极 PC 配置成与辅助电容线、栅极布线对置,所以能够遮蔽来自辅助电容线、栅极布线的不希望的电场。因此,能够抑制从辅助电容线和 / 或栅极布线对液晶层 LQ 施加不希望的偏压,能够抑制烧毁(burn-in)等显示不良的产生。因此,能够提供显示品质更加良好的液晶显示装置。

[0129] 《第 2 构成例》

[0130] 接着,说明本实施方式的第 2 构成例。另外,对与第 1 构成例相同的结构,赋予相同的参考符号,并省略详细说明。

[0131] 图 7 是概略性地表示本实施方式的第 2 构成例的液晶显示面板 LPN 的对置基板 CT2 上的一像素 PX 的结构俯视图。

[0132] 在该第 2 构成例中,共用电极 CE 作为主共用电极而具备设置于后述的阵列基板的

第 1 主共用电极 CA1、以及作为副共用电极而具备设置于对置基板 CT2 的第 2 副共用电极 CB2。该第 2 副共用电极 CB2 被第 2 取向膜 AL2 覆盖。

[0133] 即,图示的对置基板 CT2 具备沿着第 1 方向 X 呈直线状延伸的带状的第 2 副共用电极 CB2,不具备主共用电极。即,在对置基板 CT2 上,共用电极 CE 形成为在第 1 方向 X 上延伸的条纹状。

[0134] 虽然没有详细说明,这种共用电极 CE 的第 2 副共用电极 CB2 被引出到有效区域的外侧,经由导电部件与形成于阵列基板的供电部电连接,被供给共用电压。

[0135] 接着,说明适于与图 7 所示的对置基板 CT2 组合的阵列基板 AR2。

[0136] 图 8 是概略性地表示从对置基板 CT2 侧观看本实施方式的第 2 构成例的晶显示面板 LPN 的一像素 PX 时的阵列基板 AR2 的结构的俯视图。另外,为了说明像素电极 PE 和共用电极 CE 的位置关系,用虚线图示共用电极 CE。另外,只图示说明一像素 P 所需的构成,省略开关元件等的图示。

[0137] 与阵列基板 AR1 同样地,阵列基板 AR2 具备:沿着第 1 方向 X 延伸的辅助电容线 C1 及辅助电容线 C2;沿着第 1 方向 X 延伸的栅极布线 G1;沿着第 2 方向 Y 延伸的源极布线 S1 及源极布线 S2;以及像素电极 PE。像素电极 PE 被第 1 取向膜 AL1 覆盖。此外,阵列基板 AR2 具备共用电极 CE 的一部分、即沿着第 2 方向 Y 以直线状延伸的带状的第 1 主共用电极 CA1。该第 1 主共用电极 CA1 与第 2 副共用电极 CB2 为同电位。

[0138] 另外,图示的第 1 主共用电极 CA1 沿着第 1 方向 X 隔着间隔平行地排列 2 条,以下为了将它们区分,将图中的左侧的第 1 主共用电极称为 CAL1,将图中的右侧的第 1 主共用电极称为 CAR1。这些第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 例如与像素电极 PE 同样地形成于第 2 层间绝缘膜 13 之上,被第 1 取向膜 AL1 覆盖。在这种情况下,第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 能够使用与像素电极 PE 相同的材料(例如 ITO 等)以相同的工序形成。

[0139] 在图示的例子中,第 1 主共用电极 CAL1 配置于像素 PX 的左侧端部,与源极布线 S1 对置(或者,第 1 主共用电极 CAL1 配置于源极布线 S1 的上方)。另外,第 1 主共用电极 CAR1 配置于像素 PX 的右侧端部,与源极布线 S2 对置(或者,第 1 主共用电极 CAR1 配置于源极布线 S2 的上方)。在第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 与源极布线 S1 及源极布线 S2 之间,作为绝缘膜存在第 2 层间绝缘膜 13。

[0140] 这些第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 分别在有效区域内直线状地延伸,引出到有效区域的外侧,与形成于阵列基板 AR2 的供电部电连接,被供给共用电压。另外,在第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 各自在有效区域内覆盖源极布线 S1 及源极布线 S2 的情况下,第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 的沿着第 1 方向 X 的宽度大于等于源极布线 S1 及源极布线 S2 的沿着第 1 方向 X 的宽度。

[0141] 与第 1 构成例同样地,像素电极 PE 配置于源极布线 S1 和源极布线 S2 之间、即第 1 主共用电极 CAL1 和第 1 主共用电极 CAR1 之间。该像素电极 PE 具有主像素电极 PA、第 1 副像素电极 PB、以及第 2 副像素电极 PC。

[0142] 主像素电极 PA 配置于第 1 主共用电极 CAL1 和第 1 主共用电极 CAR1 的大致中间的位置。第 1 副像素电极 PB 及第 2 副像素电极 PC 分别朝向第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 延伸。然而,在像素电极 PE 与第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1

一起形成于第 2 层间绝缘膜 13 上的情况下,第 1 副像素电极 PB 及第 2 副像素电极 PC 分别配置成不与第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 接触(或者,第 1 副像素电极 PB 及第 2 副像素电极 PC 分别配置成从第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 分离)。

[0143] 第 2 副像素电极 PC 与辅助电容线 C1 对置(或者,第 2 副像素电极 PC 配置于辅助电容线 C1 的上方)。

[0144] 另外,也可以是,栅极布线 G1 配置于像素 PX 的上侧端部或者下侧端部,辅助电容线 C1 配置于大致像素中央部。在该情况下,第 1 副像素电极 PB 或第 2 副像素电极 PC 也可以与栅极布线 G1 对置(或者,第 1 副像素电极 PB 或第 2 副像素电极 PC 也可以配置于栅极布线 G1 的上方)。

[0145] 另一方面,在共用电极 CE 上,第 2 副共用电极 CB2 配置于第 1 副像素电极 PB 的正上方的位置和第 2 副像素电极 PC 的正上方的位置之间。换言之,主像素电极 PA 配置于第 1 主共用电极 CAL1 和第 1 主共用电极 CAR1 之间,第 1 副像素电极 PB 及第 2 副像素电极 PC 夹着第 2 副共用电极 CB2 而配置于两侧。

[0146] 在图示的例子中,第 2 副共用电极 CB2 配置于大致像素中央部,与栅极布线 G1 对置(或者,第 2 副共用电极 CB2 配置于栅极布线 G1 的上方)。

[0147] 根据这种第 2 构成例,如上所述,能够在一像素内形成 4 个畴,所以能够对 4 个方向处的视场角进行光学补偿,能够实现广视场角化。另外,除了在第 1 构成例中说明的效果之外,共用电极 CE 的第 1 主共用电极 CA1 的至少 1 个配置成与源极布线对置,所以能够将来自源极布线的不希望的电场遮蔽。因此,能够抑制从源极布线对液晶层 LQ 施加不希望的偏压,能够抑制串扰(例如下述现象:在该像素 PX 被设定为显示黑色的像素电位的状态下,向与该像素 PX 连接的源极布线供给显示白色的像素电位时,从该像素 PX 的一部分产生漏光而导致亮度上升)等显示不良的发生。因此,能够提供一种显示品质更加良好的液晶显示装置。

[0148] 另外,该第 2 构成例中说明的阵列基板 AR2 也可以与在第 1 构成例中说明的对置基板 CT1 组合。在这种情况下,共用电极 CE 构成如下:作为主共用电极,具有设置于阵列基板 AR2 的第 1 主共用电极 CA1 及设置于对置基板 CT1 的第 2 主共用电极 CA2。在这种第 1 主共用电极 CA1 和第 2 主共用电极 CA2 夹着液晶层对置的区域中,能够抑制产生不希望的纵电场(即沿着基板主面的法线方向的电场)。

[0149] 《第 3 构成例》

[0150] 接着,说明本实施方式的第 3 构成例。另外,对与第 1 构成例相同的结构,赋予相同的参考符号,并省略详细说明。

[0151] 图 9 是概略性地表示本实施方式的第 3 构成例的液晶显示面板 LPN 的对置基板 CT3 上的一像素 PX 的结构俯视图。

[0152] 在该第 3 构成例中,共用电极 CE 作为主共用电极而具备设置于对置基板 CT3 的第 2 主共用电极 CA2、作为副共用电极而具备设置于后述的阵列基板的第 1 副共用电极 CB1。该第 2 主共用电极 CA2 被第 2 取向膜 AL2 覆盖。

[0153] 即,图示的对置基板 CT3 具备沿着第 2 方向 Y 以直线状延伸的带状的第 2 主共用电极 CA2,不具备副共用电极。即,在对置基板 CT3 上,共用电极 CE 形成为在第 2 方向 Y 上延伸的条纹状。另外,图示的第 2 主共用电极 CA2 沿着第 1 方向 X 隔着间隔平行地排列 2

条,为了将它们区分,将图中的左侧的第 2 主共用电极称为 CAL2,将图中的右侧的第 2 主共用电极称为 CAR2。

[0154] 虽然没有详细说明,这种共用电极 CE 的第 2 主共用电极 CA2 被引出到有效区域的外侧,经由导电部件与形成于阵列基板的供电部电连接,被供给共用电位。

[0155] 接着,说明适于与图 9 所示的对置基板 CT3 组合的阵列基板 AR3。

[0156] 图 10 是概略性地表示从对置基板 CT3 侧观看本实施方式的第 3 构成例的液晶显示面板 LPN 的一像素 PX 时的阵列基板 AR3 的结构俯视图。另外,为了说明像素电极 PE 和共用电极 CE 的位置关系,用虚线图示共用电极 CE。另外,只图示说明一像素 PX 所需的构成,省略开关元件等的图示。

[0157] 与阵列基板 AR1 同样地,阵列基板 AR3 具备:沿着第 1 方向 X 延伸的辅助电容线 C1 及辅助电容线 C2;沿着第 1 方向 X 延伸的栅极布线 G1;沿着第 2 方向 Y 延伸的源极布线 S1 及源极布线 S2;以及像素电极 PE。像素电极 PE 被第 1 取向膜 AL1 覆盖。此外,阵列基板 AR3 具备共用电极 CE 的一部分、即沿着第 1 方向 X 以直线状延伸的带状的第 1 副共用电极 CB1。该第 1 副共用电极 CB1 与第 2 主共用电极 CA2 为同电位。

[0158] 该第 1 副共用电极 CB1 与像素电极 PE 交叉,所以不能够与像素电极 PE 形成在同一层。因此,在像素电极 PE 和第 1 副共用电极 CB1 之间存在层间绝缘膜。另外,第 1 取向膜 AL1 也可以位于像素电极 PE 及第 1 副共用电极 CB1 的任意一方的上方。

[0159] 该第 1 副共用电极 CB1 配置于第 1 副像素电极 PB 和第 2 副像素电极 PC 之间。在图示的例子中,第 1 副共用电极 CB1 配置于大致像素中央部,与栅极布线 G1 对置(或者,第 1 副共用电极 CB1 配置于栅极布线 G1 的上方)。在第 1 副共用电极 CB1 和栅极布线 G1 之间,作为绝缘膜,至少设置有第 1 层间绝缘膜 12 及第 2 层间绝缘膜 13。

[0160] 该第 1 副共用电极 CB1 在有效区域内直线状地延伸,被引出到有效区域的外侧,与形成于阵列基板 AR3 的供电部电连接,被供给共用电位。另外,第 1 副共用电极 CB1 在有效区域内覆盖栅极布线 G1 的情况下,第 1 副共用电极 CB1 的沿着第 2 方向 Y 的宽度大于等于栅极布线 G1 的沿着第 2 方向 Y 的宽度。

[0161] 与第 1 构成例同样地,像素电极 PE 配置于源极布线 S1 和源极布线 S2 之间。该像素电极 PE 具有主像素电极 PA、第 1 副像素电极 PB 以及第 2 副像素电极 PC。

[0162] 主像素电极 PA 配置于源极布线 S1 和源极布线 S2 的大致中间的位置。第 1 副像素电极 PB 及第 2 副像素电极 PC 夹着第 1 副共用电极 CB1 而配置于两侧。第 2 副像素电极 PC 与辅助电容线 C1 对置(或者,第 2 副像素电极 PC 配置于辅助电容线 C1 的上方)。

[0163] 另外,栅极布线 G1 配置于像素 PX 的上侧端部或者下侧端部,辅助电容线 C1 配置于大致像素中央部。在这种情况下,第 1 副像素电极 PB 或第 2 副像素电极 PC 也可以与栅极布线 G1 对置(或者,第 1 副像素电极 PB 或第 2 副像素电极 PC 也可以配置于栅极布线 G1 的上方),第 1 副共用电极 CB1 也可以与辅助电容线 C1 对置(或者,第 1 副共用电极 CB1 也可以配置于辅助电容线 C1 的上方)。

[0164] 另一方面,在共用电极 CE 上,第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 夹着主像素电极 PA 的正上方的位置而配置于两侧。换言之,主像素电极 PA 配置于第 2 主共用电极 CAL2 和第 2 主共用电极 CAR2 之间。

[0165] 在图示的例子中,第 2 主共用电极 CAL2 配置于像素 PX 的左侧端部,与源极布线 S1

对置(或者,第2主共用电极CAL2配置于源极布线S1的上方)。另外,第2主共用电极CAR2配置于像素PX的右侧端部,与源极布线S2对置(或者,第2主共用电极CAR2配置于源极布线S2的上方)。

[0166] 根据这种第3构成例,如上所述,能够在一像素内形成4个畴,所以能够对4个方向处的视场角进行光学补偿,能够实现广视场角化。另外,除了在第1构成例中说明的效果之外,由于共用电极CE的第1副共用电极CB1配置成与栅极布线对置,所以能够遮蔽来自栅极布线的不希望的电场。因此,能够抑制从栅极布线对液晶层LQ施加不希望的偏压,能够抑制烧毁等显示不良的产生。因此,能够提供一种显示品质更加良好的液晶显示装置。

[0167] 另外,如上所述在像素电极PE和第1副共用电极CB1之间存在层间绝缘膜的结构,与其他构成例相比,制造工序数量增加。但是,该构成例的整体的制造工序数量与现有的FFS模式的液晶显示装置的制造工序数量相同。在现有的FFS模式的液晶显示装置中,作为在一像素内形成多畴的构成之一,具有将像素电极的形状形成为“<”字状的构成。该<字状的像素电极的中央附近,容易产生旋转位移,由此会导致像素整体的亮度下降。另一方面,在本实施方式中,不会像FFS模式的液晶显示装置那样产生旋转位移,所以亮度提高。

[0168] 另外,在该第3构成例中说明的阵列基板AR3也可以与在第1构成例中说明的对置基板CT1组合。在这种情况下,共用电极CE的构成如下:作为副共用电极,具备设置于阵列基板AR3的第1副共用电极CB1及设置于对置基板CT1的第2副共用电极CB2。在这种第1副共用电极CB1和第2副共用电极CB2夹着液晶层对置的区域中,能够抑制产生不希望的纵电场(即沿着基板主面的法线方向的电场)。

[0169] 《第4构成例》

[0170] 接着,说明本实施方式的第4构成例。另外,对与第1构成例相同的结构,赋予相同的参考符号,并省略详细说明。

[0171] 图11是概略性地表示从对置基板CT侧观看本实施方式的第4构成例的液晶显示面板LPN的一像素PX时的阵列基板AR4的结构的俯视图。另外,只图示说明一像素PX所需的构成,省略开关元件等的图示。

[0172] 在该第4构成例中,共用电极CE作为主共用电极而具有设置于阵列基板AR4的第1主共用电极CA1、作为副共用电极而具有设置于阵列基板AR4的第1副共用电极CB1。

[0173] 与阵列基板AR1同样地,阵列基板AR4具备:沿着第1方向X延伸的辅助电容线C1及辅助电容线C2;沿着第1方向X延伸的栅极布线G1;沿着第2方向Y延伸的源极布线S1及源极布线S2;以及像素电极PE。此外,阵列基板AR4具备共用电极CE,共用电极CE具有沿着第2方向Y以直线状延伸的带状的第1主共用电极CA1(CAL1及CAR1)以及沿着第1方向X以直线状延伸的带状的第1副共用电极CB1。即,在阵列基板AR4中,共用电极CE形成为栅格状。对于第1主共用电极CA1的构成,与阵列基板AR2中的说明相同。对于第1副共用电极CB1的构成,与阵列基板AR3中的说明相同。另外,第1取向膜AL1还位于像素电极PE、第1主共用电极CA1、以及第1副共用电极CB1的任意一方的上方。

[0174] 虽然没有详细地说明,这种共用电极CE的第1主共用电极CA1及第1副共用电极CB1被引出到有效区域的外侧,经由导电部件与形成于阵列基板AR4的供电部电连接,被供给共用电压。

[0175] 该第4构成例中说明的阵列基板AR4与第1构成例中说明的对置基板CT1、第2构

成例中说明的对置基板 CT2、以及第 3 构成例中说明的对置基板 CT3 的任一个都能够组合。

[0176] 对于在上述的第 1 至第 4 构成例中说明的阵列基板 AR1、阵列基板 AR2、阵列基板 AR3、以及阵列基板 AR4 与上述的第 1 至第 3 构成例中说明的对置基板 CT1、对置基板 CT2、以及对置基板 CT3 的组合,汇总于图 12。图中的斜线相当于不能够实现本实施方式的基本构成的组合,图中的二重圈(◎)相当于各构成例中说明的组合,图中的白圈(○)相当于在各构成例中可实现的组合。

[0177] 接着,针对本实施方式的另一变形,简单说明一像素 PX 的构成。

[0178] 图 13 是概略性地表示本实施方式的变形之一的俯视图。

[0179] 像素电极 PE 具有沿着第 2 方向 Y 延伸且沿着第 1 方向 X 隔着间隔平行排列的 2 条主像素电极 PA、沿着第 1 方向 X 延伸的第 1 副像素电极 PB 以及第 2 副像素电极 PC。这种像素电极 PE 设置于阵列基板。

[0180] 共用电极 CE 具有沿着第 2 方向 Y 延伸的主共用电极 CA 以及沿着第 1 方向 X 延伸的副共用电极 CB。主共用电极 CA 配置于 2 条主像素电极 PA 的各自的两侧。即,3 条主共用电极 CA 和 2 条主像素电极 PA 交替地配置。副共用电极 CB 配置于第 1 副像素电极 PB 和第 2 副像素电极 PC 之间。即,第 1 副像素电极 PB 及第 2 副像素电极 PC 和 1 条副共用电极 CB 交替地配置。对于这种共用电极 CE,主共用电极 CA 及副共用电极 CB 的至少一部分被设置于对置基板。

[0181] 在这种构成中,在一像素 PX 内形成有 8 个区域,在导通时,液晶分子在图中的箭头所表示的方向上取向。在这种构成中,能够得到与上述的各构成例相同的效果。

[0182] 图 14 是概略性地表示本实施方式的其他变形的俯视图。

[0183] 像素电极 PE 具有沿着第 2 方向 Y 延伸的主像素电极 PA、沿着第 1 方向 X 延伸的第 1 副像素电极 PB、以及第 2 副像素电极 PC。这些第 1 副像素电极 PB 及第 2 副像素电极 PC 不是在主像素电极 PA 的端部,而是在靠近像素中央部的位置与主像素电极 PA 结合。这种像素电极 PE 被设置于阵列基板。

[0184] 共用电极 CE 具有沿着第 2 方向 Y 延伸的主共用电极 CA、以及沿着第 1 方向 X 延伸的副共用电极 CB。主共用电极 CA 配置于像素电极 PE 的两侧。即,2 条主共用电极 CA 和 1 条主像素电极 PA 交替地配置。副共用电极 CB 配置于第 1 副像素电极 PB 及第 2 副像素电极 PC 各自的两侧。即,3 条副共用电极 CB 和第 1 副像素电极 PB 及第 2 副像素电极 PC 交替地配置。对于这种共用电极 CE,主共用电极 CA 及副共用电极 CB 的至少一部分被设置于对置基板。

[0185] 在这种构成中,在一像素 PX 内形成有 8 个区域,在导通时,液晶分子在图中的箭头所表示的方向上取向。在这种构成中,也能够得到与上述的各构成例相同的效果。

[0186] 图 15 是用于说明能够在本实施方式中应用的、像素电极 PE 的第 1 副像素电极 PB 及第 2 副像素电极 PC 和栅极布线 G1、辅助电容线 C1 及辅助电容线 C2 的位置关系的图。

[0187] 图 15 的(a)及(b)所示的例子相当于栅极布线 G1 位于辅助电容线 C1 和辅助电容线 C2 的大致中间的情况。图 15 的(c)至(f)所示的例子相当于栅极布线 G1 比辅助电容线 C1 靠近辅助电容线 C2 侧的情况。另外,在(a)至(f)所示的任一例子中,第 2 副像素电极 PC 均位于辅助电容线 C1 的上方。

[0188] 在图中的(a)及(f)所示的例子中,第 1 副像素电极 PB 位于辅助电容线 C2 的上

方。在这种情况下,与图示的像素电极 PE 的上侧相邻的像素电极的副像素电极也位于辅助电容线 C1 的上方,另外,与图示的像素电极 PE 的下侧相邻的像素电极的副像素电极也位于辅助电容线 C2 的上方。

[0189] 在图中的(b)及(e)中示出的例子中,第 1 副像素电极 PB 位于栅极布线 G1 和辅助电容线 C2 之间。在图中的(c)中示出的例子中,第 1 副像素电极 PB 位于栅极布线 G1 的上方。在图中的(d)中示出的例子中,第 1 副像素电极 PB 位于栅极布线 G1 和辅助电容线 C1 之间。

[0190] 在任何例子中,均能够应用对置基板 CT1 至 CT3,能够应用于具备第 1 主共用电极 CA1 的阵列基板 AR2、具备第 1 副共用电极 CB1 的阵列基板 AR3、以及具备第 1 主共用电极 CA1 及第 1 副共用电极 CB1 的阵列基板 AR4 的任何阵列基板。

[0191] 上述的本实施方式尤其适合于以点反转驱动进行电容耦合驱动的电容耦合点反转驱动(CCDI 驱动)的构成。即,在电容耦合驱动(CC 驱动)中,通过各像素的保持电容 Cs,将辅助电容信号重叠到像素电极 PE 上,从而达到预定的电压,所以在将保持电容 Cs 和像素容量设为大致相等的情况下,能够将信号电压振幅大致减半。在 CCDI 驱动中,相邻的像素 PX 的保持电容 Cs 与相互不同的辅助电容线 C 连接,将向相邻的像素 PX 的保持电容 Cs 供给的辅助电容电压设为相互不同的极性。例如,在图 6 的该像素 PX 的保持电容 Cs 与辅助电容线 C1 连接的情况下,相邻的像素 PX 的保持电容 Cs 与辅助电容线 C2 连接。通过像这样将像素的保持电容和辅助电容线连接,能够将向相邻的像素 PX 的保持电容 Cs 供给的辅助电容电压设为相互不同的电压(例如高和低)。上述的栅极驱动器 GD、源极驱动器 SD、内置了控制器的驱动 IC 芯片 2 等作为用于进行这种 CCDI 驱动的驱动机构发挥作用,也可以设置于阵列基板 AR。

[0192] 根据应用了这种 CCDI 驱动的构成,能够降低电力消耗,并能够抑制显示品质的劣化。

[0193] 如以上说明,根据本实施方式,能够提供显示品质良好的液晶显示装置。

[0194] 另外,以上说明了本发明的几个实施方式,然而这些实施方式只是作为例子示出的,并不是要限定发明的范围。这些新颖的实施方式可以通过其他方式实施,能够在不脱离发明宗旨的范围内进行各种省略、替换、变更。这些实施方式及其变形均包括在发明范围、要旨内,并且包含于权利要求书所记载的发明及其等价范围内。

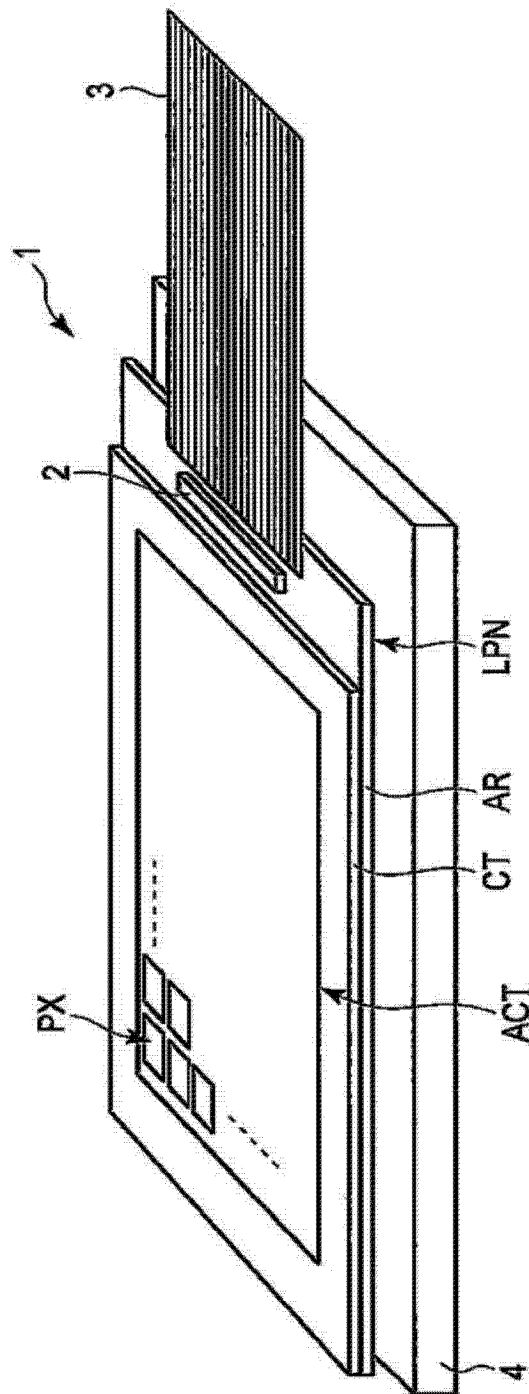


图 1

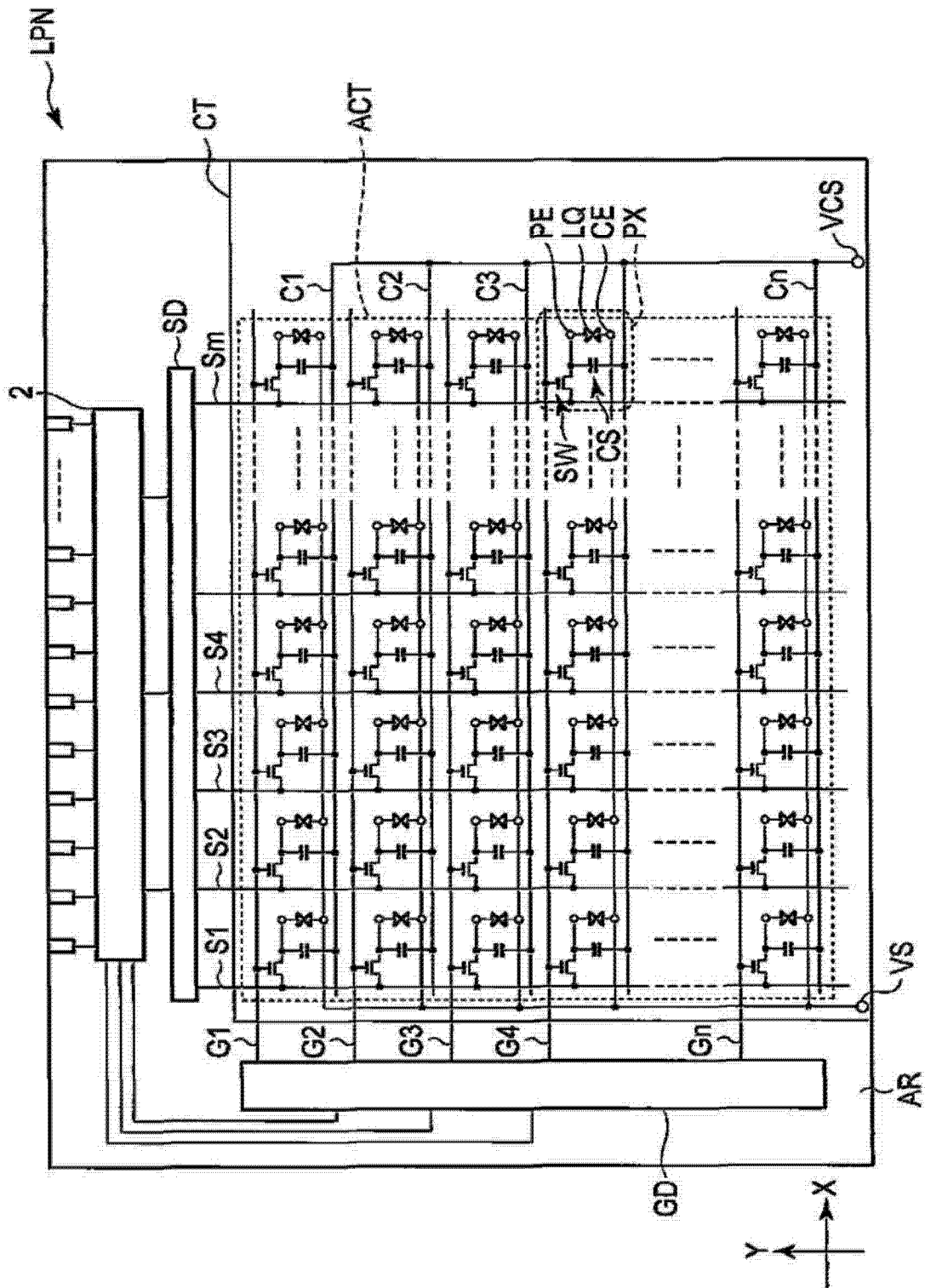


图 2

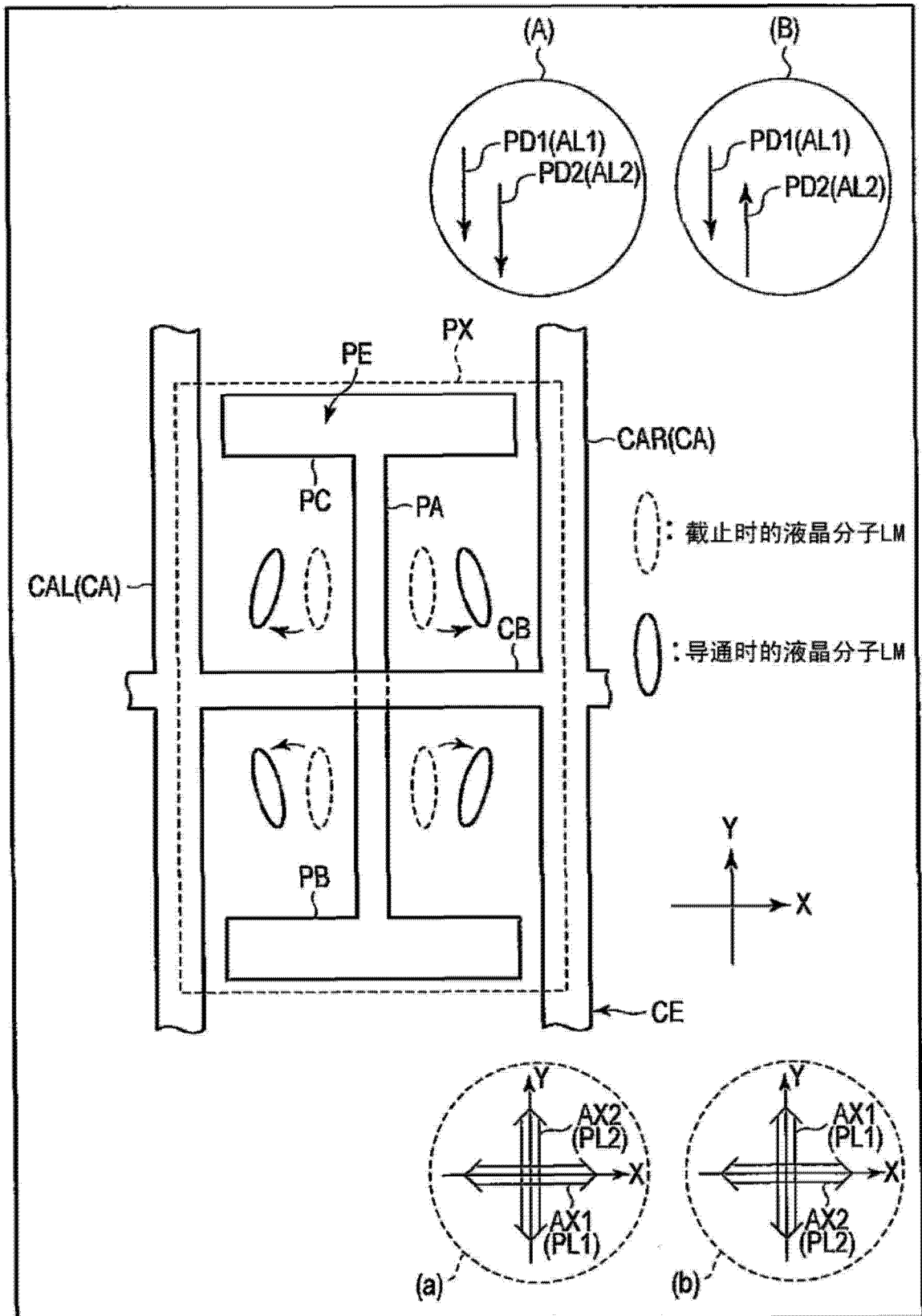


图 3

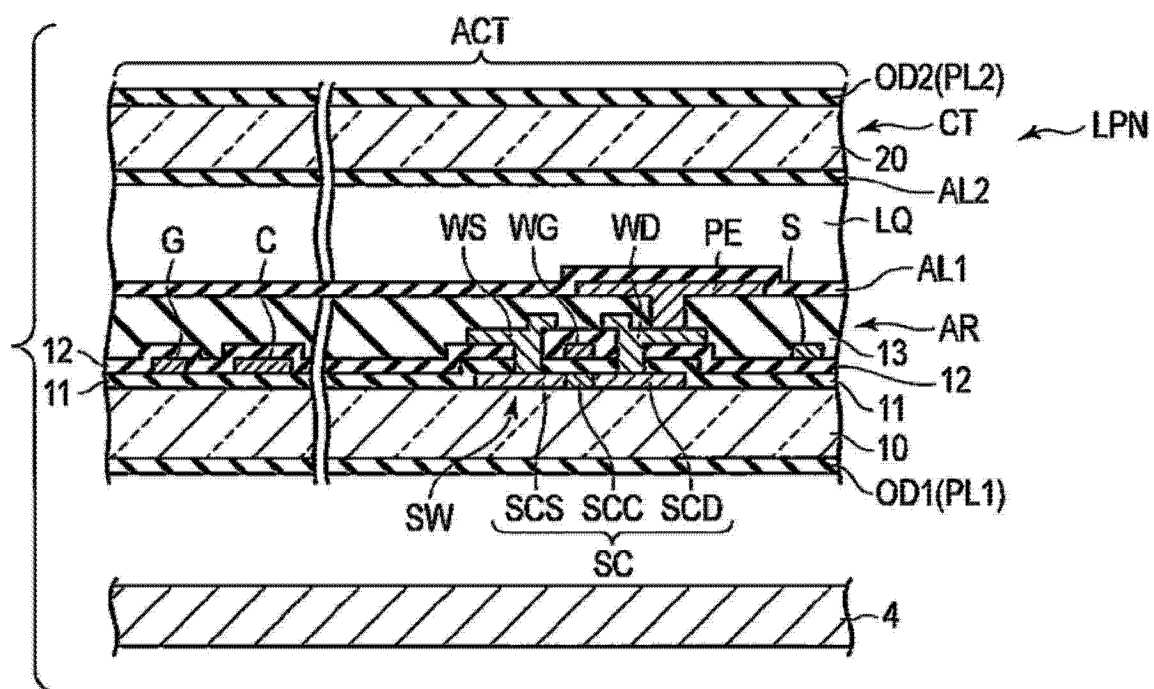


图 4

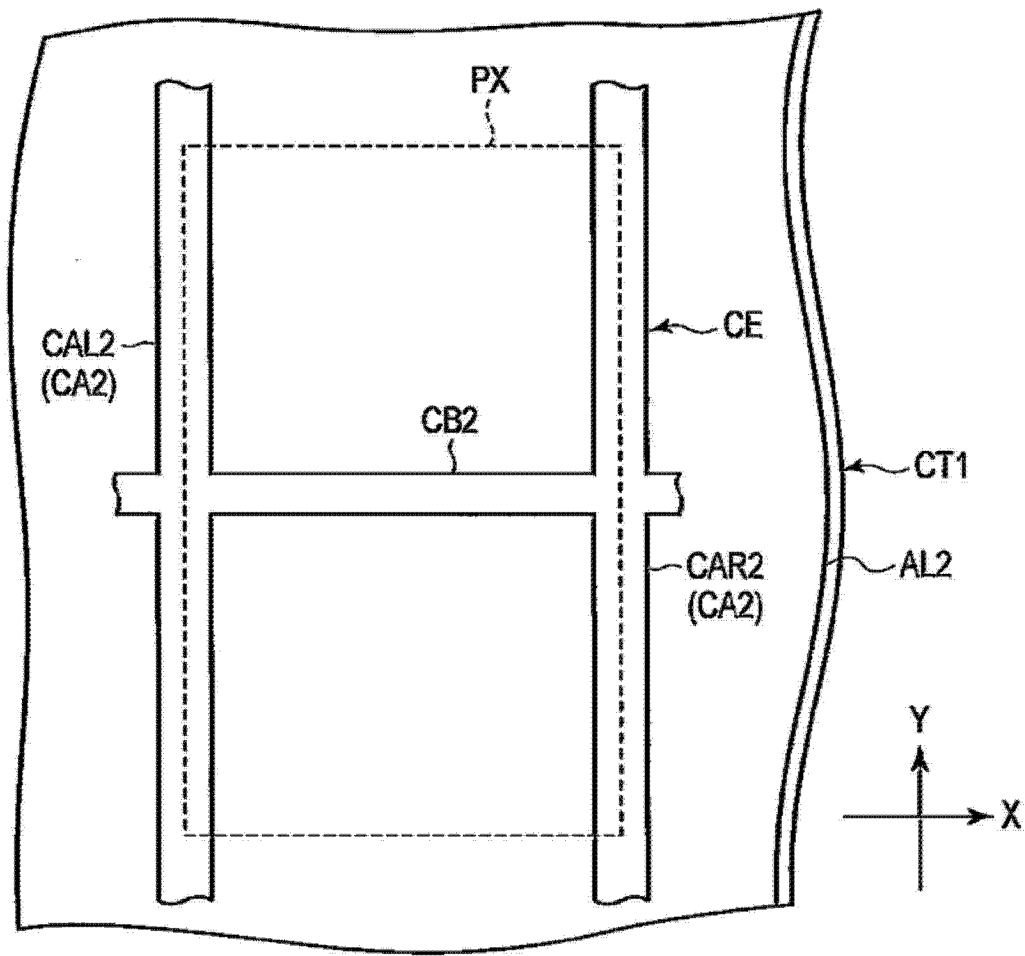


图 5

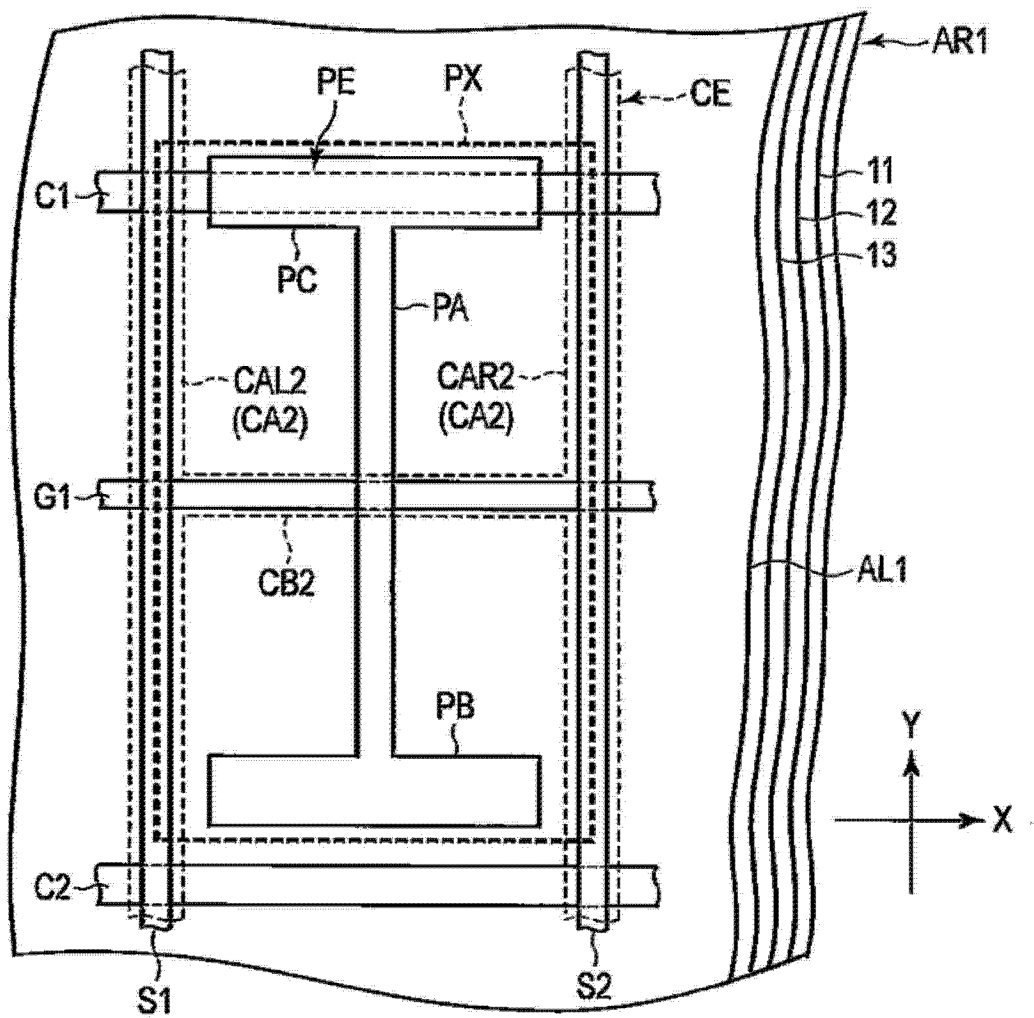


图 6

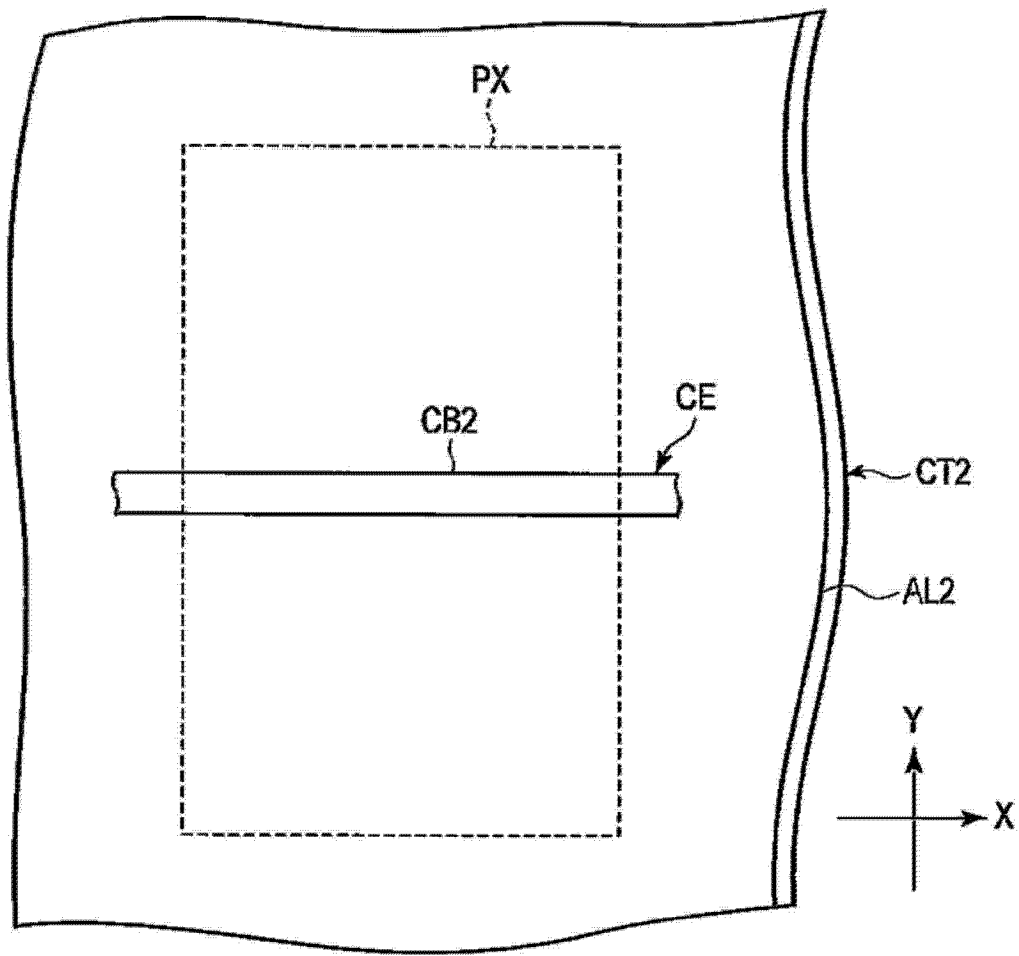


图 7

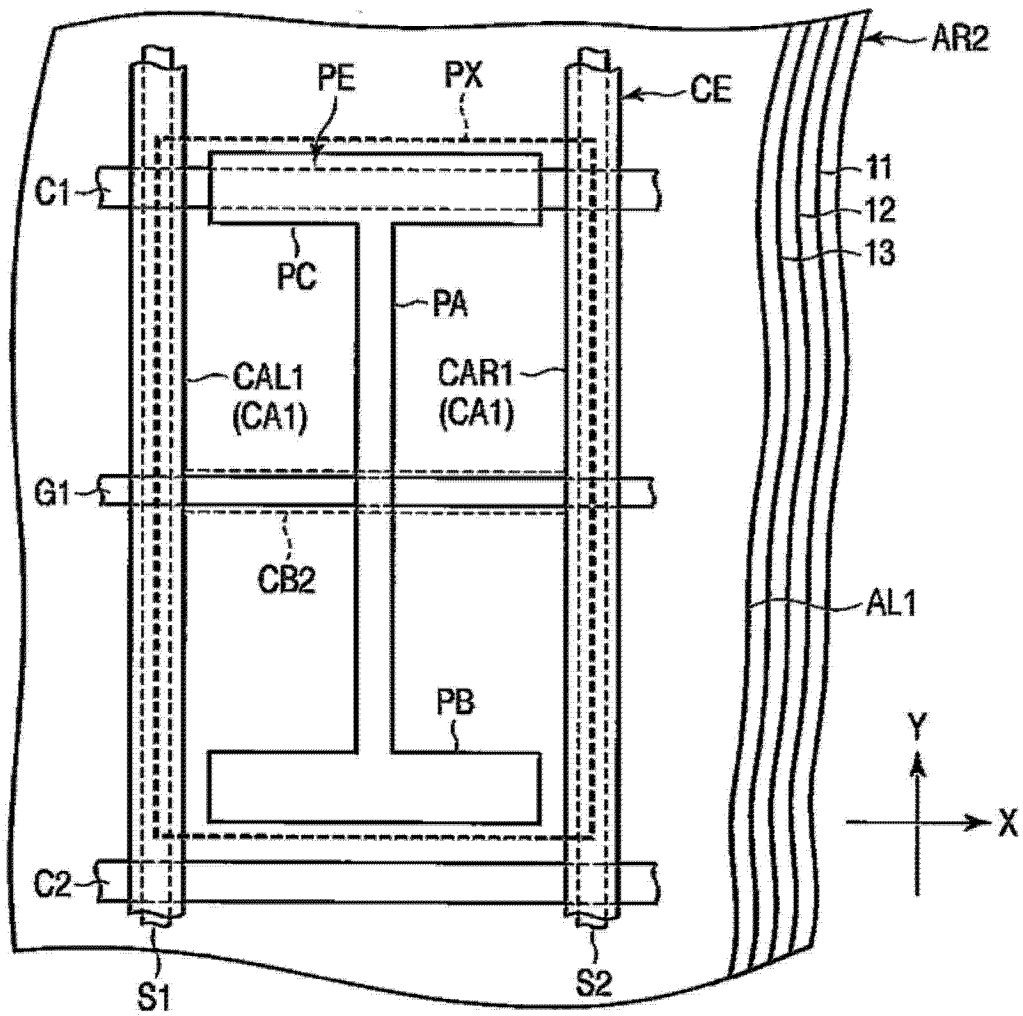


图 8

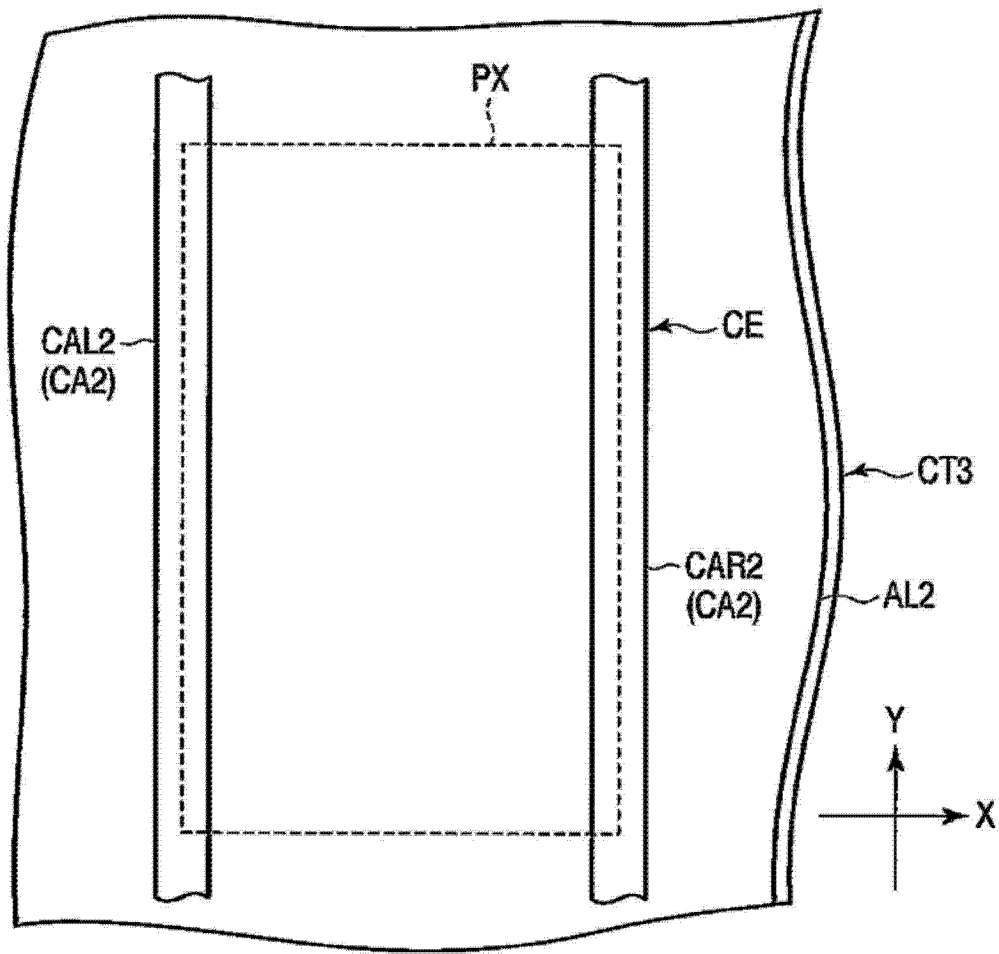


图 9

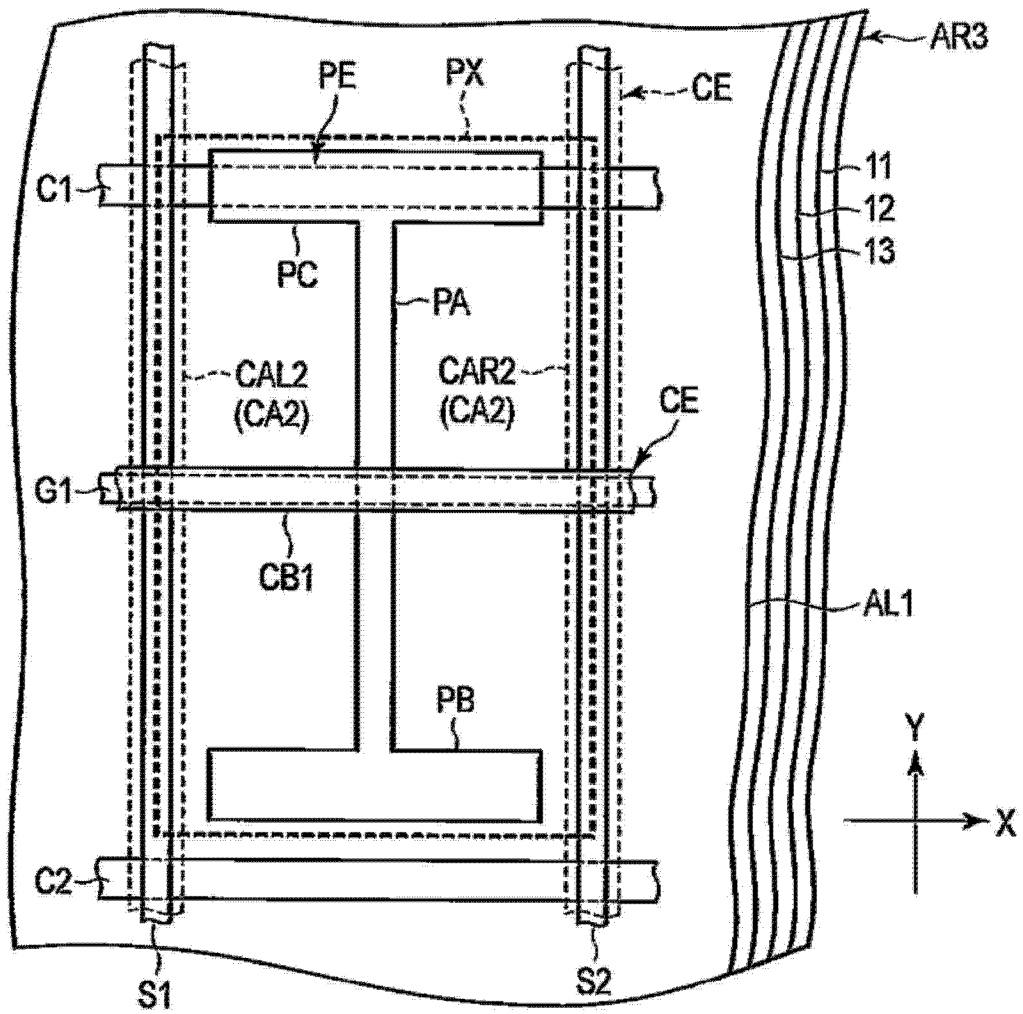


图 10

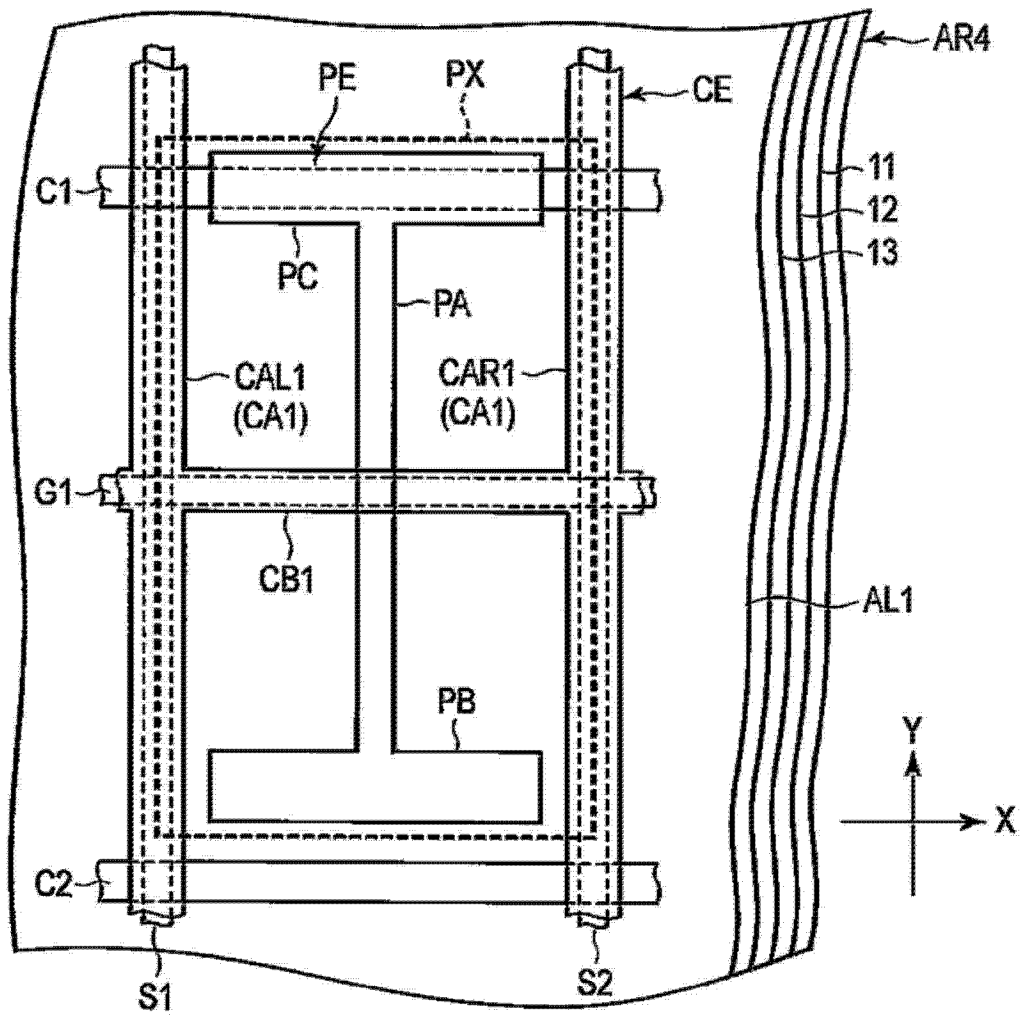


图 11

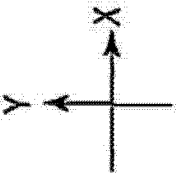
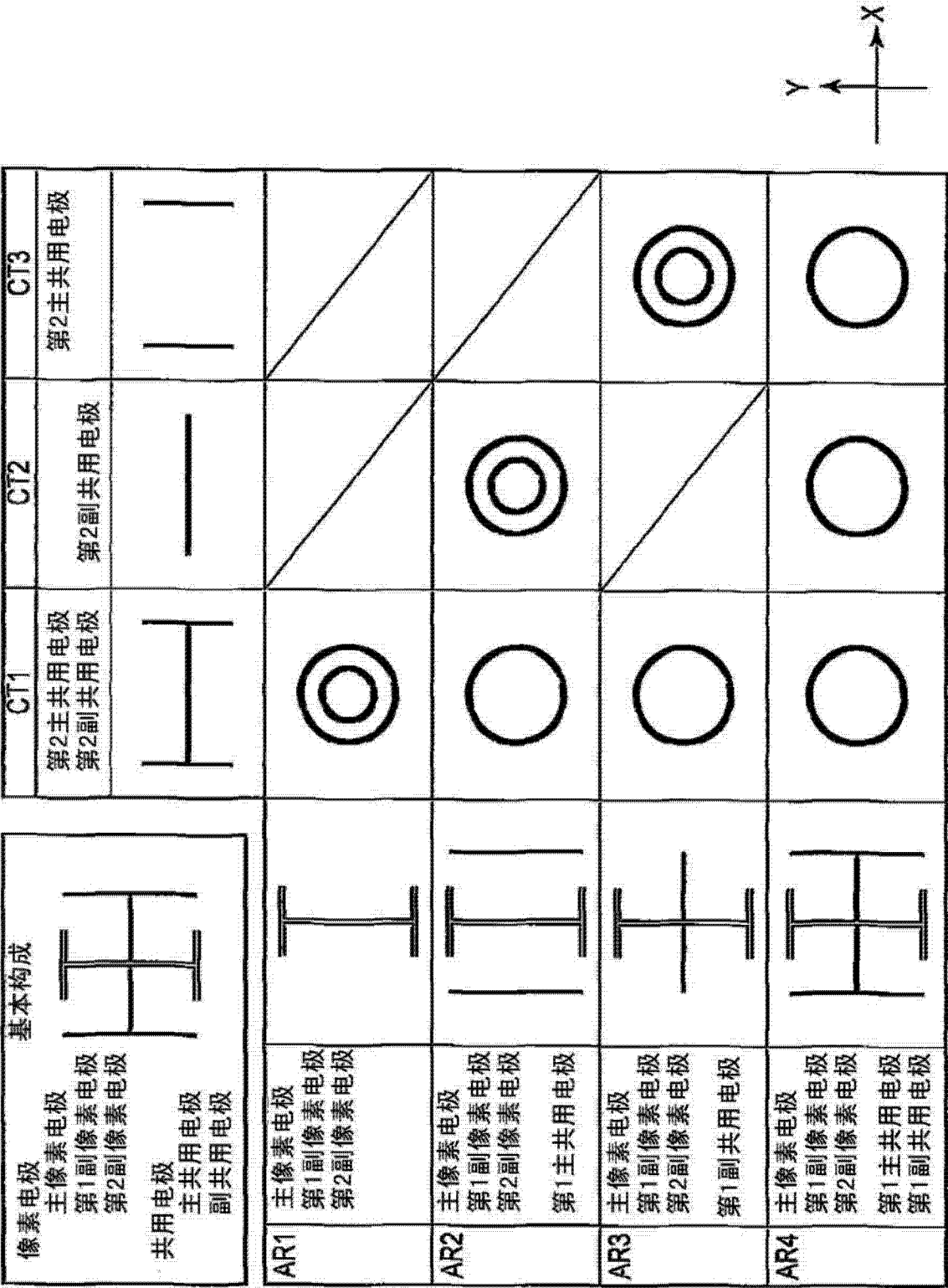


图 12

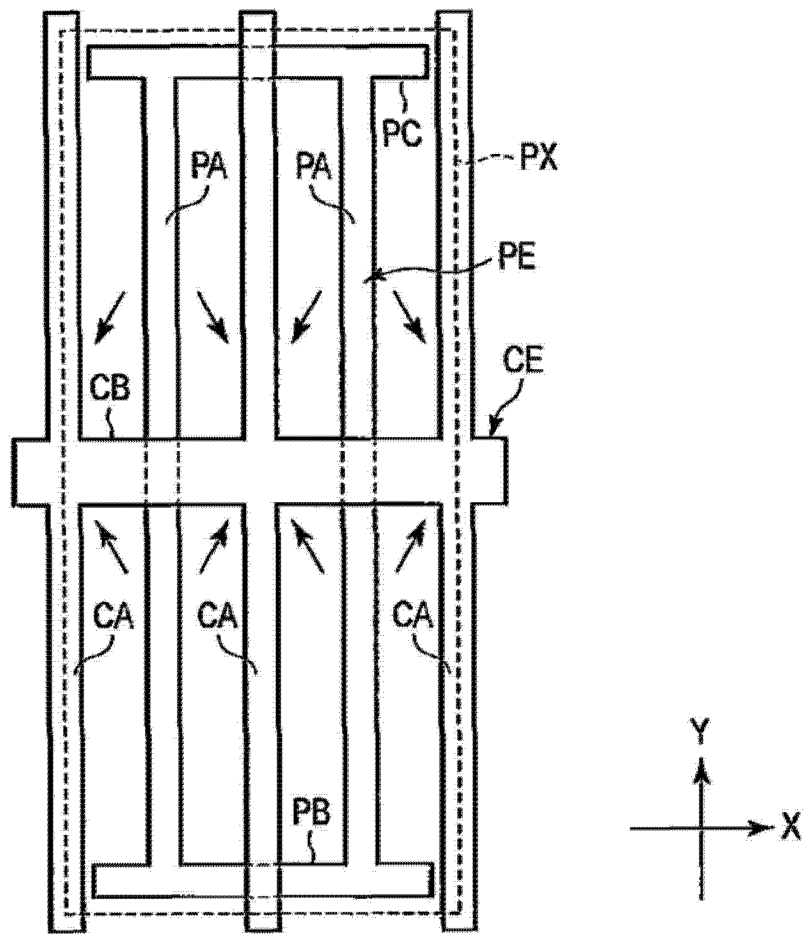


图 13

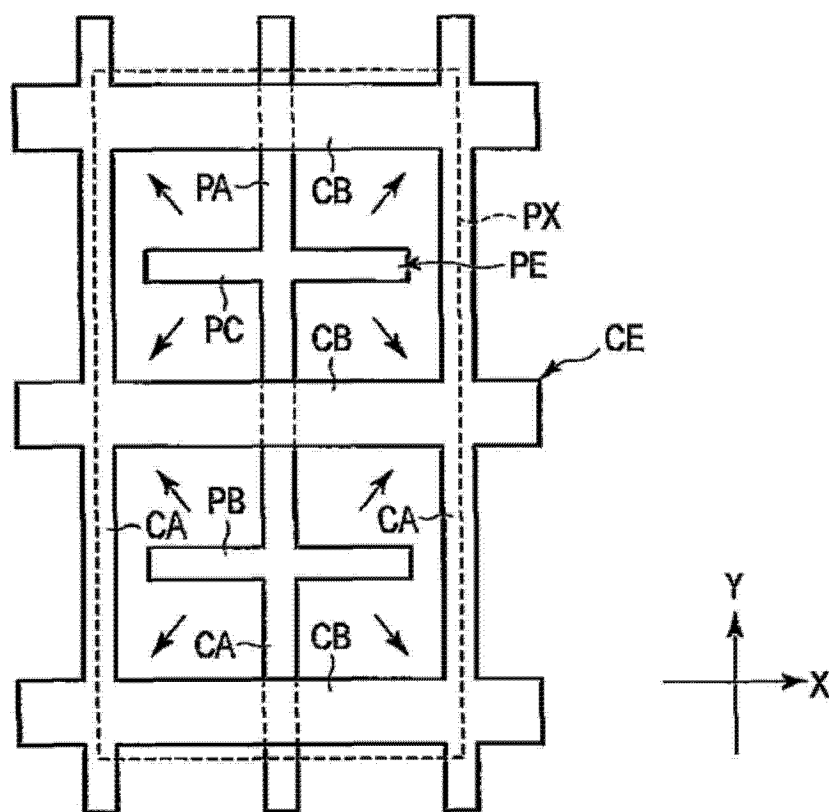


图 14

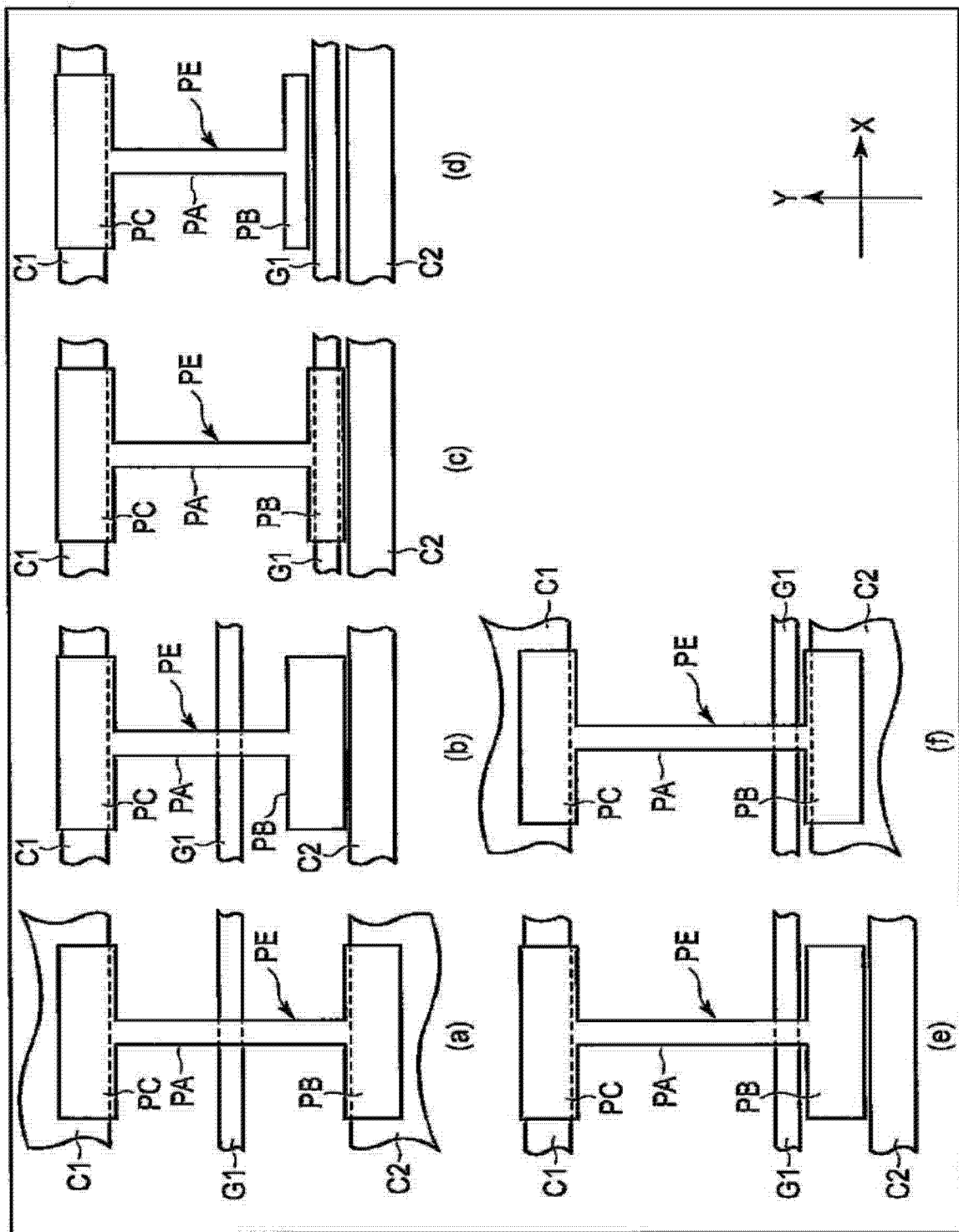


图 15

专利名称(译)	液晶显示装置		
公开(公告)号	CN103534642A	公开(公告)日	2014-01-22
申请号	CN201280017222.3	申请日	2012-02-15
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	株式会社日本显示器		
当前申请(专利权)人(译)	株式会社日本显示器		
[标]发明人	广泽仁		
发明人	广泽仁		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134363 G02F1/136213 G02F2001/133757 G02F2001/134318		
代理人(译)	高迪		
优先权	2011086560 2011-04-08 JP		
其他公开文献	CN103534642B		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示装置，其特征在于，具备第1基板、第2基板及液晶层，该第1基板具备：第1辅助电容线及第2辅助电容线，分别沿着第1方向延伸；栅极布线，沿着第1方向延伸，位于所述第1辅助电容线和所述第2辅助电容线之间；第1源极布线及第2源极布线，分别沿着与第1方向交叉的第2方向延伸；带状的主像素电极，位于所述第1源极布线和所述第2源极布线之间，沿着第2方向延伸；带状的第1副像素电极，与所述主像素电极相连，与所述第1辅助电容线对置，沿着第1方向延伸；带状的第2副像素电极，与所述主像素电极相连，从所述第1副像素电极分离，沿着第1方向延伸；以及第1取向膜，由表现出水平取向性的材料形成，覆盖所述主像素电极、所述第1副像素电极、以及所述第2副像素电极；所述第2基板具备：第2主共用电极，在夹着所述主像素电极的两侧分别沿着第2方向延伸；第2副共用电极，与所述第2主共用电极相连，在所述第1副像素电极和所述第2副像素电极之间沿着第1方向延伸；以及第2取向膜，由表现出水平取向性的材料形成，覆盖所述第2主共用电极及所述第2副共用电极覆盖；所述液晶层包括保持于所述第1基板和所述第2基板之间的液晶分子。

