



(12) 发明专利申请

(10) 申请公布号 CN 103217838 A

(43) 申请公布日 2013. 07. 24

(21) 申请号 201310028150. 9

(22) 申请日 2013. 01. 17

(30) 优先权数据

2012-008974 2012. 01. 19 JP

(71) 申请人 株式会社日本显示器东

地址 日本千叶县

(72) 发明人 伊东理 平塚崇人 山本昌直

石垣利昌 园田大介

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 杨宏军 马立荣

(51) Int. Cl.

G02F 1/1343 (2006. 01)

G02F 1/1333 (2006. 01)

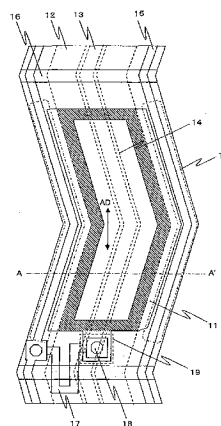
权利要求书2页 说明书8页 附图13页

(54) 发明名称

液晶显示装置及其制造方法

(57) 摘要

本发明提供一种液晶显示装置及液晶显示装置的制造方法。在壁电极方式的液晶显示装置中, 将壁构造和电极的平面分布最优化, 提高成品率。所述液晶显示装置呈矩阵状地配置有多个像素, 各像素包括: 绝缘体的壁构造, 其形成于像素边界; 源电极, 其由形成在上述像素边界的壁构造的侧面的壁电极、及与该壁电极连续且从壁电极与基板接触的位置开始在平面方向延伸的平面电极构成; 第一公共电极, 其设置于像素两侧的源电极之间, 且隔着绝缘层与上述平面电极有一部分重叠, 从而形成保持电容; 以及第二公共电极, 其设置在上述像素两侧的壁电极之间, 在所述液晶显示装置中, 将成为相邻两像素的壁电极的边界的狭缝只配置在上述壁构造的顶部。



1. 一种液晶显示装置,其呈矩阵状地配置有多个像素,各像素包括:绝缘体的壁构造,其形成于像素边界;源电极,其由形成在所述像素边界的壁构造的侧面的壁电极、及与所述壁电极连续且从壁电极与基板接触的位置开始在平面方向延伸的平面电极构成;第一公共电极,其设置于像素两侧的源电极之间,且隔着绝缘层与所述平面电极一部分重叠,从而形成保持电容;以及第二公共电极,其设置在所述像素两侧的壁电极之间,

所述液晶显示装置的特征在于,

将成为相邻的两个像素的壁电极的边界的狭缝选择性地配置在所述壁构造的顶部。

2. 根据权利要求1所述的液晶显示装置,其特征在于,

所述壁电极形成直至所述像素边界的壁构造的上表面。

3. 根据权利要求1所述的液晶显示装置,其特征在于,

所述壁电极只形成在所述像素边界的壁构造的侧面。

4. 根据权利要求1~3中任一项所述的液晶显示装置,其特征在于,

所述壁构造在像素的长度方向的端部被切断,所述源电极的壁电极形成在比所述壁构造的端部更靠内侧的位置。

5. 根据权利要求1~3中任一项所述的液晶显示装置,其特征在于,

所述壁构造在像素的长度方向的端部连续。

6. 根据权利要求1所述的液晶显示装置,其特征在于,

在滤色器侧基板上、且在所述像素两侧的源电极之间具有第三公共电极。

7. 根据权利要求1所述的液晶显示装置,其特征在于,

所述像素呈V字型的形状,所述液晶取向方向在所述像素内一定,在所述像素内的一方与另一方,所述壁构造的延伸方向与所述液晶取向方向所成的角度相等,在所述像素内的一方与另一方,所述壁构造的延伸方向相对于所述液晶方向向相互相反的方向倾斜。

8. 一种液晶显示装置的制造方法,所述液晶显示装置呈矩阵状地配置有多个像素,各像素包括:绝缘体的壁构造,其形成于像素边界;源电极,其由从所述像素边界的壁构造的侧面到上表面形成的壁电极、及与所述壁电极连续且从壁电极与基板接触的位置开始在平面方向延伸的平面电极构成;第一公共电极,其设置于像素两侧的源电极之间,且隔着绝缘层与所述平面电极一部分重叠,从而形成保持电容;以及第二公共电极,其设置在所述像素两侧的壁电极之间,

所述液晶显示装置的制造方法的特征在于,包括下述步骤:

在所述壁构造上且在 TFT 侧基板上的整个面上形成透明电极的步骤;

在所述透明电极上涂布抗蚀剂的步骤;

使用在所述壁构造的顶部配置成为相邻两个像素的壁电极的边界的狭缝那样的掩模使所述抗蚀剂曝光,从而露出所述壁构造上方的透明电极的步骤;以及

通过除去所述露出的壁构造上方的透明电极,形成在所述壁构造的顶部配置成为相邻两个像素的壁电极的边界的狭缝的壁电极的步骤。

9. 根据权利要求8所述的液晶显示装置的制造方法,其特征在于,

所述壁构造在像素的长度方向的端部被切断,所述源电极的壁电极形成在比所述壁构造的端部更靠内侧的位置。

10. 根据权利要求8所述的液晶显示装置的制造方法,其特征在于,

所述壁构造在像素的长度方向的端部连续。

11. 一种液晶显示装置的制造方法,所述液晶显示装置呈矩阵状地配置有多个像素,各像素包括:绝缘体的壁构造,其形成于像素边界;源电极,其由形成在所述像素边界的壁构造的侧面的壁电极、及与所述壁电极连续且从壁电极与基板接触的位置开始在平面方向延伸的平面电极构成;第一公共电极,其设置于像素两侧的源电极之间,且隔着绝缘层与所述平面电极一部分重叠,从而形成保持电容;以及第二公共电极,其设置在所述像素两侧的壁电极之间,

所述液晶显示装置的制造方法的特征在于,包括下述步骤:

在所述壁构造上且在 TFT 侧基板上的整个面上形成透明电极的步骤;

在所述透明电极上涂布抗蚀剂的步骤;

通过将所述抗蚀剂灰化而露出所述壁构造上方的透明电极的步骤;以及

通过除去所述露出的壁构造上方的透明电极,在所述壁构造的侧面形成壁电极的步骤。

12. 根据权利要求 11 所述的液晶显示装置的制造方法,其特征在于,

所述壁构造在像素的长度方向的端部被切断,所述源电极的壁电极形成在比所述壁构造的端部更靠内侧的位置。

13. 根据权利要求 11 所述的液晶显示装置的制造方法,其特征在于,

所述壁构造在像素的长度方向的端部连续。

液晶显示装置及其制造方法

技术领域

[0001] 本发明涉及壁电极方式的液晶显示装置,尤其涉及将壁构造和电极的平面分布最优化后的液晶显示装置。

背景技术

[0002] 液晶显示装置由于具有显示质量高、且薄型轻质、功耗低等特征,因此被广泛地用于从小型的移动终端到大型电视机的领域。

[0003] 另一方面,在液晶显示装置中存在视场角特性的问题,为了实现广视场角,提出了 IPS(In-Plane Switching,共面转换)方式的液晶显示装置。在 IPS 方式中,在水平取向(homogeneous alignment)的液晶层中,施加与基板平行的方向的电场来使液晶指向矢(liquid crystal director)在液晶层平面内旋转,由此控制背光源的光量来显示图像。

[0004] 在专利文献 1 中公开有如下液晶显示装置:该液晶显示装置包括 $m \times n$ 个矩阵状的像素;像素内的有源元件;施加规定电压波形的驱动机构;以及在像素内将上下基板之间的间隙保持一定的电极对,并且液晶显示装置具有能够通过所述电极对之间施加与基板面平行的电场来控制液晶分子的取向状态从而对光进行调制的规定构造(参照专利文献 1 摘要)。

[0005] 此外,在专利文献 2 中公开有如下横向电场驱动方式的液晶光电装置:该液晶光电装置具有至少一方为透明基板的一对基板、及配置在所述一对基板之间的液晶层,在所述一对基板中任一方的基板上设置有能够在与基板面平行的方向上形成具有主要成分的电场的像素电极及公共电极,所述像素电极及公共电极设置在具有规定高度的壁上,所述壁由辅助电容电极及覆盖所述辅助电容电极的绝缘体构成(参照专利文献 2 摘要)。

[0006] 专利文献 1:日本特开平 6-214244 号公报

[0007] 专利文献 2:日本特开平 9-211477 号公报

发明内容

[0008] 研究了对液晶层施加理想的横电场,实现超过现有 IPS 方式的透过率的壁电极方式的 IPS。壁电极方式 IPS 的壁构造的高度与液晶层厚相等,例如为 $4 \mu\text{m}$ 左右。在其制作过程中,透明电极(ITO 电极)的光刻工序成为问题。若成为两个透明电极边界的狭缝分布在壁构造顶部和平坦部这两者上,则在一同加工该狭缝时,抗蚀剂的膜厚或曝光机的焦点的对准方式在壁构造顶部和平坦部不同。因此,易在壁构造顶部产生过蚀刻,易在平坦部产生蚀刻不足。为了解决该情况,考虑例如使掩模上的狭缝宽度在壁构造顶部窄于完成尺寸,在平坦部宽于完成尺寸。但是,若狭缝越过壁构造,则如何确定越过部附近的狭缝宽度成为课题。假设,即使在包括越过部附近在内都完美地描绘了掩模,但若在壁构造和电极处产生错位,也不能得到效果。这样,在壁电极方式的 IPS 中,存在壁构造和电极的平面分布的最优化这一课题。

[0009] 在专利文献 1 及专利文献 2 中记载有在壁构造的两壁面具有被独立控制的电极的

液晶显示装置,但并未记载壁构造和电极的平面分布的最优化。

[0010] 本发明的目的在于在壁电极方式的 IPS 中,将壁构造与电极的平面分布最优化,并提高成品率。

[0011] 为了解决上述课题,例如采用权利要求书中记载的结构。

[0012] 列举本发明的液晶显示装置的一个例子如下:一种液晶显示装置,其呈矩阵状地配置有多个像素,各像素包括:绝缘体的壁构造,其形成于像素边界;源电极,其由形成在上述像素边界的壁构造的侧面的壁电极、及与该壁电极连续且从壁电极与基板接触的位置开始在平面方向延伸的平面电极构成;第一公共电极,其设置于像素两侧的源电极之间,且隔着绝缘层与上述平面电极有一部分重叠,从而形成保持电容;以及第二公共电极,其设置在上述像素两侧的壁电极之间,在所述液晶显示装置中,将成为相邻两个像素的壁电极的边界的狭缝选择性地配置在上述壁构造的顶部。

[0013] 此外,列举本发明的液晶显示装置的制造方法的一个例子如下:一种液晶显示装置的制造方法,所述液晶显示装置呈矩阵状地配置有多个像素,各像素包括:绝缘体的壁构造,其形成于像素边界;源电极,其由从上述像素边界的壁构造的侧面到上表面形成的壁电极、及与该壁电极连续且从壁电极与基板接触的位置开始在平面方向延伸的平面电极构成;第一公共电极,其设置于像素两侧的源电极之间,且隔着绝缘层与上述平面电极一部分重叠,从而形成保持电容;以及第二公共电极,其设置在上述像素两侧的壁电极之间,所述液晶显示装置的制造方法包括下述步骤:在上述壁构造上且在 TFT 侧基板上的整个面上形成透明电极的步骤;在上述透明电极上涂布抗蚀剂的步骤;使用在上述壁构造的顶部配置成为相邻两个像素的壁电极的边界的狭缝那样的掩模,使上述抗蚀剂曝光,从而露出上述壁构造上方的透明电极的步骤;以及通过除去上述露出的壁构造上方的透明电极,形成在上述壁构造的顶部配置成为相邻两个像素的壁电极的边界的狭缝的壁电极的步骤。

[0014] 此外,列举本发明的液晶显示装置的制造方法的另外一例如下:一种液晶显示装置的制造方法,所述液晶显示装置呈矩阵状地配置有多个像素,各像素包括:绝缘体的壁构造,其形成于像素边界;源电极,其由形成在上述像素边界的壁构造的侧面的壁电极、及与该壁电极连续且从壁电极与基板接触的位置开始在平面方向延伸的平面电极构成;第一公共电极,其设置于像素两侧的源电极之间,且隔着绝缘层与上述平面电极一部分重叠,从而形成保持电容;以及第二公共电极,其设置在上述像素两侧的壁电极之间,所述液晶显示装置的制造方法包括下述步骤:在上述壁构造上且在 TFT 侧基板上的整个面上形成透明电极的步骤;在上述透明电极上涂布抗蚀剂的步骤;通过将上述抗蚀剂灰化而露出上述壁构造上方的透明电极的步骤;以及通过除去上述露出的壁构造上方的透明电极,在上述壁构造的侧面形成壁电极的步骤。

[0015] 根据本发明,成为相邻的两个像素的透明电极的边界的狭缝所存在的部分的高度一定,因此其加工条件也唯一确定,壁电极方式 IPS 的成品率提高。并且,能够稳定地供给透过率超过现有 IPS 方式的壁电极方式 IPS。

附图说明

[0016] 图 1 是表示本发明实施例 1 的液晶显示装置的像素的平面构造的图。

[0017] 图 2 是表示本发明实施例 1 的液晶显示装置的像素的截面构造的图。

- [0018] 图 3 是表示本发明实施例 1 的形成在公共电极和源电极之间的等电位面的图。
- [0019] 图 4 是说明对壁构造顶部的源电极形成图案的方法的图。
- [0020] 图 5 是表示本发明实施例 2 的液晶显示装置的像素的平面构造的图。
- [0021] 图 6 是表示本发明实施例 3 的液晶显示装置的像素的平面构造的图。
- [0022] 图 7 是表示本发明实施例 3 的液晶显示装置的像素的截面构造的图。
- [0023] 图 8 是说明本发明实施例 3 的基于掩膜曝光形成图案的图。
- [0024] 图 9 是表示比较例 1 的液晶显示装置的像素的平面构造的图。
- [0025] 图 10 是说明狭缝在壁构造顶部和平坦部之间连续分布的情况的图。
- [0026] 图 11 是说明比较例 1 的基于掩模曝光形成图案的图。
- [0027] 图 12 是说明比较例 2 的基于掩模曝光形成图案的图。
- [0028] 图 13 是说明比较例 2 的基于掩模曝光形成图案的图。
- [0029] 图 14 是表示适用本发明的液晶显示装置的等效电路的一个例子的图。

[0030] 附图标记说明

- [0031] 10 壁构造
- [0032] 11 源电极
- [0033] 12 第一公共电极
- [0034] 13 第二公共电极
- [0035] 14 第三公共电极
- [0036] 15 信号布线
- [0037] 16 栅极布线
- [0038] 17 多晶硅层
- [0039] 18 第一接触孔
- [0040] 19 第二接触孔
- [0041] 20 第一基板
- [0042] 21 第一绝缘层
- [0043] 22 第二绝缘层
- [0044] 23 第三绝缘层
- [0045] 24 第一取向膜
- [0046] 25 第一偏振板
- [0047] 26 狭缝
- [0048] 28 液晶层
- [0049] 29 液晶分子
- [0050] 30 第二基板
- [0051] 31 黑色矩阵 BM
- [0052] 32 滤色器 CF
- [0053] 33 保护层
- [0054] 34 第二取向膜
- [0055] 35 第二偏振板
- [0056] 36 等电位面

[0057]	41	抗蚀剂
[0058]	43	过蚀刻部
[0059]	44	蚀刻不足部
[0060]	101	基板
[0061]	102	基板
[0062]	103	信号线
[0063]	104	扫描线
[0064]	105	公共线
[0065]	106	像素
[0066]	107	信号驱动电路
[0067]	108	扫描驱动电路
[0068]	109	公共电压产生电路
[0069]	110	TFT 元件

具体实施方式

[0070] 以下,基于附图说明本发明实施方式。另外,在用于说明实施方式的全部附图中,对具有相同功能的构件标注相同的附图标记,并省略其重复的说明。

[0071] 实施例 1

[0072] 首先,在图 14 中表示适用本发明的液晶显示装置的等效电路的一个例子。在基板 102 上呈矩阵状地布线扫描线 104 和信号线 103,在扫描线 104 和信号线 103 的各交点处经由 TFT(Thin Film Transistor,薄膜晶体管)元件 110 而连接有像素 106。扫描线 104 和信号线 103 上分别连接有扫描驱动电路 108 及信号驱动电路 107,并对扫描线 104 及信号线 103 施加电压。在基板 102 上,在信号线 103 上平行地配置公共线 105,能够从公共电压产生电路 109 向全部的像素施加公共电压。在基板 102 和基板 101 之间封入有液晶组合物,上述构件作为整体而构成液晶显示装置。

[0073] 图 1 中表示本发明实施例 1 的一个像素的平面构造,图 2 中表示一个像素的截面构造。图 1 包括一个像素整体和与该像素相邻的像素的一部分。此外,图 2 表示图 1 的 A-A' 面的截面构造。

[0074] 在图 2 中,在第一基板 20 上隔着第一绝缘层 21 配置信号布线 15 及第一公共电极 12,在信号布线 15 及第一公共电极 12 之上形成第二绝缘层 22。并且,在像素两侧的像素边界设置绝缘体的壁构造 10。壁构造例如由有机膜形成。在配置于像素两侧的壁构造 10 的侧面形成壁电极 111,并且与壁电极连续地形成从壁电极与基板接触的位置开始在平面方向延伸的平面电极 112。在本实施例中,该壁电极 111 和平面电极 112 成为一个源电极 11。第一公共电极 12 和源电极 11 的平面电极 112 隔着第二绝缘层 22 一部分重叠,重叠部分形成保持电容。在源电极 11 的上层设置第三绝缘层 23,在第三绝缘层 23 上方且在设置于壁构造 10 的两源电极 11 的壁电极 111 之间配置第二公共电极 13。覆盖第二公共电极 13 和壁构造 10 而形成第一取向膜 24。此外,在第一基板 20 的与上述结构相反一侧形成有第一偏振板 25。于是,由这些构件构成 TFT 侧基板。

[0075] 另一方面,在第二基板 30 上形成黑色矩阵(BM:Black Matrix)31、滤色器(CF)32、

保护膜 (OC :Over Coat) 33。并且,在保护膜 33 上方且在设置于壁构造的两源电极 11 之间配置第三公共电极 14,并形成第二取向膜 34,由此构成 CF 侧基板。

[0076] 并且,TFT 侧基板和 CF 侧基板贴合在一起,在两基板之间封入包含液晶分子 29 的液晶层 28。

[0077] 在图 1 中,如单点划线所示,壁构造 10 在像素的两侧沿长度方向配置。并且,沿壁构造 10 配置信号布线 15,与信号布线 15 交叉地配置栅极布线 16。在壁构造 10 的侧面等配置有源电极 11,并且在两源电极之间配置有第一公共电极 12、第二公共电极 13、第三公共电极 14。用斜线表示第一公共电极 12 与源电极 11 的重叠部。第一公共电极 12 与源电极 11 的重叠部作为保持电容发挥作用。在栅极布线 16 上方配置有多晶硅层 17,构成 TFT。附图标记 17 表示第一接触孔,附图标记 18 表示第二接触孔。

[0078] 在本实施例中,如图 2 所示,壁构造 10 分布于形成像素边界的 BM31 之下,且在壁构造 10 的两壁面具有源电极 11。由壁构造顶部的狭缝 26 分离两壁面的源电极 11,两壁面的源电极 11 分别属于不同的像素。如图 1 所示,壁构造 10 与将源电极 11 隔开的狭缝重叠,并且壁构造 10 分布为长于狭缝。其结果是,狭缝只配置在壁构造顶部。

[0079] 图 3 是用虚线一并示出了图 2 中形成于公共电极和源电极之间的等电位面 36 的示意图。将第三公共电极 14 和第二公共电极 13 相对配置于像素中央的上下基板,另外在第三公共电极 14 和第二公共电极 13 的下方配置第一公共电极 12。如图 3 中虚线所示,等电位面 36 的一部分以包围第三公共电极 14 和第二公共电极 13 的方式形成,因此第三公共电极 14 和第二公共电极 13 显示壁电极那样的性质。在像素两侧的壁构造顶部配置源电极 11,并在像素中央配置一对公共电极 13、14,由此壁电极之间的实效距离变为像素宽度的一半,即使在例如像素宽度为 $30\mu\text{m}$ 的情况下也能够用与以往的 IPS-Pro 方式相同的电压驱动。

[0080] 如图 1 所示,像素的平面形状为打开的 V 字状,壁构造 10 在像素的上半部分向左侧倾斜,在像素的下半部分向右侧倾斜。液晶取向方向 AD 为纵向,当施加电压时,液晶指向矢在像素的上半部分顺时针旋转,在下半部分逆时针旋转。此外,不论是在像素的上半部分还是下半部分,壁构造 10 的延伸方向与液晶取向方向 AD 所成的角度都是 5 度。成为在一个像素内形成有液晶取向不同的两部分的多畴结构,各畴所具有的着色的视角依赖性相互抵消,因此可得到更加无着色的视角特性。壁构造 10 的壁面具有大约 85 度的倾斜角,为了对具有这样陡峭的倾斜角的壁面实施取向处理,优选光取向法。另外,这里液晶指向矢是指液晶层内的微小区域中的液晶分子的平均取向方向。

[0081] 此外,如图 1 所示,壁构造 10 在像素端部呈切断的平面分布。在例如用真空封入法形成液晶层的情况下,液晶主要沿壁构造 10 流动。由于在壁构造的切断部液晶也能够向相邻的壁构造移动,因此易于通过真空封入法形成液晶层。

[0082] 图 4(a) 是对壁构造 10 顶部的源电极 11 形成图案时涂布了抗蚀剂 41 的状态的剖视图,抗蚀剂 41 在壁构造顶部变得较薄,在平坦部变得较厚。这样的抗蚀剂厚度的分布是由于抗蚀剂在涂布于等于或大于液晶层厚的高度的壁构造上之后,从壁构造顶部流动到壁构造之间而产生。抗蚀剂由于能够通过旋涂 (spin coat) 或印刷等方法容易地成膜,因此通常具有这样的流动性。

[0083] 源电极 11 在狭缝 26 以外也具有边界,但在狭缝以外的边界处,相邻像素的电极并

不接近,因此并不严格地要求光刻工序的精度。由于狭缝产生与接近的电极短路等致命缺陷,所以在源电极的光刻工序中狭缝的加工特别重要。在本实施例的情况下,将狭缝的分布限定于壁构造顶部,因此若配合薄抗蚀剂而将狭缝的加工条件最优化,则能够以高成品率加工狭缝。此外,对于狭缝厚度方向的分布,也限定于壁构造顶部,因此即使在使用了焦点深度浅的曝光机的情况下,只要对焦于壁构造顶部,便能够以高成品率加工狭缝。

[0084] 实施例 2

[0085] 图 5 表示本发明实施例 2 的一个像素的平面构造。在实施例 1 中如图 1 所示,壁构造 10 在像素端部被切断,但在本实施例中,如图 5 所示,壁构造 10 在像素端部连续。因此,本实施例中分布于一个像素内的壁构造 10 长于实施例 1。由此,源电极 11 也能够像素长边方向形成得更长。若增大像素内透明的部分来增大开口率,则可得到更高的透过率。

[0086] 在本实施例中,壁构造在像素端部连续,因此即使在像素长边方向更长地形成源电极,狭缝也只分布于壁构造顶部。因此,能够与实施例 1 相同地以高成品率加工狭缝。

[0087] 实施例 3

[0088] 图 6 表示本发明实施例 3 的一个像素的平面构造,图 7 表示一个像素的截面构造。如图 6 所示,壁构造 10 的宽度比图 1 中壁构造 10 的宽度窄,并且源电极 11 与壁构造 10 的边界一致。如图 7 所示,源电极 11 只分布于壁构造 10 的壁面上,未分布于壁构造 10 的顶部。图 6 和图 7 所示那样的壁电极构造能够通过用以下说明的自对准工艺 (self align process) 形成壁构造顶部的狭缝而实现。

[0089] 如图 4(a) 所示,抗蚀剂 41 具有在壁构造 10 顶部变薄,在平坦部变厚的倾向。若使用等离子去胶将抗蚀剂 41 灰化,则如图 4(b) 所示,抗蚀剂 41 与时间成比例地被从表面均匀地除去。图 4(b) 的虚线为涂布时的抗蚀剂表面。因此,若以多少超过壁构造顶部厚度的量除去抗蚀剂,则如图 4(c) 所示,壁构造顶部的电极 11 选择性地露出。若在该状态下进行蚀刻,则如图 4(d) 所示能够选择性地除去壁电极上方的电极,图 4(e) 表示从图 4(d) 除去了抗蚀剂 41 的完成状态。这样,若利用涂布在壁构造上的抗蚀剂的膜厚分布,则能够通过自对准而除去壁构造上方的电极。

[0090] 壁电极上方以外的部分需要通过另外的掩模曝光而形成图案,壁构造和掩模的对位精度会对该形成图案产生影响。但是,若狭缝只分布于壁构造顶部,则如以下说明那样不会产生短路。图 8 是关注于一个壁构造和与该壁构造重叠的电极的俯视图,壁构造的边界用粗线表示,电极用斜线以影线表示。图 8(a) 是在整个面上形成了电极的状态,接着如图 8(b) 所示,通过所述的自对准工艺除去壁构造顶部的电极。接着如图 8(c)、图 8(d) 所示,利用掩模曝光将壁构造顶部以外的部分的电极形成图案。图 8(c) 表示在图 8(b) 上重叠了掩模的状态,图 8(c) 中的虚线为掩模的遮光部边界。图 8(d) 是在图 8(c) 的掩模配置下最终形成的壁电极构造,壁电极成为与图 8(c) 中所示的掩模的遮光部边界相同的平面分布。另外此时有可能产生掩模的错位,但通过使壁构造从狭缝突出的部分的长度为掩模的对位精度以上,即使产生掩模的错位,也不会产生短路。

[0091] 此外,通过使用自对准工艺,在狭缝部分无需对掩模的对准精度进行考虑的多余设计,能够将壁构造的宽度缩窄为由其加工精度确定的宽度。例如,若掩模的对准精度相对于基准层为 $1.5\mu\text{m}$,且使狭缝的宽度为 $3.0\mu\text{m}$,则为了在壁构造的两壁面上稳定地形成电极,必须使壁构造的宽度为 $9.0\mu\text{m}$ 。另一方面,壁构造的加工精度为例如 $4.0\mu\text{m}$,因此能够

通过利用自对准工艺而使壁构造的宽度为一半以下。其结果能够增大开口率,能够实现更高的透过率。

[0092] 比较例 1

[0093] 图 9 表示比较例 1 的一个像素的平面构造。在实施例 1 中,狭缝只分布于壁构造顶部,但如图 9 所示,狭缝 26 分布于壁构造 10 顶部和平坦部双方。在图 9 中,狭缝在壁构造顶部和平坦部之间连续分布,因此狭缝 26 以越过壁构造的边界的方式分布。在形成狭缝时在源电极 11 上涂布了抗蚀剂 41 的状态的截面如图 10(a)、(b) 所示。图 10(a)、(b) 分别是壁构造顶部和平坦部处的剖视图,并与图 9 所示的俯视图的单点划线 A-A'、B-B' 相对应。此外,在图 10(a)、(b) 中用箭头示出了狭缝形成过程中实际的抗蚀剂膜厚。与图 4 相同,在相当于壁构造顶部的图 10(a) 中抗蚀剂 41 变薄,在相当于平坦部的图 10(b) 中抗蚀剂 41 变厚。因此在壁构造顶部具有过蚀刻的倾向,在平坦部具有蚀刻不足的倾向。

[0094] 当以相同的宽度一同加工壁构造顶部和平坦部的狭缝时,如图 11 所示,考虑改变掩模上的狭缝宽度。图 11(a) 表示掩模上的狭缝宽度与壁构造的关系,且掩模未错位。图 11(b) 是与图 11(a) 相对应的完成状态。如图 11(a) 所示,只要使掩模上的狭缝宽度在壁构造顶部窄于完成尺寸,在平坦部宽于完成尺寸即可。这里,如何确定越过部的狭缝宽度成为课题,为此参考越过部附近的抗蚀剂厚分布。图 10(c) 是包括越过部附近在内的剖视图,且与图 9 的单点划线 C-C' 相对应。图 10(d) 是从图 10(c) 求出了抗蚀剂厚的分布的图,抗蚀剂厚在接近越过部的平坦部变为最大。例如可以在越过部的前后与抗蚀剂厚分布相对应地连续改变狭缝宽度,具体而言如图 11(a) 所示,在与越过部接近的平坦部使狭缝宽度最大,并朝向壁构造的某一方向连续地减小狭缝宽度。由此如图 11(b) 所示,能够在壁构造顶部和平坦部双方一同形成狭缝,并且应能够在越过部也形成狭缝。

[0095] 然而,发现了实际完成时的狭缝形状与图 11(b) 相比有很大不同的例子。这些例子中的一个如图 11(d) 所示。在图 11(d) 中的过蚀刻部 43,狭缝宽度在越过部附近显著增大,在图 11(d) 中的蚀刻不足部 44,狭缝在越过部附近消失。特别是在蚀刻不足部 44,由于相邻的两个像素的源电极短路而成为点缺陷。图 11(d) 所示的狭缝形状是由于用于狭缝加工的掩模相对于壁构造如图 11(c) 所示地向下方错位而产生的。在图 11(c) 中用虚线表示掩模遮光部的边界。图 11(d) 中的过蚀刻部 43 如下产生:由于在掩模上,狭缝宽度最宽的部分位于抗蚀剂膜厚较薄的壁电极上部,从而变为过蚀刻。图 11(d) 中的蚀刻不足部 44 如下产生:由于在掩模上,狭缝宽度最窄的部分位于抗蚀剂膜厚较厚的与越过部接近的平坦部,从而变为蚀刻不足。

[0096] 这样,在存在与液晶层厚相同高度的壁构造的情况下,若考虑掩模的对位精度,则不能以高成品率一同加工越过壁构造地分布的狭缝。这是因为:由于掩模的错位大于狭缝宽度变动的范围,因此即使与抗蚀剂厚分布相对应地改变掩模上的狭缝宽度,也不能如在设计中设想的那样修正抗蚀剂膜厚变化。

[0097] 在本发明实施例 1 的液晶显示装置中,使用如成为相邻两个像素的壁电极 111 的边界的狭缝 26 只分布在壁构造 10 顶部那样的掩模,使抗蚀剂曝光,露出壁构造上方的透明电极,除去露出的壁构造上方的透明电极,由此能够形成成为相邻两个像素的壁电极 111 的边界的狭缝 26 只分布在壁构造 10 顶部的壁电极。

[0098] 比较例 2

[0099] 在狭缝分布于壁构造顶部和平坦部双方的构造中,应用了实施例 3 的自对准工艺。如实施例 3 所述,自对准工艺的优点是能够将壁构造的宽度减少至壁构造的加工精度,从而能够增大开口率。在该情况下平坦部的狭缝通过掩模曝光而形成,但存在由于掩模的对准精度而产生短路的情况。图 12 是关注一个壁构造和与该壁构造重叠的电极的俯视图,图 12(a) 是在包括壁构造上方在内的整个面上将电极成膜的状态,图 12(b) 是通过自对准工艺对壁构造顶部选择性地蚀刻的状态。图 12(c) 是在图 12(b) 上重叠了掩模的状态,在如图 12(c) 所示的未错位的情况下,能够如图 12(d) 所示那样在不短路的情况下形成平坦部的狭缝。但是,若如图 12(e) 所示那样在上下方向产生错位,则如图 12(f) 所示,在壁构造上下的任意一方的平坦部,狭缝消失,相邻的两个像素的源电极短路。

[0100] 作为错位的对策,考虑将通过掩模曝光而形成的狭缝从平坦部延长至壁构造顶部的一部分。图 13(a) 是将这样的掩模重叠于图 12(b) 的状态,如图 13(b) 所示,若没有错位,则在该情况下也能够在不产生过蚀刻或蚀刻不足的情况下形成源电极。但是,在如图 13(c) 所示那样在上下方向产生掩模的错位的情况下,如图 13(d) 所示,在壁构造的上下端产生过蚀刻部 43,电极从壁面消失。在电极从壁面消失的部分,由于施加于液晶层的电场强度降低,因此透过率降低。自对准工艺的优点是能够将壁构造的宽度减少至壁构造的加工精度,但在该情况下,壁构造的宽度变为与用于在抗蚀剂膜厚较厚的平坦部形成狭缝的掩模宽度大致相同。因此,当产生掩模的错位时,会蚀刻壁面上的 ITO 膜,电极从壁面消失。

[0101] 这样,在存在与液晶层厚相同高度的壁构造的情况下,若考虑掩模的对位精度,则即使使用自对准工艺也不能以高成品率加工越过壁构造地分布的狭缝。

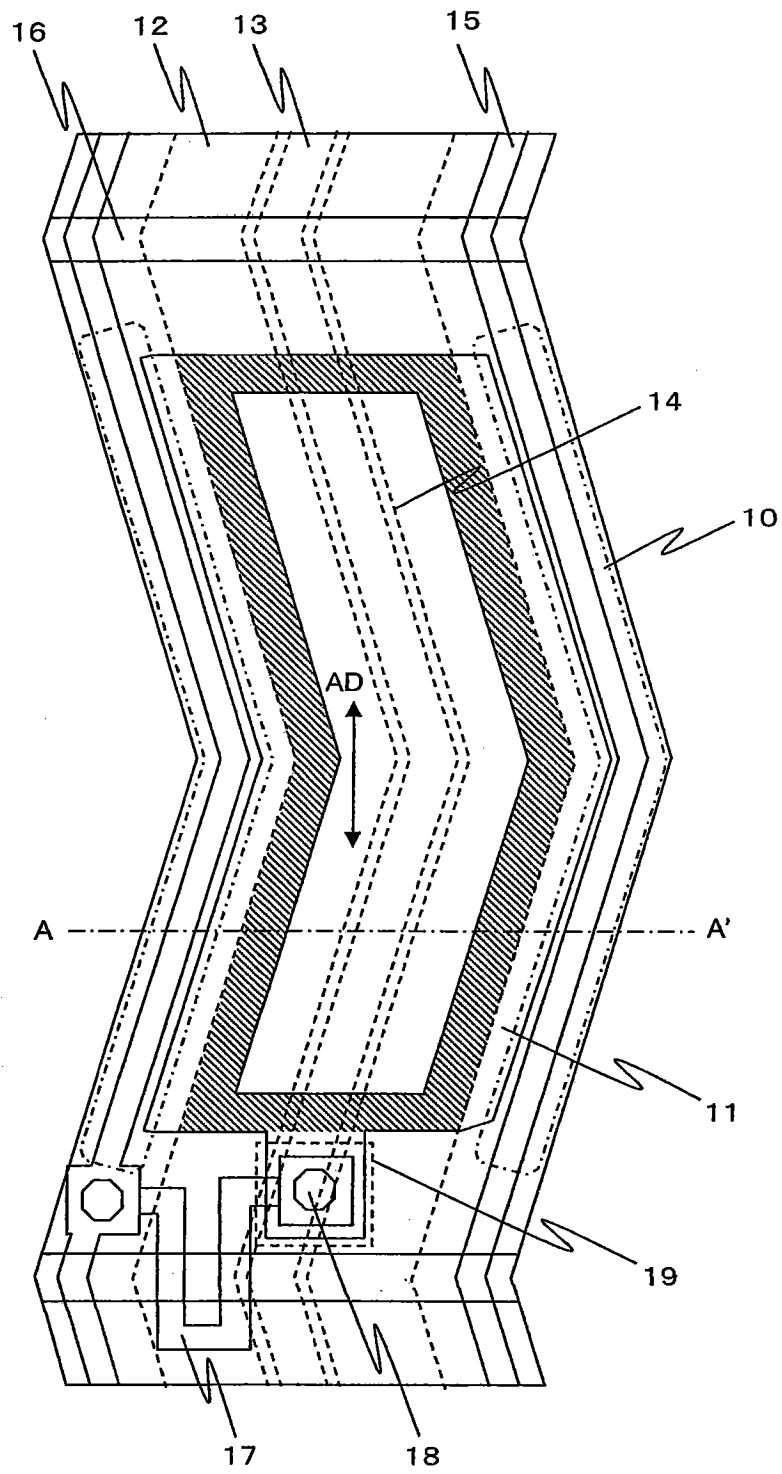


图 1

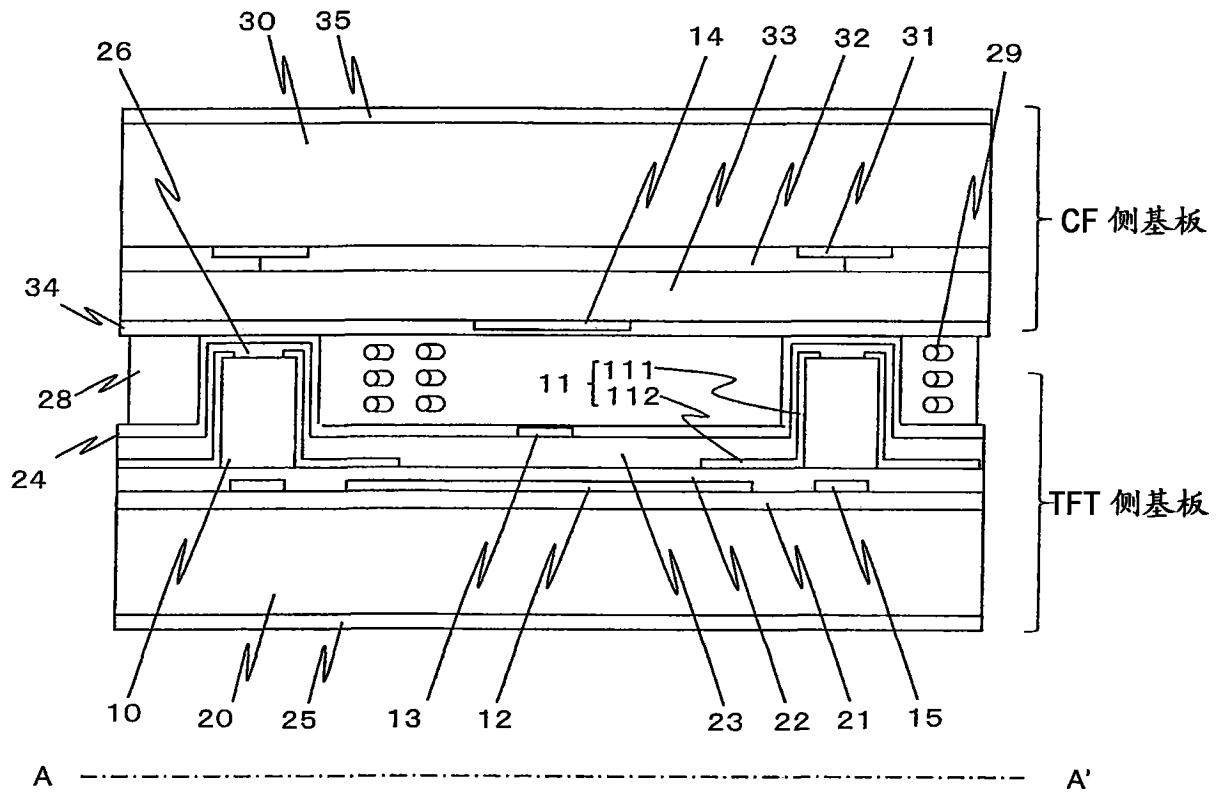


图 2

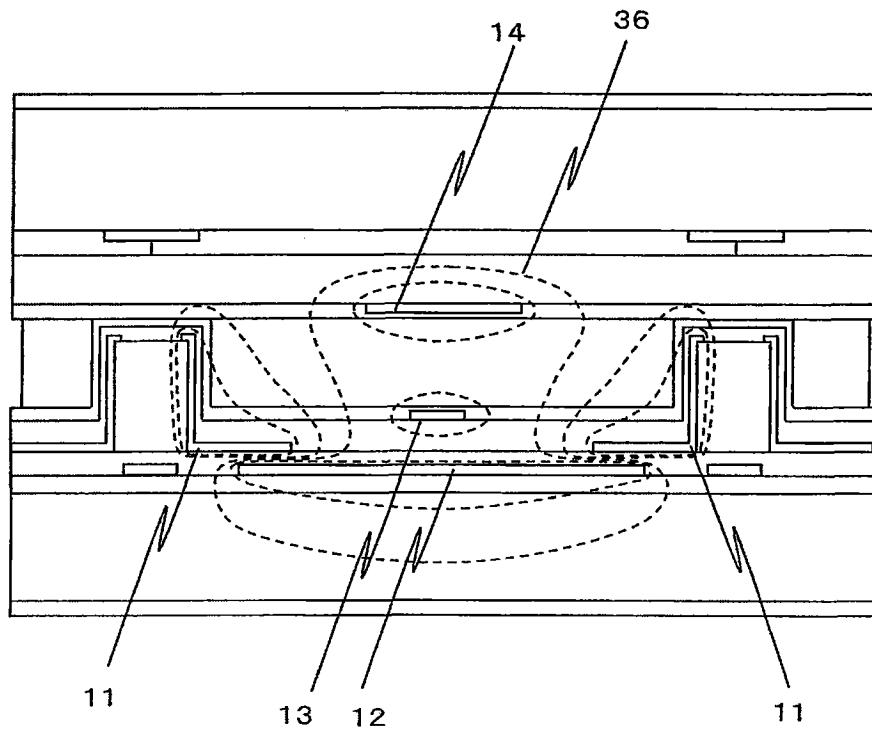


图 3

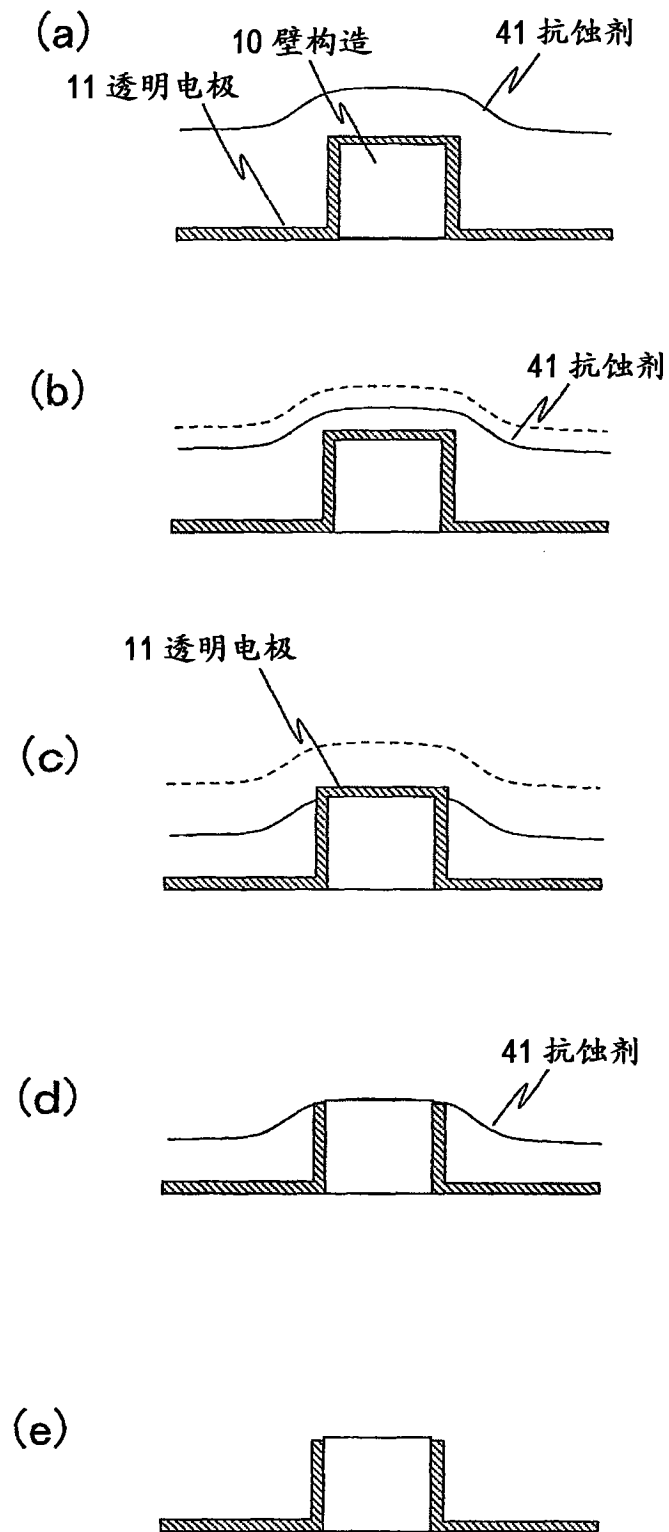


图 4

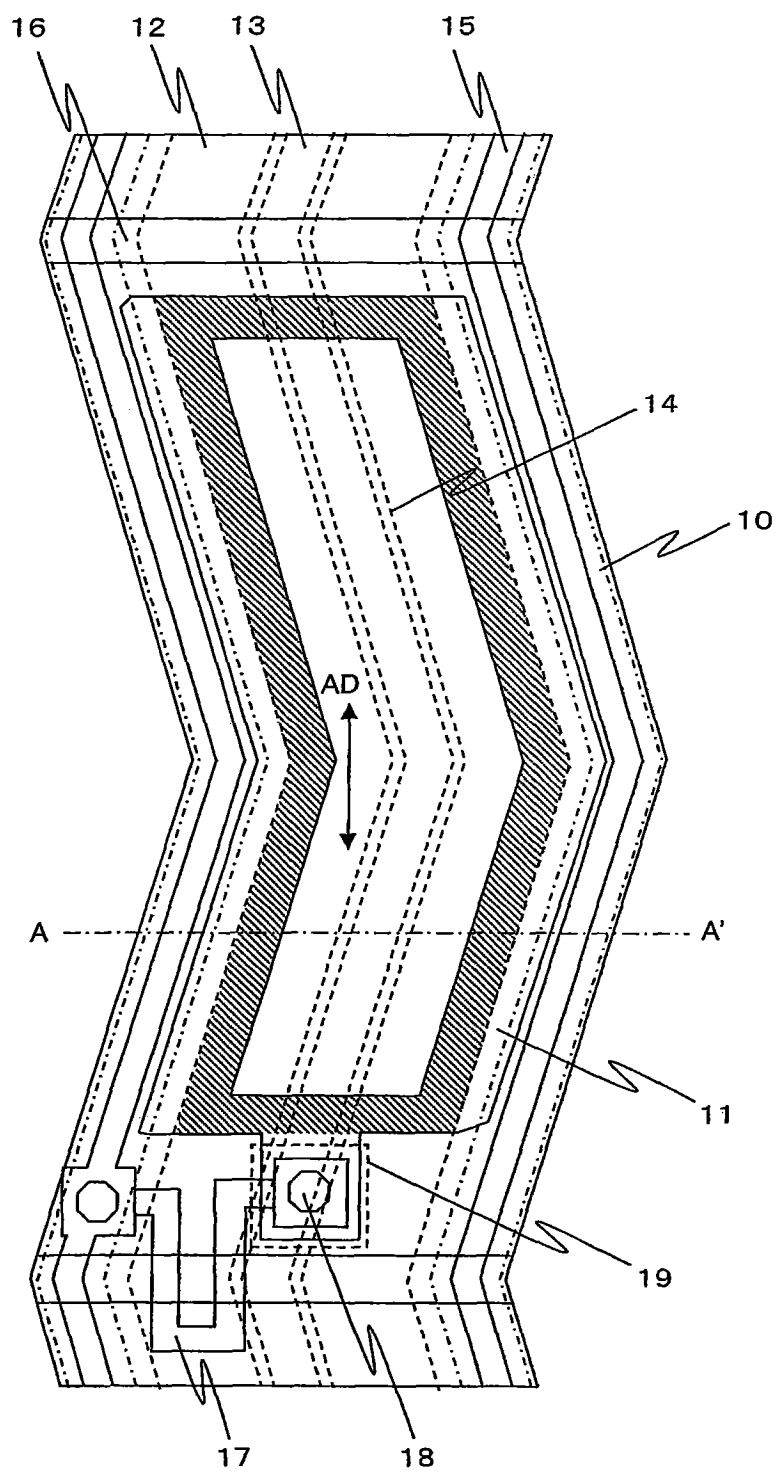


图 5

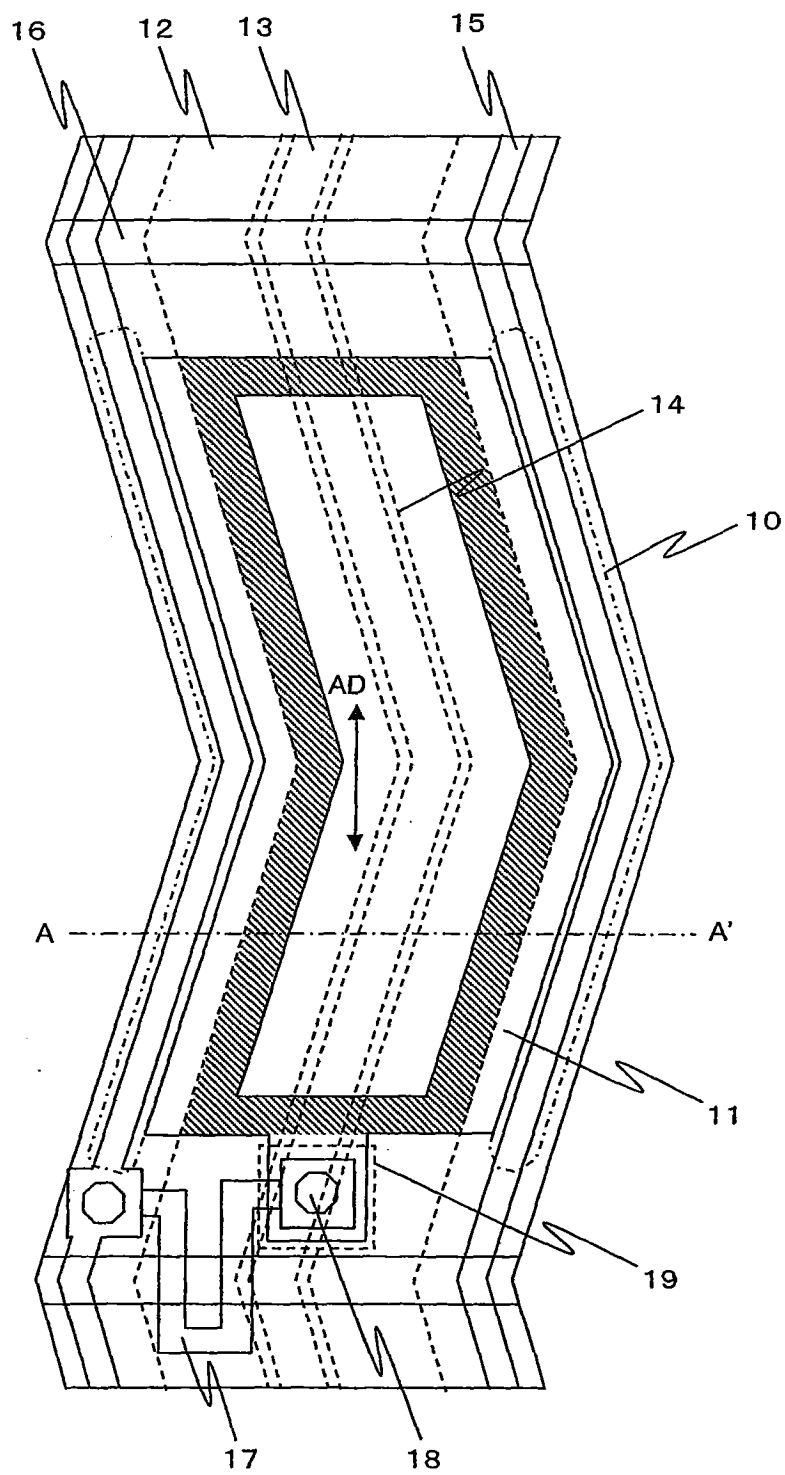


图 6

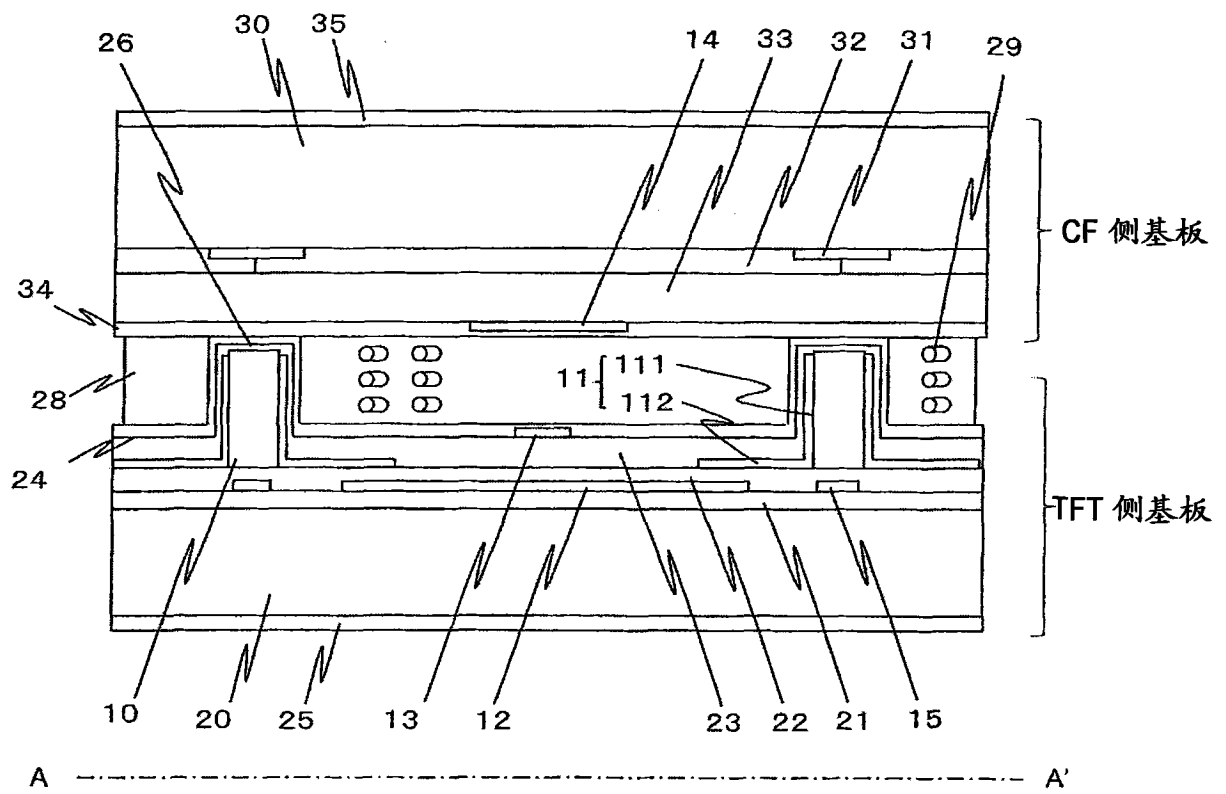


图 7

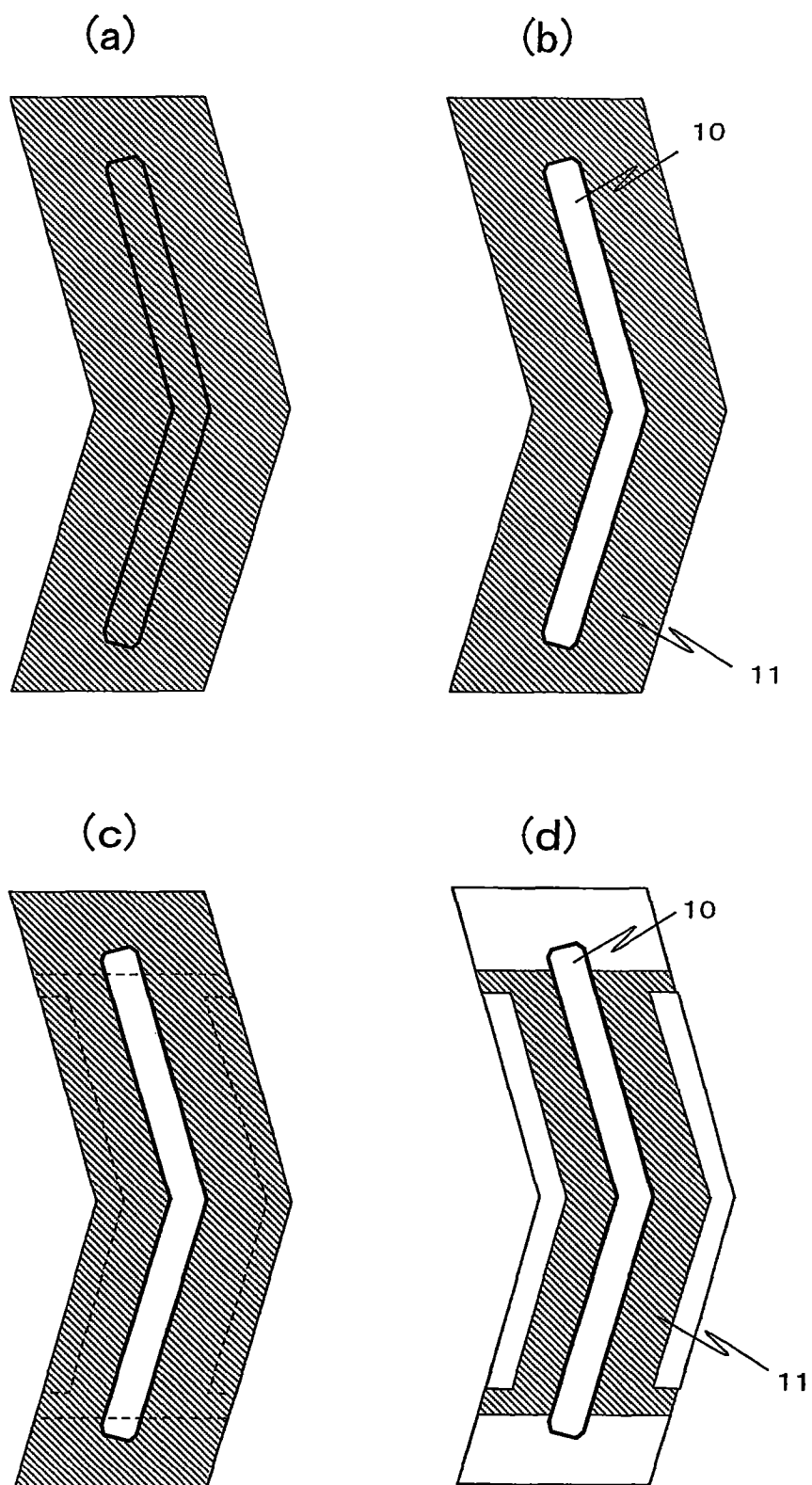


图 8

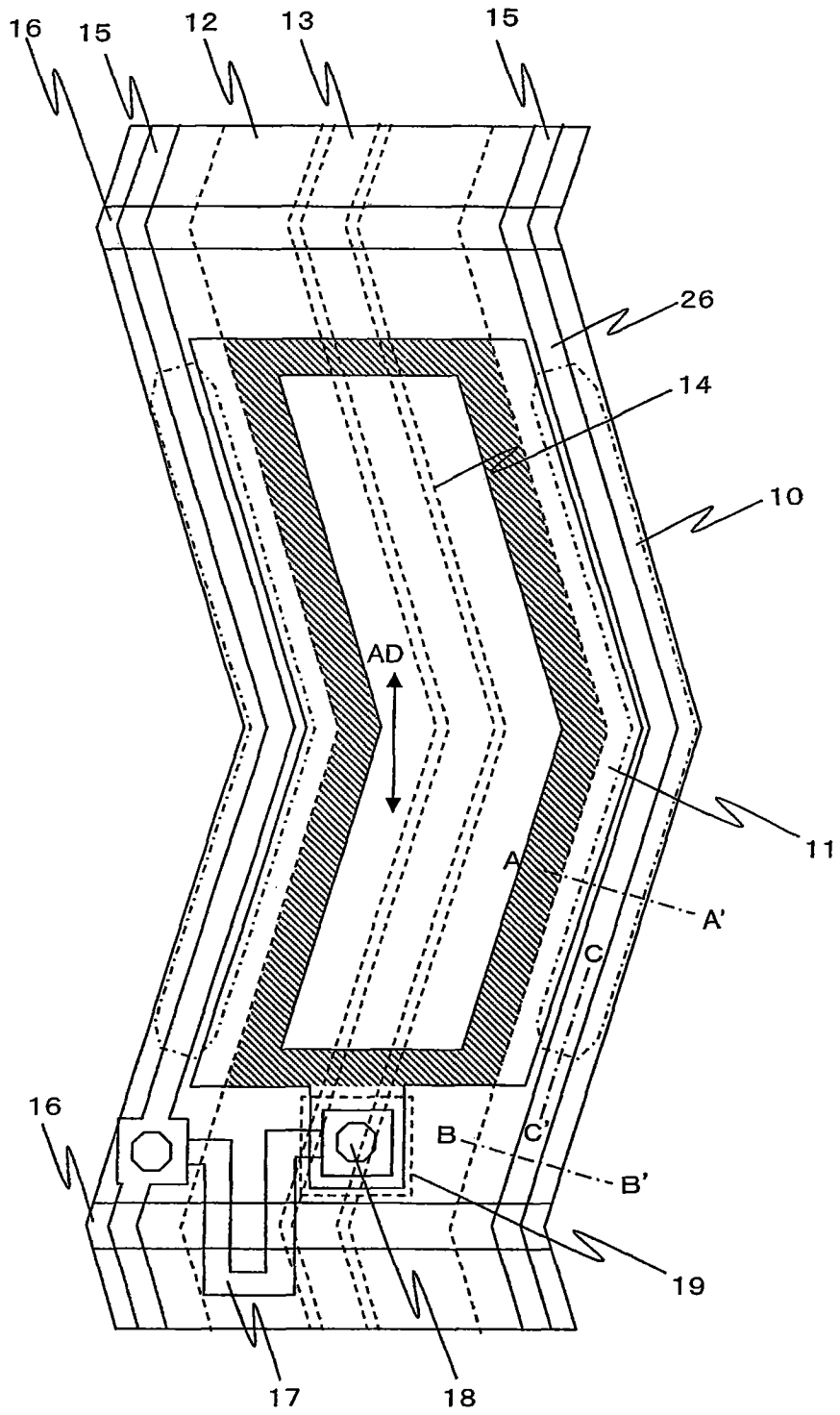


图 9

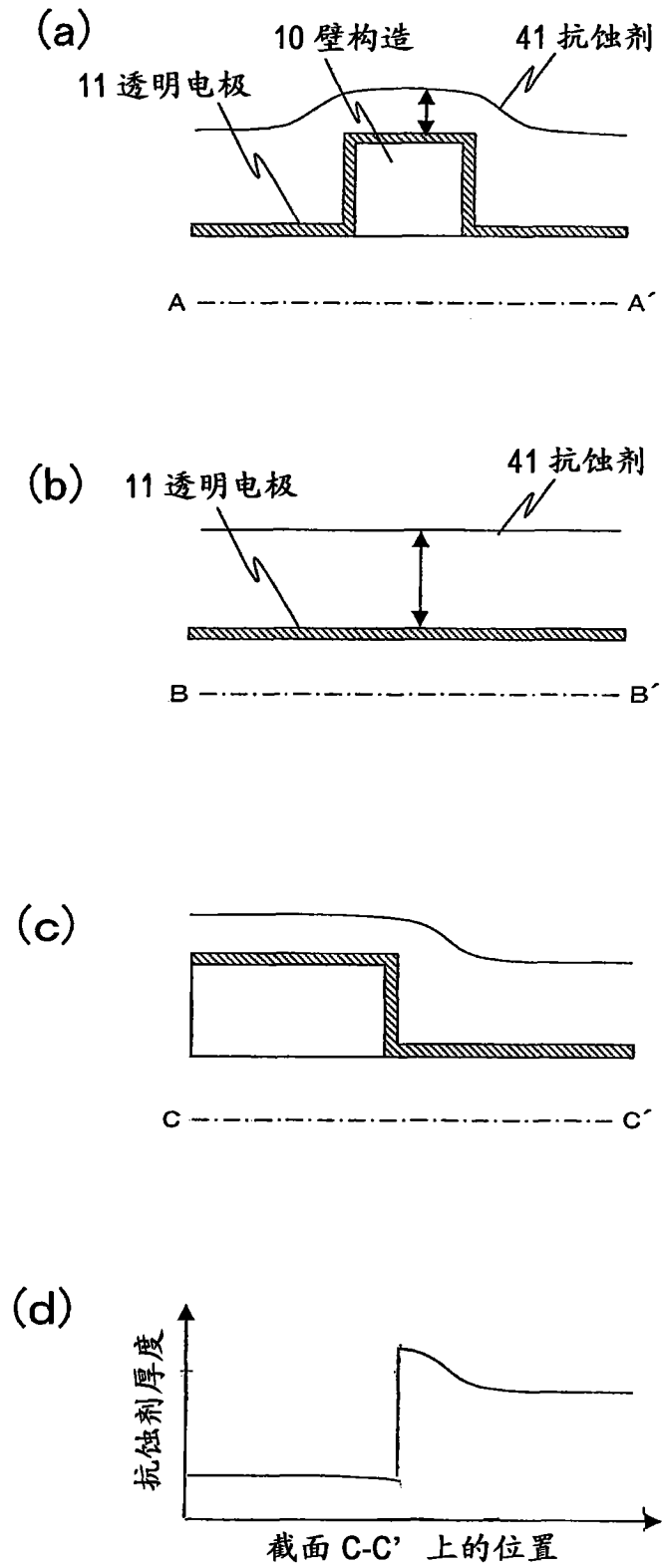


图 10

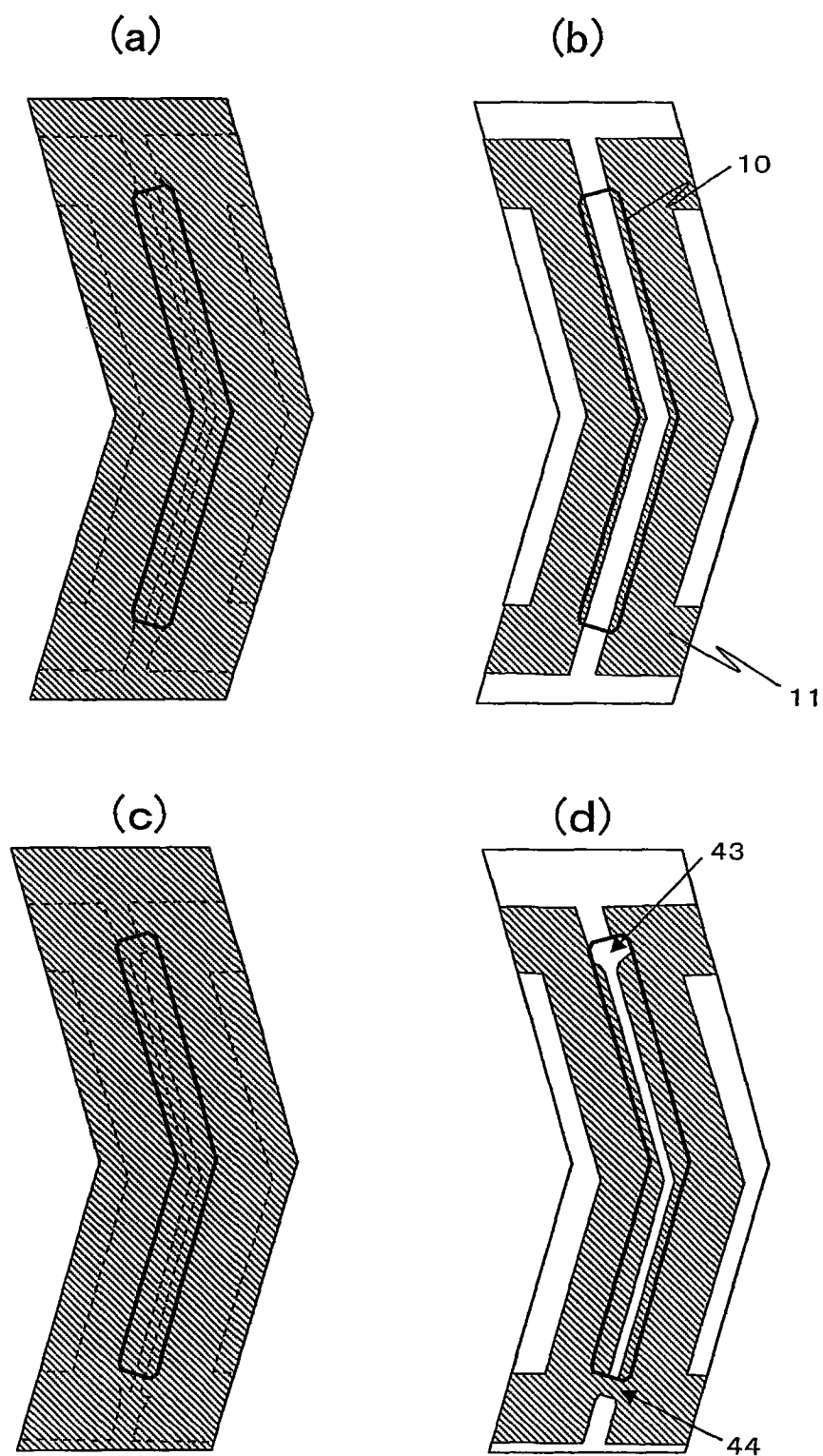


图 11

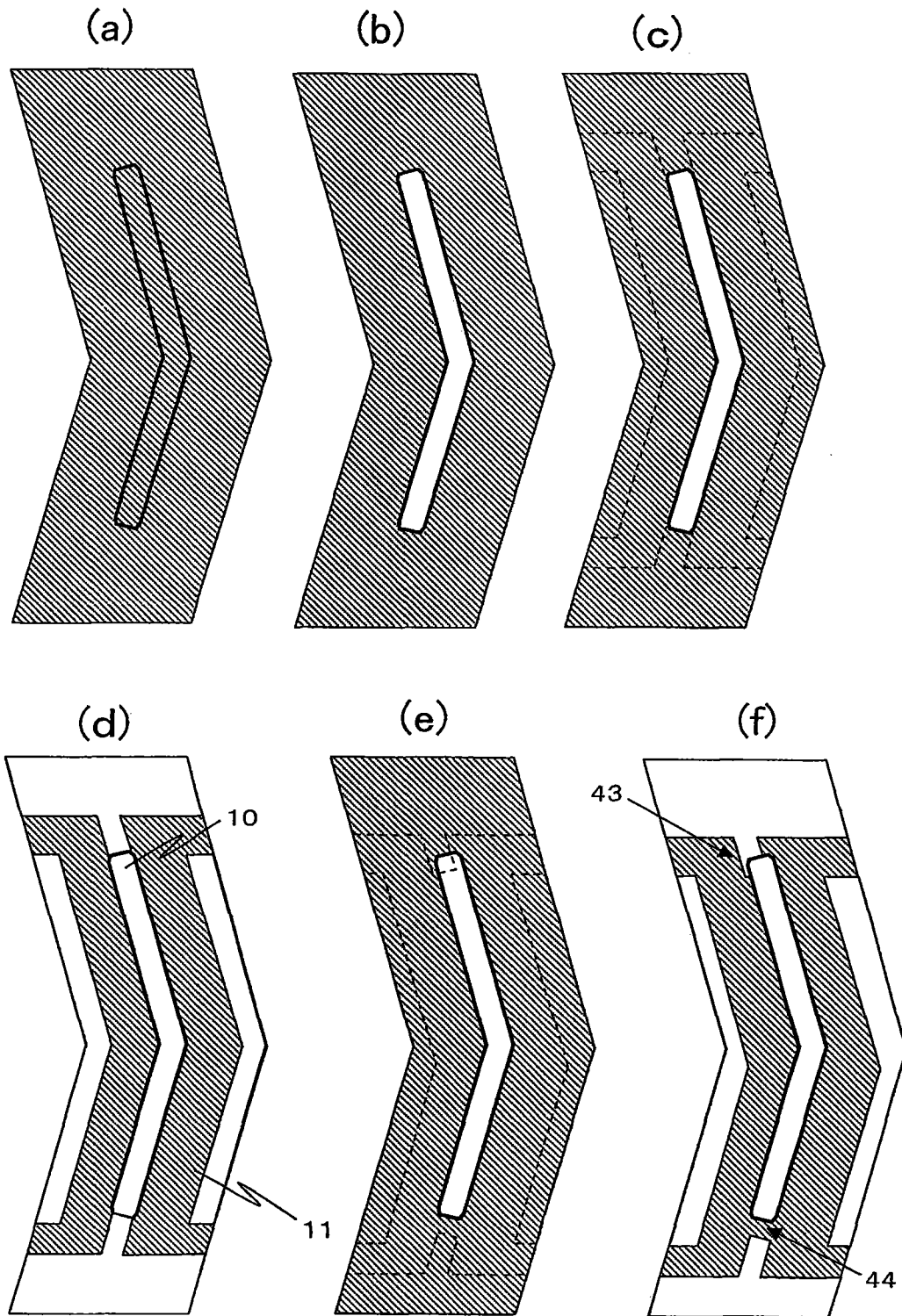


图 12

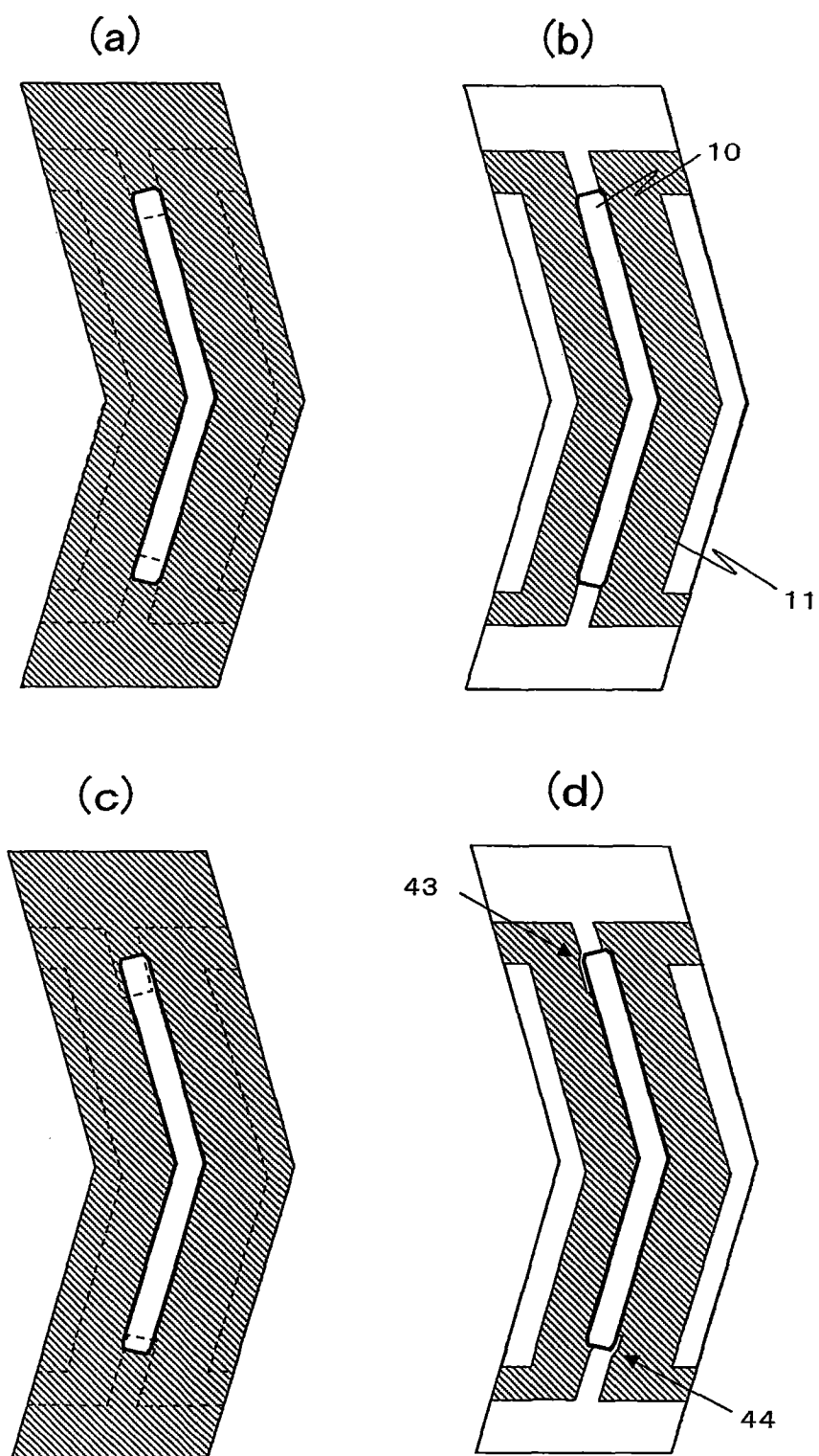


图 13

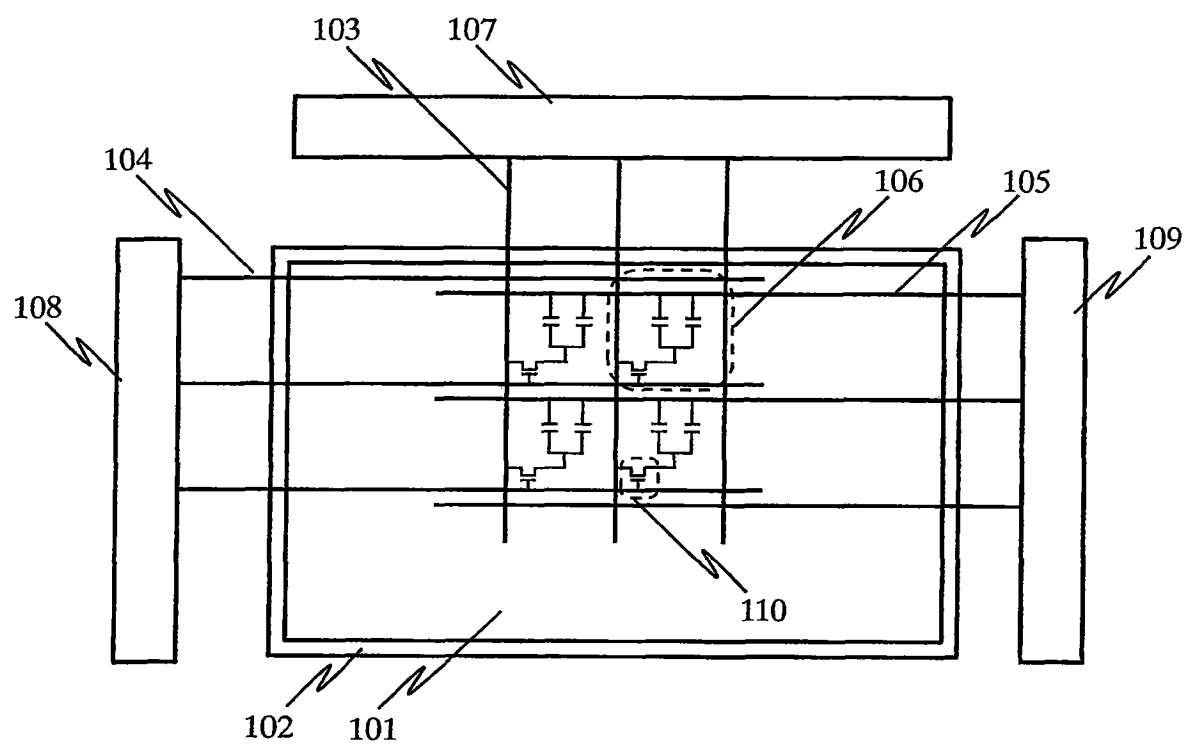


图 14

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	CN103217838A	公开(公告)日	2013-07-24
申请号	CN201310028150.9	申请日	2013-01-17
[标]申请(专利权)人(译)	株式会社日本显示器东		
申请(专利权)人(译)	株式会社日本显示器东		
当前申请(专利权)人(译)	株式会社日本显示器东		
[标]发明人	伊东理 平塚崇人 山本昌直 石垣利昌 园田大介		
发明人	伊东理 平塚崇人 山本昌直 石垣利昌 园田大介		
IPC分类号	G02F1/1343 G02F1/1333		
CPC分类号	G02F2001/134318 G02F1/13394 H01L33/0041 G02F1/133377 G02F2001/134381 G02F1/134363 G02F1/133345 G02F1/1337 G02F1/133707		
代理人(译)	杨宏军 马立荣		
优先权	2012008974 2012-01-19 JP		
其他公开文献	CN103217838B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示装置及液晶显示装置的制造方法。在壁电极方式的液晶显示装置中，将壁构造和电极的平面分布最优化，提高成品率。所述液晶显示装置呈矩阵状地配置有多个像素，各像素包括：绝缘体的壁构造，其形成于像素边界；源电极，其由形成在上述像素边界的壁构造的侧面的壁电极、及与该壁电极连续且从壁电极与基板接触的位置开始在平面方向延伸的平面电极构成；第一公共电极，其设置于像素两侧的源电极之间，且隔着绝缘层与上述平面电极有一部分重叠，从而形成保持电容；以及第二公共电极，其设置在上述像素两侧的壁电极之间，在所述液晶显示装置中，将成为相邻两像素的壁电极的边界的狭缝只配置在上述壁构造的顶部。

