



(21)申请号 201410129177.1

(22)申请日 2014.04.01

(65)同一申请的已公布的文献号  
申请公布号 CN 104103248 A

(43)申请公布日 2014.10.15

(30)优先权数据  
2013-076271 2013.04.01 JP

(73)专利权人 辛纳普蒂克斯日本合同会社  
地址 日本东京

(72)发明人 斋藤聪 北村宏太 田边肇

(74)专利代理机构 中国专利代理(香港)有限公司 72001  
代理人 秦琳 陈岚

(51)Int.Cl.

G09G 3/36(2006.01)

(56)对比文件

US 2013/0063404 A1, 2013.03.14, 说明书第[0008]、[0026]、[0027]和[0046]段.

CN 101206845 A, 2008.06.25, 说明书第2页第6段、第3页第2段、第6页第7、10段和第7页第11段.

US 2010/0141850 A1, 2010.06.10, 说明书第[0094]、[0099]–[0101]、[0104]、[0105]、[0133]、[0137]和[0140]段及附图2–5和21.

JP 特开平1–231026 A, 1989.09.14, 全文.

JP 特开2010–117492 A, 2010.05.27, 全文.

审查员 张小波

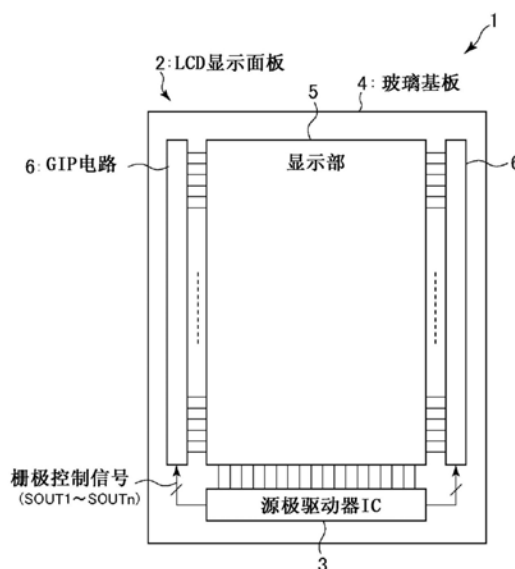
权利要求书3页 说明书11页 附图18页

(54)发明名称

显示设备和显示面板驱动器

(57)摘要

本发明涉及显示设备和显示面板驱动器。液晶显示设备包括：液晶显示面板，该液晶显示面板具有栅极线和源极线；GIP电路，该GIP电路驱动栅极线；以及源极驱动器(IC3)，该源极驱动器(IC3)驱动源极线。源极驱动器(IC3)包括生成控制GIP电路的栅极控制信号(SOUT1–SOUTn)的栅极控制信号生成器。栅极控制信号生成器被配置成使得能够用软件控制栅极控制信号(SOUT1–SOUTn)的波形。



1. 一种显示设备,包括:

显示面板,所述显示面板包括栅极线和源极线;

栅极驱动器,所述栅极驱动器被配置成驱动所述栅极线中的每一条;以及

源极驱动器,所述源极驱动器被配置成驱动所述源极线中的每一条,

其中,所述源极驱动器包括栅极控制信号生成器,所述栅极控制信号生成器被配置成生成用于控制所述栅极驱动器的栅极控制信号,并且

其中,所述栅极控制信号生成器被配置成允许以软件来控制栅极控制信号的波形,

其中所述栅极控制信号生成器包括:

波形控制寄存器;

内部数字信号生成器,被配置成响应于由所述波形控制寄存器保持的第三寄存器值,来生成波形相互不同的多个多电平内部数字信号,其中,多个多电平内部数字信号中的每一个是三值或更多值的数字信号;以及

脉冲交换电路,所述脉冲交换电路被配置成输出根据多个内部数字信号生成的内部栅极控制信号,

其中,所述脉冲交换电路被配置成响应于由所述波形控制寄存器保持的第二寄存器值,输出从多个内部数字信号和多个多电平内部数字信号选择的信号作为内部栅极控制信号,或者输出通过对多个内部数字信号和多个多电平内部数字信号的多个信号执行逻辑运算而生成的内部栅极控制信号。

2. 根据权利要求1所述的显示设备,其中,所述栅极控制信号生成器包括寄存器,并且

其中,响应于被保留在所述寄存器中的寄存器值来控制栅极控制信号的波形。

3. 根据权利要求1所述的显示设备,其中所述栅极控制信号生成器还包括:

电平位移器,所述电平位移器被配置成对内部栅极控制信号执行电平位移以生成栅极控制信号,

其中,所述内部数字信号生成器被配置成响应于由所述波形控制寄存器保持的第一寄存器值,来生成波形相互不同的多个内部数字信号,

其中,响应于由所述波形控制寄存器保持的第二寄存器值,所述脉冲交换电路输出从多个内部数字信号选择的信号作为内部栅极控制信号,并且输出通过对多个内部数字信号当中的多个信号执行逻辑运算而生成的内部栅极控制信号。

4. 根据权利要求3所述的显示设备,其中,基于由所述波形控制寄存器保持的第一寄存器值来调整多个内部数字信号中的每一个的周期和相位。

5. 根据权利要求1所述的显示设备,其中,所述源极驱动器具有内置型微处理单元MPU,并且其中,用软件通过所述MPU来控制栅极控制信号的波形。

6. 根据权利要求1所述的显示设备,进一步包括触摸面板,

其中,所述源极驱动器包括:

触摸面板控制器,所述触摸面板控制器被配置成生成示出所述触摸面板的电子状态的数据;

微处理单元MPU,所述MPU被配置成根据从所述触摸面板控制器接收到的数据来检测接触所述触摸面板的方式,

其中,用软件通过所述MPU来控制栅极控制信号的波形。

7. 根据权利要求6所述的显示设备,其中,所述源极驱动器包括电平位移器,其中,所述MPU基于被非易失性地存储的波形数据来生成内部数字信号,并且其中,所述电平位移器对内部数字信号执行电平位移以生成栅极控制信号。

8. 一种显示面板驱动器,包括:

源极驱动器电路部,所述源极驱动器电路部被配置成驱动显示面板的源极线;以及栅极控制信号生成部,所述栅极控制信号生成部被配置成生成栅极控制信号,以用于控制驱动所述显示面板的栅极线的栅极驱动器,

其中,所述栅极控制信号生成部被配置成能够用软件来控制栅极控制信号的波形,

其中所述栅极控制信号生成部包括:

波形控制寄存器;

内部数字信号生成器,被配置成响应于由所述波形控制寄存器保持的第三寄存器值,来生成波形相互不同的多个多电平内部数字信号,其中,多个多电平内部数字信号中的每一个是三值或更多值的数字信号;以及

脉冲交换电路,所述脉冲交换电路被配置成输出根据多个内部数字信号生成的内部栅极控制信号,

其中,所述脉冲交换电路被配置成响应于由所述波形控制寄存器保持的第二寄存器值,输出从多个内部数字信号和多个多电平内部数字信号选择的信号作为内部栅极控制信号,或者输出通过对多个内部数字信号和多个多电平内部数字信号的多个信号执行逻辑运算而生成的内部栅极控制信号。

9. 根据权利要求8所述的显示面板驱动器,其中,所述栅极控制信号生成部包括寄存器,其中,响应于由所述寄存器保持的寄存器值来控制栅极控制信号的波形。

10. 根据权利要求8所述的显示面板驱动器,其中,所述栅极控制信号生成部还包括:

电平位移器,所述电平位移器被配置成对内部栅极控制信号执行电平位移以生成栅极控制信号,

其中,所述内部数字信号生成器被配置成响应于由所述波形控制寄存器保持的第一寄存器值,来生成波形相互不同的多个内部数字信号,

其中,所述脉冲交换电路被配置成响应于由所述波形控制寄存器保持的第二寄存器值,输出从多个内部数字信号选择的信号作为内部栅极控制信号,或者,输出通过多个内部数字信号的多个信号的逻辑运算而生成的内部栅极控制信号。

11. 根据权利要求10所述的显示面板驱动器,其中,基于由所述波形控制寄存器保持的第一寄存器值来控制多个内部数字信号中的每一个的周期和相位。

12. 根据权利要求8所述的显示面板驱动器,进一步包括微处理单元MPU,

其中,通过所述MPU用软件来控制栅极控制信号的波形。

13. 根据权利要求8所述的显示面板驱动器,进一步包括:

触摸面板控制器,所述触摸面板控制器被配置成生成示出触摸面板的电子状态的数据;以及

微处理单元MPU,所述MPU被配置成根据从所述触摸面板控制器接收到的数据来检测接触所述触摸面板的方式,

其中,通过所述MPU用软件来控制栅极控制信号的波形。

14. 根据权利要求12所述的显示面板驱动器,进一步包括电平位移器,其中,所述MPU基于被非易失性地存储的波形数据来生成内部数字信号,并且其中,所述电平位移器对内部数字信号执行电平位移以生成栅极控制信号。

## 显示设备和显示面板驱动器

### 技术领域

[0001] 本发明涉及一种显示面板驱动器和显示设备,并且更加特别地涉及一种具有控制驱动显示面板的栅极线(而且,也被称为扫描线或者地址线)的电路的功能的显示面板驱动器,和使用该显示面板驱动器的显示设备。

### 背景技术

[0002] 诸如液晶显示设备的显示面板通常包括用于选择像素的行的栅极线(而且,也被称为扫描线或者地址线)和与图像数据相对应的信号示出各个像素的渐变的源极线(而且,也被称为信号线或者数据线)。为此,用于驱动栅极线的驱动器(有时候,被称为栅极驱动器)和用于驱动源极线的驱动器(有时候,被称为源极驱动器)被组装在包含显示面板的面板显示设备中。

[0003] 面板显示设备的一个示例被配置成使得生成控制用于驱动栅极线的栅极驱动器的控制信号(栅极控制信号)的功能被组装在起到源极驱动器的作用的集成电路(IC)中,并且通过被集成在显示面板中的布线将生成的控制信号供应到栅极驱动器。这时,通过使用COG(玻璃上电路)技术栅极驱动器可以被集成在显示面板的玻璃基板上(在下文中,栅极驱动器有时候被称为GIP(面板中的栅极)电路)。而且,起到栅极驱动器的作用的IC芯片可以被接合到显示面板。这样的配置是优选的,因为没有要求将信号从显示面板的外部供应到栅极驱动器并且被连接到显示面板的信号线的数目能够被减少。在例如JP2008-224798A和JP2012-181543A中公开以这样的方式配置的面板显示设备。

[0004] 引用列表

[0005] [专利文献1]:JP2008-224798A

[0006] [专利文献2]:JP2012-181543A

### 发明内容

[0007] 发明人认识到的关于这样的面板显示单元的一个问题是,对于显示面板或者栅极驱动器IC的各个制造商或者对于每一种产品,用于驱动栅极线的控制系统可以不同。取决于显示面板或者栅极驱动器IC的规格,控制GIP电路或者栅极驱动器IC的控制信号(栅极控制信号)的波形是不同的。然而,制造与各个制造商或者各个产品的规格相对应的专用的源极驱动器IC是不经济的。

[0008] 作为与上述问题相对应的一个措施,用于各个的制造商的规格的多个硬件电路被集成在源极驱动器IC中,并且选择(例如,通过设定来选择)实际生效的硬件电路。然而,在这样的措施中,当要被处理的产品或者制造商的数目增加时要求许多专用的硬件电路,并且电路规模和设计人工作日增加。而且,因为使用硬件电路,则在设计完成之后难以处理新的设计规格,并且变成难以测量规格变化。

[0009] 因此,本发明的一个目的是为了提供一种显示面板驱动器,该显示面板驱动器能够生成测量不同规格的栅极驱动器(GIP电路或者栅极驱动器IC)同时减少电路规模的栅极

控制信号。

[0010] 根据本发明的一个方面,显示设备包括:显示面板,该显示面板包括栅极线和源极线;栅极驱动器,该栅极驱动器被配置成驱动栅极线中的每一条;以及源极驱动器,该源极驱动器被配置成驱动源极线中的每一条。源极驱动器包括栅极控制信号生成器,该栅极控制信号生成器被配置成生成用于控制栅极驱动器栅极控制信号,并且其中栅极控制信号生成器被配置成允许以软件来控制栅极控制信号的波形。

[0011] 在此,栅极驱动器可以被集成在显示面板的基板上。而且,栅极驱动器可以是被集成在半导体芯片中的栅极驱动器IC。在这样的情况下,栅极驱动器IC可以被安装在显示面板中。

[0012] 显示面板驱动器包括:源极驱动器电路部,该源极驱动器电路部被配置成驱动显示面板的源极线;和栅极控制信号生成部,该栅极控制信号生成部被配置成生成栅极控制信号,所述栅极控制信号用于控制驱动所述显示面板的栅极线的栅极驱动器。栅极控制信号生成部被配置成能够以软件来控制栅极控制信号的波形。

[0013] 根据本发明,源极驱动器能够被设置为使得栅极控制信号能够被生成以符合不同规格的栅极驱动器(GIP电路或者栅极驱动器IC),同时减少电路规模。

## 附图说明

[0014] 图1是示出根据本发明的第一实施例的液晶显示设备的配置的示例的概念图;

[0015] 图2是示出第一实施例中的液晶显示设备的配置的另一示例的概念图;

[0016] 图3是示出第一实施例中的源极驱动器IC的配置的框图;

[0017] 图4是示出第一实施例中的源极驱动器IC中的与内部栅极控制信号SINT1至SINTn的生成有关的部分的配置的框图;

[0018] 图5是示出第一实施例中的通过脉冲生成器生成的内部时钟信号的波形的示例的时序图;

[0019] 图6是示出第一实施例中的通过脉冲生成器生成的内部时钟信号的波形的示例的时序图;

[0020] 图7是示出第一实施例中的通过多电平脉冲生成器生成的多电平内部时钟信号的波形的示例的时序图;

[0021] 图8是示出第一实施例中的通过多电平脉冲生成器生成的多电平内部时钟信号的波形的示例的时序图;

[0022] 图9是示出第一实施例中的通过源极驱动器IC生成的栅极控制信号SOUT1至SOUT9的波形的示例的时序图;

[0023] 图10是示出第一实施例中的通过源极驱动器IC生成的栅极控制信号SOUT1至SOUT9的波形的示例的时序图;

[0024] 图11是示出第一实施例中的通过源极驱动器IC生成的栅极控制信号SOUT1至SOUT9的波形的示例的时序图;

[0025] 图12是示出第一实施例中的在启动时的电源电压 $V_{PWR1}$ 至 $V_{RWR3}$ 的上升沿和下降沿的示例的时序图;

[0026] 图13A是示出第二实施例中的TPC内置源极驱动器IC的配置的框图;

[0027] 图13B是示出第二实施例中的在TPC内置源极驱动器IC中的MPU(微处理单元)和LCD驱动器(液晶显示器)之间交换的信号的波形的示例的时序图;

[0028] 图14是在概念上示出第二实施例中的液晶显示设备的配置的框图;

[0029] 图15是示出在第二实施例中的在TPC内置源极驱动器IC中集成的触摸面板控制器的配置的示例的框图;

[0030] 图16是示出在第二实施例中的在TPC内置源极驱动器IC中通过MPU生成的通用IO数据信号的波形的示例的时序图;以及

[0031] 图17是示出在第二实施例中的通过TPC内置源极驱动器生成的栅极控制信号SOUT1至SOUT10的波形的示例的时序图。

## 具体实施方式

[0032] [第一实施例]

[0033] 图1是示出根据本发明的第一实施例的液晶显示设备1的配置的示例的概念图。液晶显示设备1包含液晶显示面板2和源极驱动器IC3。显示部5和GIP(面板中栅极)电路6被形成在液晶显示面板2的玻璃基板4上。栅极线(也被称为扫描线或者地址线)、源极以及像素被集成在显示部5上。GIP电路6是用于驱动显示部5的栅极线的电路,并且通过使用例如COG(玻璃上电路)技术被形成在玻璃基板4上。

[0034] 源极驱动IC3具有作为用于驱动被设置在液晶显示面板2的显示部5上的源极线的显示面板驱动器的功能。另外,源极驱动IC3也具有将栅极控制信号SOUT1至SOUTn供应到GIP电路6的功能。GIP电路6响应于由源极驱动IC3所供应的栅极控制信号SOUT1至SOUTn来驱动显示部5的栅极线。

[0035] 在图1的配置中,通过被集成在液晶显示面板2上的GIP电路6驱动栅极线。然而,如在图2中所示,被集成为半导体芯片的栅极驱动IC6A可以被安装在液晶显示面板2上以驱动显示部5的栅极线。在这样的情况下,栅极驱动器IC6A响应于由源极驱动IC3所供应的栅极控制信号SOUT1至SOUTn驱动显示部5的栅极线。

[0036] 如在上面所提及的,取决于制造商或者产品,GIP电路6(图1)的设计规格和栅极驱动器IC6A(图2)的设计规格,即,要被供应的栅极控制信号SOUT1至SOUTn是不同的。为了处理这样的问题,本实施例中的源极驱动IC3被配置为使得能够用软件对栅极控制信号SOUT1至SOUTn的波形进行编程。如上所提及的被配置的源极驱动器IC3能够生成具有与GIP电路6或者各种规格的栅极驱动器IC6A相对应的波形的栅极控制信号SOUT1至SOUTn。下面将会详细描述源极驱动器IC3的配置。

[0037] 图3是示出在本实施例中的源极驱动器IC3的配置的框图。本实施例中的源极驱动器IC3包含接口11、命令寄存器12、控制寄存器13、非易失性存储器14、帧存储器15、源极驱动器电路16、LCD驱动电力供应电路17、时序生成器18以及面板接口驱动器电路19。

[0038] 接口11是用于从外部设备(例如,主机处理器)接收图像数据和控制数据,并且将由源极驱动器IC3所生成的数据传输到外部设备的电路。

[0039] 命令寄存器12、控制寄存器13、以及非易失性存储器14配置用于存储被用于控制源极驱动器IC3的数据的电路群。命令寄存器12存储被包括在从外部设备所接收的控制数据中的命令,并且控制寄存器13存储被用于控制源极驱动器IC3的寄存器值。帧存储器15、

LCD驱动电力供应电路17、以及时序生成器18响应于在命令寄存器12中所存储的命令和在控制寄存器13中所存储的寄存器值进行操作。非易失性存储器14以非易失性的方式存储被最初设定在控制寄存器13中(例如,在源极驱动器IC3的启动时设定)的寄存器值。当源极驱动器IC3被启动时,在非易失性存储器14中所存储的寄存器值被读取并且被存储在控制寄存器13中。从外部设备通过接口11能够重写在控制寄存器13和非易失性存储器14中所存储的寄存器值。

[0040] 帧存储器15和源极驱动器16配置用于驱动被设置在显示部5上的源极线的电路部分。帧存储器15存储从外部设备所供应的图像数据。源极驱动器电路16响应于从帧存储器15所读取的图像数据生成源极驱动信号S1至Sm。源极驱动信号S1至Sm被供应到显示部5的m条源极线并且被写入到通过m条源极线被连接到由GIP电路6或者栅极驱动器IC6A所选择的栅极线的像素。

[0041] LCD驱动电力供应电路17产生在源极驱动器IC3中所使用的各种电源电压。在本实施例中,LCD驱动电力供应电路17也具有产生要被供应到GIP电路6或者栅极驱动器IC6A的驱动电源电压 $V_{PWR1}$ 至 $V_{PWR3}$ 的功能。响应于在命令寄存器12中所存储的命令和在控制寄存器13中所存储的寄存器值来控制LCD驱动电力供应电路17的操作。

[0042] 时序生成器18是用于执行被包括在源极驱动器IC3中的各自电路的时序控制的电路。时序生成器18将信号供应到帧存储器15、源极驱动器电路16以及LCD驱动电力供应电路17以控制它们的操作时序。

[0043] 另外,时序生成器也具有执行GIP电路6或者栅极驱动器IC6A的时序控制的功能。详细地,在本实施例中,时序生成器18将内部栅极控制信号SINT1至SINTn供应到面板接口驱动器电路19,并且从内部栅极控制信号SINT1至SINTn生成栅极控制信号SOUT1至SOUTn。

[0044] 面板接口驱动器电路19作为对内部栅极控制信号SINT1至SINTn执行电平位移操作的电平位移器进行操作,以便使信号电平与GIP电路6或者栅极驱动器IC6A的输入信号电平相匹配,并且将在电平位移之后的信号作为栅极控制信号SOUT1至SOUTn输出。即,栅极控制信号SOUT1至SOUTn被生成为在振幅上不同于内部栅极控制信号SINT1至SINTn的信号,尽管其具有与内部栅极控制信号SINT1至SINTn相同的波形。

[0045] 图4示出与内部栅极控制信号SINT1至SINTn的生成有关的电路部分(内部栅极控制信号生成部)的配置。在图4中所示的电路部分和上面的面板接口驱动器电路19配置用于生成栅极控制信号SOUT1至SOUTn的栅极控制信号生成部。

[0046] 在本实施例的源极驱动器IC3中,能够用软件对内部栅极控制信号SINT1至SINTn的波形,即,栅极控制信号SOUT1至SOUTn的波形进行编程。详细地,通过设定被包括在控制寄存器13中的寄存器中的寄存器值,能够调整内部栅极控制信号SINT1至SINTn的波形。

[0047] 详细地,控制寄存器13包含主计数器控制寄存器21、子计数器控制寄存器22以及波形控制寄存器23。时序生成器18包含主计数器31、子计数器32至35、脉冲生成器36至37、多电平脉冲生成器38至39以及脉冲交换电路40。

[0048] 主计数器31响应于由主计数器控制寄存器21所保持的寄存器值执行时钟信号CLK的计数脉冲的操作。在本实施例中,主计数器控制寄存器21保持指示要通过主计数器31计数时钟信号CLK的脉冲的数目的寄存器值(将计数值增加了“1”)。在这样的情况下,主计数器31以与由主计数器控制寄存器21所保存的寄存器值相对应的速度计数。



[0049] 各个子计数器32至35响应于由子计数器控制寄存器22所保持的寄存器值来执行对主计数器31的计数器值中的变化进行计数的操作。在本实施例中,子计数器控制寄存器22保持指示主计数器31的计数器值的变化量的寄存器值,由子计数器32至35计数该寄存器值(将计数值增了“1”)。在这样的情况下,各个子计数器32至35以与由子计数器控制寄存器22所保存的寄存器值相对应的速度计数。

[0050] 脉冲生成器36和37起内部数字信号生成部的作用,该内部数字信号生成部基于由波形控制寄存器23所保持的寄存器值被控制并且产生一组具有不同波形的内部数字信号。详细地,脉冲生成器36在参考由波形控制寄存器23所保持的寄存器值和子计数器32的计数器值的同时,生成内部时钟信号CLK1至CLK<sub>p</sub>( $p$ 是2或者大于2的整数)。图5示出由脉冲生成器36所生成的内部时钟信号CLK1至CLK<sub>p</sub>的波形的示例。脉冲生成器36能够生成在相位上相互不同的内部时钟信号并且能够生成在周期上相互不同的内部时钟信号。即,关于内部时钟信号CLK1至CLK<sub>p</sub>,它们的周期和相位能够被调整。

[0051] 再次参考图4,通过作为如下的一个示例的脉冲生成器36生成内部时钟信号CLK1至CLK<sub>p</sub>。在波形控制寄存器23中设定用于设定各个内部时钟信号CLK1至CLK<sub>p</sub>的周期和相位的寄存器值。脉冲生成器36将被设定的寄存器值和子计数器32的计数器值进行比较,并且基于比较的结果将各个内部时钟信号CLK1至CLK<sub>p</sub>设定到高电平或者低电平。通过适当地设定在波形控制寄存器23中的寄存器值,能够调整内部时钟信号CLK1至CLK<sub>p</sub>的周期和相位。

[0052] 类似地,脉冲生成器37在参考由波形控制寄存器23所保持的寄存器值和子计数器33的计数器值的同时,生成内部脉冲信号PLS1至PLS<sub>q</sub>( $q$ 是2或者大于2的整数)。图6示出由脉冲生成器37所生成的内部脉冲信号PLS1至PLS<sub>q</sub>的波形的示例。脉冲生成器37能够生成在相位上相互不同的内部脉冲信号、在周期上相互不同的内部脉冲信号、以及在占空比上相互不同的内部脉冲信号。即,关于内部脉冲信号PLS1至PLS<sub>q</sub>,它们的周期、相位以及占空比能够被调整。

[0053] 再次参考图4,由作为如下的一个示例的脉冲生成器37生成内部脉冲信号PLS1至PLS<sub>q</sub>。在波形控制寄存器23中设定用于确定各个内部脉冲信号PLS1至PLS<sub>q</sub>的周期和相位的寄存器值。脉冲生成器37将被设定的寄存器值和子计数器32的计数器值进行比较,并且基于比较的结果将各个内部脉冲信号PLS1至PLS<sub>q</sub>设定成高电平或者低电平。通过适当地调整在波形控制寄存器23中设定的寄存器值,能够调整内部脉冲信号PLS1至PLS<sub>q</sub>的周期、相位以及占空比。

[0054] 注意,作为内部脉冲信号PLS1至PLS<sub>q</sub>,可以始终生成处于高电平的信号(在图6中,内部脉冲信号PLS( $q-1$ ))。而且,可以始终生成低电平的信号(在图6中,内部脉冲信号PLS<sub>q</sub>)。

[0055] 而且,注意,内部时钟信号CLK1至CLK<sub>p</sub>和内部脉冲信号PLS1至PLS<sub>q</sub>仅在周期、相位、以及占空比中的至少一个上不同。因此,应该注意作为数字信号不存在本质差别的事实。

[0056] 而且,多电平脉冲生成器38和39两者起到多电平内部信号生成部的作用,其基于由波形控制寄存器23所保持的寄存器值被控制并且生成具有不同波形的一组多电平内部数字信号。在此,各个多电平内部数字信号是具有三个或者更多个可允许的信号电平的信号。在本实施例中,产生三个值的多电平内部数字信号。

[0057] 详细地,多电平脉冲生成器38在参考由波形控制寄存器23所保持的寄存器值和子计数器34的计数器值的同时,生成多电平内部时钟信号MCLK1至MCLKr(r是2或者更大的整数)。各个多电平内部时钟信号MCLK1至MCLKr是具有三个或者更多个可允许的信号电平的时钟信号。在本实施例中,生成各个多电平内部时钟信号MCLK1至MCLKr作为三个值的时钟信号。

[0058] 图7示出由多电平脉冲生成器38所产生的多电平内部时钟信号MCLK1至MCLKr的波形的示例。可允许用于各个多电平内部时钟信号MCLK1至MCLKr的信号电平是三个值 $V_{HIGH}$ 、 $V_{MID}$ 以及 $V_{LOW}$ 。在此,电压 $V_{HIGH}$ 是被用作内部时钟信号CLK1至CLKp和内部脉冲信号PLS1至PLSq的电压,并且电压 $V_{LOW}$ 是被用作内部时钟信号CLK1至CLKp和内部脉冲信号PLS1至PLSq的低电平的电压。而且,电压 $V_{MID}$ 是在电压 $V_{HIGH}$ 和 $V_{LOW}$ 之间的中间电压。在当它们中的每一个在低电平(电压 $V_{LOW}$ )和高电平(电压 $V_{HIGH}$ )之间位移的过程中,多电平内部时钟信号MCLK1至MCLKr中的每一个具有被保持在中间电平(电压 $V_{MID}$ )达恒定时间的波形。多电平脉冲生成器38能够生成不同相位的多电平内部时钟信号并且能够生成不同周期的多电平内部时钟信号。即,关于多电平内部时钟信号MCLK1至MCLKr,它们的周期和相位能够被调整。而且,在各个多电平内部时钟信号MCLK1至MCLKr中,将它们中的每一个保持在电压 $V_{MID}$ 处的时间长度能够被调整。

[0059] 再次参考图4,通过多电平脉冲生成器38如下地生成多电平内部时钟信号MCLK1至MCLKr。在波形控制寄存器23中设定用于确定多电平脉冲生成器38的每一个周期和相位以及被保持在电压 $V_{MID}$ 处的时间长度的寄存器值。多电平脉冲生成器38将被设定的寄存器值和子计数器32的计数器值进行比较,并且基于比较的结果将多电平内部时钟信号MCLK1至MCLKr设定成高电平、低电平或者中间电平。通过适当地调整在波形控制寄存器23中所设定的寄存器值,能够调整各个多电平内部时钟信号MCLK1至MCLKr的周期和相位以及将它们中的每一个保持在电压 $V_{MID}$ 的时间长度。

[0060] 类似地,多电平脉冲生成器39在参考由波形控制寄存器23所保持的寄存器值和子计数器35的计数器值的同时,产生多电平内部脉冲信号MPLS1至MPLSs(s是2或者更大的整数)。各个多电平内部脉冲信号MPLS1至MPLSs是具有三个或者更多个可允许的信号电平的脉冲信号。在本实施例中,各个多电平内部脉冲信号MPLS1至MPLSs被生成为三个值的脉冲信号。

[0061] 图8示出由多电平脉冲生成器39所生成的多电平内部脉冲信号MPLS1至MPLSs的波形的示例。可允许用于各个多电平内部脉冲信号MPLS1至MPLSs的信号电平是三个值 $V_{HIGH}$ 、 $V_{MID}$ 以及 $V_{LOW}$ 。在当它们中的每一个在低电平(电压 $V_{LOW}$ )和高电平(电压 $V_{HIGH}$ )之间位移的过程中,多电平内部脉冲信号MPLS1至MPLSs中的每一个具有被保持在中间电平(电压 $V_{MID}$ )处达恒定的时间的波形。多电平脉冲生成器38能够生成不同相位的多电平内部时钟信号,并且能够生成不同周期的多电平内部时钟信号。即,关于多电平内部脉冲信号MPLS1至MPLSs,它们的周期和相位能够被调整。而且,在各个多电平内部脉冲信号MPLS1至MPLSs中,将它们中的每一个保持在电压 $V_{MID}$ 处的时间长度也能够被调整。

[0062] 由多电平脉冲生成器39如下地生成多电平内部脉冲信号MPLS1至MPLSs。在波形控制寄存器23中设定用于为多电平脉冲生成器39确定周期、相位以及被保持在电压 $V_{MID}$ 处的时间长度的寄存器值。多电平脉冲生成器39将被设定的寄存器值和子计数器32的计数器值

进行比较,并且基于比较的结果将各个多电平内部脉冲信号MPLS1至MPLSs设定成高电平、低电平或者中间电平。通过适当地调整为波形控制寄存器23所设定的寄存器值,能够调整在各个多电平内部脉冲信号MPLS1至MPLSs中的周期、相位以及被保持在电压 $V_{MID}$ 的时间长度。

[0063] 注意,多电平内部时钟信号MCLK1至MCLKr和多电平内部脉冲信号MPLS1至MPLSs仅在周期、相位、以及占空比中的至少一个上不同。因此,应该注意作为多电平信号(三值信号)不存在本质差别的事实。

[0064] 脉冲交换电路40从内部时钟信号CLK1至CLKp、内部脉冲信号PLS1至PLSq、多电平内部时钟信号MCLK1至MCLKr以及多电平内部脉冲信号MPLS1至MPLSs生成内部栅极控制信号SINT1至SINTn。能够通过各种操作生成内部栅极控制信号SINT1至SINTn。可以从内部时钟信号CLK1至CLKp、内部脉冲信号PLS1至PLSq、多电平内部时钟信号MCLK1至MCLKr以及多电平内部脉冲信号MPLS1至MPLSs选择各个内部栅极控制信号SINTi。在此,相同的信号可以被用作在内部栅极控制信号SINT1至SINTn当中的两个或者更多个信号。

[0065] 而且,各个内部栅极控制信号SINTi可以被生成为当对内部时钟信号CLK1至CLKp、内部脉冲信号PLS1至PLSq、多电平内部时钟信号MCLK1至MCLKr以及多电平内部脉冲信号MPLS1至MPLSs当中的多个信号执行逻辑操作(例如,AND、OR、NAND、NOR或者XOR)时所获得的信号。

[0066] 在波形控制寄存器23中设定用于控制脉冲交换电路40的操作的寄存器值。脉冲交换电路40基于所设定的寄存器值执行操作并且生成各个内部栅极控制信号SINT1至SINTn。详细地,响应于所设定的寄存器值,脉冲交换电路40输出从内部时钟信号CLK1至CLKp、内部脉冲信号PLS1至PLSq、多电平内部时钟信号MCLK1至MCLKr以及多电平内部脉冲信号MPLS1至MPLSs所选择的信号、或者作为在上面所提及的信号当中的多个信号的逻辑操作的结果而获得的信号,作为内部栅极控制信号SINT1至SINTn。

[0067] 所生成的内部栅极控制信号SINT1至SINTn被供应到面板接口驱动器电路19。面板接口驱动器电路19将内部栅极控制信号SINT1至SINTn转换成具有与GIP电路6或者栅极驱动器IC6A的输入电平相对应的信号电平的信号,以生成栅极控制信号SOUT1至SOUTn。作为一个示例,当内部栅极控制信号SINT1至SINTn的高电平是5V、其低电平是0V并且其中间电平是2.5V时,内部栅极控制信号SINT1至SINTn被转换成在其中高电平是15V、低电平是0V并且中间电平是7.5V的信号,从而生成栅极控制信号SOUT1至SOUTn。所生成的栅极控制信号SOUT1至SOUTn被供应到GIP电路6或者栅极驱动器IC6A。

[0068] 图9至图11是示出所生成的栅极控制信号SOUT1至SOUT9的波形的示例的时序图。在图9的示例中,内部脉冲信号PLS1被选择作为内部栅极控制信号SINT1,并且具有与内部栅极控制信号SINT1相对应的波形的栅极控制信号SOUT1被供应到GIP电路6或者栅极驱动器IC6A。甚至从内部时钟信号CLK1至CLKp和内部脉冲信号PLS1至PLSq选择其它的内部栅极控制信号SINT2至SINT9。

[0069] 在图10的示例中,内部时钟信号CLK2被选择作为两个内部栅极控制信号SINT3和SINT5。具有与内部栅极控制信号SINT3和SINT5相对应的波形的栅极控制信号SOUT3和SOUT5被供应到GIP电路6或者栅极驱动器IC6A。这样,相同的信号可以被选择作为两个内部栅极控制信号SINT3和SINT5。

[0070] 而且,在图11的示例中,多电平内部时钟信号MCLK1至MCLK4分别地被选择作为内部栅极控制信号SINT2至SINT5,并且具有与内部栅极控制信号SINT2至SINT5相对应的波形的栅极控制信号SOUT2至SOUT5被供应到GIP电路6或者栅极驱动器IC6A。

[0071] 在此,如在图12中所示,从LCD驱动电力供应电路17被供应到GIP电路6或者栅极驱动器IC6A的电源电压(在本实施例中,电源电压 $V_{PWR1}$ 至 $V_{PWR3}$ )的上升沿和/或下降沿也可以用软件编程。在这样的情况下,用于控制从LCD驱动电力供应电路17被供应到GIP电路6或者栅极驱动器IC6A的电源电压 $V_{PWR1}$ 至 $V_{PWR3}$ 的上升和下降顺序以及等待时间的寄存器值被设定在控制寄存器13中。LCD驱动电力供应电路17基于在控制寄存器13中所设定的寄存器值来使电源电压 $V_{PWR1}$ 至 $V_{PWR3}$ 上升或者下降。

[0072] 如上所解释,在本实施例中的源极驱动器IC3被配置成使得能够用软件对栅极控制信号SOUT1至SOUTn(和内部栅极控制信号SINT2至SINT5)进行编程。根据这样配置的源极驱动器IC3,能够生成与其规格相互不同的栅极驱动器(GIP电路或者栅极驱动器IC)相对应的栅极控制信号SOUT1至SOUTn,同时使电路规模小型化。

[0073] 要注意的是在本实施例中,如上所提及,由时序生成器18生成2值内部数字信号(即,内部时钟信号CLK1至CLKp和内部脉冲信号PLS1至PLSq)和多电平内部数字信号(即,多电平内部时钟信号MCLK1至MCLKr和多电平内部脉冲信号MPLS1至MPLSs)。然而,如果不要求则可以不生成多电平内部数字信号。在这样的情况下,可以不安装子计数器34和35以及多电平脉冲生成器38和39。

[0074] [第二实施例]

[0075] 图13A是示出根据本发明的第二实施例的源极驱动器IC的配置的框图,并且图14是示出在第二实施例中的液晶显示设备1B的整个配置的框图。在第二实施例中,如在图14中所示,除液晶显示面板2之外,触摸面板7被安装在液晶显示设备1B上。而且,在源极驱动器IC中安装驱动触摸面板7和执行检测对触摸面板7的接触的操作的功能。在下文中,在第二实施例中所使用的源极驱动器IC被称为TPC内置源极驱动器IC3B。另外,非易失性存储器8被安装在液晶显示设备1B中以便控制TPC内置源极驱动器IC3B的操作。作为非易失性存储器8,能够使用EEPROM(电可擦可编程只读存储器)。注意,在图14的配置中,示出其中集成GIP电路6的液晶显示面板2。然而,代替GIP电路6被集成在液晶显示面板2中的配置,栅极驱动器IC6A可以被安装在液晶显示面板2中。

[0076] 如在图13A中所示,本实施例中的TPC内置源极驱动器IC3B包含LCD驱动器51、触摸板控制器(TPC)52以及MPU(微控制单元)53。在此,在本实施例中,应该注意其中LCD驱动器51、触摸板控制器52以及MPU53被单片集成到一个半导体芯片上的配置。

[0077] LCD驱动器51包含用于驱动液晶显示面板2的电路群,并且特别地包含帧存储器61、源极驱动器电路62、时序控制器63、时钟生成器64、时序控制器65以及面板接口驱动器电路66。

[0078] 帧存储器61和源极驱动器电路62是用于驱动被形成在显示部5上的源极线的电路群。帧存储器61存储从外部设备供应的图像数据。源极驱动器电路62响应于从帧存储器61读取的图像数据生成源极驱动信号S1至Sm。通过源极线,源极驱动信号S1至Sm分别被供应到显示部5中的相对应的源极线,并且被写入与通过GIP电路6(或者栅极驱动器)选择的栅极线连接的像素。

[0079] 时序控制器63从MPU53接收时钟信号Clock和水平同步信号HSYNC2,并且控制与时钟信号Clock和水平同步信号HSYNC2同步的源极驱动器电路62的操作时序。

[0080] 时钟生成器64和时序控制器65是用于生成同步信号以使MPU53的操作与LCD驱动器51的操作同步的电路群,并且特别地,生成水平同步信号HSYNC1和垂直同步信号VSYNC。详细地,时钟生成器64生成在LCD驱动器51中使用的时钟信号。时序控制器65生成与通过时钟生成器64生成的时钟信号同步的水平同步信号HSYNC1和垂直同步信号VSYNC。

[0081] 面板接口驱动器电路66生成栅极控制信号SOUT1至SOUTn并且将生成的栅极控制信号SOUT1至SOUTn供应给GIP电路6或者栅极驱动器IC6A。如稍后所描述的,在本实施例中,面板接口驱动器电路66作为电平位移部操作,其对从MPU53供应的通用IO数据信号GPIO1至GPIOn执行电平位移操作以便匹配GIP电路6或者栅极驱动器IC6A的输入的信号电平,并且输出电平位移之后的信号作为栅极控制信号SOUT1至SOUTn。

[0082] 再次参考图14,触摸面板驱动器52是用于驱动触摸面板7并且获取指示触摸面板7的电子状态的数字数据的电路。在本实施例中,触摸面板控制器52具有驱动触摸面板7的横向电极图案7a中的每一个并且检测在横向电极图案7a和纵向电极图案7b之间的电容的功能。在此,横向电极图案7a是在触摸面板7的水平方向(第一方向)中延伸的电极图案,并且纵向电极图案7b是在触摸面板7的垂直方向(第二方向)中延伸的电极图案。

[0083] 图15是示出触摸面板控制器52的配置的详情的框图。触摸面板控制器52包含Y驱动器71、X传感器72、校准RAM73、选择器74、A/D转换器75以及扫描RAM76。

[0084] Y驱动器71被连接到横向电极图案7a,并且将驱动脉冲分别供应给连接到的横向电极图案7a。因此,Y驱动器71将驱动脉冲顺序地供应给多个横向电极图案7a。

[0085] X传感器72被连接到横向电极图案7b,并且获取分别具有与连接到的横向电极图案7b的电压相对应的信号电平的检测信号。当驱动脉冲被供应给特定的横向电极图案7a时的各个纵向电极图案7b的电压是以在横向电极图案7a和各个纵向电极图案7b之间的电容为基础。因此,通过获取具有与各个纵向电极图案7b的电压相对应的信号电平的检测信号,能够获得在横向电极图案7a和各个纵向电极图案7b之间的电容的数据(电容数据)。

[0086] 更加具体地,X传感器72包含校正电路72a、集成电路72b以及采样保持电路72c。校正电路72a基于被存储在校准RAM73中的校准数据来校正获取到的检测信号。集成电路72b集成校正电路72a的输出信号。采样保持电路72c采样和保持在集成电路72b的输出处生成的电压。

[0087] 对于在纵向电极图案7b中的每一个和横向电极图案7a之间的组合中的每一个,校准RAM73存储在通过校正电路72a的校正中使用的校准数据。

[0088] 选择器74从X传感器72选择输出信号中的一个,并且A/D转换器75对来自于所选择的X传感器72的输出信号执行模拟-数字转换。扫描RAM76存储通过A/D转换器75输出的数字数据作为指示在横向电极图案7a和纵向电极图案7b之间的电容的数字电容数据。

[0089] 如下地获取在特定的横向电极图案7a和各个纵向电极图案7b之间的电容数据。被连接到上述横向电极图案7a的Y驱动器71将驱动脉冲供应给上面的横向电极图案7a。当供应驱动脉冲时,在上述横向电极图案7a和各个纵向电极图案7b之间的电容被充电,以便在各个纵向电极图案7b中生成电压。结果,在各个X传感器72中通过校正电路72a获取具有与各个纵向电极图案7b的电压相对应的信号电平的检测信号。基于被存储在校准RAM73的相

对应区域中并且被发送到集成电路72b的校准数据来校正由校正电路72a获取的检测信号。供应驱动脉冲的操作和通过X传感器72获取检测信号的操作被执行多次。因此,在集成电路72b的输出处生成与在上述横向电极图案7a和上述纵向电极图案7b之间电容相对应的电压。通过采样保持电路72c获取在集成电路72b的输出处生成的电压。此外,选择器74顺序地选择X传感器72的输出信号(即,采样保持电路72c的输出信号),并且所选择的X传感器72的输出信号被供应给A/D转换器75。A/D转换器75对所选择的X传感器72的输出信号执行模拟-数字转换。通过此模拟-数字转换获得的数字信号作为数字电容数据被写入扫描RAM76中。被写入到扫描RAM76的数字电容数据被顺序地读出到MPU53并且在通过MPU53的处理中使用。

[0090] 再次参考图14,MPU53具有从触摸面板控制器52获取指示触摸面板7的电子状态的数字数据并且从数字数据检测身体到触摸面板7的接触的功能。在本实施例中,MPU53从触摸面板控制器52的扫描RAM76读取数字电容数据并且计算在触摸面板7上与身体(例如,用户的手指)的接触点的坐标。此外,MPU53从计算的触摸面板7的坐标检测对触摸面板7的操作(即,由用户执行的对触摸面板7的操作),并且生成指示检测到的触摸操作的方式的触摸面板检测数据。

[0091] 为了提高触摸操作的检测的稳定性,LCD驱动器51和MPU53相互交换时序控制信号。如在上面所提及的,LCD驱动器51的时序控制器65将水平同步信号HSYNC1和垂直同步信号VSYNC传输给MPU53。另一方面,MPU53将时钟信号Clock和水平同步信号HSYNC2传输给LCD驱动器51。通过MPU53的时钟生成器53a生成时钟信号Clock。

[0092] 图13B示出由LCD驱动器51的时序控制器65生成的水平同步信号HSYNC1和由MPU53生成的时钟信号Clock和水平同步信号HSYNC2的时序。在MPU53中的时钟生成器53a生成与从时序控制器65接收到的水平同步信号HSYNC1同步的时钟信号Clock。MPU53进一步生成与时钟信号Clock同步的水平同步信号HSYNC2并且将时钟信号Clock和水平同步信号HSYNC2供应给LCD驱动器51。

[0093] 从由LCD驱动器51供应的水平同步信号HSYNC1和垂直同步信号VSYNC,MPU53识别当生成液晶显示面板2的驱动噪声时的时序。在生成触摸面板检测数据的情况下,考虑到当生成驱动噪声的时序,MPU53检测对触摸面板7的触摸操作的方式并且生成指示检测结果的触摸面板检测数据。

[0094] 再次参考图13A,在本实施例中TPC内置源极驱动器IC3B的一个特征在于,通过使用被用于生成触摸面板检测数据的MPU53来生成栅极控制信号SOUT1至SOUTn的波形。MPU53具有允许检测触摸操作的方式的高功能。因此,在本实施例中,MPU53的功能被用于用软件生成栅极控制信号SOUT1至SOUTn的波形。

[0095] 详细地,指示栅极控制信号SOUT1至SOUTn的波形的波形数据被设定在非易失性存储器8中。MPU53基于波形数据生成通用I/O数据信号GPIO1至GPIOn。在此,通用I/O数据信号GPIO1至GPIOn是与所期待的栅极控制信号SOUT1至SOUTn的波形相对应的数据序列的信号。在本实施例中,通用I/O数据信号GPIO1至GPIOn被用作内部栅极控制信号,其用作栅极控制信号SOUT1至SOUTn的来源。详细地,在当通用I/O数据信号GPIOi应被设定为高电平时的时序,通用I/O数据信号GPIOi变成第一值(例如,数据“1”),并且在当通用I/O数据信号GPIOi应被设置成低电平时的时序,变成与第一值互补的第二值(例如,数据“0”)。通过与上述时钟

信号Clock同步来生成通用IO数据信号GPIO1至GPIO<sub>n</sub>。

[0096] 通用IO数据信号GPIO1至GPIO<sub>n</sub>被供应给面板接口驱动器电路66。面板接口驱动器电路66对通用IO数据信号GPIO1至GPIO<sub>n</sub>执行电平位移以使这些信号与GIP电路6或者栅极驱动器IC6A的输入的信号电平匹配,并且将电平位移之后的信号输出作为栅极控制信号SOUT1至SOUT<sub>n</sub>。

[0097] 通过合适地设定非易失性存储器8的波形数据,在本实施例中TPC内置源极驱动器IC3B能够生成具有所期待的波形的通用IO数据信号GPIO1至GPIO<sub>n</sub>,即,具有所期望的波形的栅极控制信号SOUT1至SOUT<sub>n</sub>。即,即使在本实施例中的TPC内置源极驱动器IC3B中,也能够用软件编程栅极控制信号SOUT1至SOUT<sub>n</sub>的波形。

[0098] 图16示出通过MPU53生成的通用IO数据信号GPIO1至GPIO<sub>n</sub>的数据序列的示例,并且图17示出响应于通用IO数据信号GPIO1至GPIO<sub>n</sub>生成的栅极控制信号SOUT1至SOUT<sub>n</sub>的示例。

[0099] 在当栅极控制信号SOUT<sub>i</sub>应被设定为高电平时的时序处,MPU53将通用IO数据信号GPIO<sub>i</sub>设定成数据“1”,并且在当栅极控制信号SOUT<sub>i</sub>应被设定成低电平时的时序处,将通用IO数据信号GPIO<sub>i</sub>设定成数据“0”。分别将栅极控制信号SOUT1至SOUT<sub>n</sub>生成为具有相互不同的信号振幅的信号,尽管其具有与通用IO数据信号GPIO1至GPIO<sub>n</sub>相同的波形。基于被设定在非易失性存储器8中的波形数据来确定通用IO数据信号GPIO1至GPIO<sub>n</sub>的数据序列(即,波形)。即,能够基于在非易失性存储器8中设定的波形数据来编程通用IO数据信号GPIO1至GPIO<sub>n</sub>。这意味着栅极控制信号SOUT1至SOUT<sub>n</sub>的波形能够被编程。

[0100] 如在上面所提及的,在本实施例中的TPC内置源极驱动器IC3B被配置成使得能够以软件样式编程栅极控制信号SOUT1至SOUT<sub>n</sub>的波形(和用作内部栅极控制信号的通用IO数据信号GPIO1至GPIO<sub>n</sub>)。根据具有这样的配置的源极驱动器IC3,能够生成与其规格相互不同的栅极驱动器(GIP电路或者栅极驱动器IC)相对应的栅极控制信号SOUT1至SOUT<sub>n</sub>,同时减少电路规模。

[0101] 应注意的是,在本实施例中,通过使用被用于检测触摸操作的方式的MPU53,来生成栅极控制信号SOUT1至SOUT<sub>n</sub>的波形。然而,通过使用被单块集成在源极驱动器IC中的任何处理器(MPU或者CPU),可以生成栅极控制信号SOUT1至SOUT<sub>n</sub>的波形。然而,如在本实施例中所描述的,通过使用被用于检测触摸操作的方式的MPU53,能够利用小规模硬件电路来生成栅极控制信号SOUT1至SOUT<sub>n</sub>。

[0102] 如在上面所提及的,已经描述了本发明的具体实施例和示例。然而,本发明不应被解释为受到上述实施例和示例的限制。对于本领域的技术人员来说能够具体化本发明和各种修改的事情会不言自明的。特别地,在上面提及的解释描述液晶显示设备的实施例。然而,应注意本发明能够被应用于不同的显示设备(例如,使用有机EL显示面板或者等离子体显示面板的显示设备)的事实。

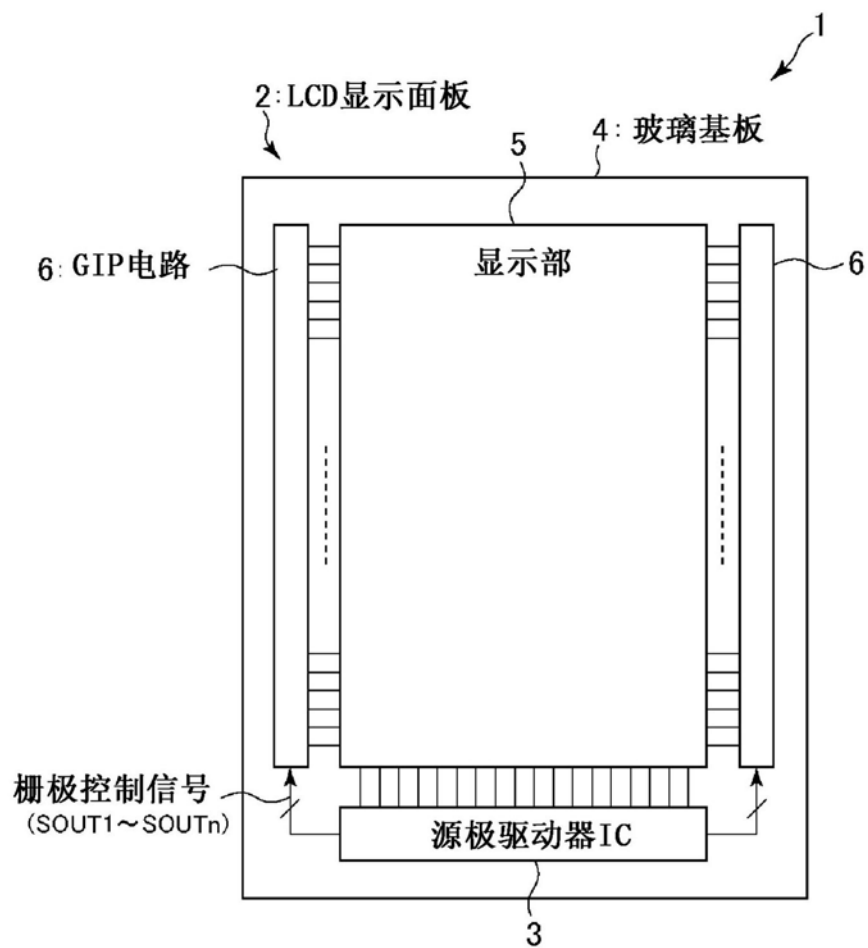


图1



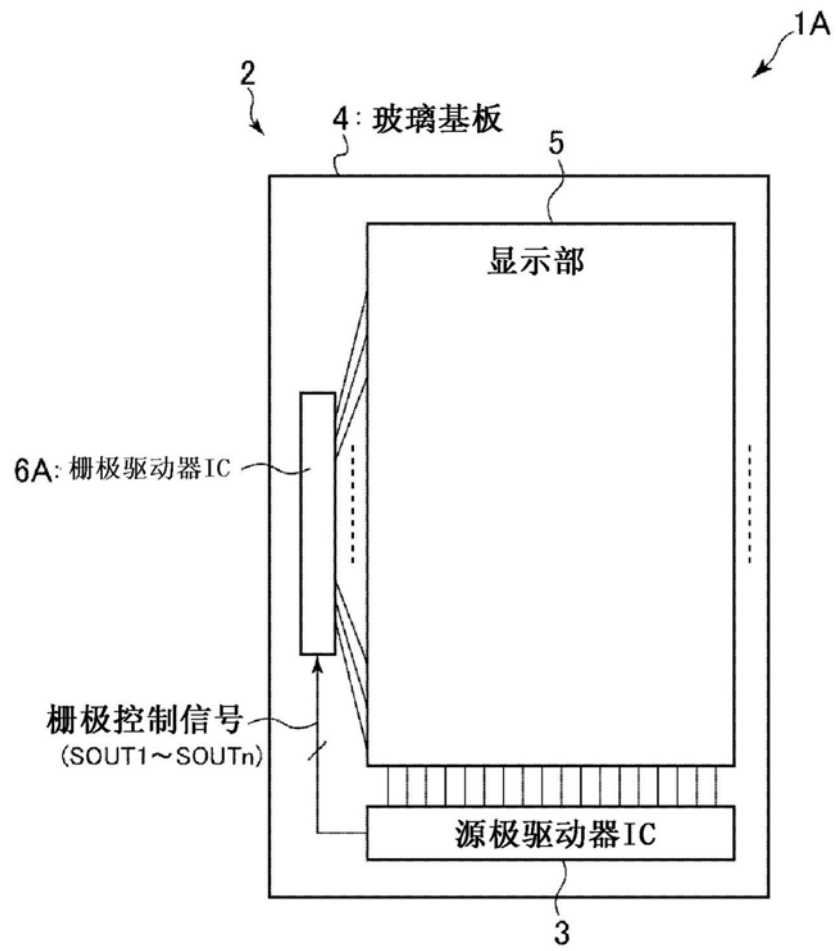


图2

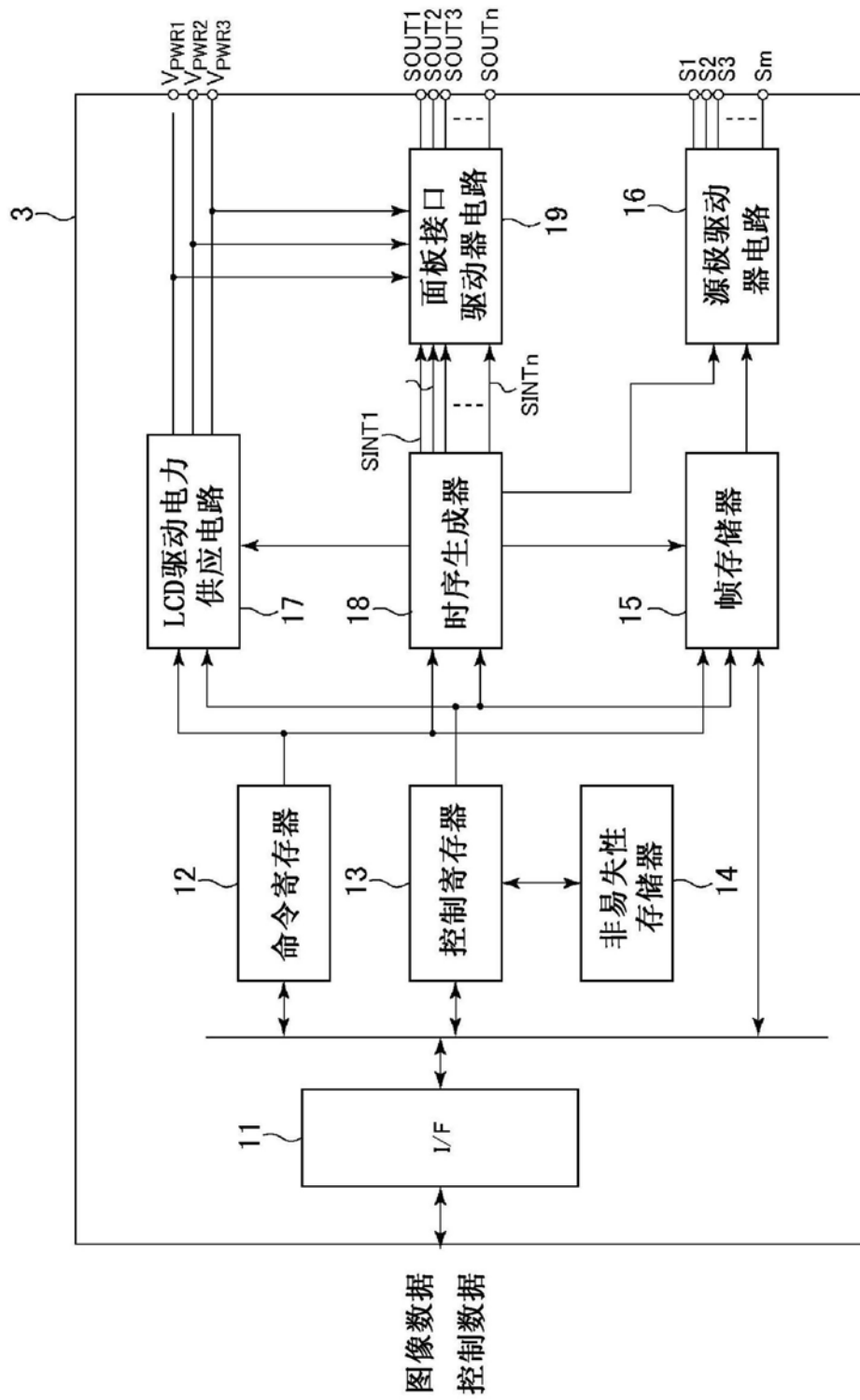


图3

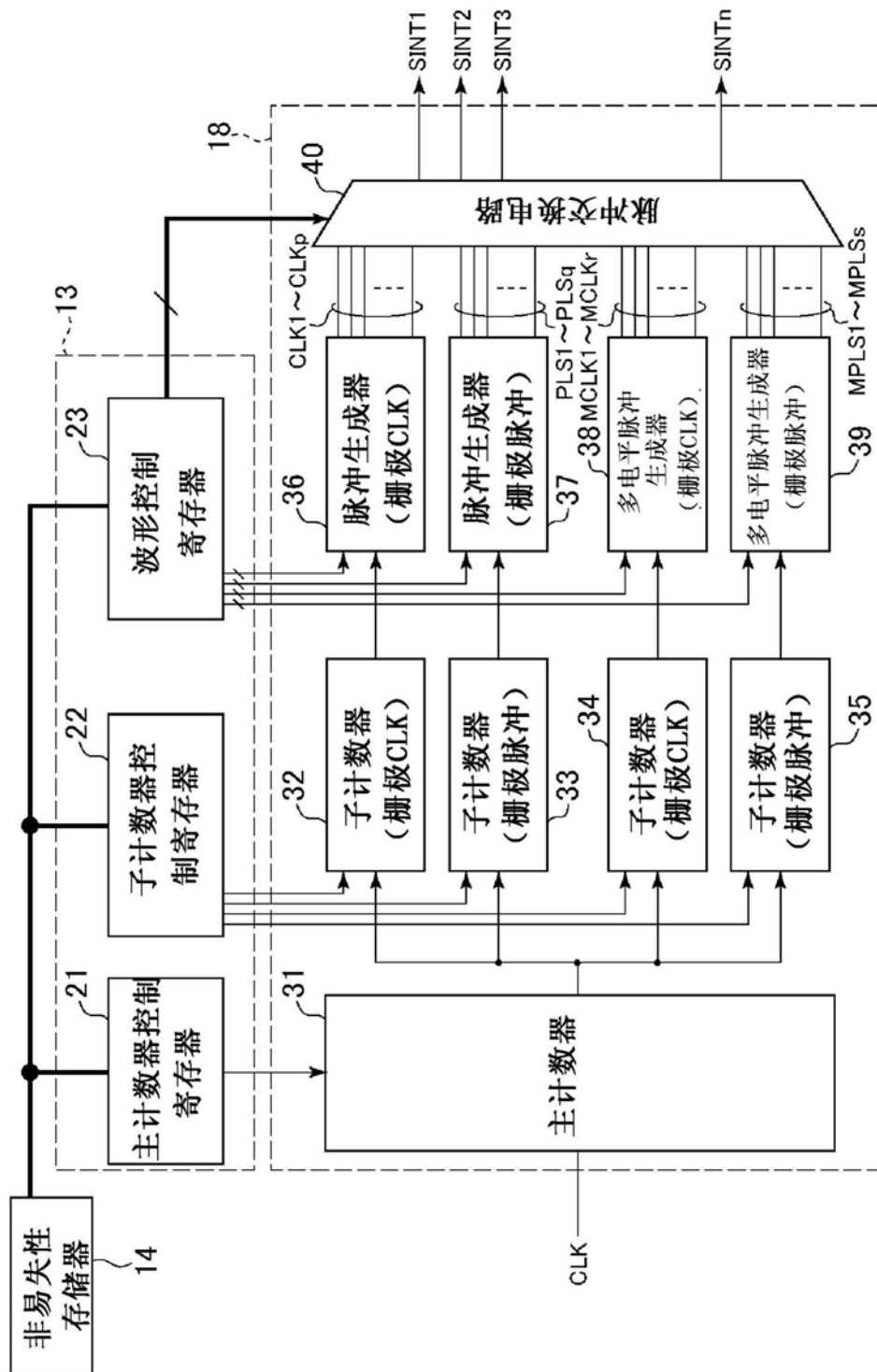


图4

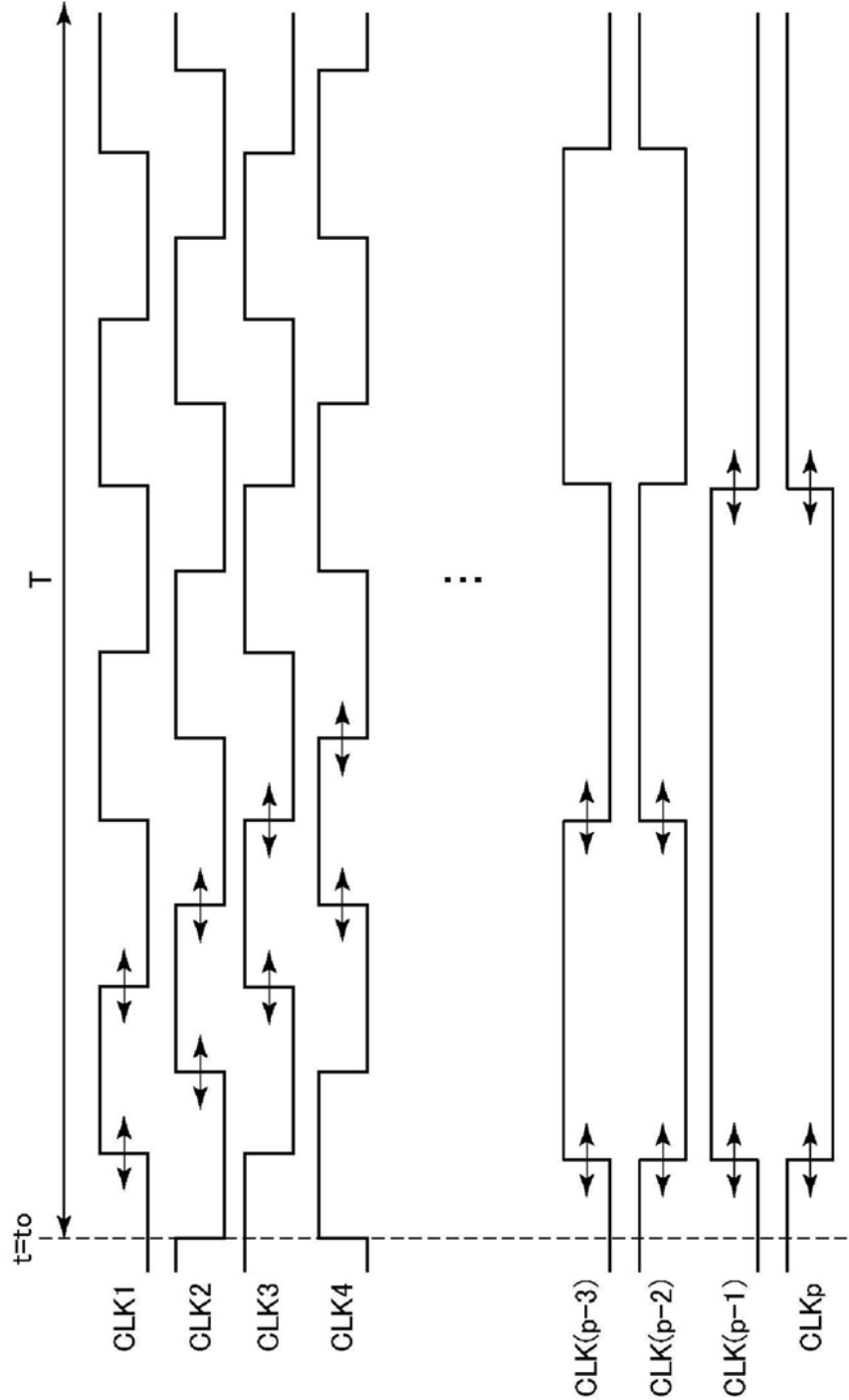


图5

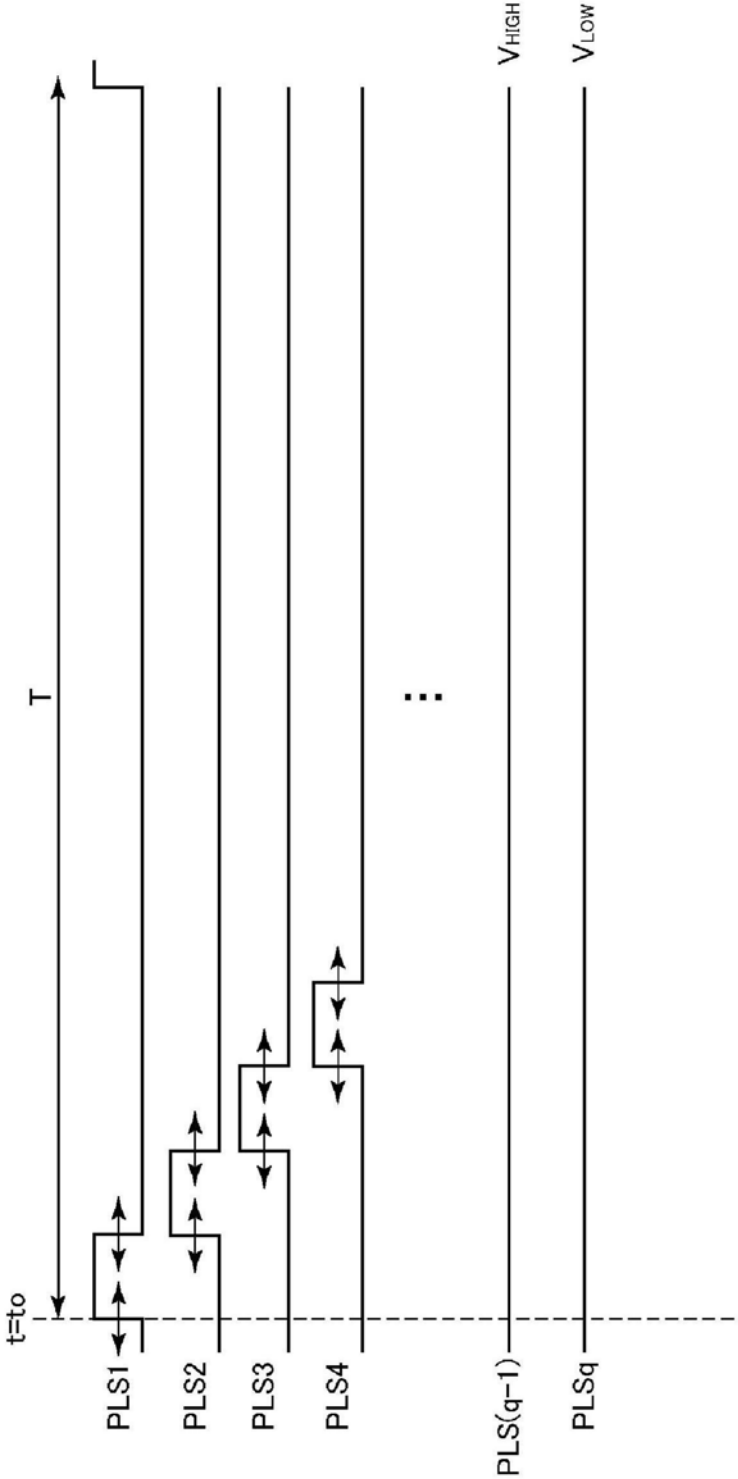


图6

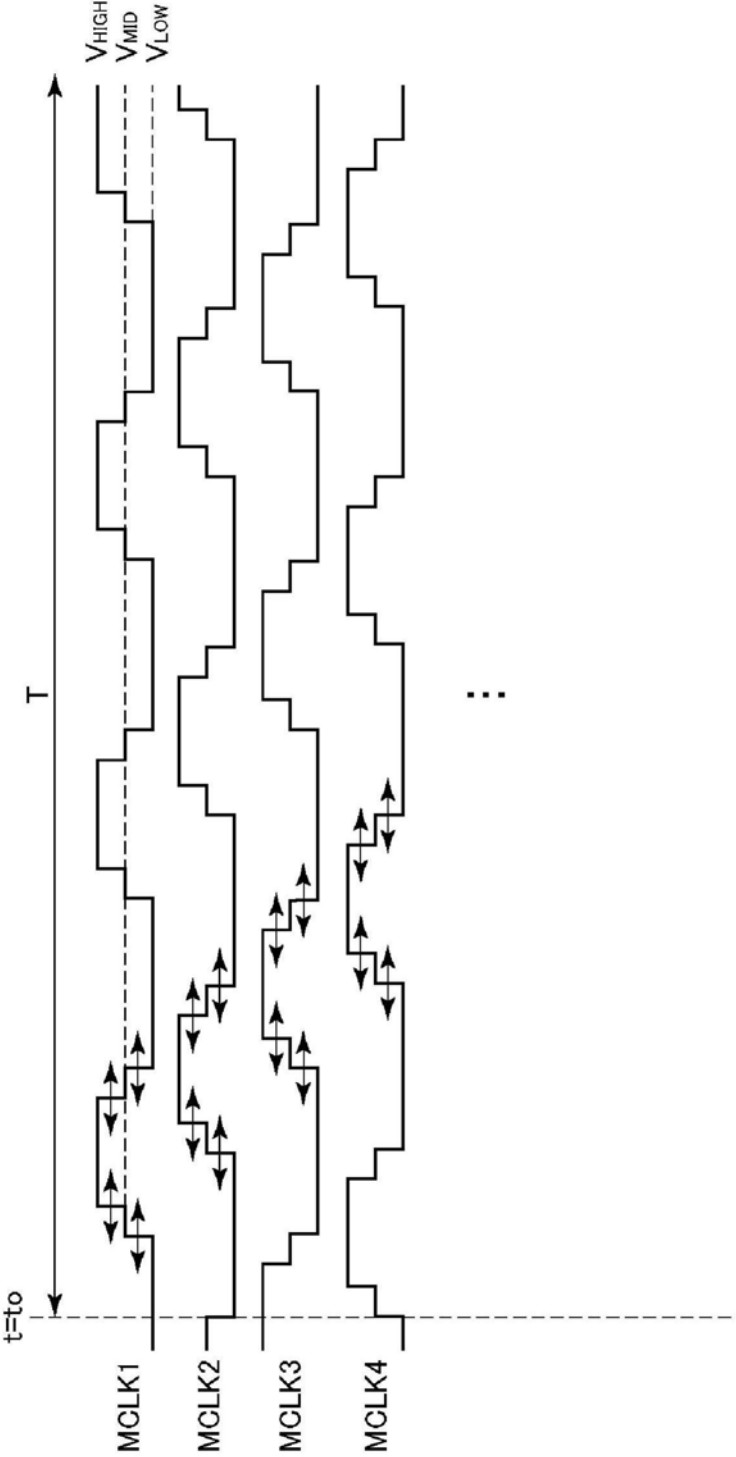


图7

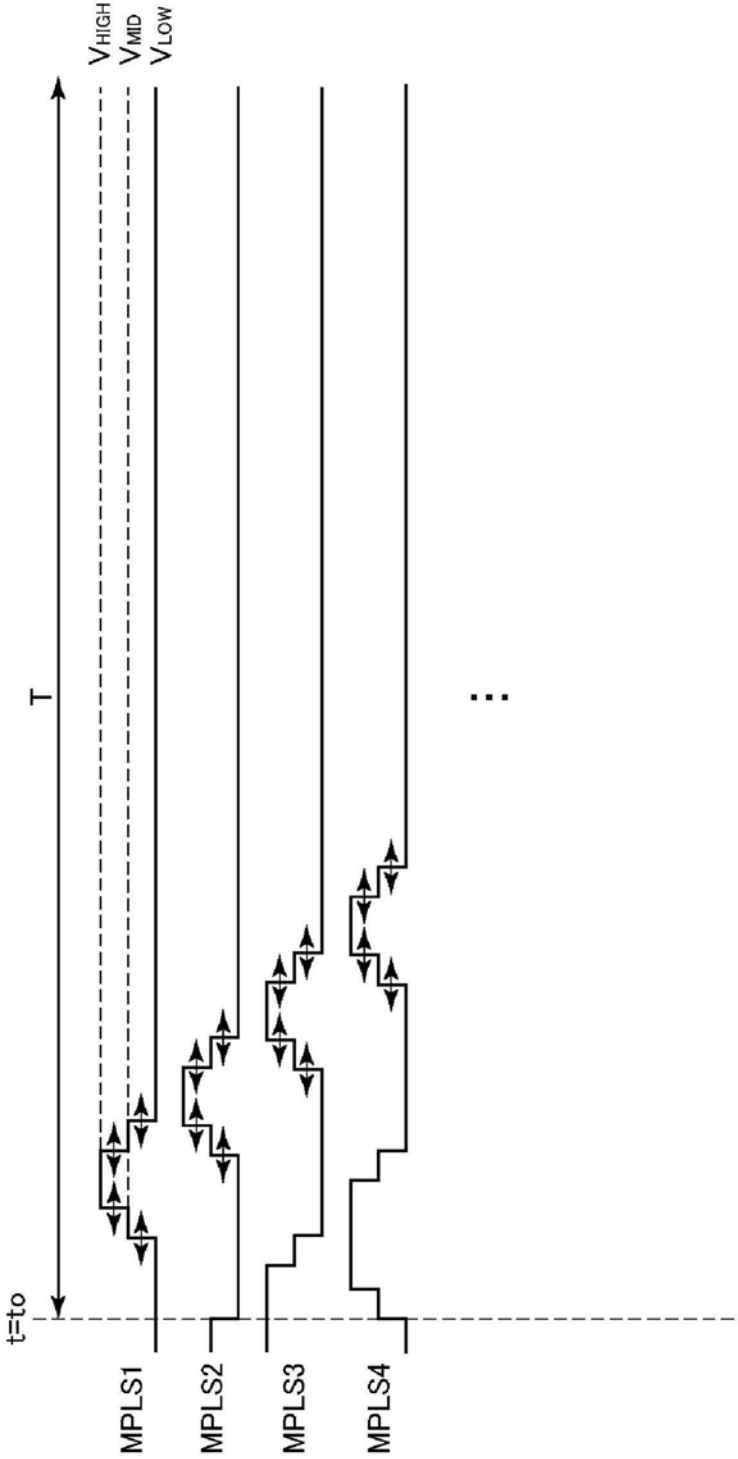


图8

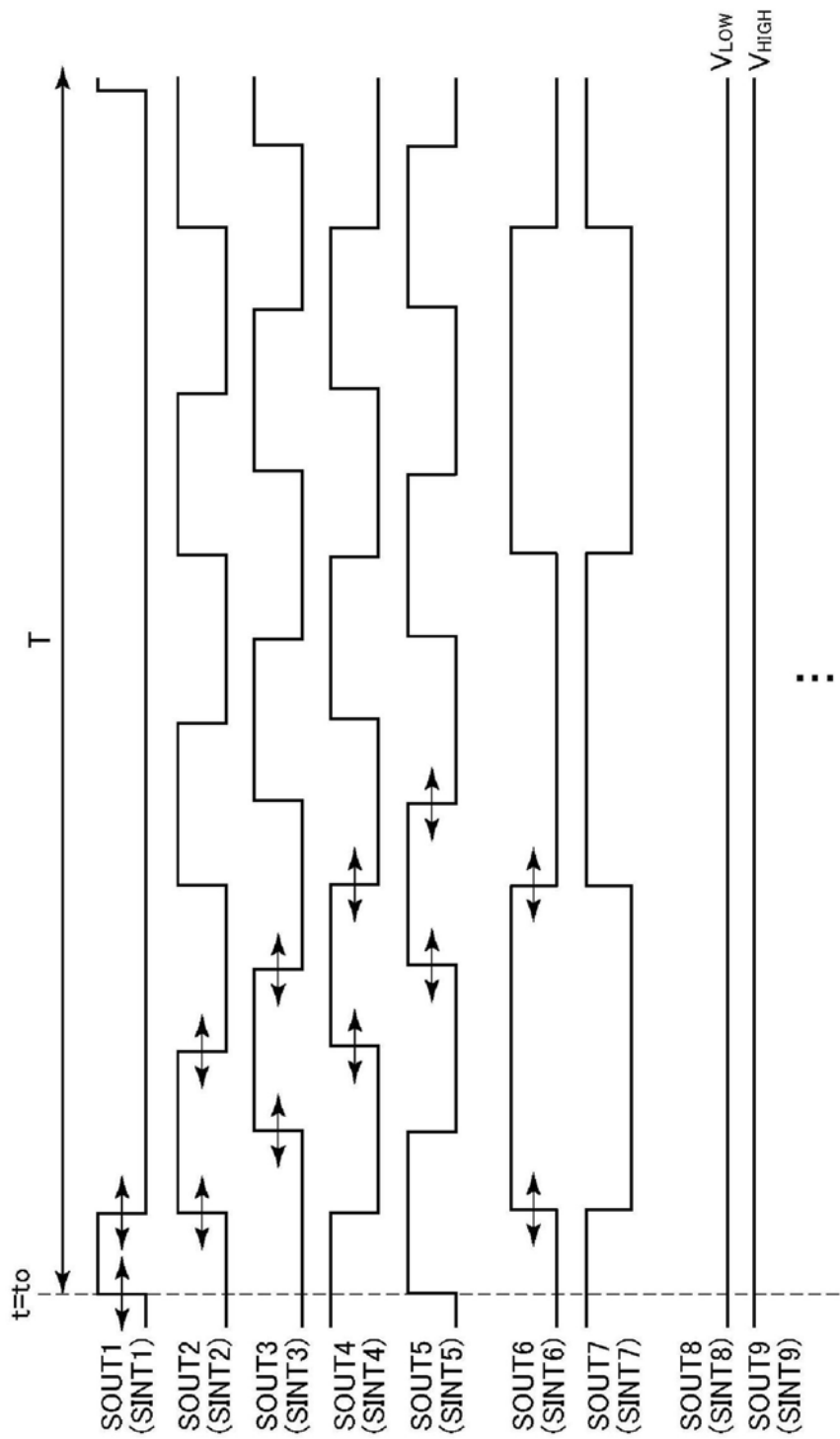


图9



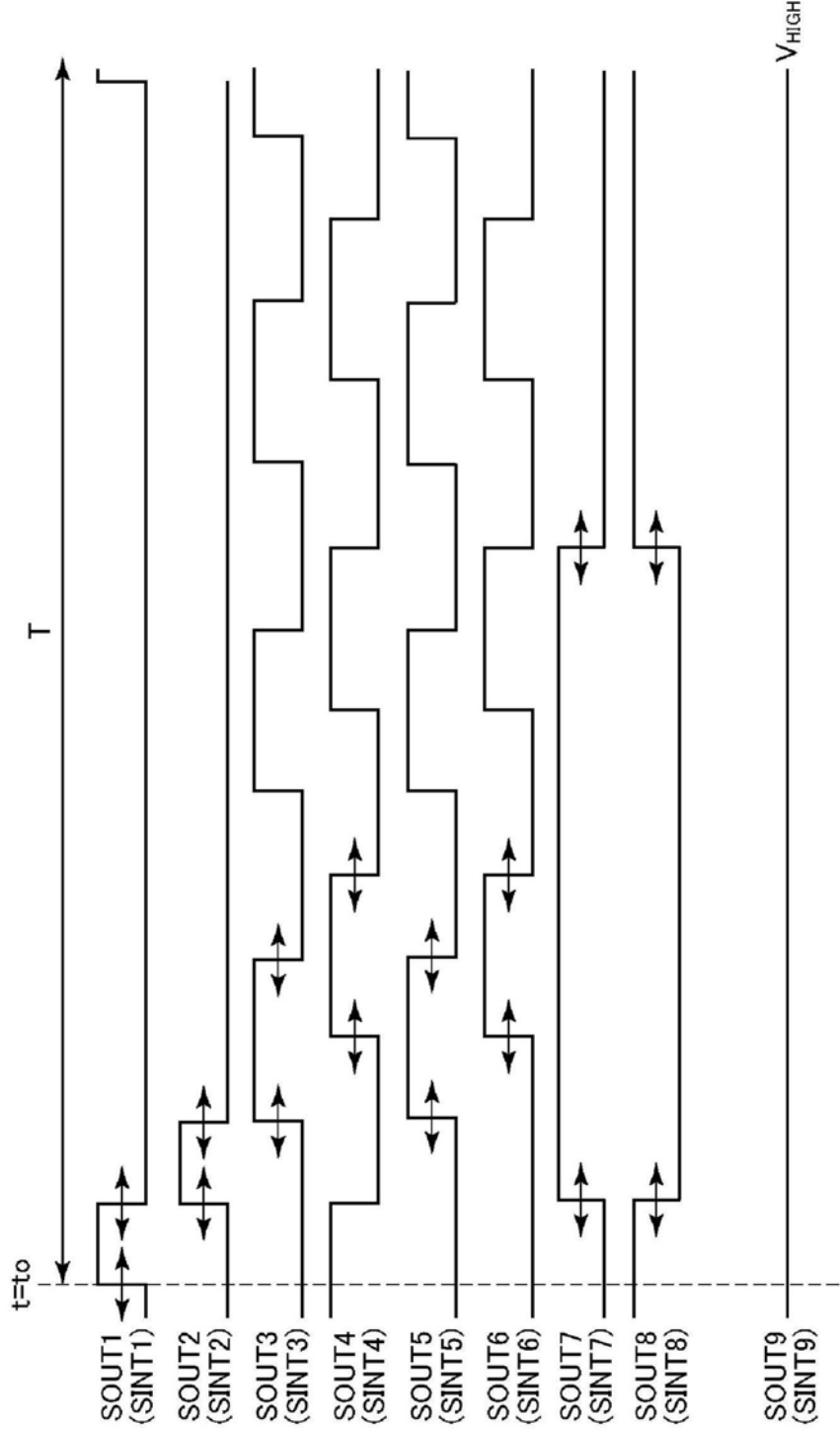


图10

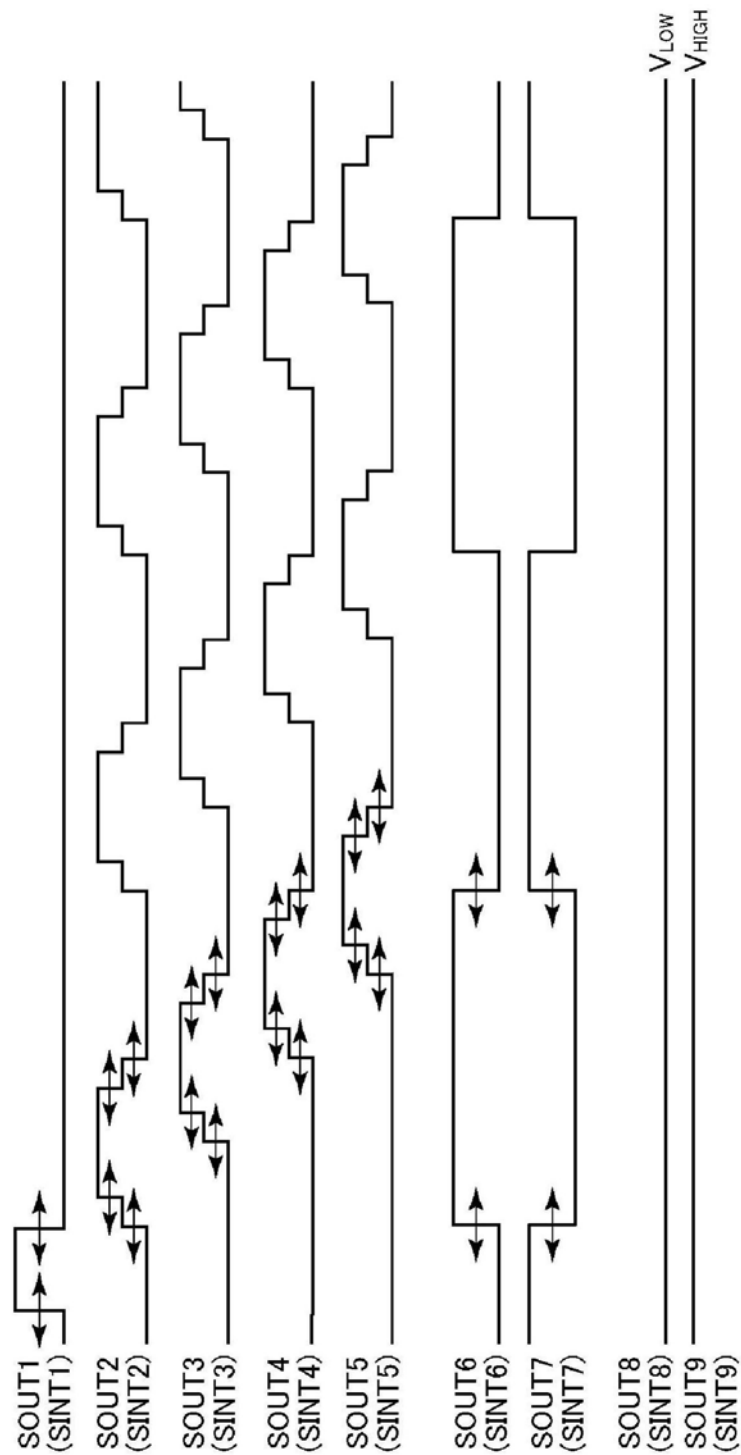


图11

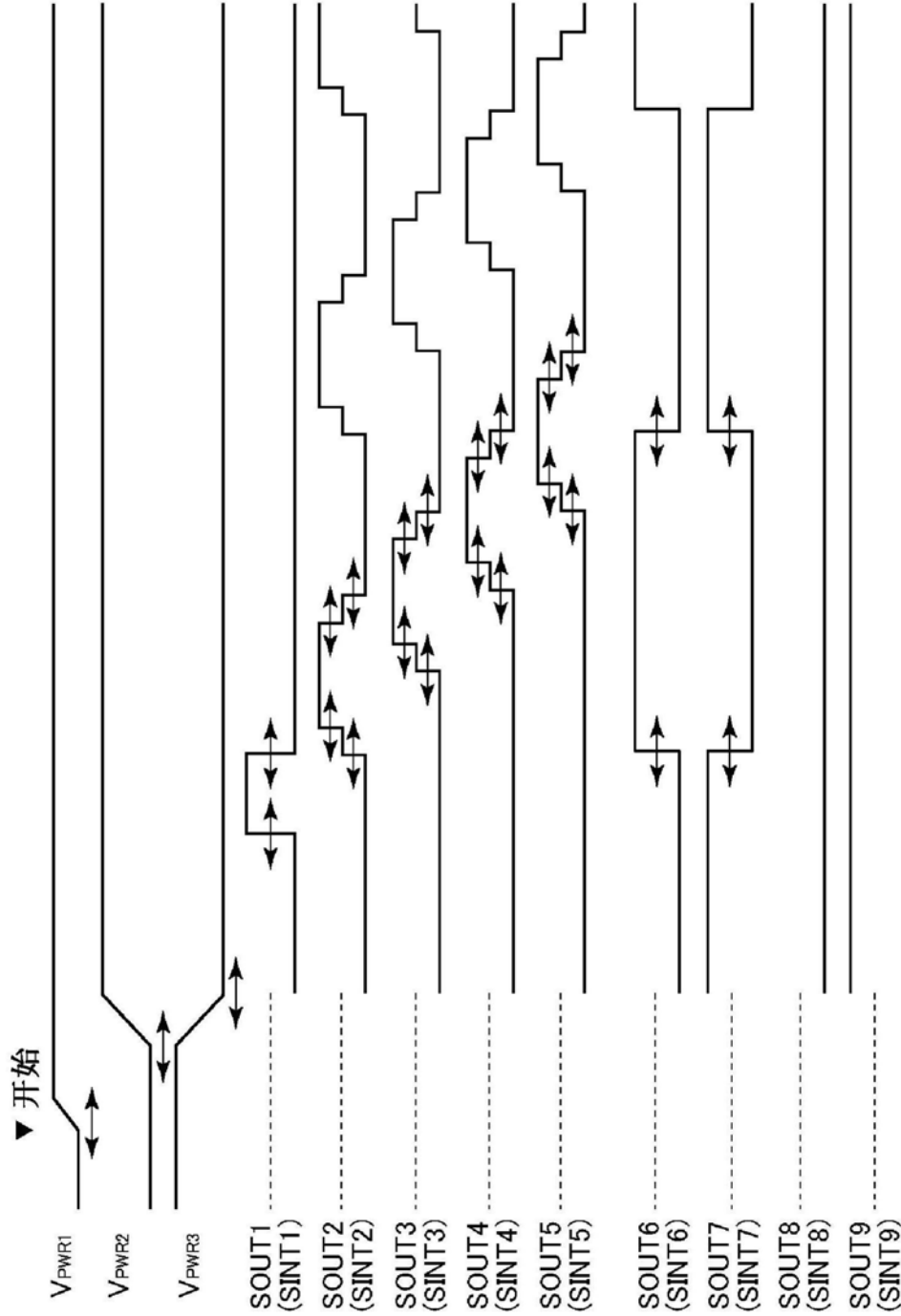


图12

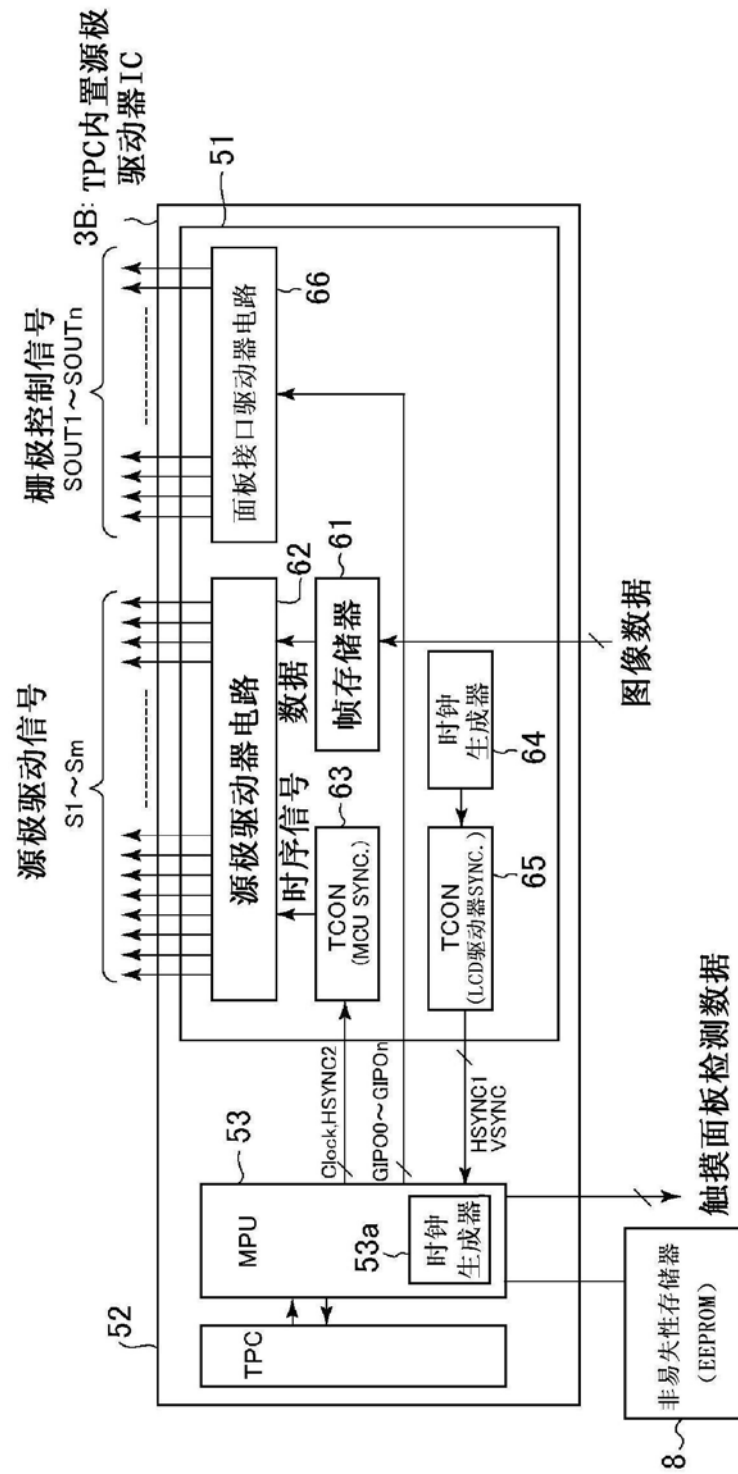


图13A

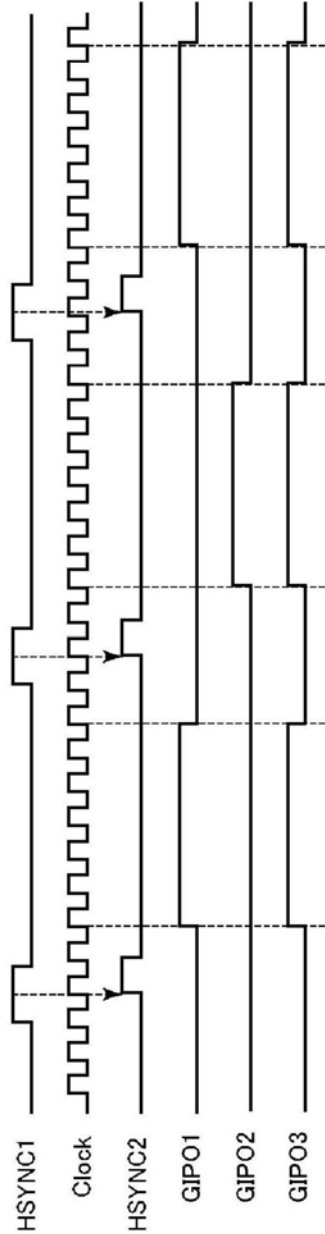


图13B

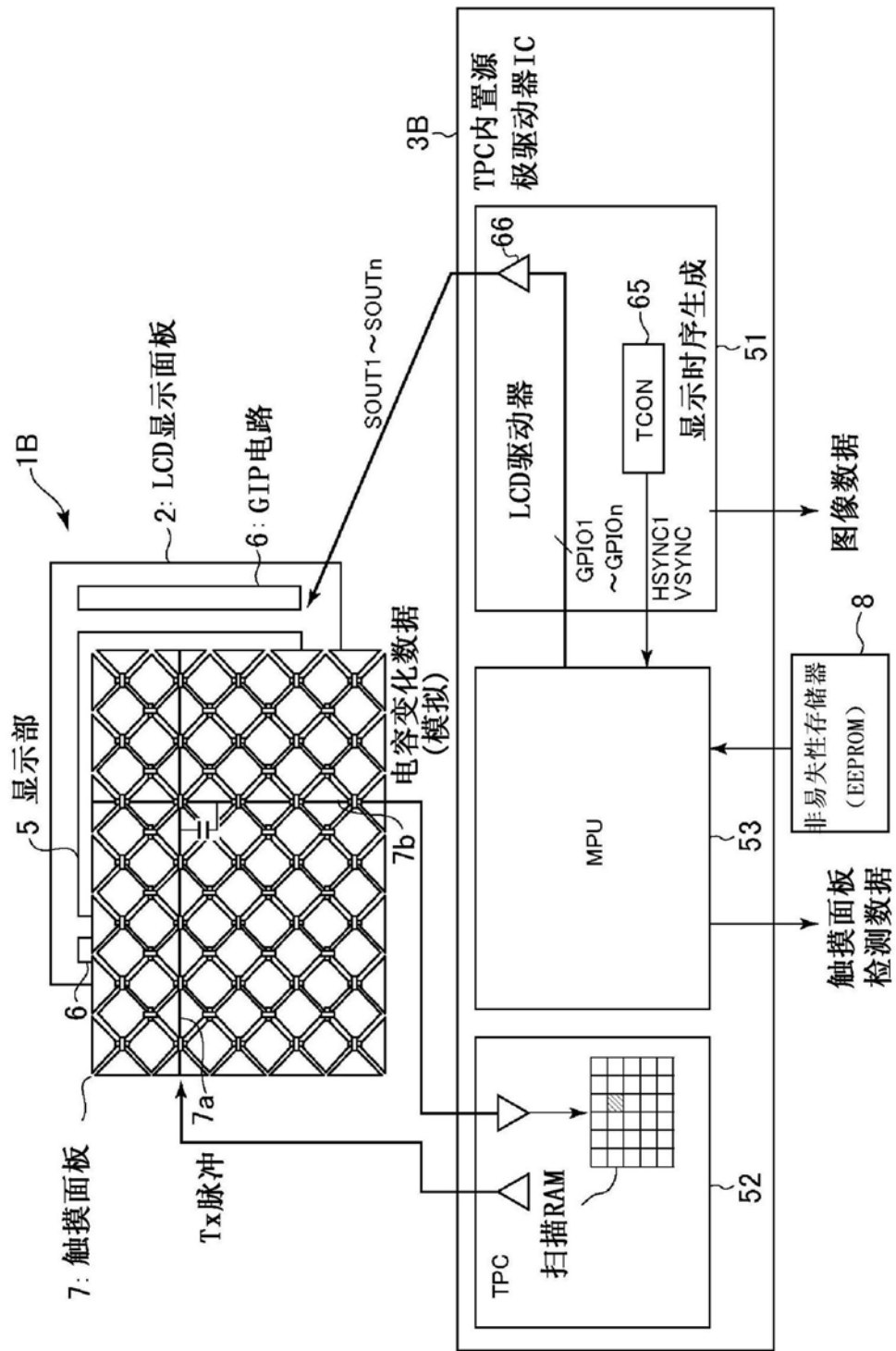


图14

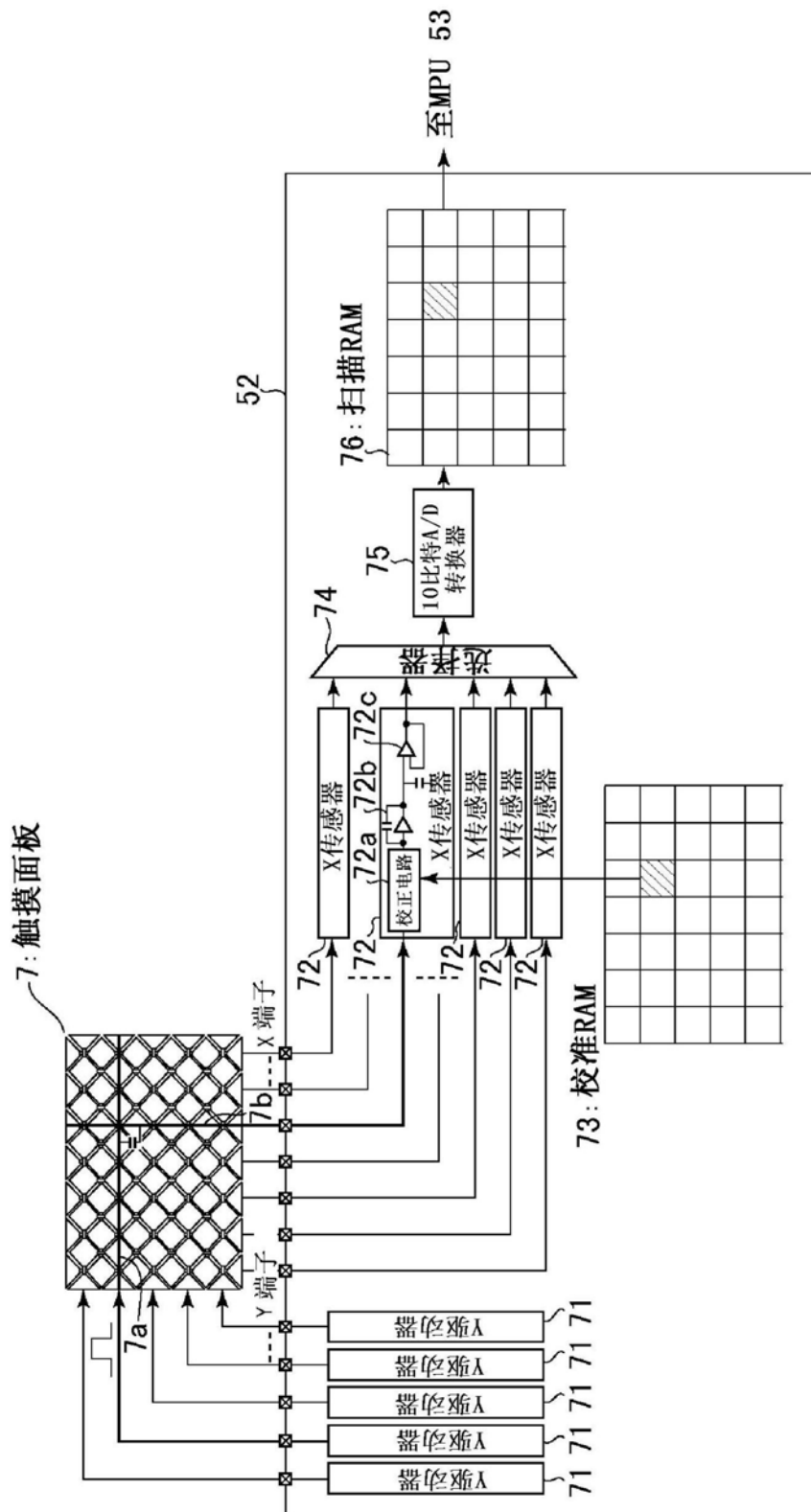


图15

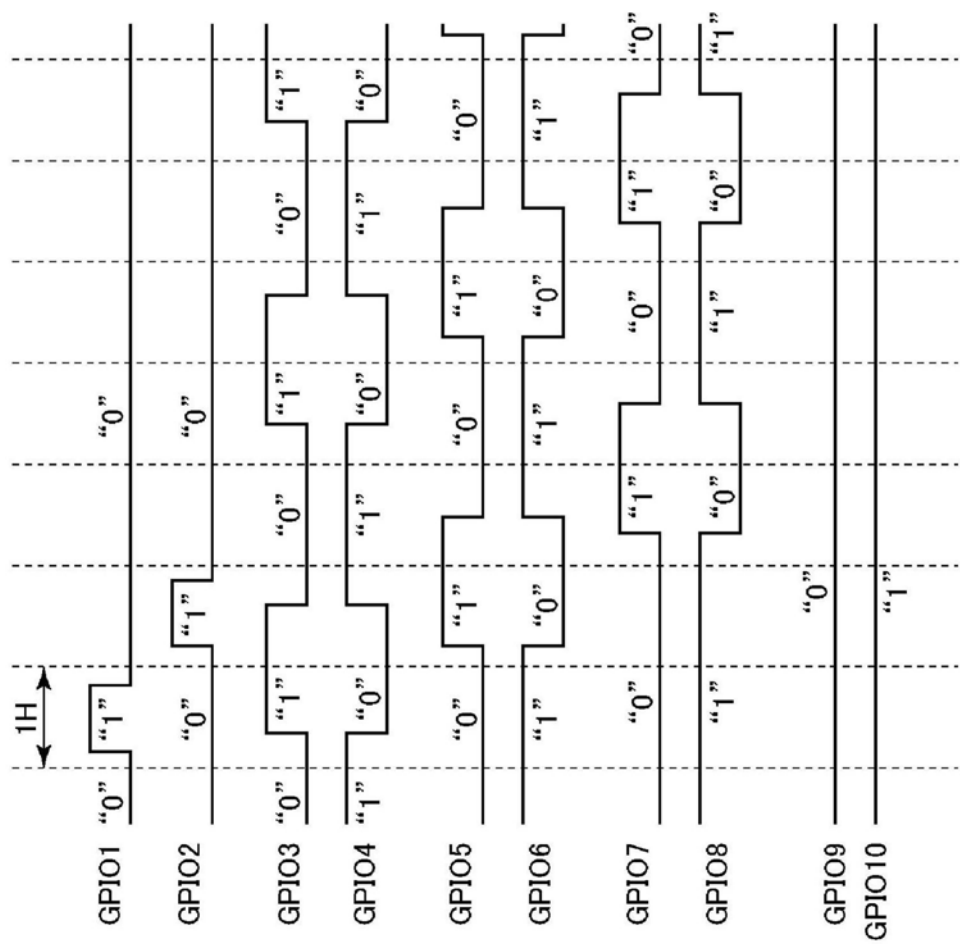


图16



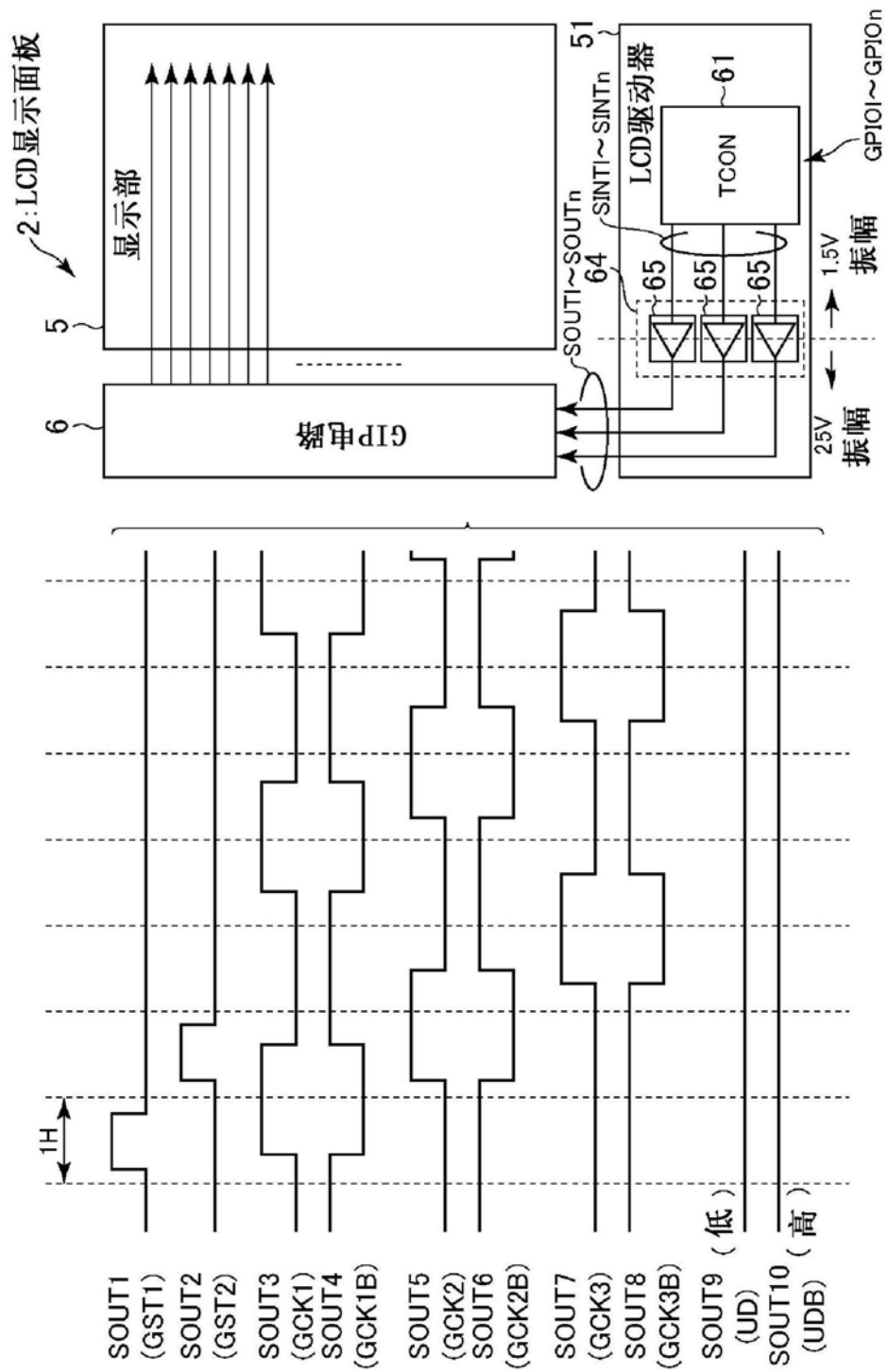


图17

|                |                                                |         |            |
|----------------|------------------------------------------------|---------|------------|
| 专利名称(译)        | 显示设备和显示面板驱动器                                   |         |            |
| 公开(公告)号        | <a href="#">CN104103248B</a>                   | 公开(公告)日 | 2019-01-15 |
| 申请号            | CN201410129177.1                               | 申请日     | 2014-04-01 |
| [标]申请(专利权)人(译) | 瑞萨SP驱动器公司                                      |         |            |
| 申请(专利权)人(译)    | 瑞萨SP驱动器公司                                      |         |            |
| 当前申请(专利权)人(译)  | 辛纳普蒂克斯日本合同会社                                   |         |            |
| [标]发明人         | 斋藤聪<br>北村宏太<br>田边肇                             |         |            |
| 发明人            | 斋藤聪<br>北村宏太<br>田边肇                             |         |            |
| IPC分类号         | G09G3/36                                       |         |            |
| CPC分类号         | G09G3/3677 G09G3/3648                          |         |            |
| 代理人(译)         | 秦琳<br>陈岚                                       |         |            |
| 审查员(译)         | 张小波                                            |         |            |
| 优先权            | 2013076271 2013-04-01 JP                       |         |            |
| 其他公开文献         | CN104103248A                                   |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a> |         |            |

#### 摘要(译)

本发明涉及显示设备和显示面板驱动器。液晶显示设备包括：液晶显示面板，该液晶显示面板具有栅极线和源极线；GIP电路，该GIP电路驱动栅极线；以及源极驱动器（IC3），该源极驱动器（IC3）驱动源极线。源极驱动器（IC3）包括生成控制GIP电路的栅极控制信号（SOUT1-SOUTn）的栅极控制信号生成器。栅极控制信号生成器被配置成使得能够用软件控制栅极控制信号（SOUT1-SOUTn）的波形。

