



(12) 发明专利申请

(10) 申请公布号 CN 102789767 A

(43) 申请公布日 2012. 11. 21

(21) 申请号 201210040847. 3

(22) 申请日 2012. 02. 21

(30) 优先权数据

10-2011-0046355 2011. 05. 17 KR

(71) 申请人 三星电子株式会社

地址 韩国京畿道水原市

(72) 发明人 申玉权 李钟旻 孙宣圭 潘英一

李宰汉

(74) 专利代理机构 北京铭硕知识产权代理有限公司

公司 11286

代理人 刘灿强 韩芳

(51) Int. Cl.

G09G 3/36(2006. 01)

G02F 1/133(2006. 01)

G02F 1/1362(2006. 01)

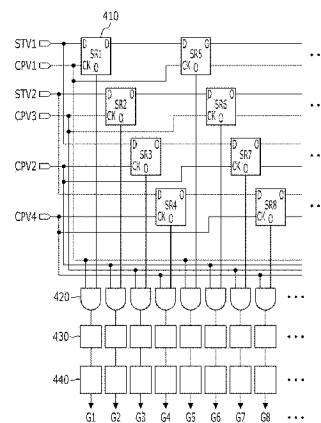
权利要求书 2 页 说明书 13 页 附图 11 页

(54) 发明名称

栅极驱动器和包括该栅极驱动器的液晶显示器

(57) 摘要

本发明提供了一种栅极驱动器和一种包括该栅极驱动器的液晶显示器,所述栅极驱动器包括接收至少两个扫描起始信号和至少四个时钟控制信号并输出多个栅极导通电压的栅极集成电路(IC)芯片,其中,基于所述至少两个扫描起始信号中的一个扫描起始信号产生所述至少四个时钟控制信号中的至少两个时钟控制信号,所述至少两个扫描起始信号的时序彼此独立,基于所述一个扫描起始信号的所述至少两个时钟控制信号的时序彼此独立。



1. 一种栅极驱动器,所述栅极驱动器包括栅极集成电路芯片,栅极集成电路芯片接收至少两个扫描起始信号和至少四个时钟控制信号并输出多个栅极导通电压,

其中,基于所述至少两个扫描起始信号中的一个扫描起始信号产生所述至少四个时钟控制信号中的至少两个时钟控制信号,

所述至少两个扫描起始信号的时序彼此独立,

基于所述一个扫描起始信号的所述至少两个时钟控制信号的时序彼此独立。

2. 根据权利要求 1 所述的栅极驱动器,其中,

在所述一个扫描起始信号处于高电平的时间段,基于所述一个扫描起始信号的所述至少两个时钟控制信号中的每个具有上升沿。

3. 根据权利要求 1 所述的栅极驱动器,其中,

所述多个栅极导通电压彼此叠置。

4. 根据权利要求 1 所述的栅极驱动器,其中,

所述至少两个扫描起始信号包括第一扫描起始信号和第二扫描起始信号,

所述至少四个时钟控制信号包括第一时钟控制信号、第二时钟控制信号、第三时钟控制信号和第四时钟控制信号,

所述栅极集成电路芯片包括:

第一移位寄存器,接收第一扫描起始信号和第一时钟控制信号;

第二移位寄存器,接收第一扫描起始信号和第二时钟控制信号;

第三移位寄存器,接收第二扫描起始信号和第三时钟控制信号;

第四移位寄存器,接收第二扫描起始信号和第四时钟控制信号。

5. 根据权利要求 1 所述的栅极驱动器,其中,所述栅极集成电路芯片包括:

移位寄存器,接收所述至少两个扫描起始信号中的所述一个扫描起始信号和基于所述一个扫描起始信号的所述至少两个时钟控制信号中的一个时钟控制信号;

电平移位器;

缓冲器,输出所述多个栅极导通电压中的栅极导通电压。

6. 一种液晶显示器,所述液晶显示器包括:

第一开关元件,连接至第一栅极线和第一数据线;

第二开关元件,连接至第一栅极线和第一数据线;

第一子像素电极,连接至第一开关元件;

第二子像素电极,连接至第二开关元件;

第三开关元件,连接至第二子像素电极和第一电荷共享线;

变压电容器,连接至第三开关元件;

栅极集成电路芯片,接收至少两个扫描起始信号和至少四个时钟控制信号,并输出多个栅极导通电压,

其中,基于所述至少两个扫描起始信号中的一个扫描起始信号产生所述至少四个时钟控制信号中的至少两个时钟控制信号,

所述至少两个扫描起始信号的时序彼此独立,

基于所述一个扫描起始信号的所述至少两个时钟控制信号的时序彼此独立。

7. 根据权利要求 6 所述的液晶显示器,其中,

所述多个栅极导通电压中的第一栅极导通电压被施加到第一栅极线且与基于所述一个扫描起始信号的所述至少两个时钟控制信号中的一个时钟控制信号同步，

所述多个栅极导通电压中的第二栅极导通电压被施加到第一电荷共享线且与基于所述另一个扫描起始信号的至少两个时钟控制信号中的一个时钟控制信号同步。

8. 根据权利要求 6 所述的液晶显示器，其中，

所述多个栅极导通电压中的第一栅极导通电压被施加到第一栅极线，

所述多个栅极导通电压中的第二栅极导通电压被施加到与第一栅极线相邻的第二栅极线，

第一栅极导通电压与第二栅极导通电压彼此叠置。

9. 根据权利要求 6 所述的液晶显示器，所述液晶显示器还包括边框，所述边框具有小于大约 10 毫米的宽度。

10. 根据权利要求 6 所述的液晶显示器，其中，

所述液晶显示器输出包括左眼图像和右眼图像的三维图像。

## 栅极驱动器和包括该栅极驱动器的液晶显示器

### 技术领域

[0001] 提供了一种栅极驱动器和一种包括该栅极驱动器的液晶显示器的示例性实施例。

### 背景技术

[0002] 显示装置通常包括多对电场产生电极和设置在其间的电光活性层。显示装置可以包括液晶显示器 (LCD)、有机发光装置 (OLED) 显示器和电泳显示器。液晶显示器包括作为电光活性层的液晶层,有机发光显示器包括作为电光活性层的有机发光层。在显示装置中,一对电场产生电极中的一个通常连接至开关元件以接收电信号,电光活性层将电信号转换成光信号以显示图像。

[0003] 显示装置通常包括栅极驱动器和数据驱动器。栅极驱动器将接通或者关断像素的栅极信号施加到栅极线,数据驱动器将图像数据转换成数据电压且将数据电压施加到数据线。

### 发明内容

[0004] 根据本发明的示例性实施例提供了一种具有窄边框的液晶显示器。

[0005] 根据本发明的示例性实施例提供了一种有效地控制栅极导通时序的栅极驱动器。

[0006] 根据本发明的示例性实施例提供了一种有效地控制放电时序的栅极驱动器。

[0007] 根据本发明的示例性实施例提供了一种立体图像显示装置。

[0008] 在示例性实施例中,栅极驱动器包括栅极集成电路 (IC) 芯片,栅极 IC 芯片接收至少两个扫描起始信号和至少四个时钟控制信号并输出多个栅极导通电压,其中,基于所述至少两个扫描起始信号中的一个扫描起始信号产生所述至少四个时钟控制信号中的至少两个时钟控制信号,所述至少两个扫描起始信号的时序彼此独立,基于所述一个扫描起始信号的所述至少两个时钟控制信号的时序彼此独立。

[0009] 在示例性实施例中,在所述一个扫描起始信号处于高电平的时间段,所述至少两个时钟控制信号中的每个可以具有上升沿。

[0010] 在示例性实施例中,所述多个栅极导通电压可以与基于所述一个扫描起始信号的所述至少两个时钟控制信号同步。

[0011] 在示例性实施例中,所述多个栅极导通电压可以彼此叠置。

[0012] 在示例性实施例中,所述至少两个扫描起始信号可以包括第一扫描起始信号和第二扫描起始信号,所述至少四个时钟控制信号可以包括第一时钟控制信号、第二时钟控制信号、第三时钟控制信号和第四时钟控制信号,栅极 IC 芯片可以包括:第一移位寄存器,接收第一扫描起始信号和第一时钟控制信号;第二移位寄存器,接收第一扫描起始信号和第二时钟控制信号;第三移位寄存器,接收第二扫描起始信号和第三时钟控制信号;第四移位寄存器,接收第二扫描起始信号和第四时钟控制信号。

[0013] 在示例性实施例中,可以基于第一扫描起始信号产生第一时钟控制信号和第二时钟控制信号,可以基于第二扫描起始信号产生第三时钟控制信号和第四时钟控制信号。

[0014] 在示例性实施例中,在第一扫描起始信号处于高电平的时间段,第一时钟控制信号和第二时钟控制信号中的每个可以具有上升沿;在第二扫描起始信号处于高电平的时间段,第三时钟控制信号和第四时钟控制信号中的每个可以具有上升沿。

[0015] 在示例性实施例中,所述多个栅极导通电压可以包括被分别输入顺序地布置的四条栅极线的第一栅极导通电压、第二栅极导通电压、第三栅极导通电压和第四栅极导通电压。第一栅极导通电压可以与第一时钟控制信号同步,第二栅极导通电压可以与第三时钟控制信号同步,第三栅极导通电压可以与第二时钟控制信号同步,第四栅极导通电压可以与第四时钟控制信号同步。

[0016] 在示例性实施例中,栅极 IC 芯片可以包括:移位寄存器,接收所述至少两个扫描起始信号中的所述一个扫描起始信号和基于所述一个扫描起始信号的所述至少两个时钟控制信号中的一个时钟控制信号;电平移位器;缓冲器,输出所述多个栅极导通电压中的栅极导通电压。

[0017] 在示例性实施例中,栅极 IC 芯片还可以包括 AND 门。

[0018] 在示例性实施例中,液晶显示器包括:第一开关元件,连接至第一栅极线和第一数据线;第二开关元件,连接至第一栅极线和第一数据线;第一子像素电极,连接至第一开关元件;第二子像素电极,连接至第二开关元件;第三开关元件,连接至第二子像素电极和第一电荷共享线;变压电容器,连接至第三开关元件;栅极 IC 芯片,接收至少两个扫描起始信号和至少四个时钟控制信号并输出多个栅极导通电压,其中,基于所述至少两个扫描起始信号中的一个扫描起始信号产生所述至少四个时钟控制信号中的至少两个时钟控制信号,所述至少两个扫描起始信号的时序彼此独立,基于所述一个扫描起始信号的所述至少两个时钟控制信号的时序彼此独立。

[0019] 在示例性实施例中,所述多个栅极导通电压中的第一栅极导通电压可以被施加到第一栅极线且与基于所述一个扫描起始信号的所述至少两个时钟控制信号中的一个时钟控制信号同步,所述多个栅极导通电压中的第二栅极导通电压可以被施加到第一电荷共享线且与基于所述另一个扫描起始信号的至少两个时钟控制信号中的一个时钟控制信号同步。

[0020] 在示例性实施例中,在所述至少两个扫描起始信号中的第一扫描起始信号处于高电平的时间段,可以产生第一时钟控制信号的上升沿;在所述至少两个扫描起始信号中的第二扫描起始信号处于高电平的时间段,可以产生第二时钟控制信号的上升沿。

[0021] 在示例性实施例中,所述多个栅极导通电压中的第三栅极导通电压可以被施加到与第一栅极线相邻的第二栅极线,第三栅极导通电压的上升沿的时序可以不同于第一栅极导通电压的上升沿的时序,所述多个栅极导通电压中的第四栅极导通电压可以被施加到与第一电荷共享线相邻的第二电荷共享线,第四栅极导通电压的上升沿的时序可以不同于第二栅极导通电压的上升沿的时序。

[0022] 在示例性实施例中,子像素电极可以设置在相邻于第一数据线的第二数据线与相邻于第二数据线的第三数据线之间的区域的外部。

[0023] 在示例性实施例中,所述多个栅极导通电压中的第三栅极导通电压可以被施加到与第一栅极线相邻的第二栅极线,可以同时施加第三栅极导通电压与第一栅极导通电压;所述多个栅极导通电压中的第四栅极导通电压可以被施加到与第一电荷共享线相邻的第

二电荷共享线,可以同时施加第四栅极导通电压与第二栅极导通电压。

[0024] 在示例性实施例中,所述多个栅极导通电压中的第一栅极导通电压可以被施加到第一栅极线,所述多个栅极导通电压中的第二栅极导通电压可以被施加到与第一栅极线相邻的第二栅极线,第一栅极导通电压与第二栅极导通电压可以彼此叠置。

[0025] 在示例性实施例中,液晶显示器还可包括边框,该边框具有小于大约 10 毫米的宽度。

[0026] 在示例性实施例中,液晶显示器可以输出包括左眼图像和右眼图像的三维图像。

[0027] 在示例性实施例中,所述多个栅极导通电压中的第一栅极导通电压可以被施加到第一栅极线且与基于所述一个扫描起始信号的所述至少两个时钟控制信号中的一个时钟控制信号同步;所述多个栅极导通电压中的第二栅极导通电压可以被施加到第一电荷共享线且与基于所述另一个扫描起始信号的至少两个时钟控制信号中的一个时钟控制信号同步。

[0028] 在示例性实施例中,所述多个栅极导通电压中的第三栅极导通电压可以被施加到与第一栅极线相邻的第二栅极线,可以同时施加第三栅极导通电压和第一栅极导通电压;所述多个栅极导通电压中的第四栅极导通电压可以被施加到与第一电荷共享线相邻的第二电荷共享线,可以同时施加第四栅极导通电压和第二栅极导通电压。

[0029] 本发明的示例性实施例提供了一种控制放电时序和栅极导通时序的具有窄边框的液晶显示器和一种立体图像显示装置。

## 附图说明

[0030] 通过参照附图更详尽地描述本公开的示例性实施例,本公开的上述和其他特征将变得更为清楚,在附图中:

[0031] 图 1 是示出根据本发明的显示装置的示例性实施例的框图。

[0032] 图 2 是示出根据本发明的栅极驱动器的示例性实施例的框图。

[0033] 图 3 是示出根据本发明的栅极驱动器的示例性实施例的信号的信号时序图。

[0034] 图 4 是示出根据本发明的栅极驱动器的示例性实施例的信号的信号时序图。

[0035] 图 5 是示出根据本发明的从栅极驱动器到液晶显示器的示例性实施例的信号的信号时序图。

[0036] 图 6 是示出根据本发明的栅极驱动器的示例性实施例的信号的信号时序图。

[0037] 图 7 是示出根据本发明的从栅极驱动器到液晶显示器的示例性实施例的信号的信号时序图。

[0038] 图 8 是示出根据本发明的栅极驱动器的示例性实施例的信号的信号时序图。

[0039] 图 9 是示出根据本发明的从栅极驱动器到液晶显示器的示例性实施例的信号的信号时序图。

[0040] 图 10 是示出根据本发明的栅极驱动器的可选示例性实施例的框图。

[0041] 图 11 是示出根据本发明的栅极驱动器的示例性实施例的信号的信号时序图。

[0042] 图 12 是示出根据本发明的栅极驱动器的另一可选示例性实施例的框图。

[0043] 图 13 是示出根据本发明的栅极驱动器的示例性实施例的信号的信号时序图。

## 具体实施方式

[0044] 将参照附图更加充分地描述本发明,附图中示出了本发明的示例性实施例。如本领域技术人员将认识到的,在不脱离本发明的精神或范围的所有情况下,可以以各种不同的方式修改描述的实施例。附图和描述在本质上被认为是说明性的,而非限制性的。在整个说明书中相同的标号指示相同的元件。此外,省略了公知的技术的详细描述。

[0045] 在附图中,为了清晰起见,夸大了层、膜、面板、区域等的厚度。在整个说明书中相同的标号指示相同的元件。如在此使用的,连接可以指元件彼此物理连接和/或电连接。如在此使用的,术语“和/或”包括一个或多个相关所列项的任意组合和所有组合。

[0046] 将理解的是,当元件(诸如层、膜、区域或基底)被称为“在”另一元件“上”时,它可以直接在该另一元件上,或者也可以存在中间元件。相反,当元件被称为“直接在”另一元件“上”时,不存在中间元件。

[0047] 将理解的是,虽然这里可以使用术语第一、第二、第三等来描述各种元件、组件、区域、层和/或部分,但这些元件、组件、区域、层和/或部分不应被这些术语限制。这些术语只是用于将一个元件、组件、区域、层或部分与另一个元件、组件、区域、层或部分区分开。因此,在不脱离本发明教导的情况下,下面讨论的第一元件、组件、区域、层或部分可以被称为第二元件、组件、区域、层或部分。

[0048] 这里使用的术语只是用于描述具体的实施例的目的,而不意图限制本发明。如这里所使用的,除非上下文另外清楚地表示,否则单数形式也意图包括复数形式。还将理解的是,当在本说明书中使用术语“包含”和/或“包括”时,说明存在所述特征、整体、步骤、操作、元件和/或组件,但不排除存在或附加一个或多个其他特征、整体、步骤、操作、元件、组件和/或它们的组。

[0049] 除非另有定义,否则这里使用的所有术语(包括技术术语和科学术语)具有与本发明所属领域的普通技术人员所通常理解的意思相同的意思。还将理解的是,除非这里清楚地如此定义,否则术语(诸如在通用字典中定义的术语)应该被理解为具有与相关领域的环境中它们的意思一致的意思,并且将不以理想的或者过于形式化的含义来理解这些术语。

[0050] 在下文中将参照附图详细地描述本发明。

[0051] 图 1 是示出根据本发明的显示装置的示例性实施例的框图,图 2 是根据本发明的示例性实施例的栅极驱动器的框图,图 3 是根据本发明的示例性实施例的栅极驱动器的信号波形图,图 4 是根据本发明的示例性实施例的栅极驱动器的信号波形图。

[0052] 参照图 1,显示装置包括显示面板组件 300、连接至显示面板组件 300 的栅极驱动器 400 和数据驱动器 500、连接至数据驱动器 500 的灰度电压发生器 800 以及控制栅极驱动器 400 和数据驱动器 500 的信号控制器 600。

[0053] 在示例性实施例中,显示面板组件 300 可以是例如液晶面板组件、有机发光面板组件或者等离子体显示面板组件,但不限于此。显示面板组件 300 可以是各种其他类型的显示器。在下文中,现在将描述显示面板组件 300 是液晶面板组件的示例性实施例,然而本发明不限于此。

[0054] 栅极导通信号  $V_g$  可以从显示装置上侧的栅极线传输,并可以被顺序地施加到下侧的栅极线。在一个示例性实施例中,例如,显示装置可以如下显示图像。栅极导通电压

Von 被顺序地施加到栅极线,使得数据电压 Vd 通过连接至对应的栅极线的开关元件施加到像素电极。在这样的实施例中,施加的数据电压 Vd 是用于显示图像的数据电压,施加的数据电压 Vd 可以通过存储电容器保持预定的时间。栅极线被施加有栅极截止电压 Voff,使得连接至对应的栅极线的开关元件可以截止。

[0055] 从等效电路的角度看,显示面板组件 300 包括多条信号线 G1 至 Gn 和 D1 至 Dm 以及连接至其的多个像素 PX。

[0056] 信号线 G1 至 Gn 和 D1 至 Dm 包括传输栅极信号的多条栅极线 G1 至 Gn 和传输数据信号的多条数据线 D1 至 Dm。

[0057] 每个像素 PX,例如连接至第 i 条栅极线 Gi ( $i = 1, 2, \dots, n$ ) 和第 j 条数据线 Dj ( $j = 1, 2, \dots, m$ ) 的像素 PX,包括连接至对应的信号线(例如,第 i 条栅极线 Gi 和第 j 条数据线 Dj)的开关元件和连接到其的液晶电容器。在示例性实施例中,像素 PX 可以选择性地包括存储电容器。每个像素 PX 可以包括多个子像素。作为三端元件的开关元件包括连接至第 i 条栅极线 Gi 的控制端、连接至第 j 条数据线 Dj 的输入端以及连接至液晶电容器和存储电容器的输出端。像素 PX、信号线 Gi 和 Dj 以及开关元件的连接可以以各种方式改变。在示例性实施例中,一个像素可以连接至一条栅极线和一条数据线。在可选的示例性实施例中,两个像素可以共享一条栅极线。在另一可选的示例性实施例中,两个像素可以共享一条数据线。

[0058] 液晶电容器具有作为两个端子的像素电极(未示出)和共电极(未示出)以及设置在像素电极和共电极之间用作介电材料的液晶层(未示出)。

[0059] 在示例性实施例中,通过叠置不同于栅极线和数据线的单独的信号线(未示出)和像素电极并在它们之间设置绝缘体来提供用作液晶电容器的辅助件的存储电容器,并且预定的电压(例如共电压 Vcom)被施加到该单独的信号线。在可选的示例性实施例中,可以通过被布置为经由绝缘体彼此叠置的像素电极和前一栅极线来提供存储电容器。

[0060] 在示例性实施例中,在显示彩色图像的情况下,每个像素 PX 唯一地显示原色中的一种(即,空分)或者每个像素 PX 顺序地依次显示原色(即,时分),使得原色的空间和或者时间和被识别为期望的颜色。在一个示例性实施例中,例如,原色包括红、绿和蓝。

[0061] 信号控制器 600 从外部图形控制器(未示出)接收输入图像信号 R、G 和 B 以及用于控制输入图像信号 R、G 和 B 的显示的输入控制信号,例如垂直同步信号 Vsync、水平同步信号 Hsync、主时钟信号 MCLK 和数据使能信号 DE。

[0062] 输入图像信号 R、G 和 B 可以是二维(2D)图像或者三维(3D)图像。此处,2D 图像表示普通的源数据,采用该普通的源数据,观察者不会识别出从显示装置输出的图像的立体效果。3D 图像表示这样的源数据,采用该源数据,观察者可以识别出从显示装置输出的图像(例如左眼图像和右眼图像)的立体效果。

[0063] 信号控制器 600 可以将数据控制信号 CONT2 和图像数据 DAT 提供到数据驱动器 500。在示例性实施例中,可以基于输入控制信号和输入图像信号 R、G 和 B 根据显示面板组件 300 的操作条件来处理图像信号 R、G 和 B 而得到图像数据 DAT。在这样的实施例中,对图像信号 R、G 和 B 的处理可以包括基于显示面板组件 300 的像素布置对图像信号 R、G 和 B 的操作性重置。

[0064] 信号控制器 600 可以将至少一个栅极控制信号 CONT1 提供到栅极驱动器 400。在

一个示例性实施例中,例如,栅极控制信号 CONT1 可以包括指示栅极驱动器 400 开始扫描的扫描起始信号 STV1 和 STV2 中的至少一个以及控制栅极导通电压  $V_{on}$  的输出时间的时钟控制信号 CPV1 至 CPV4 中的至少一个。在示例性实施例中,栅极控制信号 CONT1 可以包括至少一个时钟信号和限制栅极导通电压  $V_{on}$  的持续时间的至少一个时钟使能信号。

[0065] 数据控制信号 CONT2 可以包括:水平同步起始信号,通知对应于一组像素的数据的传输的开始;加载信号,指示数据驱动器 500 将对应的数据电压施加到数据线 D1 至 Dm;以及数据时钟信号。数据控制信号 CONT2 还可以包括用于将数据电压相对于共电压  $V_{com}$  的极性(在下文中,称为数据电压的极性)反转的反转信号。

[0066] 在示例性实施例中,数据驱动器 500 可以接收关于一行像素的一组图像数据 DAT,并基于数据控制信号 CONT2 从来自灰度电压发生器 800 的灰度电压选择对应于每个图像数据 DAT 的灰度电压。数据驱动器 500 可以将图像数据 DAT 转换成数据电压  $V_d$  并将数据电压  $V_d$  施加到对应的数据线 D1 至 Dm。

[0067] 栅极驱动器 400 通过信号控制器 600 施加栅极电压  $V_g$ ,栅极电压  $V_g$  是栅极导通电压  $V_{on}$  或者栅极截止电压  $V_{off}$ 。当栅极导通电压  $V_{on}$  被施加到栅极线 G1 至 G<sub>n</sub> 时,连接至栅极线 G1 至 G<sub>n</sub> 的开关元件导通,施加到数据线 D1 至 Dm 的数据电压  $V_d$  通过导通的开关元件被施加到对应的像素。

[0068] 施加到像素的数据电压  $V_d$  和共电压  $V_{com}$  之间的差被称为像素电压。在一个示例性实施例中,例如,在显示装置是液晶显示器的情况下,液晶分子具有取决于像素电压幅值的取向,因此,穿过液晶层的光的偏振变化。由于附于显示面板的偏振器,所以偏振的这种变化表现为透光率的变化。

[0069] 在示例性实施例中,显示装置的元件(例如,栅极驱动器 400、数据驱动器 500、信号控制器 600 和灰度电压发生器 800)中的每个可以直接安装在设置在液晶面板组件 300 上的至少一个集成电路(IC)芯片中。在可选示例性实施例中,显示装置的元件 400、500、600 和 800 中的每个可以安装在柔性印刷电路膜(未示出)上,然后附于液晶面板组件 300。在另一个可选示例性实施例中,显示装置的元件 400、500、600 和 800 中的每个可以以载带封装(TCP)的形式安装在单独的印刷电路板(PCB)(未示出)上。在可选示例性实施例中,显示装置的元件 400、500、600 和 800 中的每个可以集成为单个芯片。在这样的实施例中,显示装置的元件 400、500、600 和 800 中的至少一个或者构成显示装置的元件 400、500、600 和 800 的至少一个电路元件可以设置在单个芯片的外部。

[0070] 参照图 2,栅极驱动器 400 的示例性实施例可包括至少一个移位寄存器 410、至少一个 AND 门 420、至少一个电平移位器 430 和至少一个缓冲器 440。在示例性实施例中,移位寄存器 410 可以包括 AND 门 420。与栅极驱动器集成在显示面板组件中的显示装置相比,栅极驱动器 400 包括其中实现有多个电路元件的至少一个栅极 IC 芯片,且栅极 IC 芯片使得栅极驱动器的尺寸减小,因此栅极驱动器 400 可以应用到具有宽度窄的窄边框的显示装置。在一个示例性实施例中,例如,包括栅极 IC 芯片的显示装置的窄边框的宽度可以小于大约 10 毫米(mm),而栅极驱动器集成到显示面板组件的显示装置的边框的宽度通常大于大约 10mm。此处,边框是指围绕并固定显示面板组件的上框架和下框架。

[0071] 移位寄存器 410 基于来自信号控制器 600 的扫描起始信号 STV1 和 STV2 以及时钟控制信号 CPV1 至 CPV4 而导通,并输出信号。从移位寄存器 410 输出的信号的脉冲特性(例

如脉冲宽度)可以被控制。

[0072] 在栅极驱动器 410 包括多个移位寄存器的示例性实施例中,多个移位寄存器 410 基于两个扫描起始信号独立地被驱动,两个时钟控制信号基于一个扫描起始信号而独立地产生。在一个示例性实施例中,如图 2 所示,第  $(2n-1)$  个移位寄存器 SR1、SR3、SR5 和 SR7 基于第一扫描起始信号 STV1 被驱动,第  $2n$  个移位寄存器 SR2、SR4、SR6 和 SR8 基于第二扫描起始信号 STV2 被驱动 ( $n$  是自然数)。两个扫描起始信号的时序(例如,两个扫描起始信号的上升沿的时序)可以彼此独立,且栅极导通电压  $V_{on}$  的时序可以基于预定的驱动方法被有效地控制。在这样的实施例中,基于一个扫描起始信号的两个时钟控制信号的时序可以彼此独立,栅极导通电压  $V_{on}$  的时序可以被有效地控制成彼此叠置,使得显示装置的显示质量因增加的充电时间而显著改善。在这样的实施例中,多个移位寄存器 410 可以接收被独立地驱动的三个或者更多的扫描起始信号,三个或者更多的时钟控制信号可以基于一个扫描起始信号而独立地产生。在示例性实施例中,移位寄存器 410 可以包括用于扫描起始信号的至少两对输入端和输出端。

[0073] 时钟控制信号 CPV1 至 CPV4 以及来自移位寄存器 410 的输出信号被输入到 AND 门 420。

[0074] 来自 AND 门 420 的输出信号被输入到电平移位器 430。电平移位器 430 将输入信号转换成具有与开关元件的导通或截止对应的电压电平的信号。

[0075] 来自电平移位器 430 的输出信号被输入到缓冲器 440。缓冲器 440 为栅极线 G1 至 G $n$  缓冲输入信号,使得显示面板组件 300 基于其预定的驱动方法被驱动。

[0076] 来自缓冲器 440 的输出信号被输入到栅极线 G1 至 G $n$ 。

[0077] 参照图 3,在第一扫描起始信号 STV1 处于高电平的时间段,第一时钟控制信号 CPV1 和第二时钟控制信号 CPV2 进入高电平,例如,具有上升沿。第一时钟控制信号 CPV1 和第二时钟控制信号 CPV2 的时序可以彼此独立。在一个示例性实施例中,例如,在第一扫描起始信号 STV1 处于高电平的时间段,第一时钟控制信号 CPV1 和第二时钟控制信号 CPV2 的上升沿的间隔和顺序可以被控制。

[0078] 第  $(4n-3)$  条栅极线的栅极导通电压  $V_{on}$  与第一时钟控制信号 CPV1 同步,第  $(4n-1)$  条栅极线的栅极导通电压  $V_{on}$  与第二时钟控制信号 CPV2 同步 ( $n$  是自然数)。在一个示例性实施例中,例如,第一栅极线 G1 的栅极导通电压  $V_{on}$  与第一时钟控制信号 CPV1 的第一脉冲同步,第三栅极线 G3 的栅极导通电压  $V_{on}$  与第二时钟控制信号 CPV2 的第一脉冲同步。

[0079] 在示例性实施例中,在第二扫描起始信号 STV2 处于高电平的时间段,第三时钟控制信号 CPV3 和第四时钟控制信号 CPV4 进入高电平,例如,具有上升沿。第二扫描起始信号 STV2 的时序可以独立于第一扫描起始信号 STV1 的时序。第三时钟控制信号 CPV3 和第四时钟控制信号 CPV4 的时序可彼此独立。在一个示例性实施例中,例如,在第二扫描起始信号 STV2 处于高电平的时间段,第三时钟控制信号 CPV3 和第四时钟控制信号 CPV4 的上升沿的间隔和顺序可以被有效地控制。

[0080] 第  $(4n-2)$  条栅极线的栅极导通电压  $V_{on}$  与第三时钟控制信号 CPV3 同步,第  $4n$  条栅极线的栅极导通电压  $V_{on}$  与第四时钟控制信号 CPV4 同步 ( $n$  是自然数)。在一个示例性实施例中,例如,第二栅极线 G2 的栅极导通电压  $V_{on}$  与第三时钟控制信号 CPV3 的第三脉冲

同步,第四栅极线 G4 的栅极导通电压  $V_{on}$  与第四时钟控制信号 CPV4 的第三脉冲同步。

[0081] 参照图 4,两条栅极线的栅极导通电压彼此叠置,具有高驱动频率(诸如 240 赫兹(Hz) 或者 480Hz 的显示装置的充电时间增加,从而显著改善了显示装置的显示质量。在示例性实施例中,如图 4 所示,不同于图 3 所示的信号,在第一扫描起始信号 STV1 处于高电平的时间段产生的第一时钟控制信号 CPV1 的第一脉冲与第二时钟控制信号 CPV2 的第一脉冲叠置,因此第  $(4n-3)$  条栅极线的栅极导通电压  $V_{on}$  与第  $(4n-1)$  条栅极线的栅极导通电压  $V_{on}$  彼此叠置( $n$  是自然数)。在这样的实施例中,在第二扫描起始信号 STV2 处于高电平的时间段产生的第三时钟控制信号 CPV3 的第三脉冲与第四时钟控制信号 CPV4 的第三脉冲叠置,因此第  $(4n-2)$  条栅极线的栅极导通电压  $V_{on}$  与第  $4n$  条栅极线的栅极导通电压  $V_{on}$  彼此叠置( $n$  是自然数)。在一个示例性实施例中,例如,第一栅极线 G1 的栅极导通电压  $V_{on}$  与施加到第三栅极线 G3 的栅极导通电压  $V_{on}$  彼此叠置,施加到第三栅极线 G3 的栅极导通电压  $V_{on}$  与施加到第五栅极线 G5 的栅极导通电压  $V_{on}$  彼此叠置,施加到第五栅极线 G5 的栅极导通电压  $V_{on}$  与施加到第七栅极线 G7 的栅极导通电压  $V_{on}$  彼此叠置。在这样的实施例中,施加到第二栅极线 G2 的栅极导通电压  $V_{on}$  与施加到第四栅极线 G4 的栅极导通电压  $V_{on}$  彼此叠置,施加到第四栅极线 G4 的栅极导通电压  $V_{on}$  与施加到第六栅极线 G6 的栅极导通电压  $V_{on}$  彼此叠置,施加到第六栅极线 G6 的栅极导通电压  $V_{on}$  与施加到第八栅极线 G8 的栅极导通电压  $V_{on}$  彼此叠置。

[0082] 图 5 是示出根据本发明的从栅极驱动器到液晶显示器的示例性实施例的信号的信号时序图。

[0083] 参照图 5,液晶显示器包括信号线和连接到信号线的多个像素 PX,信号线包括多条栅极线 G1 至  $G_n$ 、多条电荷共享线 CS1 至  $CS_n$  和多条数据线 D1 至  $D_m$ 。每个像素 PX 包括第一子像素电极 PXa 和第二子像素电极 PXb。

[0084] 每个像素 PX 包括第一开关元件 Qa、第二开关元件 Qb、第三开关元件 Qc 和变电容器 Cstd。

[0085] 第一开关元件 Qa、第二开关元件 Qb 和第三开关元件 Qc 中的每个是例如三端元件,例如薄膜晶体管。第一开关元件 Qa 包括连接至栅极线 G1 至  $G_n$  的控制端、连接至数据线 D1 至  $D_m$  的输入端以及连接至第一子像素电极 PXa 的输出端。第二开关元件 Qb 包括连接至栅极线 G1 至  $G_n$  的控制端、连接至数据线 D1 至  $D_m$  的输入端和连接至第二子像素电极 PXb 的输出端。第一开关元件 Qa 的控制端和第二开关元件 Qb 的控制端连接至同一栅极线,第一开关元件 Qa 的输入端和第二开关元件 Qb 的输入端连接至同一数据线。第三开关元件 Qc 包括连接至电荷共享线 CS1 至  $CS_n$  的控制端、连接至第二子像素电极 PXb 的输入端和连接至变电容器 Cstd 的输出端。

[0086] 变电容器 Cstd 的两端分别连接至第三开关元件 Qc 的输出端和共电压  $V_{com}$ 。第一液晶电容器的两端分别连接至第一子像素电极 PXa 和共电压  $V_{com}$ ,第二液晶电容器的两端分别连接至第二子像素电极 PXb 和共电压  $V_{com}$ 。

[0087] 当栅极线 G1 至  $G_n$  被施加有栅极导通电压  $V_{on}$  时,连接至栅极线 G1 至  $G_n$  的第一开关元件 Qa 和第二开关元件 Qb 导通。因此,同一数据电压  $V_d$  通过导通的第一开关元件 Qa 和第二开关元件 Qb 被施加到第一子像素电极 PXa 和第二子像素电极 PXb,使得充到第一液晶电容器的电压和充到第二液晶电容器的电压彼此基本相同。当栅极线 G1 至  $G_n$  被施加有

栅极导通电压  $V_{on}$  时,电荷共享线 CS1 至 CSn 被施加有栅极截止电压  $V_{off}$ 。

[0088] 当栅极线 G1 至 Gn 被施加有栅极截止电压  $V_{off}$  且电荷共享线 CS1 至 CSn 被施加有栅极导通电压  $V_{on}$  时,连接至栅极线 G1 至 Gn 的第一开关元件 Qa 和第二开关元件 Qb 截止且第三开关元件 Qc 导通。因此,充到第二子像素电极 PXb 的电荷的一部分通过导通的第三开关元件 Qc 移动到变电容器 Cstd,充到第二液晶电容器的电压减小。在这样的实施例中,第一液晶电容器的充电电压和第二液晶电容器的充电电压彼此不同,从而显著改善液晶显示器的侧面可视性。

[0089] 与栅极驱动器和显示面板组件集成的情况相比,图 5 中的液晶显示器的栅极驱动器 400 包括如图 2 所示的其中实现有若干电路元件的至少一个栅极 IC 芯片,且由于栅极 IC 芯片,所以栅极驱动器的尺寸显著减小,从而栅极驱动器可以应用到具有小宽度的窄边框的显示装置。在一个示例性实施例中,例如,包括栅极 IC 芯片的显示装置的窄边框的宽度可以小于大约 10mm,而栅极驱动器与显示面板组件集成的显示装置的边框的宽度通常大于大约 10mm。

[0090] 图 6 是示出根据本发明的栅极驱动器的示例性实施例的信号的信号时序图。

[0091] 图 6 中示出的信号可以应用到具有诸如 120Hz 或者 240Hz 的帧频的图 5 的液晶显示器,或者也可以应用到图 2 的栅极驱动器。参照图 6,第一扫描起始信号 STV1 和第二扫描起始信号 STV2 的上升沿的时序彼此独立,施加到栅极线 G1 至 Gn 的栅极导通电压  $V_{on}$  的时序和施加到电荷共享线 CS1 至 CSn 的栅极导通电压  $V_{on}$  的时序可以基于预定的驱动方法被有效地控制。此处,施加到电荷共享线 CS1 至 CSn 的栅极导通电压  $V_{on}$  的时序表示放电时序。在示例性实施例中,基于一个扫描起始信号的两个时钟控制信号的时序可以独立,栅极导通电压  $V_{on}$  的时序可以被有效地控制成彼此叠置,使得显示装置的显示质量因增加的充电时间而显著改善。基于第一扫描起始信号 STV1 产生第一时钟控制信号 CPV1 和第二时钟控制信号 CPV2,第一时钟控制信号 CPV1 和第二时钟控制信号 CPV2 控制独立地施加到栅极线 G1 至 Gn 的栅极导通电压  $V_{on}$ 。基于第二扫描起始信号 STV2 产生第三时钟控制信号 CPV3 和第四时钟控制信号 CPV4,第三时钟控制信号 CPV3 和第四时钟控制信号 CPV4 控制施加到电荷共享线 CS1 至 CSn 的栅极导通电压  $V_{on}$ 。

[0092] 图 7 是示出根据本发明的从栅极驱动器到液晶显示器的示例性实施例的信号的信号时序图。

[0093] 除了其中的数据线的数目之外,图 7 中示出的液晶显示器与图 5 中示出的液晶显示器基本相同。在一个示例性实施例中,例如,第一子像素电极 PXa、第二子像素电极 PXb、第一开关元件 Qa、第二开关元件 Qb、第三开关元件 Qc、变电容器 Cstd、第一液晶电容器和第二液晶电容器的连接关系与图 5 中示出的电路元件中它们的连接关系基本相同。然而,在图 7 中示出的液晶显示器与图 5 中示出的液晶显示器中数据线的数目是不同的,因此相邻的像素列与数据线的连接关系是不同的。在一个示例性实施例中,例如,图 7 中示出的液晶显示器的数据线的数目是图 5 中示出的液晶显示器的数据线的数目的两倍。在这样的实施例中,在图 5 中,位于第二行第一列的像素 PX 和位于第一行第二列的像素 PX 连接至同一数据线,例如第二数据线 D2,而在图 7 中,位于第二行第一列的像素 PX 和位于第一行第二列的像素 PX 连接至不同的数据线,例如分别连接至第二数据线 D2 和第三数据线 D3。

[0094] 参照图 7,施加到第  $(2n-1)$  条栅极线和第  $2n$  条栅极线的栅极导通电压  $V_{on}$  的时

序彼此基本相同,因此连接至第(2n-1)条栅极线的第一开关元件Qa和第二开关元件Qb以及连接至第2n条栅极线的第一开关元件Qa和第二开关元件Qb同时导通(n是自然数)。因此,第一数据电压和第二数据电压被同时分别施加到第(2n-1)条数据线和第2n条数据线,使得第一数据电压通过连接至第(2n-1)条栅极线的第一开关元件Qa和第二开关元件Qb而被施加到第(2n-1)行的第一子像素电极PXa和第二子像素电极PXb的时间与第二数据电压通过连接至第2n条栅极线的第一开关元件Qa和第二开关元件Qb而被施加到第2n行的第一子像素电极PXa和第二子像素电极PXb的时间彼此基本相同(n是自然数)。在这样的实施例中,第一子像素电极PXa和第二子像素电极PXb被施加有同一数据电压,使得充到第一液晶电容器的电压与充到第二液晶电容器的电压彼此基本相同。当栅极线G1至Gn被施加有栅极导通电压Von时,电荷共享线CS1至CSn被施加有栅极截止电压Voff。

[0095] 当栅极线G1至Gn被施加有栅极截止电压Voff且电荷共享线CS1至CSn被施加有栅极导通电压Von时,连接至栅极线G1至Gn的第一开关元件Qa和第二开关元件Qb截止,且第三开关元件Qc导通。因此,充到第二子像素电极PXb的电荷的一部分通过导通的第三开关元件Qc移动到变电容器Cstd中,从而减小了充到第二液晶电容器的电压。在这样的实施例中,第(2n-1)条电荷共享线和第2n条电荷共享线被同时施加有栅极导通电压Von,充到第(2n-1)行第二液晶电容器和第2n行第二液晶电容器的电压被同时减小(n是自然数)。如上所述,第一液晶电容器的充电电压和第二液晶电容器的充电电压彼此不同,从而显著改善了液晶显示器的侧面可视性。

[0096] 与栅极驱动器和显示面板组件集成的情况相比,应用到图7的液晶显示器的栅极驱动器400包括像图2那样的其中实现有若干电路元件的至少一个栅极IC芯片,该栅极IC芯片减小了栅极驱动器的尺寸,因此栅极驱动器可以应用到具有小宽度的窄边框的显示装置。在一个示例性实施例中,例如,包括栅极IC芯片的显示装置的窄边框的宽度可以小于10mm,可能难以将栅极驱动器与显示面板组件集成的显示装置的边框的宽度制造成小于10mm。

[0097] 图8是示出根据本发明的栅极驱动器的示例性实施例的信号的信号时序图。

[0098] 图8中示出的信号可以应用到具有诸如240Hz或480Hz的帧频的图5的液晶显示器,或者也可以应用到图2的栅极驱动器。参照图8,第一扫描起始信号STV1和第二扫描起始信号STV2的时序彼此独立,施加到栅极线G1至Gn的栅极导通电压Von的时序与施加到电荷共享线CS1至CSn的栅极导通电压Von的时序可以基于预定的驱动方法被有效地控制。此处,施加到电荷共享线CS1至CSn的栅极导通电压Von的时序表示放电时序。第一时钟控制信号CPV1和第二时钟控制信号CPV2基于第一扫描起始信号STV1被同时产生,第(2n-1)条栅极线和第2n条栅极线被同时施加有栅极导通电压Von(n是自然数)。第三时钟控制信号CPV3和第四时钟控制信号CPV4基于第二扫描起始信号STV2被同时产生,第(2n-1)条电荷共享线和第2n条电荷共享线被同时施加有栅极导通电压Von(n是自然数)。

[0099] 图9是示出根据本发明的从栅极驱动器到液晶显示器的示例性实施例的信号的信号时序图。

[0100] 图9中示出的液晶显示器与图5中示出的液晶显示器基本相同。在图9中的示例性实施例中,例如,第一子像素电极PXa、第二子像素电极PXb、第一开关元件Qa、第二开关元件Qb、第三开关元件Qc、变电容器Cstd、第一液晶电容器、第二液晶电容器、栅极线G1

至  $G_n$ 、数据线  $D1$  至  $D_m$  以及电荷共享线  $CS1$  至  $CS_n$  的连接关系与它们在图 5 中示出的连接关系相同。然而,图 9 中示出的来自栅极驱动器的信号与图 7 中示出的来自栅极驱动器的信号基本相同,因此图 8 中示出的信号可以施加到图 9 的液晶显示器。在一个示例性实施例中,例如,第  $(2n-1)$  条栅极线和第  $2n$  条栅极线被同时施加有栅极导通电压  $V_{on}$ ,使得施加到第  $(2n-1)$  个子像素电极  $PX_a$  和  $PX_b$  的数据电压与施加到第  $2n$  个子像素电极  $PX_a$  和  $PX_b$  的数据电压彼此相同。图 9 中示出的液晶显示器的示例性实施例可以包括图 2 的栅极驱动器。图 9 中示出的来自栅极驱动器的液晶显示器的信号可以被应用于驱动 3D 图像。在一个示例性实施例中,例如,当图 9 的液晶显示器包括图 2 的栅极驱动器且输出具有 120Hz 的帧频的 2D 图像或 3D 图像时,图 9 中示出的来自栅极驱动器的信号被应用于输出 3D 图像,图 5 中示出的来自栅极驱动器的信号被应用于输出普通 2D 图像。因此,通过控制输入到图 2 的栅极驱动器的扫描起始信号和时钟控制信号的时序以及通过控制脉冲的宽度,可以有效地改变 2D 图像的驱动和 3D 图像的驱动。

[0101] 图 10 是示出根据本发明的栅极驱动器的示例性实施例的框图,图 11 是示出根据本发明的栅极驱动器的示例性实施例的信号的信号时序图。

[0102] 除了图 10 的栅极驱动器的连接关系(其不同于图 2 的栅极驱动器的元件的连接关系)之外,图 10 中示出的栅极驱动器的元件(例如图 10 的栅极驱动器的移位寄存器 410、AND 门 420、电平移位器 430 和缓冲器 440)与图 2 的栅极驱动器的元件基本相同。

[0103] 参照图 10,栅极驱动器中的多个移位寄存器 410 基于三个扫描起始信号被独立地驱动,基于每个扫描起始信号独立地产生两个时钟控制信号。在一个示例性实施例中,例如,第  $(3n-2)$  个移位寄存器  $SR1$  和  $SR4$  基于第一扫描起始信号  $STV1$  被驱动,第  $(3n-1)$  个移位寄存器  $SR2$  和  $SR5$  基于第二扫描起始信号  $STV2$  被驱动,第  $3n$  个移位寄存器  $SR3$  和  $SR6$  基于第三扫描起始信号  $STV3$  被驱动( $n$  是自然数)。三个扫描起始信号的时序可以彼此独立,栅极导通电压  $V_{on}$  的时序可以基于预定的驱动方法被有效地控制。在这样的实施例中,基于每个扫描起始信号的两个时钟控制信号的时序可以彼此独立,从而栅极导通电压  $V_{on}$  的时序可以被有效地控制成彼此叠置,且显示装置的显示质量因增加的充电时间而显著改善。在示例性实施例中,基于扫描起始信号独立地产生的时钟控制信号的数目可以是三个或更多个。

[0104] 参照图 11,在第一扫描起始信号  $STV1$  处于高电平的时间段,第一时钟控制信号  $CPV1$  和第二时钟控制信号  $CPV2$  进入高电平,例如,具有上升沿。第一时钟控制信号  $CPV1$  和第二时钟控制信号  $CPV2$  的时序彼此独立。在一个示例性实施例中,例如,在第一扫描起始信号  $STV1$  处于高电平的时间段,第一时钟控制信号  $CPV1$  和第二时钟控制信号  $CPV2$  的上升沿的间隔和顺序可以被有效地控制。

[0105] 第  $(6n-5)$  条栅极线的栅极导通电压  $V_{on}$  与第一时钟控制信号  $CPV1$  同步,第  $(6n-2)$  条栅极线的栅极导通电压  $V_{on}$  与第二时钟控制信号  $CPV2$  同步( $n$  是自然数)。

[0106] 在示例性实施例中,在第二扫描起始信号  $STV2$  处于高电平的时间段,第三时钟控制信号  $CPV3$  和第四时钟控制信号  $CPV4$  进入高电平。第三时钟控制信号  $CPV3$  和第四时钟控制信号  $CPV4$  的时序可以彼此独立。在一个示例性实施例中,例如,在第二扫描起始信号  $STV2$  处于高电平的时间段,第三时钟控制信号  $CPV3$  和第四时钟控制信号  $CPV4$  的上升沿的间隔和顺序可以被有效地控制。

[0107] 第  $(6n-4)$  条栅极线的栅极导通电压  $V_{on}$  与第三时钟控制信号 CPV3 同步, 第  $(6n-1)$  条栅极线的栅极导通电压  $V_{on}$  与第四时钟控制信号 CPV4 同步 ( $n$  是自然数)。

[0108] 在示例性实施例中, 在第三扫描起始信号 STV3 处于高电平的时间段, 第五时钟控制信号 CPV5 和第六时钟控制信号 CPV6 进入高电平。第五时钟控制信号 CPV5 和第六时钟控制信号 CPV6 的时序可以彼此独立。在一个示例性实施例中, 例如, 在第三扫描起始信号 STV3 处于高电平的时间段, 第五时钟控制信号 CPV5 和第六时钟控制信号 CPV6 的上升沿的间隔和顺序可以被有效地控制。

[0109] 第  $(6n-3)$  条栅极线的栅极导通电压  $V_{on}$  与第五时钟控制信号 CPV5 同步, 第  $6n$  条栅极线的栅极导通电压  $V_{on}$  与第六时钟控制信号 CPV6 同步 ( $n$  是自然数)。

[0110] 图 12 是示出根据本发明的栅极驱动器的示例性实施例的框图, 图 13 是示出根据本发明的栅极驱动器的示例性实施例的信号的信号时序图。

[0111] 除了与图 2 的栅极驱动器不同的栅极驱动器的连接关系之外, 图 12 中示出的栅极驱动器的元件 (例如移位寄存器 410、AND 门 420、电平移位器 430 和缓冲器 440) 与图 2 的栅极驱动器的元件基本相同。

[0112] 参照图 12, 栅极驱动器中的多个移位寄存器 410 基于两个扫描起始信号被独立地驱动, 基于每个扫描起始信号独立地产生两个时钟控制信号。然而, 图 12 中的栅极驱动器的四个移位寄存器 410 基于每个扫描起始信号被驱动, 例如, 第一移位寄存器 SR1 至第  $(n/2-1)$  个移位寄存器 SR $(n/2-1)$  基于第一扫描起始信号 STV1 被驱动, 第  $n/2$  个移位寄存器 SR $(n/2)$  至第  $n$  个移位寄存器 SR $n$  基于第二扫描起始信号 STV2 被驱动 ( $n$  是偶数)。在示例性实施例中, 多个移位寄存器 410 基于两个或者更多个扫描起始信号被独立地驱动, 在这样的实施例中, 移位寄存器被分成两个或者更多个移位寄存器组且可以被独立地驱动。

[0113] 两个扫描起始信号的时序可以彼此独立, 因此栅极导通电压  $V_{on}$  的时序基于预定的驱动方法被有效地控制。在这样的实施例中, 基于一个扫描起始信号的两个时钟控制信号的时序可以彼此独立, 栅极导通电压  $V_{on}$  的时序可以被有效地控制成彼此叠置, 使得显示装置的显示质量因增加的充电时间而显著改善。

[0114] 参照图 13, 在第一扫描起始信号 STV1 处于高电平的时间段, 第一时钟控制信号 CPV1 和第二时钟控制信号 CPV2 进入高电平。第一时钟控制信号 CPV1 和第二时钟控制信号 CPV2 的时序可以彼此独立。在一个示例性实施例中, 例如, 在第一扫描起始信号 STV1 处于高电平的时间段, 可以有效地控制第一时钟控制信号 CPV1 和第二时钟控制信号 CPV2 的上升沿的间隔和顺序。

[0115] 栅极线中的从第一栅极线 G1 至第  $(n/2-1)$  条栅极线 G $(n/2-1)$  的奇数栅极线的栅极导通电压  $V_{on}$  与第一时钟控制信号 CPV1 同步, 偶数栅极线的栅极导通电压  $V_{on}$  与第二时钟控制信号 CPV2 同步 ( $n$  是偶数)。

[0116] 在示例性实施例中, 在第二扫描起始信号 STV2 处于高电平的时间段, 第三时钟控制信号 CPV3 和第四时钟控制信号 CPV4 进入高电平。第三时钟控制信号 CPV3 和第四时钟控制信号 CPV4 的时序可以是独立的。在一个示例性实施例中, 例如, 在第二扫描起始信号 STV2 处于高电平的时间段, 可以适当地控制第三时钟控制信号 CPV3 的上升时序和第四时钟控制信号 CPV4 的上升时序的间隔和顺序。

[0117] 栅极线中的从第  $n/2$  条栅极线 G $(n/2)$  至第  $n$  条栅极线 G $n$  的奇数栅极线的栅极导

通电压  $V_{on}$  与第三时钟控制信号 CPV3 同步, 偶数栅极线的栅极导通电压  $V_{on}$  与第四时钟控制信号 CPV4 同步 ( $n$  是偶数)。

[0118] 尽管已经结合目前被认为是实际的示例性实施例的内容描述了本发明, 但应该理解的是, 本发明不限于公开的实施例, 而是相反, 本发明意图覆盖包括在权利要求的精神和范围内的各种改变和等同布置。

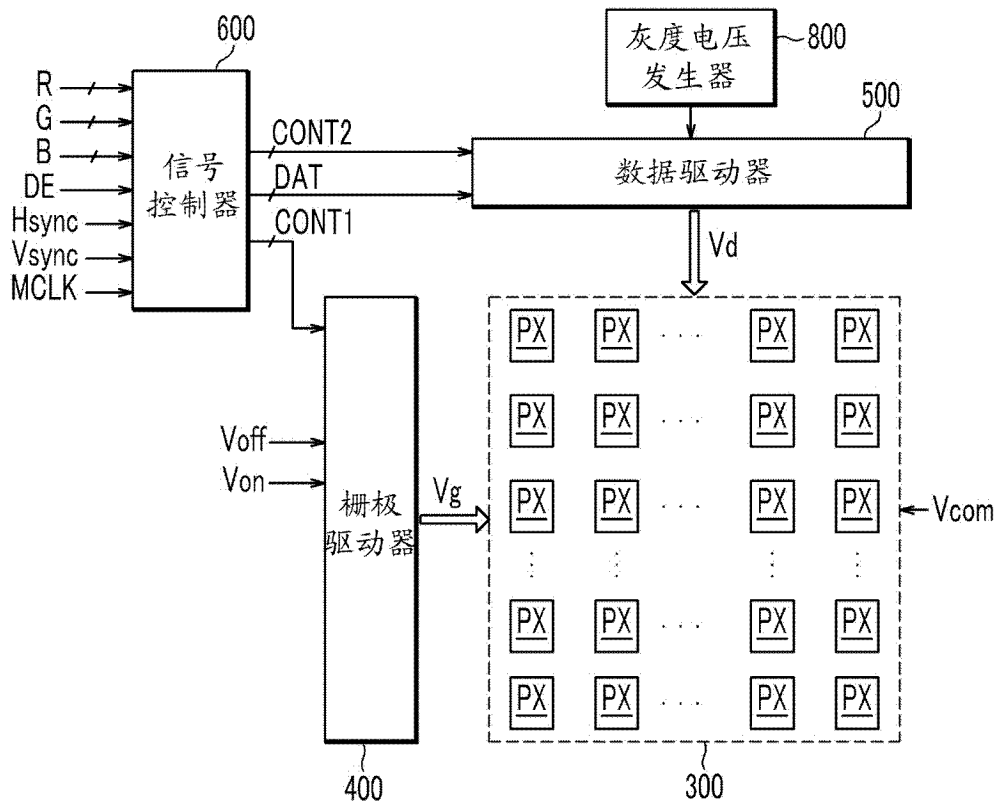


图 1

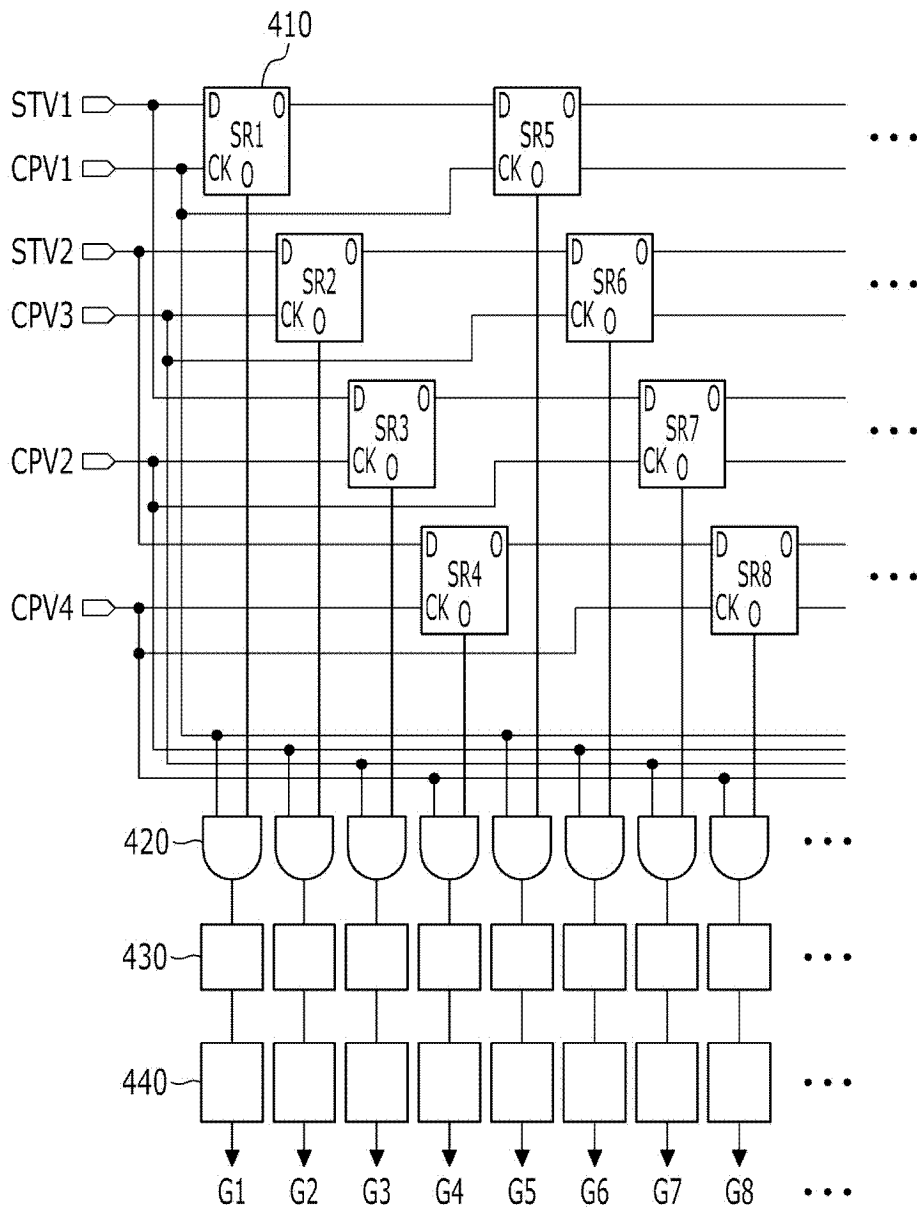


图 2

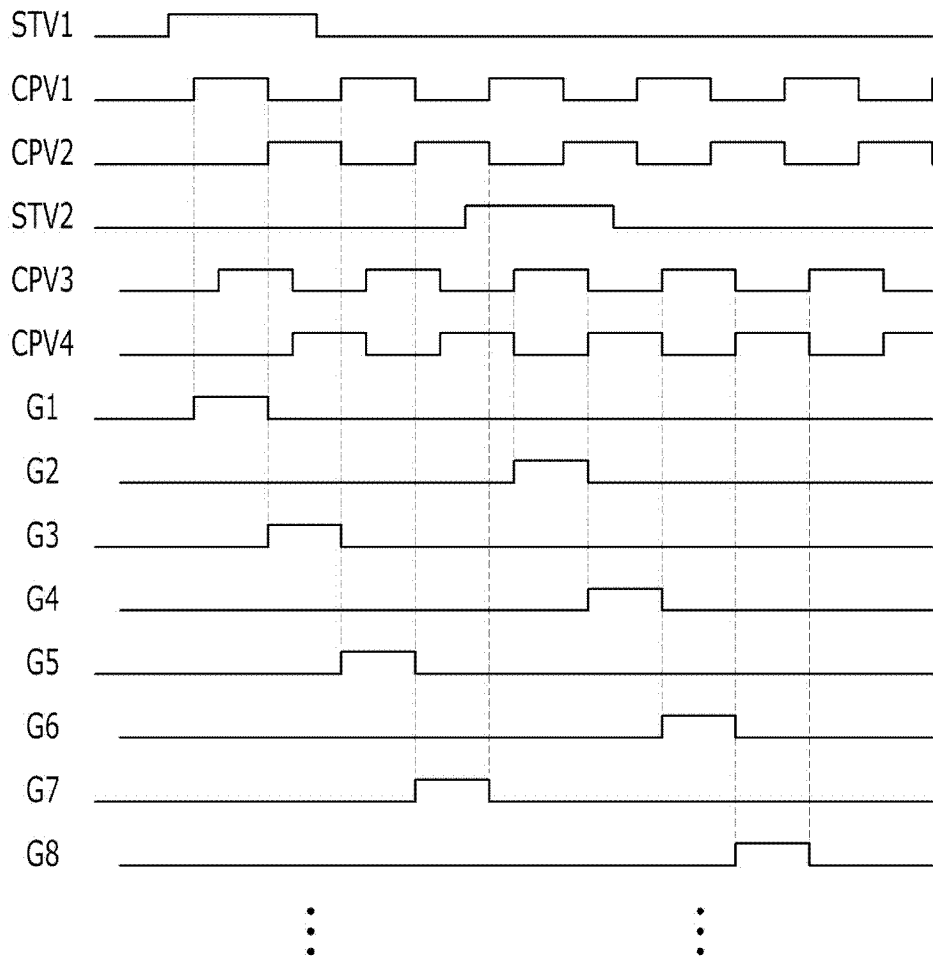


图 3

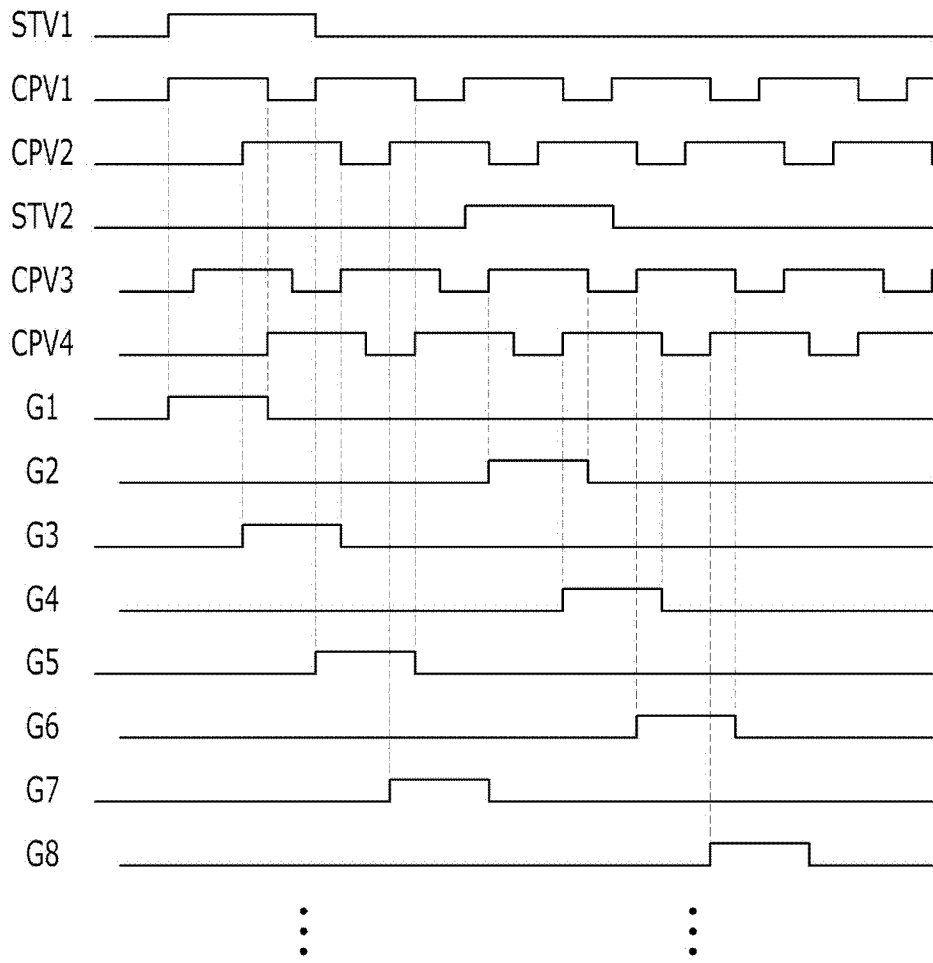


图 4

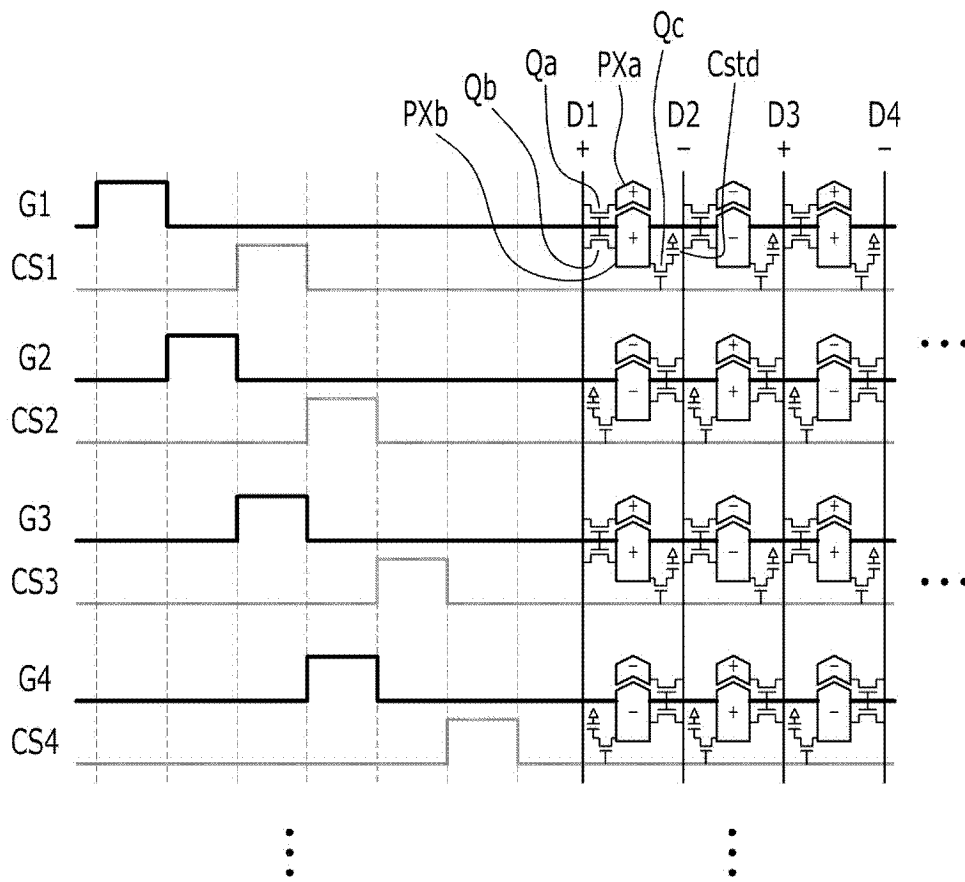


图 5

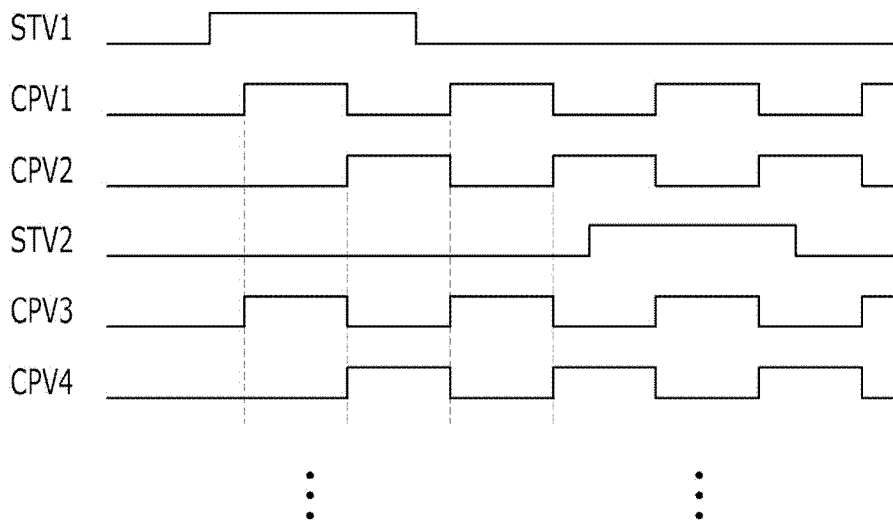


图 6

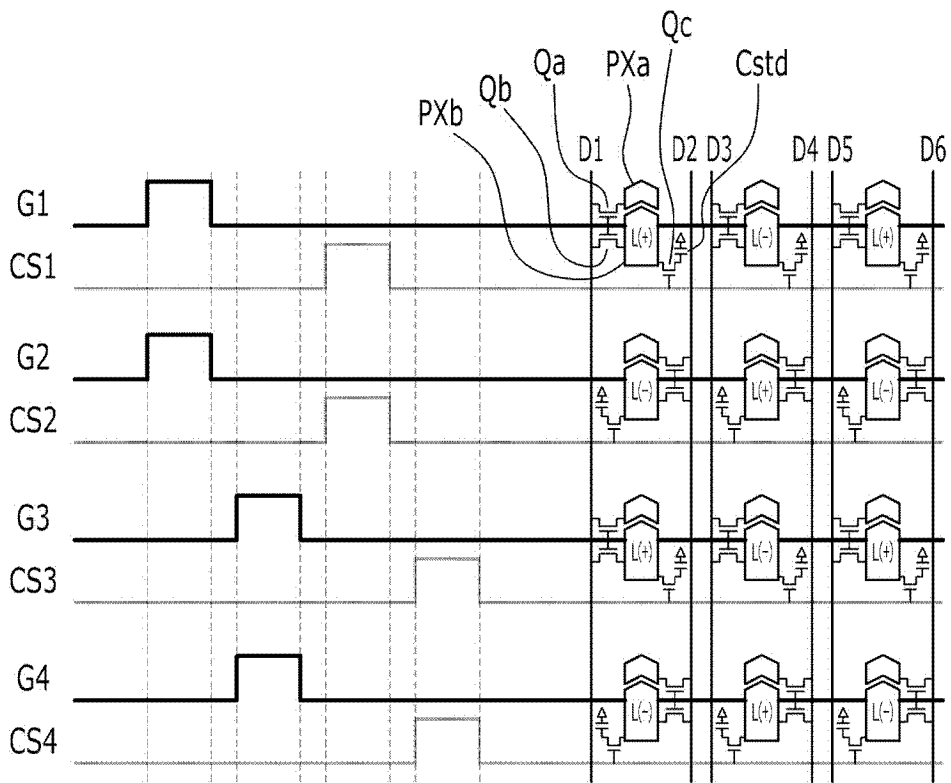


图 7

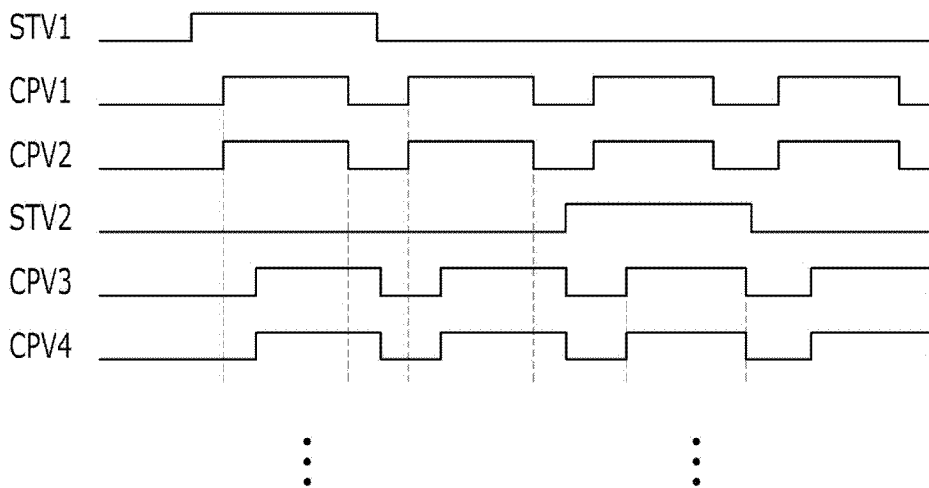


图 8

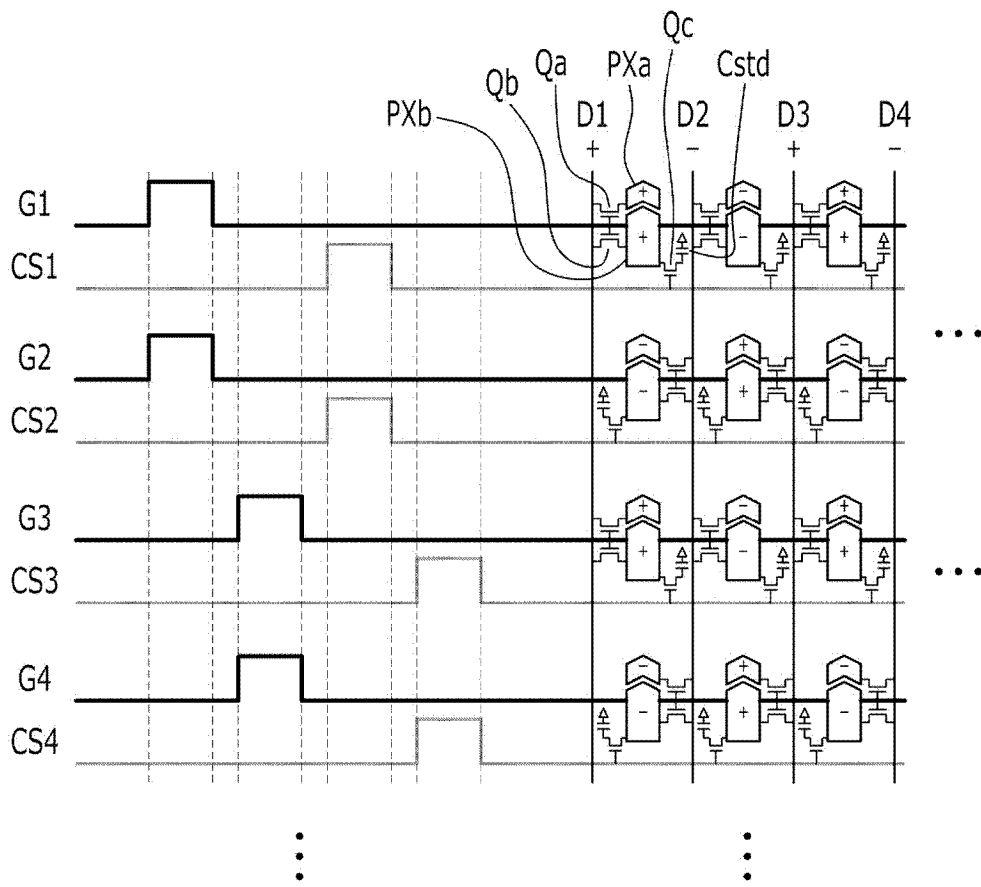


图 9

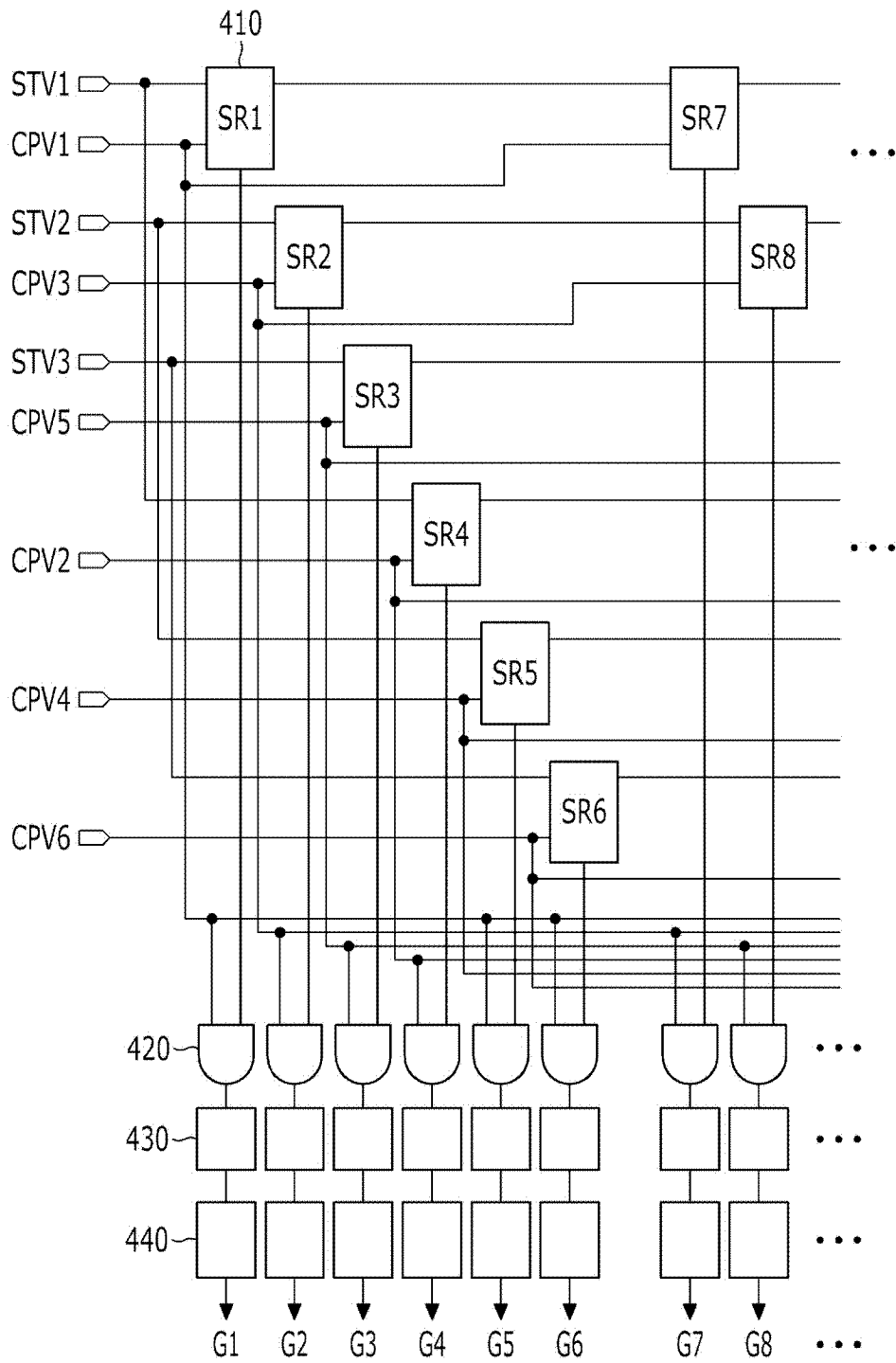


图 10

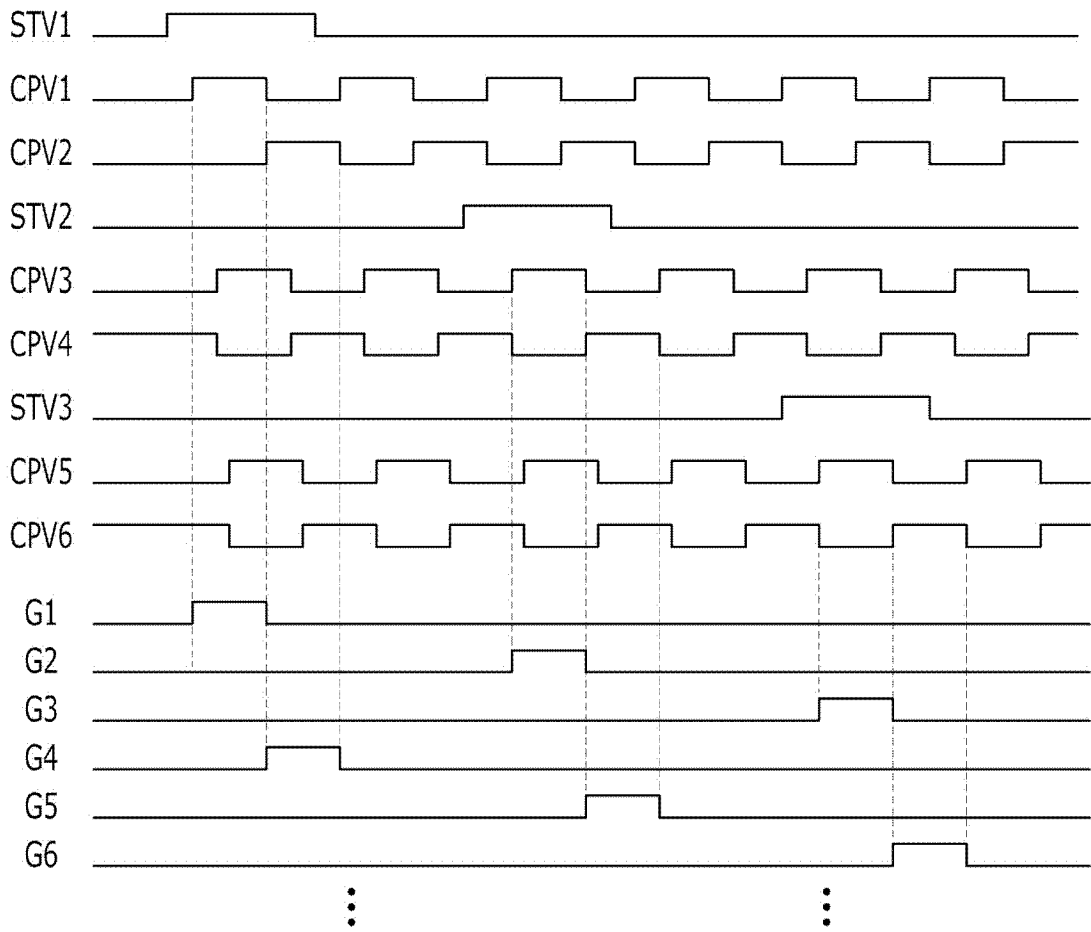


图 11

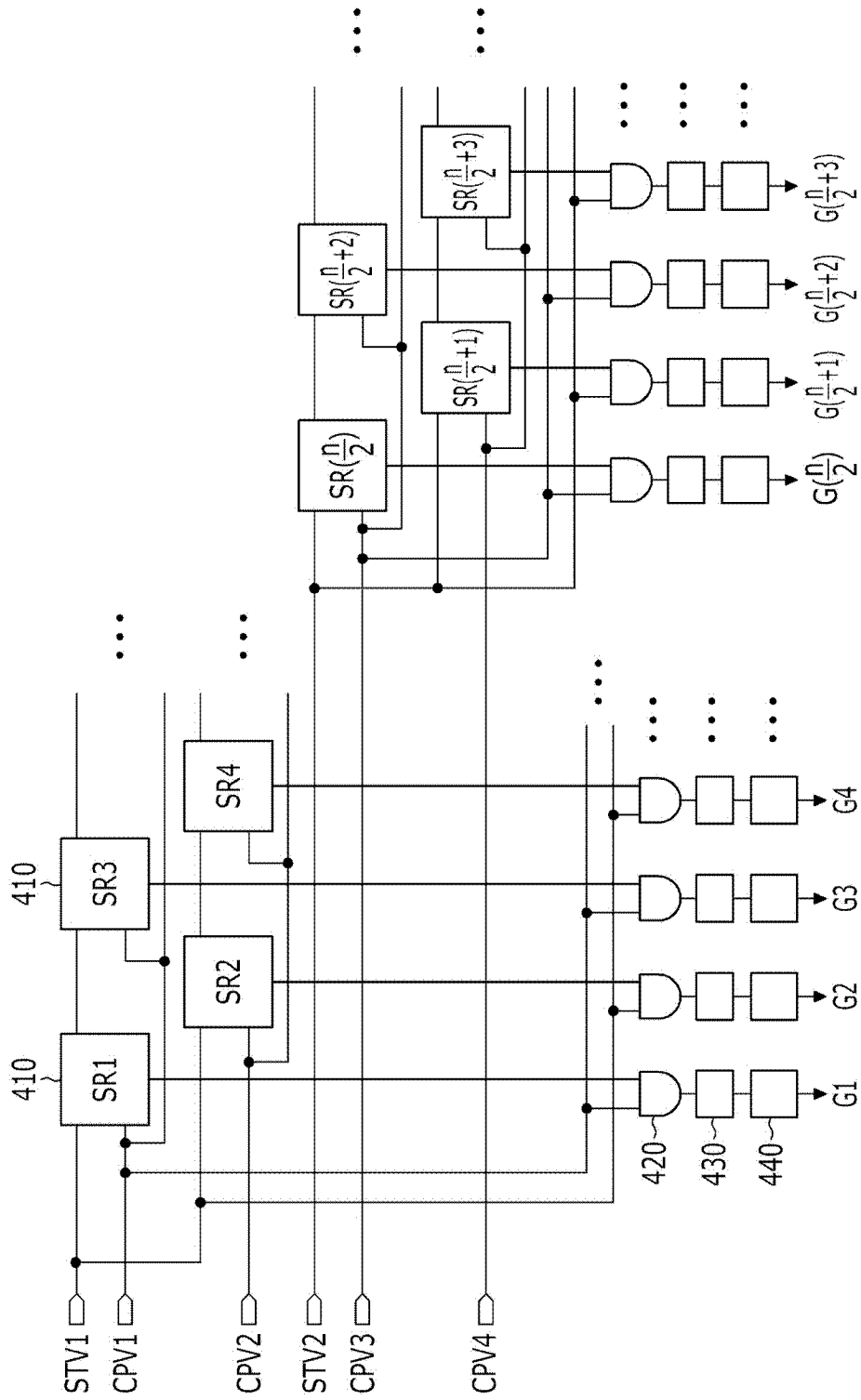


图 12

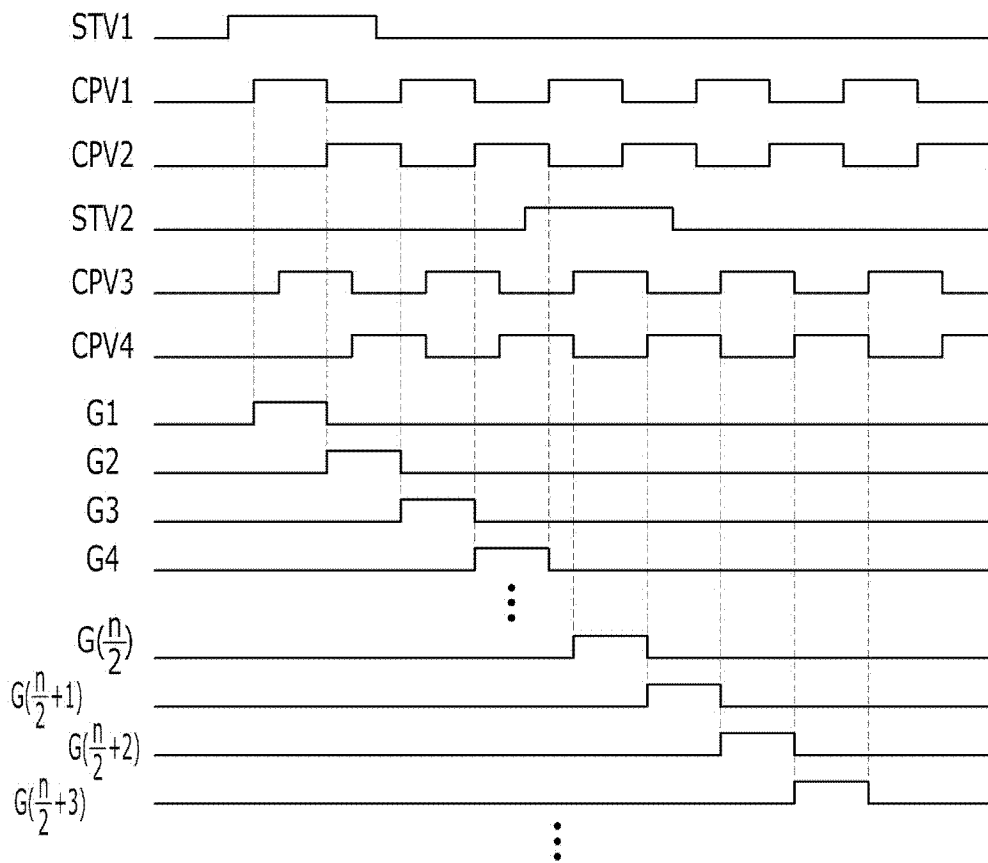


图 13

专利名称(译)	栅极驱动器和包括该栅极驱动器的液晶显示器		
公开(公告)号	<a href="#">CN102789767A</a>	公开(公告)日	2012-11-21
申请号	CN201210040847.3	申请日	2012-02-21
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
当前申请(专利权)人(译)	三星电子株式会社		
[标]发明人	申玉权 李钟旼 孙宣圭 潘英一 李宰汉		
发明人	申玉权 李钟旼 孙宣圭 潘英一 李宰汉		
IPC分类号	G09G3/36 G02F1/133 G02F1/1362		
CPC分类号	G11C19/28 G09G2310/0286 G09G2310/0205 G09G2310/08 G09G3/3677 G11C19/287 G09G3/3674		
代理人(译)	刘灿强 韩芳		
优先权	1020110046355 2011-05-17 KR		
其他公开文献	CN102789767B		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明提供了一种栅极驱动器和一种包括该栅极驱动器的液晶显示器，所述栅极驱动器包括接收至少两个扫描起始信号和至少四个时钟控制信号并输出多个栅极导通电压的栅极集成电路(IC)芯片，其中，基于所述至少两个扫描起始信号中的一个扫描起始信号产生所述至少四个时钟控制信号中的至少两个时钟控制信号，所述至少两个扫描起始信号的时序彼此独立，基于所述一个扫描起始信号的所述至少两个时钟控制信号的时序彼此独立。

