



(12) 发明专利申请

(10) 申请公布号 CN 105118466 A

(43) 申请公布日 2015. 12. 02

(21) 申请号 201510613607. 1

(22) 申请日 2015. 09. 23

(71) 申请人 深圳市华星光电技术有限公司

地址 518006 广东省深圳市光明新区塘明大道 9-2 号

申请人 武汉华星光电技术有限公司

(72) 发明人 陈彩琴 赵莽

(74) 专利代理机构 深圳市威世博知识产权代理
事务所(普通合伙) 44280

代理人 何青瓦

(51) Int. Cl.

G09G 3/36(2006. 01)

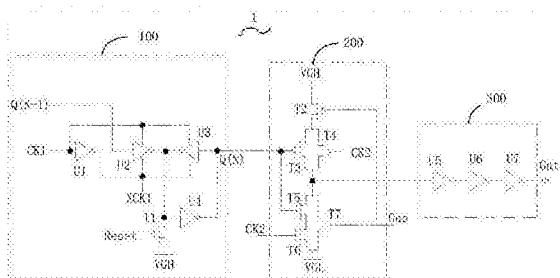
权利要求书3页 说明书7页 附图4页

(54) 发明名称

扫描驱动电路及具有该电路的液晶显示装置

(57) 摘要

本发明公开了一种扫描驱动电路及液晶显示装置,所述扫描驱动电路包括锁存模块,接收上级控制信号、第一及第二时钟信号及复位信号并运算以获得第一控制信号并锁存及输出;逻辑处理模块接收第一及第二控制信号及第三时钟信号进行运算以获得逻辑控制信号并输出;输出模块接收逻辑控制信号及第二控制信号进行运算以获得扫描驱动信号并输出;扫描线连接输出模块,将扫描驱动信号传输至像素单元,以此实现所有扫描线开启的功能,利于液晶显示装置特殊功能的实现。



1. 一种扫描驱动电路,其特征在于,所述扫描驱动电路包括:

锁存模块(100),用于接收上级控制信号、第一及第二时钟信号及复位信号并对所述上级控制信号、第一及第二时钟信号及复位信号进行运算以获得第一控制信号并对所述第一控制信号进行锁存及输出;

逻辑处理模块(200),连接所述锁存模块(100),用于接收所述锁存模块(100)输出的第一控制信号并对所述第一控制信号、第二控制信号及第三时钟信号进行逻辑运算以获得逻辑控制信号并将所述逻辑控制信号输出;

输出模块(300),连接所述逻辑处理模块(200),用于接收所述逻辑处理模块(200)输出的逻辑控制信号并对所述逻辑控制信号及所述第二控制信号进行运算以获得扫描驱动信号,并将所述扫描驱动信号输出;及

扫描线,连接所述输出模块(300),用于将所述输出模块(300)输出的扫描驱动信号传输至像素单元。

2. 根据权利要求1所述的扫描驱动电路,其特征在于,所述锁存模块(100)包括第一至第四反相器(U1-U4)及第一可控开关(T1),所述第一反相器(U1)的输入端连接所述第一时钟信号,所述第一反相器(U1)的输出端连接所述第二反相器(U2)的低电平端、所述第二时钟信号及所述第三反相器(U3)的高电平端,所述第二反相器(U2)的输入端连接所述上级控制信号,所述第二反相器(U2)的高电平端连接所述第一反相器(U1)的输入端及所述第三反相器(U3)的低电平端,所述第二反相器(U2)的输出端连接所述第三反相器(U3)的输出端,所述第三反相器(U3)的输入端连接本级控制信号,所述可控开关(T1)的控制端连接所述复位信号,所述可控开关(T1)的输入端连接开启电压端(VGH),所述可控开关(T1)的输出端连接所述第二反相器(U2)的输出端及所述第四反相器(U4)的输入端,所述第四反相器(U4)的输出端连接所述第三反相器(U3)的输入端及所述逻辑处理模块(200)。

3. 根据权利要求2所述的扫描驱动电路,其特征在于,所述逻辑处理模块(200)包括第二至第七可控开关(T2-T7),所述第二可控开关(T2)的控制端连接所述第二控制信号及所述第七可控开关(T7)的控制端,所述第二可控开关(T2)的输入端连接所述开启电压端(VGH,)所述第二可控开关(T2)的输出端连接所述第三可控开关(T3)及所述第四可控开关(T4)的输入端,所述第三可控开关(T3)的控制端连接所述第四反相器(U4)的输出端及所述第五可控开关(T5)的控制端,所述第三可控开关(T3)的输出端连接所述输出模块(300)、所述第四可控开关(T4)的输出端、所述第五可控开关(T5)及所述第七可控开关(T7)的输出端,所述第四可控开关(T4)的控制端连接所述第三时钟信号,所述第五可控开关(T5)的输入端连接所述第六可控开关(T6)的输出端,所述第六可控开关(T6)的控制端连接所述第三时钟信号,所述第六可控开关(T6)的输入端连接所述关闭电压端(VGL)及所述第七可控开关(T7)的输入端。

4. 根据权利要求2所述的扫描驱动电路,其特征在于,所述逻辑处理模块(200)包括第二至第七可控开关(T2-T7),所述第二可控开关(T2)的控制端连接所述第四反相器(U4)的输出端及所述第五可控开关(T5)的控制端,所述第二可控开关(T2)输入端连接所述第三可控开关(T3)的输入端及所述开启电压端(VGH),所述第二可控开关(T2)的输出端连接所述第三可控开关(T3)的输出端及所述第四可控开关(T4)的输入端,所述第三可控开关(T3)的控制端连接所述第三时钟信号,所述第四可控开关(T4)的控制端连接所述第二

控制信号及所述第七可控开关 (T7) 的控制端,所述第四可控开关 (T4) 的输出端连接所述输出模块 (300) 及所述第五及第七可控开关 (T5、T7) 的输出端,所述第五可控开关 (T5) 的输入端连接所述第六可控开关 (T6) 的输出端,所述第六可控开关 (T6) 的控制端连接所述第三时钟信号,所述第六可控开关 (T6) 的输入端连接所述第七可控开关 (T7) 的输入端及所述关闭电压端 (VGL)。

5. 根据权利要求 2 所述的扫描驱动电路,其特征在于,所述逻辑处理模块 (200) 包括第二至第七可控开关 (T2-T7),所述第二可控开关 (T2) 的控制端连接所述第四反相器 (U4) 的输出端及所述第六可控开关 (T6) 的控制端,所述第二可控开关 (T2) 的输入端连接所述第三可控开关 (T3) 的输入端及所述开启电压端 (VGH),所述第二可控开关 (T2) 的输出端连接所述第三可控开关 (T3) 的输出端及所述第四可控开关 (T4) 的输入端,所述第三可控开关 (T3) 的控制端连接所述第三时钟信号,所述第四可控开关 (T4) 的控制端连接所述第二控制信号及所述第七可控开关 (T7) 的控制端,所述第四可控开关 (T4) 的输出端连接所述输出模块 (300) 及所述第五及第七可控开关 (T5、T7) 的输出端,所述第五可控开关 (T5) 的输入端连接所述第六可控开关 (T6) 的输出端,所述五可控开关 (T5) 的控制端连接所述第三时钟信号,所述第六可控开关 (T6) 的输入端连接所述第七可控开关 (T7) 的输入端及所述关闭电压端 (VGL)。

6. 根据权利要求 2 所述的扫描驱动电路,其特征在于,所述逻辑处理模块 (200) 包括第二至第七可控开关 (T2-T7),所述第二可控开关 (T2) 的控制端连接所述第二控制信号及所述第七可控开关 (T7) 的控制端,所述第二可控开关 (T2) 的输入端连接所述开启电压端 (VGH),所述第二可控开关 (T2) 的输出端连接所述第三及第四可控开关 (T3、T4) 的输入端,所述第三可控开关 (T3) 的控制端连接所述第四反相器 (U4) 的输出端及所述第六可控开关 (T6) 的控制端,所述第三可控开关 (T3) 的输出端连接所述输出模块 (300)、所述第四可控开关 (T4) 的输出端、所述第五可控开关 (T5) 及所述第七可控开关 (T7) 的输出端,所述第四可控开关 (T4) 的控制端连接所述第三时钟信号,所述第五可控开关 (T5) 的输入端连接所述第六可控开关 (T6) 的输出端,所述第五可控开关 (T5) 的控制端连接所述第三时钟信号,所述第六可控开关 (T6) 输入端连接所述关闭电压端 (VGL) 及所述第七可控开关 (T7) 的输入端。

7. 根据权利要求 3-6 任意一项所述的扫描驱动电路,其特征在于,所述输出模块 (300) 包括第五至第七反相器 (U3-U7),所述第五反相器 (U5) 的输入端连接所述第五及第七可控开关 (T5、T7) 的输出端,所述第五反相器 (U5) 的输出端连接所述第六反相器 (U6) 的输入端,所述第六反相器 (U6) 的输出端连接所述第七反相器 (U7) 的输入端,所述第七反相器 (U7) 的输出端连接所述扫描线。

8. 根据权利要求 2 所述的扫描驱动电路,其特征在于,所述逻辑处理模块 (200) 包括第二至第五可控开关 (T2-T5),所述第二可控开关 (T2) 的控制端连接所述第四反相器 (U4) 的输出端及所述第四可控开关 (T4) 的控制端,所述第二可控开关 (T2) 的输入端连接所述第三可控开关 (T3) 的输入端及所述开启电压端 (VGH),所述第二可控开关 (T2) 的输出端连接所述输出模块 (300) 及所述第三可控开关 (T3) 及所述第四可控开关 (T4) 的输出端,所述第三可控开关 (T3) 的控制端连接所述第三时钟信号及所述第五可控开关 (T5) 的控制端,所述第四可控开关 (T4) 的输入端连接所述第五可控开关 (T5) 的输出端,所述第五可控

开关 (T5) 的输入端连接所述关闭电压端 (VGL)。

9. 根据权利要求 8 所述的扫描驱动电路, 其特征在于, 所述输出模块 (300) 包括第五及第六反相器 (U5、U6) 及或非门 (Y1), 所述第五反相器 (U5) 的输入端连接所述第四可控开关 (T4) 的输出端, 所述第五反相器 (U5) 的输出端连接所述或非门 (Y1) 的第一输入端, 所述或非门 (Y1) 的第二输入端连接所述第二控制信号, 所述或非门 (Y1) 的输出端连接所述第六反相器 (U6) 的输入端, 所述第六反相器 (U6) 的输出端连接所述扫描线。

10. 一种液晶显示装置, 其特征在于, 所述液晶显示装置包括如权利要求 1-9 任一所述的扫描驱动电路。

扫描驱动电路及具有该电路的液晶显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种扫描驱动电路及具有该电路的液晶显示装置。

背景技术

[0002] 目前的液晶显示装置中采用扫描驱动电路,也就是利用现有薄膜晶体管液晶显示器阵列制程将扫描驱动电路制作在阵列基板上,实现对逐行扫描的驱动方式。现有的扫描驱动电路的设计功能单一,不能够实现所有扫描线开启的功能,不利于液晶显示装置特殊功能的实现。

发明内容

[0003] 本发明主要解决的技术问题是提供一种扫描驱动电路及具有该电路的液晶显示装置,能够实现所有扫描线开启的功能,利于液晶显示装置特殊功能的实现。

[0004] 为解决上述技术问题,本发明采用的一个技术方案是:提供一种扫描驱动电路,包括:

[0005] 锁存模块,用于接收上级控制信号、第一及第二时钟信号及复位信号并对所述上级控制信号、第一及第二时钟信号及复位信号进行运算以获得第一控制信号并对所述第一控制信号进行锁存及输出;

[0006] 逻辑处理模块,连接所述锁存模块,用于接收所述锁存模块输出的第一控制信号并对所述第一控制信号、第二控制信号及第三时钟信号进行逻辑运算以获得逻辑控制信号并将所述逻辑控制信号输出;

[0007] 输出模块,连接所述逻辑处理模块,用于接收所述逻辑处理模块输出的逻辑控制信号并对所述逻辑控制信号及所述第二控制信号进行运算以获得扫描驱动信号,并将所述扫描驱动信号输出;及

[0008] 扫描线,连接所述输出模块,用于将所述输出模块输出的扫描驱动信号传输至像素单元。

[0009] 其中,所述锁存模块包括第一至第四反相器及第一可控开关,所述第一反相器的输入端连接所述第一时钟信号,所述第一反相器的输出端连接所述第二反相器的低电平端、所述第二时钟信号及所述第三反相器的高电平端,所述第二反相器的输入端连接所述上级控制信号,所述第二反相器的高电平端连接所述第一反相器的输入端及所述第三反相器的低电平端,所述第二反相器的输出端连接所述第三反相器的输出端,所述第三反相器的输入端连接本级控制信号,所述可控开关的控制端连接所述复位信号,所述可控开关的输入端连接开启电压端,所述可控开关的输出端连接所述第二反相器的输出端及所述第四反相器的输入端,所述第四反相器的输出端连接所述第三反相器的输入端及所述逻辑处理模块。

[0010] 其中,所述逻辑处理模块包括第二至第七可控开关,所述第二可控开关的控制端

连接所述第二控制信号及所述第七可控开关的控制端,所述第二可控开关的输入端连接所述开启电压端,所述第二可控开关的输出端连接所述第三可控开关及所述第四可控开关的输入端,所述第三可控开关的控制端连接所述第四反相器的输出端及所述第五可控开关的控制端,所述第三可控开关的输出端连接所述输出模块、所述第四可控开关的输出端、所述第五可控开关及所述第七可控开关的输出端,所述第四可控开关的控制端连接所述第三时钟信号,所述第五可控开关的输入端连接所述第六可控开关的输出端,所述第六可控开关的控制端连接所述第三时钟信号,所述第六可控开关的输入端连接所述关闭电压端及所述第七可控开关的输入端。

[0011] 其中,所述逻辑处理模块包括第二至第七可控开关,所述第二可控开关的控制端连接所述第四反相器的输出端及所述第五可控开关的控制端,所述第二可控开关输入端连接所述第三可控开关的输入端及所述开启电压端,所述第二可控开关的输出端连接所述第三可控开关的输出端及所述第四可控开关的输入端,所述第三可控开关的控制端连接所述第三时钟信号,所述第四可控开关的控制端连接所述第二控制信号及所述第七可控开关的控制端,所述第四可控开关的输出端连接所述输出模块及所述第五及第七可控开关的输出端,所述第五可控开关的输入端连接所述第六可控开关的输出端,所述第六可控开关的控制端连接所述第三时钟信号,所述第六可控开关的输入端连接所述第七可控开关的输入端及所述关闭电压端。

[0012] 其中,所述逻辑处理模块包括第二至第七可控开关,所述第二可控开关的控制端连接所述第四反相器的输出端及所述第六可控开关的控制端,所述第二可控开关的输入端连接所述第三可控开关的输入端及所述开启电压端,所述第二可控开关的输出端连接所述第三可控开关的输出端及所述第四可控开关的输入端,所述第三可控开关的控制端连接所述第三时钟信号,所述第四可控开关的控制端连接所述第二控制信号及所述第七可控开关的控制端,所述第四可控开关的输出端连接所述输出模块及所述第五及第七可控开关的输出端,所述第五可控开关的输入端连接所述第六可控开关的输出端,所述五可控开关的控制端连接所述第三时钟信号,所述第六可控开关的输入端连接所述第七可控开关的输入端及所述关闭电压端。

[0013] 其中,所述逻辑处理模块包括第二至第七可控开关,所述第二可控开关的控制端连接所述第二控制信号及所述第七可控开关的控制端,所述第二可控开关的输入端连接所述开启电压端,所述第二可控开关的输出端连接所述第三及第四可控开关的输入端,所述第三可控开关的控制端连接所述第四反相器的输出端及所述第六可控开关的控制端,所述第三可控开关的输出端连接所述输出模块、所述第四可控开关的输出端、所述第五可控开关及所述第七可控开关的输出端,所述第四可控开关的控制端连接所述第三时钟信号,所述第五可控开关的输入端连接所述第六可控开关的输出端,所述第五可控开关的控制端连接所述第三时钟信号,所述第六可控开关输入端连接所述关闭电压端及所述第七可控开关的输入端。

[0014] 其中,所述输出模块包括第五至第七反相器,所述第五反相器的输入端连接所述第五及第七可控开关的输出端,所述第五反相器的输出端连接所述第六反相器的输入端,所述第六反相器的输出端连接所述第七反相器的输入端,所述第七反相器的输出端连接所述扫描线。

[0015] 其中,所述逻辑处理模块包括第二至第五可控开关,所述第二可控开关的控制端连接所述第四反相器的输出端及所述第四可控开关的控制端,所述第二可控开关的输入端连接所述第三可控开关的输入端及所述开启电压端,所述第二可控开关的输出端连接所述输出模块及所述第三可控开关及所述第四可控开关的输出端,所述第三可控开关的控制端连接所述第三时钟信号及所述第五可控开关的控制端,所述第四可控开关的输入端连接所述第五可控开关的输出端,所述第五可控开关的输入端连接所述关闭电压端。

[0016] 其中,所述输出模块包括第五及第六反相器及或非门,所述第五反相器的输入端连接所述第四可控开关的输出端,所述第五反相器的输出端连接所述或非门的第一输入端,所述或非门的第二输入端连接所述第二控制信号,所述或非门的输出端连接所述第六反相器的输入端,所述第六反相器的输出端连接所述扫描线。

[0017] 为解决上述技术问题,本发明采用的另一个技术方案是:提供一种液晶显示装置,包括如上所述任一所述的扫描驱动电路。

[0018] 本发明的有益效果是:区别于现有技术的情况,本发明的扫描驱动电路通过逻辑处理模块对锁存模块输出的第一控制信号与第三时钟信号进行逻辑运算,以在所述第二控制信号工作期间,无论所述第一控制信号与所述第三时钟信号的电位如何变化,所述输出模块都输出高电平的扫描驱动信号给所述扫描线,以此实现所有扫描线开启的功能,利于液晶显示装置特殊功能的实现。

附图说明

[0019] 图 1 是现有技术中扫描驱动电路的结构示意图;

[0020] 图 2 是本发明的第一实施例的扫描驱动电路的结构示意图;

[0021] 图 3 是本发明的第二实施例的扫描驱动电路的结构示意图;

[0022] 图 4 是本发明的第三实施例的扫描驱动电路的结构示意图;

[0023] 图 5 是本发明的第四实施例的扫描驱动电路的结构示意图;

[0024] 图 6 是本发明的第五实施例的扫描驱动电路的结构示意图;

[0025] 图 7 是本发明的扫描驱动电路的波形图;

[0026] 图 8 是本发明的液晶显示装置的示意图。

具体实施方式

[0027] 请参阅图 1,是现有技术中扫描驱动电路的结构示意图。如图 1 所示,现有技术中的扫描驱动电路中的逻辑处理模块 20 包括四个可控开关用于接收锁存模块 10 输出的第一控制信号及接收第三时钟信号并对其进行运算后输出高电平或低电平的逻辑控制信号给输出模块 30,所述输出模块 30 包括三个反相器用来对接收到的所述逻辑控制信号进行运算后输出高电平或低电平的扫描驱动信号给扫描线,也就是说,在图 1 中,当所述锁存模块 10 输出的第一控制信号及所述逻辑处理模块 20 接收到的第三时钟信号发生变化,则所述输出模块 30 输出的扫描驱动信号也会发生变化,因此不能实现所有扫描线的开启功能,不利于液晶显示装置特殊功能的实现。

[0028] 请参阅图 2,是本发明第一实施例的扫描驱动电路的结构示意图。如图 2 所示,本发明的扫描驱动电路 1 包括锁存模块 100,用于接收上级控制信号、第一及第二时钟信号

及复位信号并对所述上级控制信号、第一及第二时钟信号及复位信号进行运算以获得第一控制信号并对所述第一控制信号进行锁存及输出;逻辑处理模块 200,连接所述锁存模块 100,用于接收所述锁存模块 100 输出的第一控制信号并对所述第一控制信号、第二控制信号及第三时钟信号进行逻辑运算以获得逻辑控制信号并将所述逻辑控制信号输出;输出模块 300,连接所述逻辑处理模块 200,用于接收所述逻辑处理模块 200 输出的逻辑控制信号并对所述逻辑控制信号及所述第二控制信号进行运算以获得扫描驱动信号,并将所述扫描驱动信号输出;扫描线,连接所述输出模块 300,用于将所述输出模块 300 输出的扫描驱动信号传输至像素单元。

[0029] 所述锁存模块 100 包括第一至第四反相器 U1-U4 及第一可控开关 T1,所述第一反相器 U1 的输入端连接所述第一时钟信号,所述第一反相器 U1 的输出端连接所述第二反相器 U2 的低电平端、所述第二时钟信号及所述第三反相器 U3 的高电平端,所述第二反相器 U2 的输入端连接所述上级控制信号,所述第二反相器 U2 的高电平端连接所述第一反相器 U1 的输入端及所述第三反相器 U3 的低电平端,所述第二反相器 U2 的输出端连接所述第三反相器 U3 的输出端,所述第三反相器 U3 的输入端连接本级控制信号,所述可控开关 T1 的控制端连接所述复位信号,所述可控开关 T1 的输入端连接开启电压端 VGH,所述可控开关 T1 的输出端连接所述第二反相器 U2 的输出端及所述第四反相器 U4 的输入端,所述第四反相器 U4 的输出端连接所述第三反相器 U3 的输入端及所述逻辑处理模块 200。在本实施例中,所述第一可控开关 T1 为 PMOS 型薄膜晶体管。

[0030] 所述逻辑处理模块 200 包括第二至第七可控开关 T2-T7,所述第二可控开关 T2 的控制端连接所述第二控制信号及所述第七可控开关 T7 的控制端,所述第二可控开关 T2 的输入端连接所述开启电压端 VGH,所述第二可控开关 T2 的输出端连接所述第三可控开关 T3 及所述第四可控开关 T4 的输入端,所述第三可控开关 T3 的控制端连接所述第四反相器 U4 的输出端及所述第五可控开关 T5 的控制端,所述第三可控开关 T3 的输出端连接所述输出模块 300、所述第四可控开关 T4 的输出端、所述第五可控开关 T5 及所述第七可控开关 T7 的输出端,所述第四可控开关 T4 的控制端连接所述第三时钟信号,所述第五可控开关 T5 的输入端连接所述第六可控开关 T6 的输出端,所述第六可控开关 T6 的控制端连接所述第三时钟信号,所述第六可控开关 T6 的输入端连接所述关闭电压端 VGL 及所述第七可控开关 T7 的输入端。

[0031] 所述输出模块 300 包括第五至第七反相器 U5-U7,所述第五反相器 U5 的输入端连接所述第五及第七可控开关 T5、T7 的输出端,所述第五反相器 U5 的输出端连接所述第六反相器 U6 的输入端,所述第六反相器 U6 的输出端连接所述第七反相器 U7 的输入端,所述第七反相器 U7 的输出端连接所述扫描线。

[0032] 请参阅图 3,是本发明的第二实施例的扫描驱动电路的结构示意图。如图 3 所示,所述第二实施例的扫描驱动电路与所述第一实施例的扫描驱动电路的区别之处在于:所述逻辑处理模块 200 包括第二至第七可控开关 T2-T7,所述第二可控开关 T2 的控制端连接所述第四反相器 U4 的输出端及所述第五可控开关 T5 的控制端,所述第二可控开关 T2 输入端连接所述第三可控开关 T3 的输入端及所述开启电压端 VGH,所述第二可控开关 T2 的输出端连接所述第三可控开关 T3 的输出端及所述第四可控开关 T4 的输入端,所述第三可控开关 T3 的控制端连接所述第三时钟信号,所述第四可控开关 T4 的控制端连接所述第二控制

信号及所述第七可控开关 T7 的控制端,所述第四可控开关 T4 的输出端连接所述输出模块 300 及所述第五及第七可控开关 T5、T7 的输出端,所述第五可控开关 T5 的输入端连接所述第六可控开关 T6 的输出端,所述第六可控开关 T6 的控制端连接所述第三时钟信号,所述第六可控开关 T6 的输入端连接所述第七可控开关 T7 的输入端及所述关闭电压端 VGL。

[0033] 请参阅图 4,是本发明的第三实施例的扫描驱动电路的结构示意图。如图 4 所示,所述第三实施例的扫描驱动电路与所述第一实施例的扫描驱动电路的区别之处在于:所述逻辑处理模块 200 包括第二至第七可控开关 T2-T7,所述第二可控开关 T2 的控制端连接所述第四反相器 U4 的输出端及所述第六可控开关 T6 的控制端,所述第二可控开关 T2 的输入端连接所述第三可控开关 T3 的输入端及所述开启电压端 VGH,所述第二可控开关 T2 的输出端连接所述第三可控开关 T3 的输出端及所述第四可控开关 T4 的输入端,所述第三可控开关 T3 的控制端连接所述第三时钟信号,所述第四可控开关 T4 的控制端连接所述第二控制信号及所述第七可控开关 T7 的控制端,所述第四可控开关 T4 的输出端连接所述输出模块 300 及所述第五及第七可控开关 T5、T7 的输出端,所述第五可控开关 T5 的输入端连接所述第六可控开关 T6 的输出端,所述五可控开关 T5 的控制端连接所述第三时钟信号,所述第六可控开关 T6 的输入端连接所述第七可控开关 T7 的输入端及所述关闭电压端 VGL。

[0034] 请参阅图 5,是本发明的第四实施例的扫描驱动电路的结构示意图。如图 5 所示,所述第四实施例的扫描驱动电路与所述第一实施例的扫描驱动电路的区别之处在于:所述逻辑处理模块 200 包括第二至第七可控开关 T2-T7,所述第二可控开关 T2 的控制端连接所述第二控制信号及所述第七可控开关 T7 的控制端,所述第二可控开关 T2 的输入端连接所述开启电压端 VGH,所述第二可控开关 T2 的输出端连接所述第三及第四可控开关 T3、T4 的输入端,所述第三可控开关 T3 的控制端连接所述第四反相器 U4 的输出端及所述第六可控开关 T6 的控制端,所述第三可控开关 T3 的输出端连接所述输出模块 300、所述第四可控开关 T4 的输出端、所述第五可控开关 T5 及所述第七可控开关 T7 的输出端,所述第四可控开关 T4 的控制端连接所述第三时钟信号,所述第五可控开关 T5 的输入端连接所述第六可控开关 T6 的输出端,所述第五可控开关 T5 的控制端连接所述第三时钟信号,所述第六可控开关 T6 输入端连接所述关闭电压端 VGL 及所述第七可控开关 T7 的输入端。

[0035] 所述第一至第四实施例中,所述第二至第四可控开关 T2-T4 均为 PMOS 型薄膜晶体管,所述第五至第七可控开关均为 NMOS 型薄膜晶体管。

[0036] 所述第一至第四实施例的所述扫描驱动电路 1 的工作原理如下:

[0037] 无论所述锁存模块 100 接收到的第一时钟信号、所述第二时钟信号及所述复位信号的电位如何,且不论所述锁存模块 100 输出的第一控制信号的电位如何,也不论所述逻辑处理模块 200 接收到的第三时钟信号电位如何,当所述第二控制信号为高电平信号时,所述第七可控开关 T7 导通,由于所述第七可控开关 T7 的输入连接所述关闭电压端 VGL,即为低电位,因此所述第七可控开关 T7 的输出端输出低电平信号给所述输出模块 300,所述输出模块 300 将接收到的低电平信号经过所述第五至第七反向器的运算后输出高电平的扫描驱动信号给所述扫描线,从而使得所有扫描线均实现开启功能。

[0038] 请参阅图 6,是本发明的第五实施例的扫描驱动电路的结构示意图。如图 6 所示,所述第五实施例的扫描驱动电路与所述第一实施例的扫描驱动电路的区别之处在于:所述逻辑处理模块 200 包括第二至第五可控开关 T2-T5,所述第二可控开关 T2 的控制端连接所

述第四反相器 U4 的输出端及所述第四可控开关 T4 的控制端,所述第二可控开关 T2 的输入端连接所述第三可控开关 T3 的输入端及所述开启电压端 VGH,所述第二可控开关 T2 的输出端连接所述输出模块 300 及所述第三可控开关 T3 及所述第四可控开关 T4 的输出端,所述第三可控开关 T3 的控制端连接所述第三时钟信号及所述第五可控开关 T5 的控制端,所述第四可控开关 T4 的输入端连接所述第五可控开关 T5 的输出端,所述第五可控开关 T5 的输入端连接所述关闭电压端 VGL。在本实施例中,所述第二及第三可控开关 T2 及 T3 为 PMOS 型薄膜晶体管,所述第四及第五可控开关 T4 及 T5 为 NMOS 型薄膜晶体管。

[0039] 所述输出模块 300 包括第五及第六反相器 U5、U6 及或非门 Y1,所述第五反相器 U5 的输入端连接所述第四可控开关 T4 的输出端,所述第五反相器 U5 的输出端连接所述或非门 Y1 的第一输入端,所述或非门 Y1 的第二输入端连接所述第二控制信号,所述或非门 Y1 的输出端连接所述第六反相器 U6 的输入端,所述第六反相器 U6 的输出端连接所述扫描线。

[0040] 所述第五实施例的所述扫描驱动电路 1 的工作原理如下:

[0041] 无论所述锁存模块 100 接收到的第一时钟信号、所述第二时钟信号及所述复位信号的电位如何,且不论所述锁存模块 100 输出的第一控制信号的电位如何,也不论所述逻辑处理模块 200 接收到的第三时钟信号电位如何,假如所述逻辑处理模块 200 输出高电平信号,则所述高电平信号经过所述输出模块 300 的第五反相器 U5 后输出低电平信号给所述或非门 Y1 的第一输入端,所述第二控制信号输出高电平信号给所述或非门 Y1 的第二输入端,则所述或非门 Y1 经过或非运算后输出低电平信号给所述第六反相器 U6 的输入端,所述反相器 U6 输出高电平的扫描驱动信号给所述扫描线,从而使得所有扫描线均实现开启功能;假如所述逻辑处理模块 200 输出低电平信号,则所述低电平信号经过所述输出模块 300 的第五反相器 U5 后输出高电平信号给所述或非门 Y1 的第一输入端,所述第二控制信号 Gas 输出高电平信号给所述或非门 Y1 的第二输入端,则所述或非门 Y1 经过或非运算后输出低电平信号给所述第六反相器 U6 的输入端,所述反相器 U6 输出高电平的扫描驱动信号给所述扫描线,从而使得所有扫描线均实现开启功能。

[0042] 请参阅图 7,图 7 是本发明扫描驱动电路 1 的波形图。根据图 7 分析可知,在所述第二控制信号工作期间,即所述第二控制信号维持在高电平状态,此时无论所述锁存模块 100 输出的第一控制信号及所述第三时钟信号发生任何变化,所述输出模块 300 均输出高电平的扫描驱动信号,从而使得所有的扫描线均实现开启功能,在所述第二控制信号变为低电平信号后,所述扫描驱动电路 1 工作正常。

[0043] 所述第一至第五实施例中仅以一个扫描驱动电路为例进行说明,其中,所述上级控制信号为上级控制信号 Q(N-1),所述第一控制信号为第一控制信号 Q(N),所述第一时钟信号为第一时钟信号 CK1,所述第二时钟信号为第二时钟信号 XCK1,所述复位信号为复位信号 Reset,所述第三时钟信号为第三时钟信号 CK2,所述第二控制信号为第二控制信号 Gas,所述扫描线为扫描线 Gate。

[0044] 请参阅图 8,为本发明一种液晶显示装置的示意图。所述液晶显示装置包括前述的扫描驱动电路 1,所述扫描驱动电路 1 设置在所述液晶显示装置的两端。

[0045] 本发明的扫描驱动电路 1 通过逻辑处理模块对锁存模块输出的第一控制信号与第三时钟信号进行逻辑运算,以在所述第二控制信号工作期间,无论所述第一控制信号与第三时钟信号的电位如何变化,所述输出模块都输出高电平的扫描驱动信号给所述扫

描线,以此实现所有扫描线开启的功能,利于液晶显示装置特殊功能的实现。

[0046] 以上所述仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

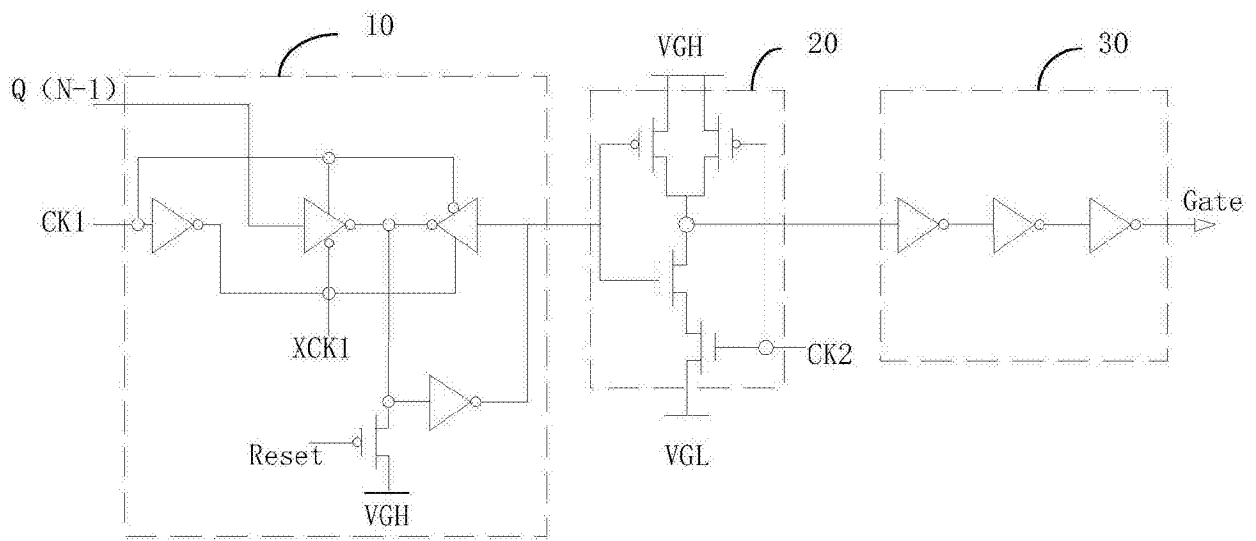


图 1

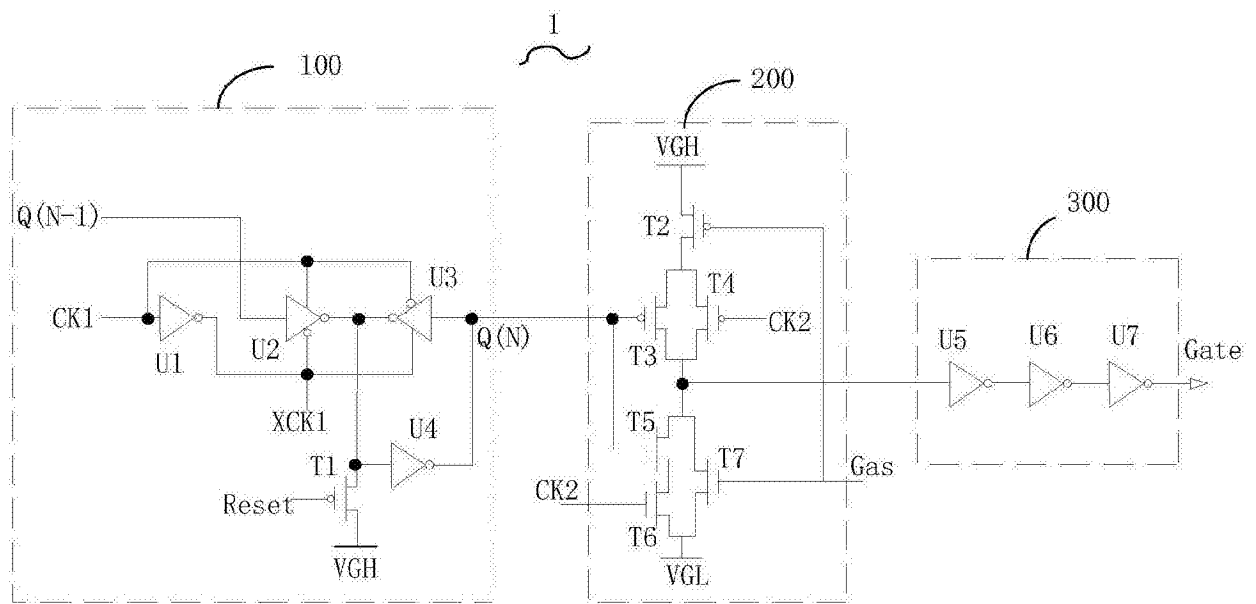


图 2

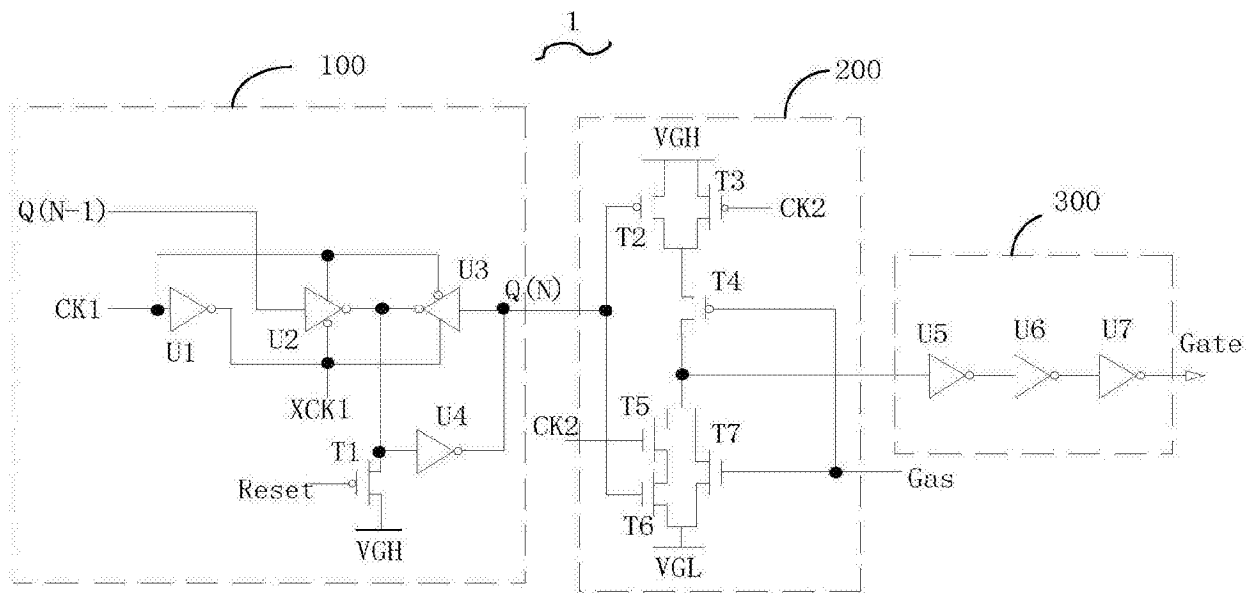


图 3

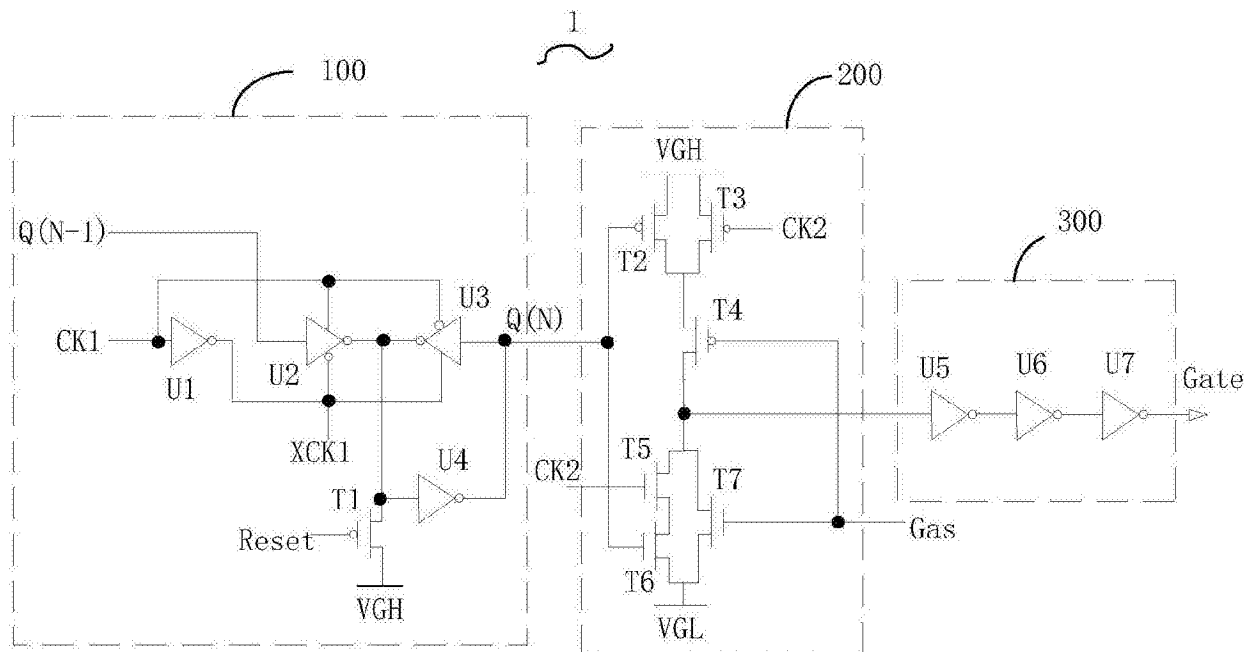


图 4

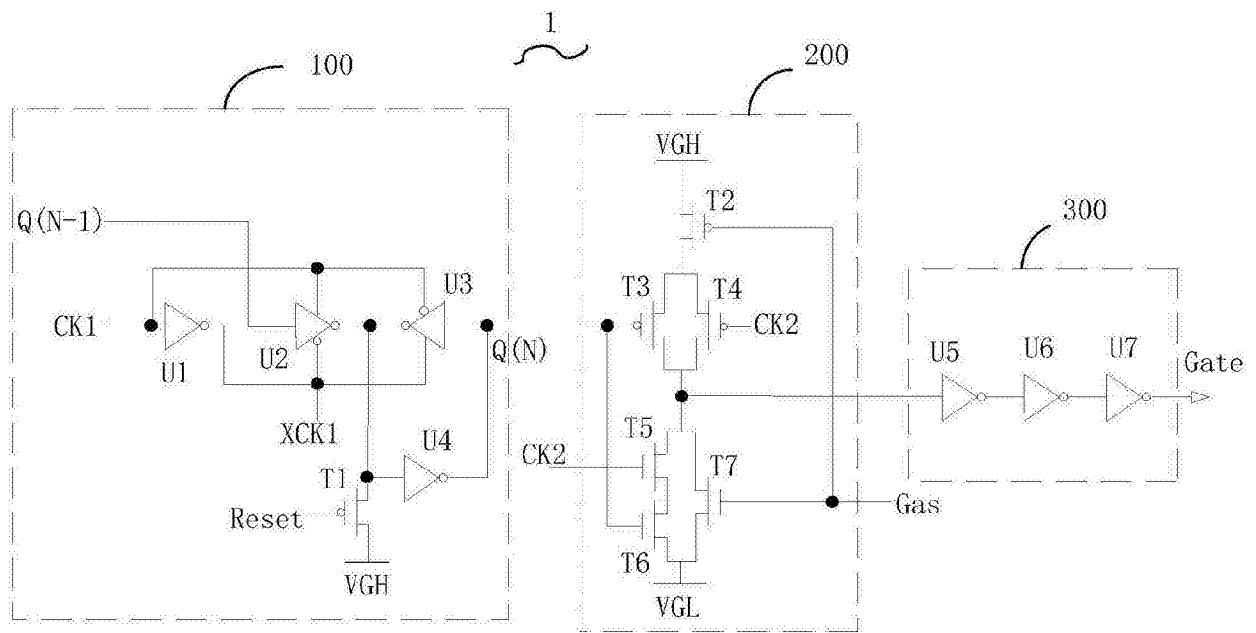


图 5

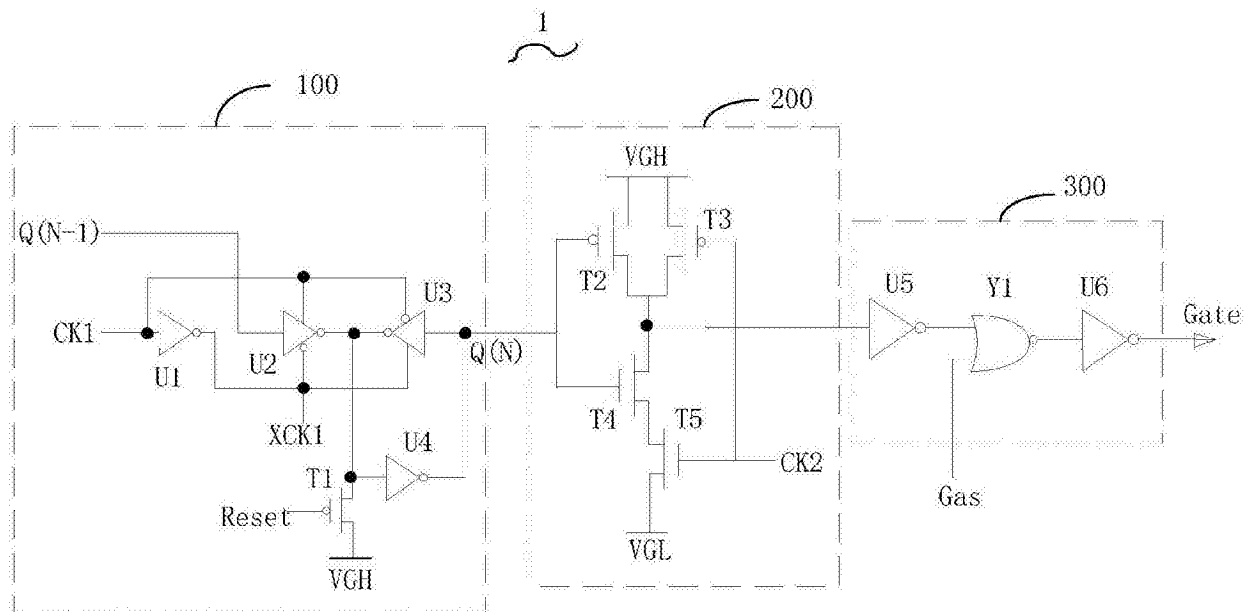


图 6

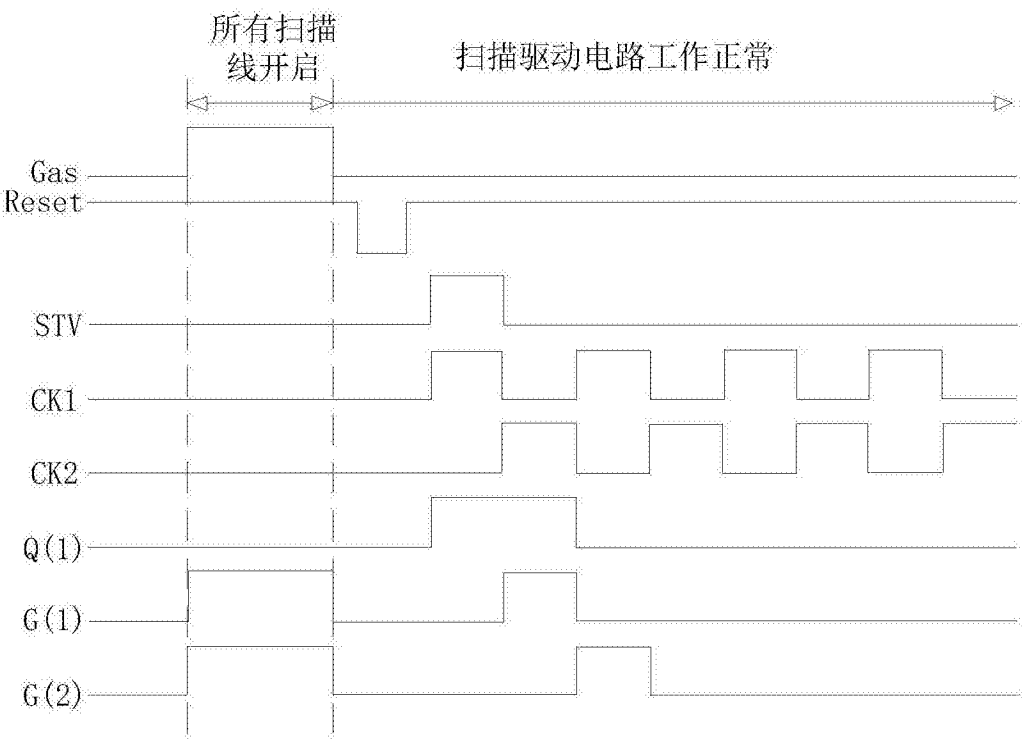


图 7



图 8

专利名称(译)	扫描驱动电路及具有该电路的液晶显示装置		
公开(公告)号	CN105118466A	公开(公告)日	2015-12-02
申请号	CN201510613607.1	申请日	2015-09-23
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司 武汉华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司 武汉华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司 武汉华星光电技术有限公司		
[标]发明人	陈彩琴 赵莽		
发明人	陈彩琴 赵莽		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3677 G09G2310/0281 G09G2310/0286 G09G2310/0291 G09G2300/0809 G09G2310/0243 G09G2310/08		
其他公开文献	CN105118466B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种扫描驱动电路及液晶显示装置，所述扫描驱动电路包括锁存模块，接收上级控制信号、第一及第二时钟信号及复位信号并运算以获得第一控制信号并锁存及输出；逻辑处理模块接收第一及第二控制信号及第三时钟信号进行运算以获得逻辑控制信号并输出；输出模块接收逻辑控制信号及第二控制信号进行运算以获得扫描驱动信号并输出；扫描线连接输出模块，将扫描驱动信号传输至像素单元，以此实现所有扫描线开启的功能，利于液晶显示装置特殊功能的实现。

