



(12)发明专利

(10)授权公告号 CN 103871381 B

(45)授权公告日 2017.06.30

(21)申请号 201310665283.7

(51)Int.Cl.

(22)申请日 2013.12.10

G09G 3/36(2006.01)

(65)同一申请的已公布的文献号

审查员 范雪兰

申请公布号 CN 103871381 A

(43)申请公布日 2014.06.18

(30)优先权数据

10-2012-0146183 2012.12.14 KR

(73)专利权人 乐金显示有限公司

地址 韩国首尔

(72)发明人 崔成熏 黄根英 李晋源

(74)专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

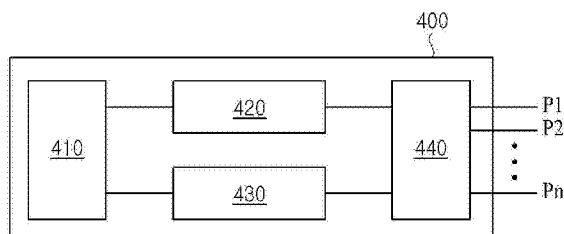
权利要求书2页 说明书9页 附图4页

(54)发明名称

时序控制器及其驱动方法和使用该控制器的液晶显示装置

(57)摘要

公开了一种时序控制器及其驱动方法和使用该控制器的液晶显示装置。该时序控制器包括：接收器，用于自外部系统接收时序信号和输入视频数据；控制信号生成器，用于通过使用时序信号生成控制信号；数据排列器，用于排列视频数据以输出适于面板的排列后的图像数据；和传送器，包括用于将排列后的图像数据和控制数据传送至多个源极驱动IC的多个端口，其中，在所述源极驱动IC的数量小于或等于所述端口的数量时，所述端口以一对一的关系分别地连接至所述源极驱动IC；以及在所述源极驱动IC的数量大于所述端口的数量时，每个端口连接至至少两个或更多源极驱动IC。



1. 一种时序控制器, 包括:

接收器, 用于自外部系统接收时序信号和输入视频数据;

控制信号生成器, 用于通过使用时序信号生成控制信号;

数据排列器, 用于排列视频数据以输出适于面板的排列后的图像数据; 和

传送器, 包括用于将排列后的图像数据和控制数据传送至多个源极驱动IC的多个端口,

其中,

在所述源极驱动IC的数量小于或等于所述端口的数量时, 所述端口以一对一的关系分别地连接至所述源极驱动IC,

在所述源极驱动IC的数量大于所述端口的数量时, 每个端口连接至两个或更多源极驱动IC,

在所述端口以一对一的关系分别地连接至所述源极驱动IC时, 该传送器通过相应端口输出从该数据排列器传送的并且将被传送至与所述相应端口连接的源极驱动IC的图像数据,

在一个端口连接至两个或更多源极驱动IC时, 该传送器通过所述一个端口输出从该数据排列器传送的并且将被传送至与所述一个端口连接的源极驱动IC的图像数据, 以及

其中在一个端口连接至两个或更多源极驱动IC时, 该传送器将从该控制信号生成器传送的多个选择信号分别地插入在将被传送至相应源极驱动IC的图像数据组之间以区分用于分别地接收图像数据组的源极驱动IC, 并且通过所述一个端口经由多条数据线输出图像数据组、选择信号和控制信号, 其中所述数据线的条数与每个端口对应的源极驱动IC的数量相同, 所述控制信号包括用于控制所述源极驱动IC的操作时序的控制信号。

2. 如权利要求1的时序控制器, 其中与在所述多个端口以一对一的关系分别地连接至所述多个源极驱动IC时该传送器的驱动频率相比, 在一个端口连接至两个或更多源极驱动IC时以对应于与所述一个端口连接的源极驱动IC的数量的方式将该传送器的驱动频率设置得高出数倍。

3. 一种驱动时序控制器的方法, 该方法包括:

当两个或更多源极驱动IC连接至该时序控制器的一个端口时, 由该时序控制器生成用于区分与所述一个端口连接的多个源极驱动IC的多个选择信号;

由该时序控制器生成将被传送给与所述一个端口连接的多个源极驱动IC的多个图像数据组; 和

由该时序控制器将选择信号分别地插入在图像数据组之间, 以通过所述一个端口经由多条数据线输出图像数据组和选择信号, 其中所述数据线的条数与每个端口对应的源极驱动IC的数量相同, 所述时序控制器通过排列视频数据而输出所述图像数据组。

4. 一种液晶显示器 (LCD) 装置, 包括:

时序控制器;

面板, 其中在由多条数据线和多条栅极线的交叉限定的多个区域内分别地形成有多个像素;

栅极驱动IC, 用于根据该时序控制器的控制依次地驱动所述多条栅极线; 和

多个源极驱动IC, 所述多个源极驱动IC中的两个或更多源极驱动IC连接至在该时序控

制器内包括的多个端口中的每个端口，

其中该时序控制器将由该时序控制器生成的多个选择信号分别地插入在将被传送至相应源极驱动IC的图像数据组之间以区分用于分别地接收图像数据组的源极驱动IC，并且通过相应端口经由多条数据线输出图像数据组 and 选择信号，其中经由的数据线的条数与每个端口对应的源极驱动IC的数量相同，所述时序控制器通过排列视频数据而输出所述图像数据组。

5. 如权利要求4的LCD装置，其中与在所述多个端口以一对一的关系分别地连接至所述多个源极驱动IC时该时序控制器的驱动频率相比，以对应于与一个端口连接的源极驱动IC的数量方式将该时序控制器的驱动频率设置得高出数倍。

6. 一种液晶显示器 (LCD) 装置，包括：

如权利要求1所述的时序控制器；

面板，其中在由多条数据线和多条栅极线的交叉限定的多个区域内分别地形成有多个像素；

栅极驱动IC，用于根据该时序控制器的控制依次地驱动所述多条栅极线；和

以一对一的关系连接至该时序控制器的每个端口的一个或多个源极驱动IC。

7. 如权利要求6的LCD装置，其中该时序控制器通过相应端口输出将被传送至与所述相应端口连接的源极驱动IC的图像数据。

时序控制器及其驱动方法和使用该控制器的液晶显示装置

[0001] 相关申请的交叉引用

[0002] 本申请要求2012年12月14日提交的韩国专利申请No.10-2012-0146183的优先权，在此通过参考将其并入本文，就如本文中全部列出一样。

技术领域

[0003] 本发明涉及一种液晶显示 (LCD) 装置，尤其涉及一种以点对点 (嵌入式时钟点对点接口 (EPI)) 方案与源极驱动集成电路 (IC) 通信的时序控制器及其驱动方法和使用时序控制器的LCD装置。

背景技术

[0004] 随着诸如移动通信终端、智能电话机、平板电脑、笔记本电脑等各种便携式电子装置的发展，对可应用于便携式电子装置的平板显示 (FPD) 装置的需求日益增加。液晶显示 (LCD) 装置、等离子体显示面板 (PDP)、场发射显示 (FED) 装置、有机发光显示装置等正在被积极地研发为FPD装置。

[0005] 在这些FPD装置中，LCD装置由于诸如因制造技术的进步而易于制造并能实现驱动器的高可驱动性和高质量的图像之类的优点而在当前被最广泛地商业化。

[0006] LCD装置使用电场调节液晶透光率以显示图像。为此，LCD装置包括将多个像素设置为矩阵类型的液晶面板以及用于驱动液晶面板的驱动电路。

[0007] 图1是图示现有技术LCD装置的结构示例图。图1中的 (a) 图示具有普通边框结构的LCD装置，图1中的 (b) 图示具有窄边框结构的LCD装置。图2是用于描述现有技术的EPI方案的示例图。

[0008] 现有技术的LCD装置包括多条数据线和多条栅极线被形成相互交叉的面板10、将数据电压提供给相应数据线的源极驱动IC30、将扫描信号提供给栅极线的栅极驱动IC (未图示) 和控制源极驱动IC和栅极驱动IC的时序控制器40。

[0009] 近年来，除了LCD装置的功能之外，正在积极地研发LCD装置的设计。

[0010] 当购买LCD装置时，用户考虑LCD装置的设计以及LCD装置的功能来确定是否购买此LCD装置。

[0011] 在LCD装置的设计方面，用于缩窄边框的窄边框技术正在被积极地研发。

[0012] 如图1所示，边框12表示在面板10内显示图像的显示区域11的外围部分。窄边框表示宽度窄的边框，窄边框技术表示用于形成窄边框的技术。

[0013] 通过使用非双速率驱动 (DRD) 方案替代DRD方案可以实现窄边框。

[0014] DRD方案被研发为用于减少源极驱动IC数量的一种方案。通过使用DRD方案，栅极线数量增加至现有栅极线数量的两倍，数据线数量被减少一半。因此，尽管所需数据驱动IC的数量被减少一半，实现了与现有分辨率相同的分辨率。

[0015] 通过使用利用EPI方案的接口，可以实现DRD方案。

[0016] 通常，在时序控制器40和源极驱动IC30之间的通信方案的例子包括如图1中的 (a)

和图2中的 (a) 所示的点对点方案以及如图1中的 (b) 和图2中的 (b) 所示的迷你低压差分信号 (LVDS) 方案。

[0017] 点对点方案被称作EPI方案。EPI方案是时序控制器40和源极驱动IC30执行一对一通信的方案。因此,在EPI方案中,时序控制器40的输出端口数量应当与源极驱动IC30的数量成比例地设置。

[0018] 在迷你LVDS方案中,如图2中的 (b) 所示,多个源极驱动IC被并行连接至时序控制器40。因此,在迷你LVDS方案中,即使源极驱动IC30的数量增加,时序控制器40的输出端口数量并不增加。

[0019] 如上所述的EPI方案被建议用于实现DRD方案,并优于用于实施DRD方案的迷你LVDS方案。

[0020] 然而,如上所述,因为通过使用非DRD方案替代DRD方案实现窄边框,与适合于DRD方案的EPI方案相比,迷你LVDS方案的使用日益增多。

[0021] 也就是说,与迷你LVDS方案不同,在EPI方案中,随着源极驱动IC数量增加,时序控制器40的端口数量与其成比例地增加。因此,在具有高分辨率的LCD装置中,迷你LVDS方案在实现窄边框方面优于EPI方案。例如,如图1中的 (a) 和 (b) 所示,使用EPI方案在面板中连接至源极驱动IC30的边框的宽度A被形成成为大于使用迷你LVDS方案在面板中连接至源极驱动IC30的边框的宽度B。

[0022] 在此提供附加描述,替代增强DRD方案优点的方法,实现窄边框的方法最近引起更多的关注,因而,适合于DRD方案的EPI方案的使用减少。

[0023] 在这种趋势下,近来正在研发使用非DRD方案并包括八个源极驱动IC的LCD装置。

[0024] 因为如上所述EPI方案的使用减少,常规研发的用于EPI方案的时序控制器被舍弃。

[0025] 也就是说,EPI方案是用于DRD方案,使用EPI方案的现有技术LCD装置可以通过使用例如仅四个源极驱动IC驱动面板。然而,为了实现窄边框,通过使用非DRD方案替代EPI方案,再次使用八个源极驱动IC。

[0026] 因此,现有技术的仅包括与源极驱动IC数量相等的确定数量(四个)端口以使用DRD方案和EPI方案的时序控制器并不被应用于使用八个源极驱动IC的非DRD方案和迷你LVDS方案。

[0027] 在适用于具有相同分辨率的LCD装置的两个时序控制器之中,使用被建议用于DRD方案的EPI方案的时序控制器的端口数量对应于使用适用于非DRD方案的迷你LVDS的时序控制器的端口数量的一半。因此,使用为DRD方案研发的EPI方案的时序控制器并不适用于通过使用实现窄边框的非DRD方案实施的LCD装置,因而被舍弃。

[0028] 如上所述,使用迷你LVDS方案的现有技术的时序控制器具有比使用EPI方案的时序控制器多两倍的端口。因此,如果使用迷你LVDS方案的现有技术的时序控制器按照原样被采用以实现窄边框,则在上面安装有时序控制器的印刷电路板 (PCB) 的尺寸会增加,由于端口数量增加会使时序控制器的制造成本增加,并且时序控制器的制造工艺和时序控制器的安装工艺会变得复杂化。

发明内容

[0029] 因此,本发明旨在提供一种基本上避免了由于现有技术的限制和缺点导致的一个或多个问题的时序控制器及其驱动方法和使用时序控制器的LCD装置。

[0030] 本发明的一个方面旨在提供一种时序控制器及其驱动方法和使用时序控制器的LCD装置,其中时序控制器通过一个端口连接至一个或多个源极驱动IC,并且当两个或更多源极驱动IC连接至一个端口时,通过使用选择信号将图像数据传输至两个或更多源极驱动IC。

[0031] 在下面的描述中将部分地列出本发明的附加优点和特点,这些优点和特点的一部分在研究下面的描述之后对于所属领域普通技术人员来说将是显而易见的,或者可从本发明的实施领会到。通过说明书、权利要求书以及附图中具体指出的结构可实现和获得本发明的这些目的和其他优点。

[0032] 为了实现这些和其它优点,根据本发明的意图,如在此具体化和广义描述的,提供一种时序控制器,包括:接收器,用于自外部系统接收时序信号和输入视频数据;控制信号生成器,用于通过使用时序信号生成控制信号;数据排列器,用于排列视频数据以输出适于面板的排列后的图像数据;和传送器,包括用于将排列后的图像数据和控制数据传送至多个源极驱动IC的多个端口,其中,在所述源极驱动IC的数量小于或等于所述端口的数量时,所述端口以一对一的关系分别地连接至所述源极驱动IC,以及在所述源极驱动IC的数量大于所述端口的数量时,每个端口连接至至少两个或更多源极驱动IC。

[0033] 在本发明的另一方面,提供一种驱动时序控制器的方法,包括:当两个或更多源极驱动IC连接至该时序控制器的一个端口时,由该时序控制器生成用于区分与所述一个端口连接的多个源极驱动IC的多个选择信号;由该时序控制器生成将被传送给与所述一个端口连接的多个源极驱动IC的多个图像数据组;和由该时序控制器将选择信号分别地插入在图像数据组之间,以通过所述一个端口输出图像数据组 and 选择信号。

[0034] 在本发明的又一方面,提供一种LCD装置,包括:时序控制器;面板,其中在由多条数据线和多条栅极线的交叉限定的多个区域内分别地形成有多个像素;栅极驱动IC,用于根据该时序控制器的控制依次地驱动所述多条栅极线;和多个源极驱动IC,所述多个源极驱动IC中的两个或更多源极驱动IC连接至在该时序控制器内包括的多个端口中的每个端口。

[0035] 在本发明的再一方面,提供一种LCD装置,包括:上述时序控制器;面板,其中在由多条数据线和多条栅极线的交叉限定的多个区域内分别地形成有多个像素;栅极驱动IC,用于根据该时序控制器的控制依次地驱动所述多条栅极线;和以一对一的关系连接至该时序控制器的每个端口的至少一个或多个源极驱动IC。

[0036] 应当理解,本发明前面的大体性描述和下面的详细描述都是例示性的和解释性的,意在对要求保护的本发明提供进一步的解释。

附图说明

[0037] 给本发明提供进一步理解并且并入到本申请中组成本申请一部分的附图图解了本发明的实施方式,并与说明书一起用于说明本发明的原理。在附图中:

[0038] 图1是图示现有技术的LCD装置的结构示例图;

[0039] 图2是用于描述现有技术的EPI方案的示例图;

[0040] 图3是图示根据本发明的时序控制器的结构的示例图；

[0041] 图4是图示根据本发明的LCD装置的结构示例图，并且是图示根据本发明的使用EPI方案的LCD装置的结构示例图；

[0042] 图5是图示适用于根据本发明第一实施方式的LCD装置的时序控制器和源极驱动IC的示例图；

[0043] 图6是图示适用于根据本发明第一实施方式的LCD装置的数据包结构的示例图；以及

[0044] 图7是图示适用于根据本发明第二实施方式的LCD装置的时序控制器和源极驱动IC的示例图。

具体实施方式

[0045] 现在将详细描述本发明的示例性实施方式，附图中图解了这些实施方式的一些例子。尽可能地在整个附图中使用相同的参考标记指代相同或相似的部件。

[0046] 在下文中，将参照附图详细描述本发明的实施方式。

[0047] 图3是图示根据本发明的时序控制器结构的示例图。

[0048] 如图3所示，根据本发明的时序控制器400包括：接收器410，自外部系统接收时序信号和输入视频数据；控制信号生成器420，通过使用时序信号生成控制信号；数据排列器430，排列视频数据以输出适于面板的排列后的图像数据；和传送器440，包括用于将排列后的图像数据和控制信号传送给多个源极驱动IC的多个端口P1至Pn。

[0049] 在此，当源极驱动IC的数量小于或等于端口数量(n)时，端口可以被以一对一的关系分别地连接至源极驱动IC。

[0050] 当源极驱动IC的数量大于端口数量(n)时，每个端口可以连接至至少两个或更多源极驱动IC。

[0051] 首先，接收器410自外部系统接收输入视频数据和时序信号，并将输入视频数据传送到数据排列器430。通过接收器410接收的时序信号可以从接收器410直接地传送到控制信号生成器420，或者可以通过数据排列器430传送到控制信号生成器420。

[0052] 通过使用自接收器410接收的时序信号，控制信号生成器420生成用于控制栅极驱动器200的时序的栅极控制信号和用于控制数据驱动器300的时序的数据控制信号。

[0053] 具体而言，当每个端口连接至至少两个或更多源极驱动IC时，控制信号生成器420可以生成分别插入在将被传送到相应源极驱动IC的图像数据组之间的多个选择信号，从而区分用于接收图像数据组的源极驱动IC。

[0054] 每个图像数据组表示将被传送到每个源极驱动IC的一组图像数据。

[0055] 每个选择信号表示用于区分连接至一个端口的两个或更多源极驱动IC的信号。

[0056] 也就是说，控制信号生成器420生成与将被传送到第一源极驱动IC的第一图像数据组匹配的第一选择信号SEL1。用同样的方法，控制信号生成器420生成将被分别地传送到第二至第n源极驱动IC的第二至第n选择信号SEL2至SELn。

[0057] 数据排列器430排列通过接收器410接收的输入视频数据，以使其与面板的尺寸和结构相匹配，并输出排列后的图像数据。

[0058] 最后，传送器440包括用于将排列后的图像数据和控制信号传送到多个源极驱动

IC的多个端口P1至Pn。

[0059] 当端口以一对一的关系分别地连接至源极驱动IC时,传送器440将(自数据排列器430传送的)图像数据通过相应的端口输出给连接至相应端口的相应源极驱动IC。也就是说,当一个端口连接至一个源极驱动IC时,传送器440通过一个端口仅将图像数据(其将被传送至与这一个端口连接的这一个源极驱动IC)传送至这一个源极驱动IC。

[0060] 当一个端口连接至两个或更多源极驱动IC时,传送器440通过这一个端口输出从数据排列器430传送的并且将被传送至与这一个端口连接的源极驱动IC的图像数据。也就是说,当一个端口连接至两个源极驱动IC时,传送器440通过一个端口输出将被传送至与这一个端口连接的两个源极驱动IC的全部图像数据。

[0061] 在这种情况下,传送器440将自控制信号生成器420传送的多个选择信号分别地插入在将被传送至相应源极驱动IC的图像数据组之间从而区分用于分别地接收图像数据组的源极驱动IC,并且通过端口输出图像数据组 and 选择信号。

[0062] 也就是说,当一个端口连接至两个或更多源极驱动IC时,控制信号生成器420生成将被分别地插入在将被传送至相应源极驱动IC的图像数据组之间的多个选择信号从而区分用于接收图像数据组的源极驱动IC,并且将选择信号传送至传送器440。

[0063] 当接收到将被传送至与一个端口连接的源极驱动IC的选择信号和图像数据时,传送器440自选择信号之中选择第一选择信号以输出第一选择信号,并输出将被传送至与第一选择信号匹配的第一源极驱动IC的第一图像数据组。随后,传送器440自所接收的选择信号之中选择第二选择信号以输出第二选择信号,并输出将被传送给与第二选择信号匹配的第二源极驱动IC的第二图像数据组。用同样的方法,传送器440自所接收的选择信号之中选择一个选择信号以输出这一个选择信号,并输出将被传送至与所选择的选择信号匹配的源极驱动IC的图像数据组。

[0064] 与当多个端口以一对一的关系分别地连接至多个源极驱动IC时的传送器440的驱动频率相比,当一个端口连接至两个或更多源极驱动IC时以对应于与这一个端口连接的源极驱动IC的数量的方式,将传送器440的驱动频率设置得高出数倍。

[0065] 例如,当一个端口连接至一个源极驱动IC时,传送器440在用于将图像数据传送至一个源极驱动IC的100Hz被驱动,但是当一个端口连接至两个源极驱动IC并且传送器440输出第一选择信号、第一图像数据组、第二选择信号和第二图像数据组时,传送器440在两倍于100Hz的200Hz被驱动。

[0066] 以同样的方法,当一个端口连接至三个源极驱动IC并且传送器440输出第一选择信号、第一图像数据组、第二选择信号、第二图像数据组、第三选择信号和第三图像数据组时,传送器440在三倍于100Hz的300Hz被驱动。

[0067] 当一个源极驱动IC连接至时序控制器400的一个端口时,时序控制器400的驱动方法与现有的方法相同。

[0068] 当两个或更多源极驱动IC连接至时序控制器400的一个端口时,时序控制器400的驱动方法与现有方法不同。

[0069] 首先,如上所述,当两个或更多源极驱动IC连接至时序控制器400的一个端口时,时序控制器400生成用于区分连接至一个端口的源极驱动IC的多个选择信号。选择信号由控制信号生成器420生成。

[0070] 随后,时序控制器400生成将被分别地传送至与这一个端口连接的源极驱动IC的多个图像数据组。图像数据组由数据排列器430生成。

[0071] 在此,图像数据组表示将被传送至一个源极驱动IC的一组图像数据。图像数据组是为了便于描述而定义的术语,不需要用于生成图像数据组的专门操作。也就是说,在由数据排列器430生成的图像数据之中,可以将待传送至一个源极驱动IC的图像数据定义为一个图像数据组。

[0072] 最后,时序控制器400在图像数据组之间分别地插入选择信号,并通过端口输出图像数据组 and 选择信号。

[0073] 也就是说,如上所述,以第一选择信号、第一图像数据组、……、第n选择信号和第n图像数据组的顺序,传送器440通过一个端口输出与信号和数据相关的信息。

[0074] 图4是图示根据本发明的LCD装置的结构示例图,并且是图示根据本发明的使用EPI方案的LCD装置的结构示例图。

[0075] 如图4所示的根据本发明的使用EPI方案的LCD装置包括:上文参照图3描述的时序控制器400;面板100,其中多个像素被分别地形成在由多条数据线和多条栅极线的交叉限定的多个区域内;栅极驱动IC200,根据时序控制器400的控制依次地驱动多条栅极线;和至少一个或多个源极驱动IC300,以一对一的关系分别地连接至时序控制器400的端口。

[0076] 具体而言,在图5中,将包括八个源极驱动IC (SDIC#1至SDIC#8) 300和四个栅极驱动IC (GDIC#1至GDIC#4) 200的LCD装置图示为本发明的例子。而且,在图5的LCD装置中,两个源极驱动IC300连接至时序控制器400的一个端口。具有这样一种结构的LCD装置涉及本发明的第一实施方式,下文将参照图5和图6详细描述本发明的第一实施方式。

[0077] 首先,面板100包括两个玻璃基板,液晶被注入在两个玻璃基板之间。多个像素被分别地形成在数据线DL和栅极线GL的交叉部分,薄膜晶体管(TFT)被形成在每个像素。响应于自栅极驱动IC200施加的扫描脉冲,TFT将自源极驱动IC300施加的数据电压提供给相应像素的像素电极。

[0078] 栅极驱动IC200包括:移位寄存器,其响应于自时序控制器400输入的栅极起始脉冲GSP依次地生成扫描脉冲;和电平移位器,其将扫描脉冲的电压移位至适于驱动液晶的电平。然而,当栅极驱动IC200具有栅极驱动IC200被安装在面板100上的面板内栅极(GIP)类型时,栅极驱动IC200可以通过诸如由时序控制器400生成的栅极起始信号VST和栅极时钟GCLK之类的栅极控制信号来驱动。基于面板100的尺寸和特性,栅极驱动IC200可以被设置为一个或多个,在此将包括四个栅极驱动IC200的LCD装置图示为例子。

[0079] 如上文参照图3所描述的,时序控制器400包括接收器410、控制信号生成器420、数据排列器430和传送器440,并执行上述功能。

[0080] 除了上述功能之外,时序控制器400自外部系统接收外部时序信号,例如垂直同步信号Vsync、水平同步信号Hsync、外部数据使能信号DE和点时钟CLK,以生成用于控制源极驱动IC (SDIC#1至SDIC#8) 300的操作时序的控制信号和用于控制栅极驱动IC (GDIC#1至GDIC#4) 200的操作时序的控制信号。

[0081] 因为时序控制器400在EPI方案中连接至源极驱动IC (SDIC#1至SDIC#8) 300,时序控制器400通过一对数据线(即,数据线对)将时钟、图像数据包和源极控制数据包(源极控制数据包包括用于初始化源极驱动IC (SDIC#1至SDIC#8) 300的前导信号)以及数据控制信

号传送至源极驱动IC (SDIC#1至SDIC#8) 300。

[0082] 由时序控制器400的控制信号生成器420生成的栅极控制信号GCS包括栅极起始脉冲GSP、栅极移位时钟GSC和栅极输出使能信号GOE。

[0083] 在传送前导信号的时间和传送图像数据包的时间之间的时间段,通过数据线对将由时序控制器400的控制信号生成器420生成的数据控制信号DCS传送至源极驱动IC (SDIC#1至SDIC#8)。数据控制信号DCS包括与极性控制相关的控制信号和与源极输出相关的控制数据。

[0084] 与极性控制相关的控制数据包括用于控制在源极驱动IC (SDIC#1至SDIC#8) 300中生成的极性控制信号POL的脉冲类型的控制信息。与源极输出相关的控制数据包括用于生成、恢复或控制在源极驱动IC (SDIC#1至SDIC#8) 300中生成的源极输出使能信号SOE的脉冲类型的控制信息。

[0085] 最后,源极驱动IC (SDIC#1至SDIC#8) 300根据自时序控制器400通过数据线对提供的前导信号锁定输出频率和相位。在输出频率和相位被锁定之后,源极驱动IC (SDIC#1至SDIC#8) 300从通过数据线对作为数字比特流输入的图像数据包中恢复串行时钟。源极驱动IC (SDIC#1至SDIC#8) 300通过使用源极输出数据包输出极性控制信号POL和源极输出使能信号SOE。

[0086] 源极驱动IC (SDIC#1至SDIC#8) 300从通过数据线对输入的图像数据包中恢复时钟以生成用于采样数据的串行时钟,并根据串行时钟采样串行输入的图像数据。

[0087] 源极驱动IC (SDIC#1至SDIC#8) 300将依次采样的图像数据转换成并行数据,将图像数据转换成正/负数据电压,并响应于源极输出使能信号SOE,将转换后的数据电压分别地提供给数据线DL。

[0088] 在下文中,将针对每个实施方式描述根据本发明的具有上述结构的LCD装置。

[0089] 图5是图示适用于根据本发明第一实施方式的LCD装置的时序控制器和源极驱动IC的示例图,仅详细图示了图4的LCD装置的时序控制器400和源极驱动IC300。图6是图示适用于根据本发明第一实施方式的LCD装置的数据包结构的示例图。

[0090] 如图5所示,根据本发明第一实施方式的LCD装置包括:时序控制器400;面板100,其中多个像素被分别地形成在通过多条数据线和多条栅极线之间的交叉限定的多个区域内;栅极驱动IC200,根据时序控制器400的控制依次地驱动多条栅极线;和源极驱动IC300,分别连接至时序控制器400的至少两个或更多端口。也就是说,在根据本发明第一实施方式的LCD装置中,如图5所示,两个或更多源极驱动IC300连接至用于配置时序控制器400的传送器440的每个端口。

[0091] 每个面板100、栅极驱动IC200、源极驱动IC300和时序控制器400的结构和功能与上文已经参照图3和图4描述的面板100、栅极驱动IC200、源极驱动IC300和时序控制器400的那些基本相同,因而,不再对其提供重复的描述。下文的描述将集中于时序控制器400的功能。

[0092] 时序控制器400执行上文参照图3和图4描述的功能。

[0093] 也就是说,一个源极驱动IC300可以连接至时序控制器400的每个端口,或者两个或更多源极驱动IC300可以连接至时序控制器400的每个端口。在本发明的第一实施方式中,两个或更多源极驱动IC300可以连接至一个端口。

[0094] 根据本发明的第一实施方式,在图5的LCD装置中,设置八个源极驱动IC300,但是源极驱动IC300的数量可以被不同地设置。

[0095] 然而,与图7所示的根据本发明第二实施方式的LCD装置相比,下文的描述将针对根据本发明第一实施方式的包括八个源极驱动IC300的LCD装置。

[0096] 也就是说,图7的时序控制器400的传送器440包括四个端口P1至P4,每个连接至两个源极驱动IC。

[0097] 第一端口P1连接至第一源极驱动ICSDIC#1和第二源极驱动ICSDIC#2。第二端口P2连接至第三源极驱动ICSDIC#3和第四源极驱动ICSDIC#4。第三端口P3连接至第五源极驱动ICSDIC#5和第六源极驱动ICSDIC#6。第五端口P4连接至第七源极驱动ICSDIC#7和第八源极驱动ICSDIC#8。

[0098] 如图6所示,时序控制器400将自控制信号生成器420传送的多个选择信号分别地插入在将被传送给相应源极驱动IC的图像数据组之间从而区分用于分别地接收图像数据组的源极驱动IC,并且通过相应端口输出图像数据组和选择信号。

[0099] 也就是说,前导信号Pre-amb1e、各种控制信号CTR、第一选择信号SEL#1、第一图像数据组ActiveData#1、第二选择信号SEL#2和第二图像数据组Active Data#2通过第一端口P1依次地输出。在此,控制信号可以是数据控制信号DCS。

[0100] 以相同的方法,前导信号、各种控制信号CTR、第三选择信号SEL#3、第三图像数据组(ActiveData#3)、第四选择信号(SEL#4)和第四图像数据组(ActiveData#4)通过第二端口P2依次地输出。前导信号、各种控制信号CTR、第五选择信号(SEL#5)、第五图像数据组(ActiveData#5)、第六选择信号(SEL#6)和第六图像数据组(ActiveData#6)通过第三端口P3依次地输出。前导信号、各种控制信号CTR、第七选择信号(SEL#7)、第七图像数据组(Active Data#7)、第八选择信号(SEL#8)和第八图像数据组(ActiveData#8)通过第四端口P4依次地输出。

[0101] 图7是图示适用于根据本发明第二实施方式的LCD装置的时序控制器和源极驱动IC的示例图,其仅详细地图示图4的LCD装置的时序控制器400和源极驱动IC300。

[0102] 如图7所示,根据本发明第二实施方式的LCD装置包括:时序控制器400;面板100,其中多个像素被分别地形成在通过多条数据线和多条栅极线之间的交叉限定的多个区域内;栅极驱动IC200,根据时序控制器400的控制依次地驱动多条栅极线;和至少一个或多个源极驱动IC300,以一对一的关系连接至时序控制器400的每个端口。

[0103] 每个面板100、栅极驱动IC200、源极驱动IC300和时序控制器400的结构和功能与上文已经参照图3和图4描述的面板100、栅极驱动IC200、源极驱动IC300和时序控制器400的那些基本相同,因而,不再对其提供重复描述。

[0104] 根据本发明第二实施方式的LCD装置和根据本发明第一实施方式的LCD装置之间的区别在于用于配置时序控制器400的传送器440的四个端口P1至P4中的每个仅连接至一个源极驱动IC300。

[0105] 在这种情况下,以与EPI方案相同的方案配置和驱动根据本发明第二实施方式的LCD装置。

[0106] 也就是说,时序控制器400通过使用EPI方案的相应端口输出将被传送至与相应端口连接的源极驱动IC的图像数据。

[0107] 然而,适用于根据本发明第二实施方式的LCD装置的时序控制器400可以按照原样使用适用于根据本发明第一实施方式的LCD装置的时序控制器400。

[0108] 也就是说,根据实施方式的时序控制器400可以被包括在图5的LCD装置内,并可以通过非DRD方案被驱动。可替代地,根据实施方式的时序控制器400可以被包括在图7的LCD装置内,并可以通过DRD方案被驱动。

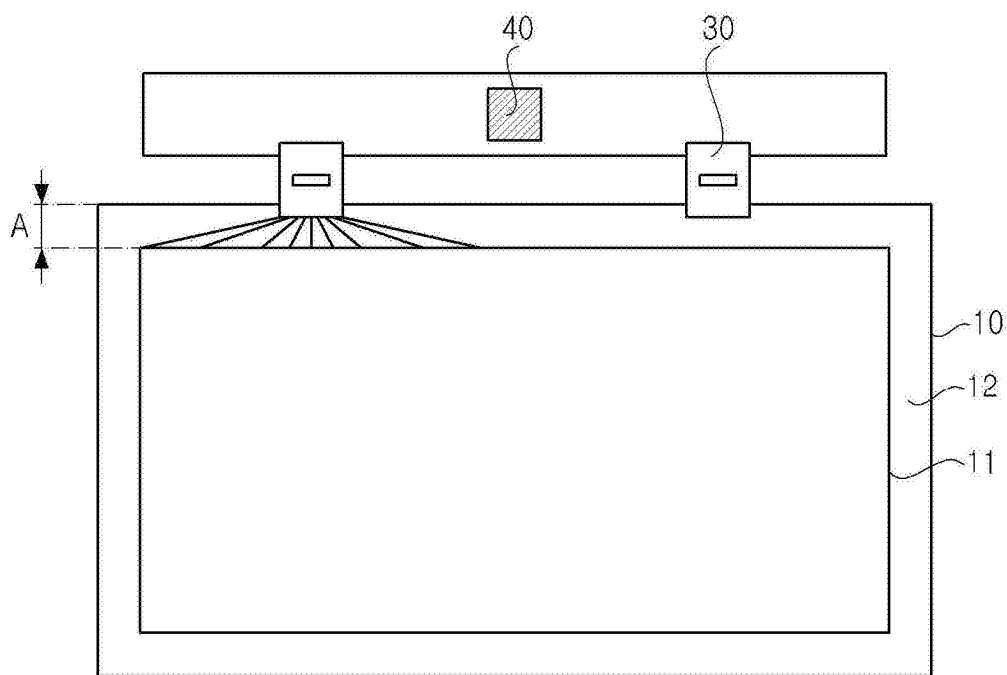
[0109] 在此提供附加描述,根据实施方式的时序控制器400可以共同适用于使用非DRD方案的LCD装置和使用DRD方案的LCD装置。

[0110] 在这种情况下,与如图7所示的以一对一的关系将一个端口连接至一个源极驱动IC300的时序控制器400相比,在如图5所示的两个或更多源极驱动IC300连接至一个端口时以对应于连接至一个端口的源极驱动IC的数量的方式将时序控制器400的驱动频率设置得高出数倍。

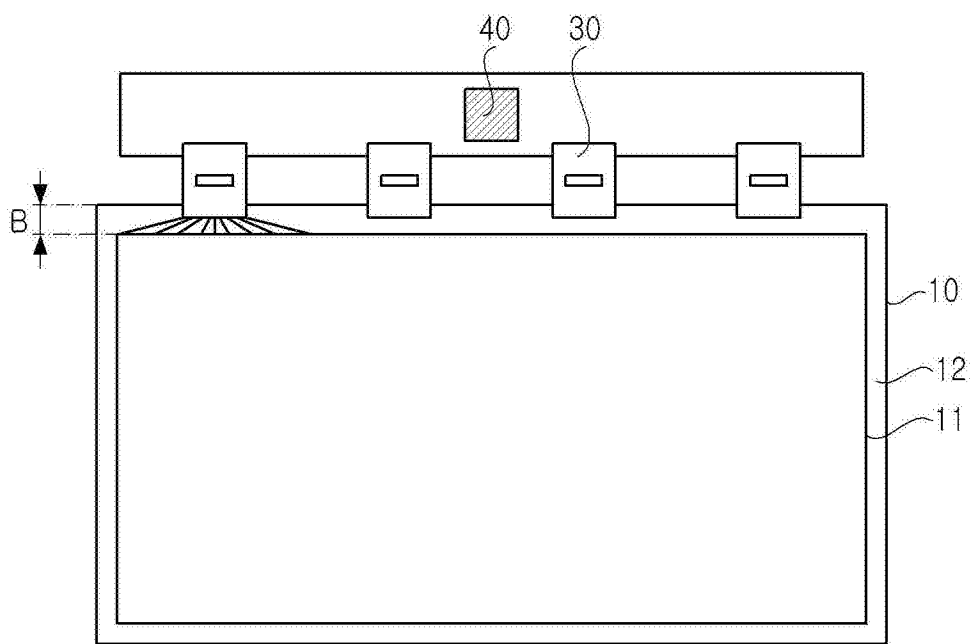
[0111] 根据本发明,使用为DRD方案研发的EPI方案的时序控制器可以原样适用于使用迷你LVDS方案的LCD装置。也就是说,使用为DRD方案研发的EPI方案的时序控制器可以共同地适用于使用DRD方案的LCD装置和使用非DRD方案的LCD装置。

[0112] 而且,根据本发明,因为时序控制器的端口数量低于现有技术的时序控制器的端口数量,PCB的尺寸可以缩小,时序控制器的制造成本能够由于端口数量减少而降低,时序控制器的制造工艺和时序控制器的安装工艺能够变得简化。

[0113] 对所属领域技术人员显而易见的是,可对本发明作出各种修改和变化而不脱离本发明的精神和范围。由此,本发明意在覆盖落入所附权利要求书范围及其等效范围内的对本发明的所有修改和变化。

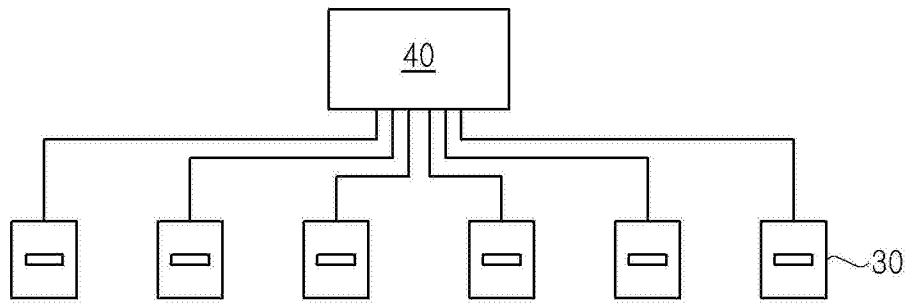


(a)

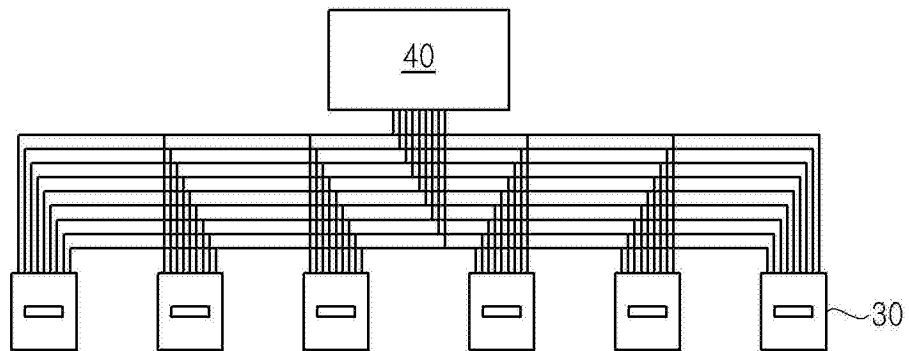


(b)

图1



(a)



(b)

图2

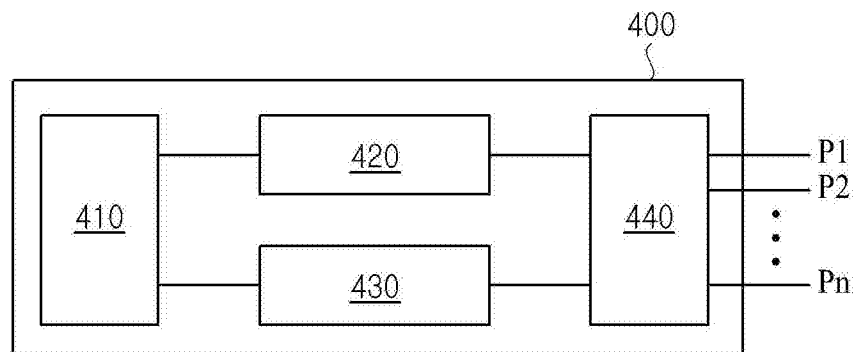


图3

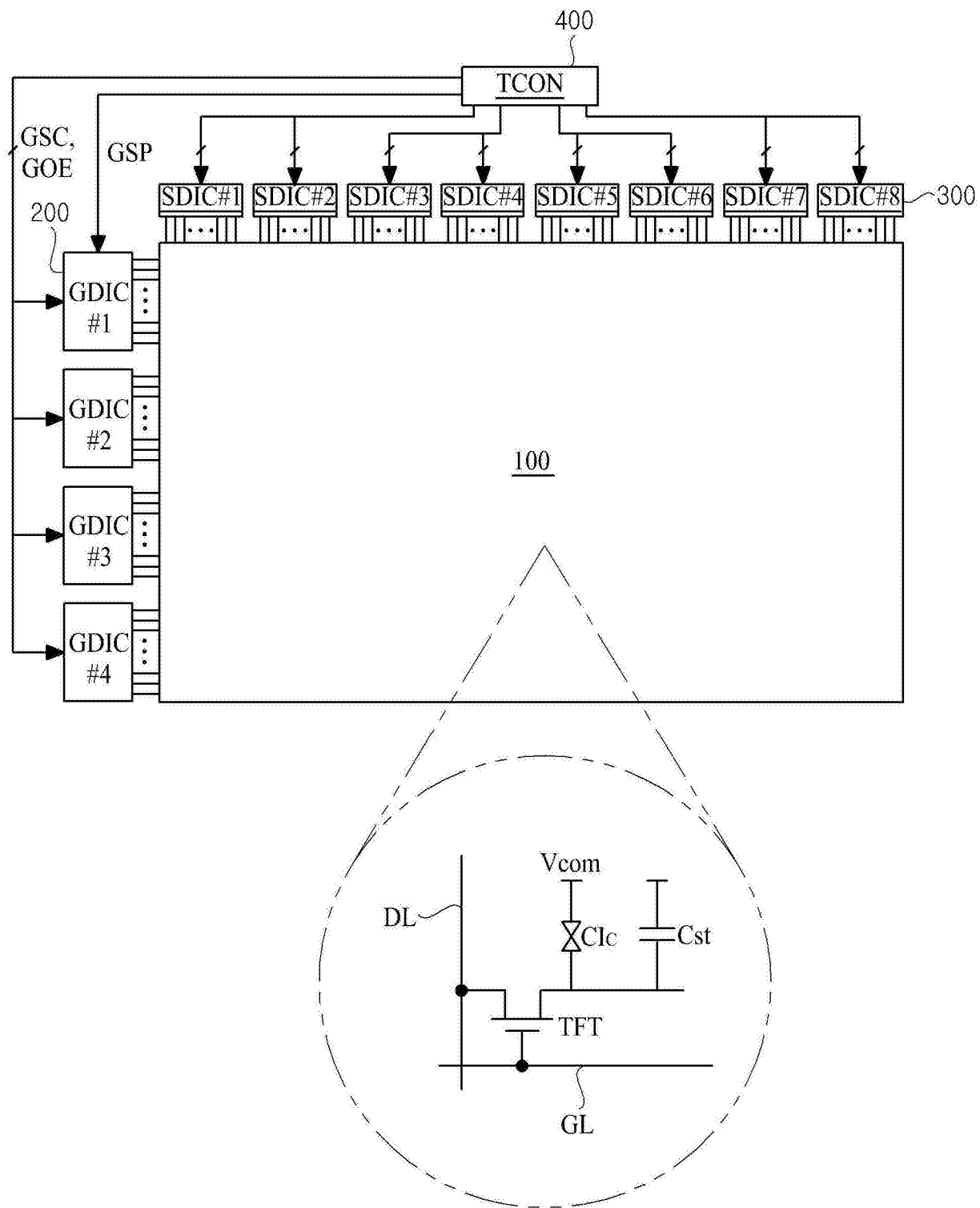


图4

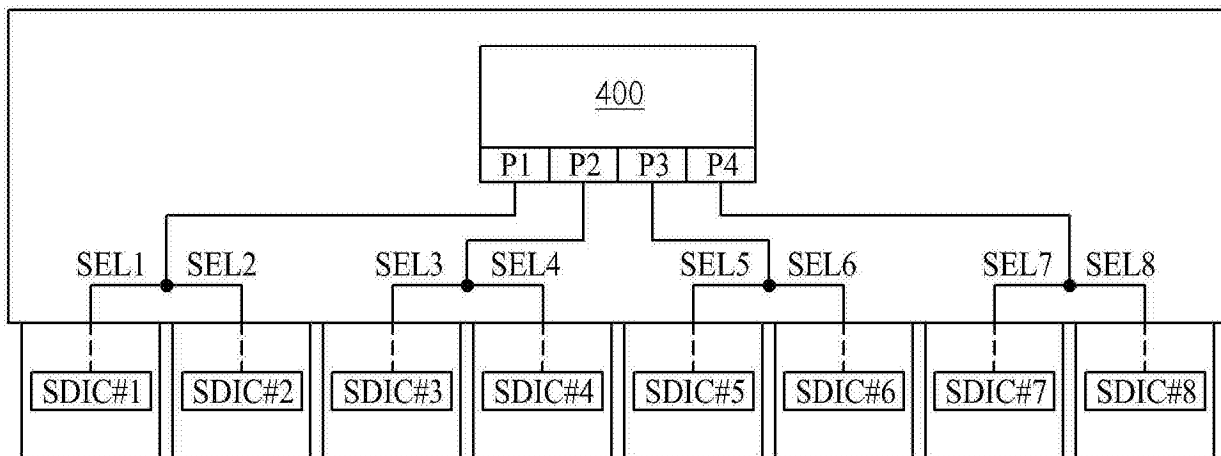


图5

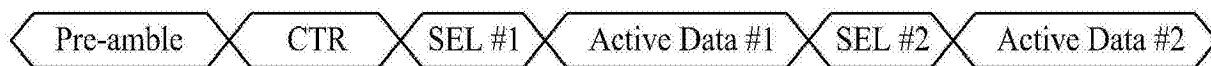


图6

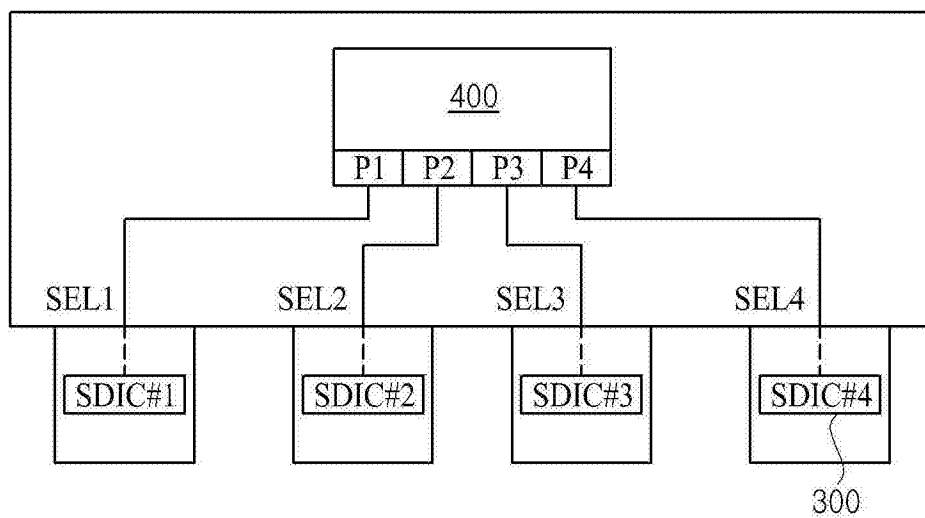


图7

专利名称(译)	时序控制器及其驱动方法和使用该控制器的液晶显示装置		
公开(公告)号	CN103871381B	公开(公告)日	2017-06-30
申请号	CN201310665283.7	申请日	2013-12-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	崔成熏 黄根英 李晋源		
发明人	崔成熏 黄根英 李晋源		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3648 G09G5/18 G09G2370/08		
代理人(译)	徐金国		
优先权	1020120146183 2012-12-14 KR		
其他公开文献	CN103871381A		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种时序控制器及其驱动方法和使用该控制器的液晶显示装置。该时序控制器包括：接收器，用于自外部系统接收时序信号和输入视频数据；控制信号生成器，用于通过使用时序信号生成控制信号；数据排列器，用于排列视频数据以输出适于面板的排列后的图像数据；和传送器，包括用于将排列后的图像数据和控制数据传送至多个源极驱动IC的多个端口，其中，在所述源极驱动IC的数量小于或等于所述端口的数量时，所述端口以一对一的关系分别地连接至所述源极驱动IC；以及在所述源极驱动IC的数量大于所述端口的数量时，每个端口连接至至少两个或更多源极驱动IC。

