



(12)发明专利申请

(10)申请公布号 CN 105807482 A

(43)申请公布日 2016.07.27

(21)申请号 201610363574.4

(22)申请日 2016.05.26

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

申请人 北京京东方光电科技有限公司

(72)发明人 武晓娟 陈希

(74)专利代理机构 北京中博世达专利商标代理有限公司 11274

代理人 申健

(51)Int.Cl.

G02F 1/1335(2006.01)

G02F 1/1333(2006.01)

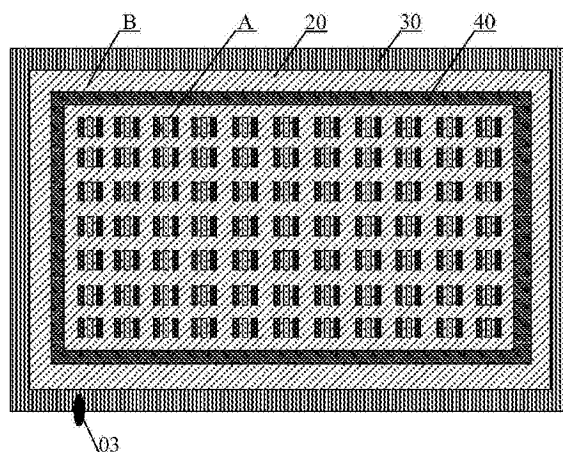
权利要求书1页 说明书6页 附图4页

(54)发明名称

一种彩膜基板及显示装置

(57)摘要

本发明实施例提供一种彩膜基板及显示装置,涉及液晶显示技术领域,包括衬底基板和黑矩阵,还包括设置在黑矩阵背离衬底基板的一侧的第一防静电层,第一防静电层与黑矩阵接触;第一防静电层接地。其中,第一防静电层的电阻率小于黑矩阵的电阻率。在黑矩阵背离衬底基板的一侧设置第一防静电层,第一防静电层与黑矩阵接触,使得黑矩阵能够与第一防静电层联通,第一防静电层的电阻率小于黑矩阵的电阻率,导入并累积在黑矩阵上的静电能够优先传导至第一防静电层,第一防静电层接地,导入第一防静电层的静电导出至接地端,避免静电累积形成电场导致像素周边发亮,产生显示异常。



1. 一种彩膜基板,包括衬底基板和黑矩阵,其特征在于,还包括设置在所述黑矩阵背离所述衬底基板的一侧的第一防静电层,所述第一防静电层与所述黑矩阵接触;所述第一防静电层接地;

其中,所述第一防静电层的电阻率小于所述黑矩阵的电阻率。

2. 根据权利要求1所述的彩膜基板,其特征在于,所述彩膜基板划分为显示区域以及设置于所述显示区域周边的非显示区域;

所述第一防静电层设置于所述非显示区域。

3. 根据权利要求2所述的彩膜基板,其特征在于,还包括设置于所述非显示区域的封框胶;所述第一防静电层与所述封框胶的位置相对应;

或者,所述第一防静电层设置在所述封框胶相对所述显示区域的外侧。

4. 根据权利要求2或3所述的彩膜基板,其特征在于,所述第一防静电层围绕所述显示区域设置,且首尾相接。

5. 根据权利要求1所述的彩膜基板,其特征在于,还包括设置在所述衬底基板背离所述黑矩阵的一侧的第二防静电层;所述第二防静电层接地。

6. 根据权利要求1所述的彩膜基板,其特征在于,所述第一防静电层的材料为石墨烯。

7. 根据权利要求2所述的彩膜基板,其特征在于,所述第一防静电层的宽度为 $1\sim 100\mu\text{m}$ 。

8. 根据权利要求1所述的彩膜基板,所述第一防静电层的厚度为 $1.0\sim 6.0\mu\text{m}$ 。

9. 根据权利要求5所述的彩膜基板,其特征在于,所述第二防静电层的材料为透明导电材料。

10. 一种显示装置,其特征在于,包括如权利要求1-9任一项所述的彩膜基板,还包括与所述彩膜基板相对盒的阵列基板;

所述阵列基板的非显示区域设置有驱动绑定区域,所述驱动绑定区域具有接地端;

所述彩膜基板上的第一防静电层通过导电银胶与所述接地端连接。

一种彩膜基板及显示装置

技术领域

[0001] 本发明涉及液晶显示技术领域,尤其涉及一种彩膜基板及显示装置。

背景技术

[0002] LCD(Liquid Crystal Display,液晶显示器)包括相互对盒的阵列基板和彩膜基板、以及位于阵列基板和彩膜基板之间的液晶,通过控制液晶的偏转角度,实现灰阶显示。

[0003] 在液晶显示器的制作和使用过程中,彩膜基板极易产生和积累静电。当静电积累到一定程度后会产生静电场,该电场容易引起填充于彩膜基板与阵列基板之间的液晶分子发生偏转,从而导致显示画面的异常;甚至还有可能击穿阵列基板上的电路板,引起显示器的损坏,所以消除静电对液晶显示器非常重要。

发明内容

[0004] 本发明的实施例提供一种彩膜基板及显示装置,能够增强周边导电能力,避免显示装置发生显示异常。

[0005] 为达到上述目的,本发明的实施例采用如下技术方案:

[0006] 本发明实施例提供一种彩膜基板,包括衬底基板和黑矩阵,还包括设置在黑矩阵背离衬底基板的一侧的第一防静电层,第一防静电层与黑矩阵接触;第一防静电层接地。其中,第一防静电层的电阻率小于黑矩阵的电阻率。

[0007] 优选的,彩膜基板划分为显示区域以及设置于显示区域周边的非显示区域,第一防静电层设置于非显示区域。

[0008] 优选的,还包括设置于非显示区域的封框胶,第一防静电层与封框胶的位置相对应;或者,第一防静电层设置在封框胶相对显示区域的外侧。

[0009] 进一步的,第一防静电层围绕显示区域设置,且首尾相接。

[0010] 优选的,彩膜基板还包括设置在衬底基板背离黑矩阵的一侧的第二防静电层;第二防静电层接地。

[0011] 进一步的,第一防静电层的材料为石墨烯。

[0012] 进一步的,第一防静电层的宽度为 $1\sim 100\mu\text{m}$ 。

[0013] 进一步的,第一防静电层的厚度为 $1.0\sim 6.0\mu\text{m}$ 。

[0014] 优选的,第二防静电层的材料为透明导电材料。

[0015] 另一方面,提供一种显示装置,包括彩膜基板,还包括与彩膜基板相对盒的阵列基板。阵列基板的非显示区域设置有驱动绑定区域,驱动绑定区域具有接地端,彩膜基板上的第一防静电层通过导电银胶与接地端连接。

[0016] 本发明实施例提供的彩膜基板及显示装置,在黑矩阵背离衬底基板的一侧设置第一防静电层,第一防静电层与黑矩阵接触,使得黑矩阵能够与第一防静电层联通,第一防静电层的电阻率小于黑矩阵的电阻率,导入并累积在黑矩阵上的静电能够优先传导至第一防静电层,第一防静电层接地,导入第一防静电层的静电导出至接地端(GND),避免静电累积

形成电场导致像素周边发亮,产生显示异常。

附图说明

[0017] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0018] 图1为本发明提供的一种彩膜基板的结构示意图;

[0019] 图2为图1的仰视图;

[0020] 图3为图2中第一防静电层为条状的结构示意图;

[0021] 图4为本发明实施例中黑矩阵为零切割时第一防静电层的一种设置方式的结构示意图;

[0022] 图5为本发明实施例中黑矩阵为非零切割时第一防静电层的一种设置方式的结构示意图;

[0023] 图6为本发明实施例中黑矩阵为非零切割时第一防静电层的另一种设置方式的结构示意图;

[0024] 图7为本发明实施例中黑矩阵为零切割时第一防静电层的另一种设置方式的结构示意图;

[0025] 图8为本发明实施例中黑矩阵为零切割时第一防静电层的再一种设置方式的结构示意图;

[0026] 图9为本发明实施例中设置有第二防静电层的结构示意图;

[0027] 图10为本发明提供的一种显示装置的结构示意图。

[0028] 附图标记:

[0029] 01-彩膜基板-;10-衬底基板;20-黑矩阵;30-第一防静电层;40-封框胶;02-阵列基板;021-驱动绑定区域;03-导电银胶;A-彩膜基板上的显示区域;B-彩膜基板上的非显示区域;h1-第一防静电层的厚度;W1-第一防静电层的宽度;W2-封框胶的宽度;W3-第一防静电层的宽度与封框胶的间距。

具体实施方式

[0030] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0031] 本发明实施例提供一种彩膜基板,如图1所示,包括衬底基板10和黑矩阵20,还包括设置在黑矩阵20背离衬底基板10的一侧的第一防静电层30,第一防静电层30与黑矩阵20接触;第一防静电层30接地。其中,第一防静电层30的电阻率小于黑矩阵20的电阻率。

[0032] 需要说明的是,第一防静电层30为电阻率小于黑矩阵20的电阻率的导电材料,即可使得黑矩阵20上导入并储存的电荷优先由第一防静电层30导出至接地端(GND)。在此基础上,第一防静电层30的电阻率比黑矩阵20的电阻率小的越多,则静电由第一防静电层30

导出的速度越快,对彩膜基板的液晶显示的影响时间和影响程度越小。优选的,第一防静电层30的材料为石墨烯。

[0033] 由于石墨烯的电阻率仅有 $10^{-6} \Omega \cdot \text{cm}$,它具有完美的二维晶体结构,它的晶格是由六个碳原子围成的六边形,厚度为一个原子层,在石墨烯中,每个碳原子都具有一个未成键的P电子,这些P电子可以在晶格中自由移动,且运动速度能够达到光速的 $1/300$,使得石墨烯具有良好的导电性,在常温状态下,石墨烯的电子迁移率超过 $15000 \text{cm}^2/\text{V} \cdot \text{s}$ 。使用石墨烯作为第一防静电层30的材料,大大提高了黑矩阵20中的静电优先由第一防静电层30导出至接地端(GND)的传导速度和导出效果。

[0034] 上述彩膜基板内部积累的静电由第一防静电层30导出至接地端(GND),其中,上述接地端(GND)可以单独设置,或者优选的与阵列基板上位于驱动绑定区域的接地端(GND)共用,具体的,在彩膜基板与阵列基板真空对盒后,将第一防静电层30与阵列基板上驱动绑定区域内的接地端(GND)相连。

[0035] 在此情况,上述第一防静电层30可以通过如图2所示的导电银胶03与阵列基板上的接地端(GND)相连。由于导电银胶03导电性好,而且为胶体状态,点涂于基板上之后,不易四处扩散,且连接性好,因此可以通过导电银胶03将第一防静电层30与阵列基板上布线区域内的接地端(GND)相连,以使得彩膜基板内部积累的静电由第一防静电层30通过导电银胶03导出。

[0036] 本发明实施例提供的彩膜基板,在黑矩阵背离衬底基板的一侧设置第一防静电层,第一防静电层与黑矩阵接触,使得黑矩阵能够与第一防静电层联通,第一防静电层的电阻率小于黑矩阵的电阻率,导入并累积在黑矩阵上的静电能够优先传导至第一防静电层内,第一防静电层接地,导入第一防静电层的静电导出至接地端(GND),一方面,在使用过程中,产生和导入彩膜基板内部的电荷能够通过第一防静电层的静电导出至接地端(GND),避免静电累积形成电场导致像素周边发亮,产生显示异常;另一方面,在液晶面板出厂的抗静电能力测试时,瞬时接入的大电压能够快速被导出,避免电荷击穿阵列基板上的电路,导致液晶面板的损坏。

[0037] 如图2所示,彩膜基板划分为显示区域A以及设置于显示区域A周边的非显示区域B,第一防静电层30与黑矩阵20接触可以是,第一防静电层30在非显示区域B与黑矩阵20相接触;或者第一防静电层30在显示区域A与黑矩阵20相接触,只要保证第一防静电层30与黑矩阵20相接触,能够实现电荷的导通即可。优选的,第一防静电层30设置于非显示区域B内。这样一来,在能够保证将黑矩阵20上累积的静电传导并导出至接地端(GND)的同时,还避免了位于显示区域A的第一防静电层30可能对显示区域A的显示效果产生的影响。

[0038] 当第一防静电层30设置于非显示区域B时,可以如图2所示,围绕显示区域A设置,且首尾相接,在第一防静电层30的任意位置点涂导电银胶03与接地端(GND)连接即可。

[0039] 或者,如图3所示,第一防静电层30设置在非显示区域B内,还可以为条状围绕显示区域A设置,当使用多个条状的第一防静电层30时,由于多个条状的第一防静电层30之间互不连通,则每一个条状的第一防静电层30需要分别点涂导电银胶03与上述接地端(GND)连接,而使用围绕显示区域A首尾相接设置的第一防静电层30仅需要在任意位置点涂一次导电银胶03即可将第一防静电层30上任意位置导入的电荷通过接地端(GND)导出,节省了接地端(GND)的设置数量。

[0040] 在此基础上,当第一防静电层30设置于非显示区域B时,第一防静电层30设置的宽度W1范围为1~100 μm 。

[0041] 第一防静电层30的宽度W1设置在1~100 μm 范围内,若第一防静电层30的宽度W1小于1 μm ,则可能由于宽度W1过窄增加工艺难度,且涂覆的第一防静电层30容易发生断裂影响静电导出效果,若第一防静电层30的宽度W1大于100 μm ,浪费材料成本且不利于彩膜基板的窄边框设计。

[0042] 进一步的,第一防静电层30的厚度h1为1.0~6.0 μm 。

[0043] 第一防静电层30的厚度h1设置在1.0~6.0 μm 范围内,若第一防静电层30的厚度h1小于1.0 μm ,则可能由于厚度h1过小增加工艺难度,且涂覆的第一防静电层30容易发生断裂影响静电导出效果,若第一防静电层30的厚度h1大于6.0 μm ,浪费材料成本且增加彩膜基板的整体厚度。

[0044] 此外,封框胶40的宽度W2通常设置为400~700 μm 范围内,第一防静电层30可以与封框胶40相隔一定距离W3设置,也可以与封框胶40交叠设置。

[0045] 以下在第一防静电层30的宽度W1和厚度h1分别位于上述优选范围内的情况下,对于位于非显示区域B中的第一防静电层30的具体设置方式进行详细的举例说明。

[0046] 实施例一

[0047] 本实施例中,第一防静电层30与封框胶40位置未交叠。

[0048] 根据窄边框的设计要求,在彩膜基板在制造过程中,通常对黑矩阵20进行零切割,即在黑矩阵20通过构图工艺制作于衬底基板10上之后,不再对黑矩阵20的边缘进行切割。

[0049] 本实施例中,在采用通过零切割工艺制作黑矩阵20的彩膜基板的情形下,如图4所示,先在彩膜基板上的黑矩阵20背离衬底基板10的一侧设置第一防静电层30,第一防静电层30的宽度W1为60 μm ,厚度h1为3.0 μm 。其中,第一防静电层30可以如图2所示围绕显示区域A且首尾相接设置,或者如图3所示,第一防静电层30以多个条状分别设置于围绕显示区域A的周边,且分别将每一个条状的第一防静电层30与接地端(GND)连接。

[0050] 然后,在黑矩阵20背离衬底基板10的一侧设置封框胶40,封框胶40的宽度W2设置为600 μm ,第一防静电层30如图4所示位于封框胶40相对于显示区域A的外侧,并且与封框胶40之间相隔的宽度W3为70 μm 。

[0051] 需要说明的是,封框胶40与第一防静电层30设置的先后顺序不做限定,可以先设置封框胶40后,再设置第一防静电层30,或者,先设置第一防静电层30,再设置封框胶40均可。

[0052] 接下来,将上述制作有第一防静电层30的彩膜基板与滴注有液晶的阵列基板(图中未示出)真空对盒。然后对对盒后的液晶面板进行紫外光固化、热固化。

[0053] 在常规彩膜基板的制造过程中,通常黑矩阵20通过构图工艺制作于衬底基板10上之后,还要再对黑矩阵20的边缘进行切割,即采用非零切割工艺制备黑矩阵20。

[0054] 此外,在通过非零切割工艺制作黑矩阵20的彩膜基板的情形下,第一防静电层30的设置可以如图5所示,在对应黑矩阵20切割后的位置处的衬底基板10上形成与黑矩阵20厚度h1相等或近似相等的第一防静电层30,第一防静电层30与黑矩阵20的外侧相接触。

[0055] 在此情况下,优选的,第一防静电层30可以具体设置为宽度W1为1 μm ,厚度h1为6.0 μm 。在黑矩阵20背离衬底基板10的一侧设置封框胶40,封框胶40的宽度W2设置为500 μm ,第

一防静电层30与封框胶40之间相隔宽度W3为140 μ m。

[0056] 还可以如图6所示,在对应黑矩阵20切割后的位置处的衬底基板10上形成第一防静电层30的一部分,该第一防静电层30的另一部分交叠设置在黑矩阵20背离衬底基板10的一侧。

[0057] 优选的,第一防静电层30的宽度为100 μ m,厚度为1.0 μ m,第一防静电层30围绕显示区域A且首尾相接设置。在黑矩阵20背离衬底基板10的一侧设置封框胶40,封框胶40的宽度W2设置为500 μ m,第一防静电层30与封框胶40之间相隔宽度W3为20 μ m。

[0058] 此外,图5和图6所示的彩膜基板与阵列基板的对合步骤同上所述,此处不再赘述。

[0059] 实施例二

[0060] 本实施例中,第一防静电层30的一部分与封框胶40位置交叠。

[0061] 在采用通过零切割工艺制作黑矩阵20的彩膜基板的情形下,如图7所示,第一防静电层30的一部分位于黑矩阵20与封框胶40之间。具体的,可以先设置第一防静电层30,然后再设置封框胶40。

[0062] 在此情况下,优选的第一防静电层30的宽度W1为80 μ m,厚度h1为2.0 μ m。

[0063] 或者,如图8所示,封框胶40的一部分位于黑矩阵20与第一防静电层30之间,具体的,可以先设置封框胶40,然后再设置第一防静电层30。

[0064] 同样的,在采用通过非零切割工艺制作黑矩阵20的彩膜基板的情形下,也可以当先设置第一防静电层30,然后再设置封框胶40时,使第一防静电层30的一部分位于黑矩阵20与封框胶40之间;或者当先设置封框胶40,然后再设置第一防静电层30时,使封框胶40的一部分位于黑矩阵20与第一防静电层30之间,设置方式与相应的零切割情形下的设置方式相同。

[0065] 在以上实施例一~实施例二的基础上,优选的,如图9所示,彩膜基板还包括设置在衬底基板10背离黑矩阵20的一侧的第二防静电层50,第二防静电层50可以如图10所示,通过与上述第一防静电层30相同的方式(如图2)通过导电银胶03接地。

[0066] 第二防静电层50可以如图9所示设置在衬底基板10背离黑矩阵20的一侧的,具体的,可以制作于上偏光片与彩膜基板的衬底基板10之间。

[0067] 或者,也可以设置在衬底基板10靠近黑矩阵20的一侧,当第二防静电层50设置在衬底基板10靠近黑矩阵20的一侧时,第二防静电层50仅设置在彩膜基板的非显示区域B,第二防静电层50也可以将彩膜基板内部累积的静电导出至接地端(GND)。

[0068] 这样一来,一方面,在使用过程中,产生和导入彩膜基板内部的电荷能够通过第一防静电层30和第二防静电层50作用将静电导出至接地端(GND),第一防静电层30和第二防静电层50共同导出,使得静电导出的效果更好;另一方面,在液晶面板出厂的抗静电能力测试时,瞬时接入的大电压在能够第一防静电层30和第二防静电层50双重作用下快速被导出,避免电荷击穿阵列基板上的电路,导致液晶面板的损坏。

[0069] 优选的,第二防静电层50的材料为透明导电材料。

[0070] 包括常用的透明导电材料,如ITO(Indium tin oxide)即氧化铟锡,以及IZO(Indium zinc oxide)即氧化铟锌等。

[0071] 本发明的另一方面,提供一种显示装置,如图9所示,包括彩膜基板01,还包括与彩膜基板01相对盒的阵列基板02。阵列基板02的非显示区域设置有驱动绑定区域021,驱动电

路模块驱动绑定区域021具有接地端,彩膜基板01上的第一防静电层30通过导电银胶03与接地端连接。

[0072] 这样一来,彩膜基板01上的第一防静电层30可以与阵列基板02上驱动绑定区域021的接地端连接,避免引出外接线路接地,在相互对盒后的彩膜基板01对应阵列基板02上驱动绑定区域021的接地端的位置点涂导电银胶03,导电银胶03将第一防静电层30和阵列基板02上驱动绑定区域021的接地端相连通,实现接地将电荷导出的功能。由于第一防静电层30围绕彩膜基板01的显示区域A首尾相接设置,因此导电银胶03仅需点涂一处,将第一防静电层30和阵列基板02上驱动绑定区域021的接地端相连通即可。

[0073] 同样的,第二防静电层50也可以与第一防静电层30同样的方式通过导电银胶03与阵列基板02上驱动绑定区域021的接地端相连通,实现将电荷导出的功能。

[0074] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

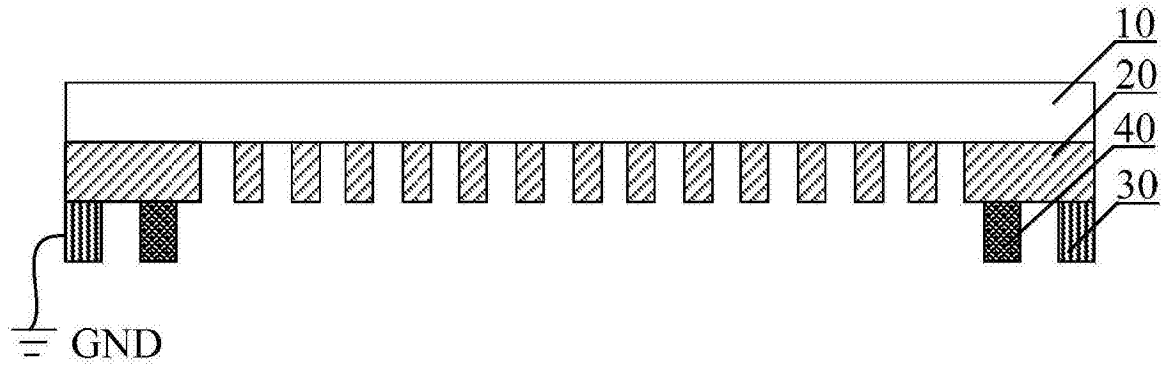


图1

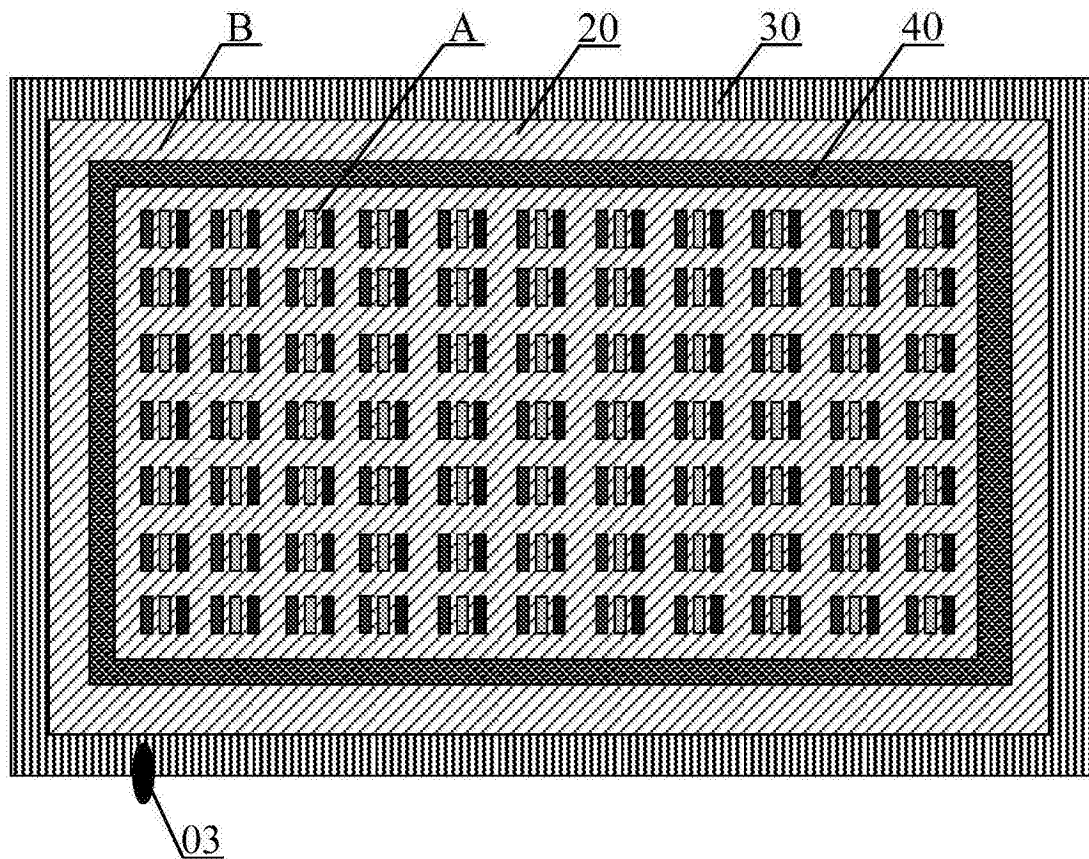


图2

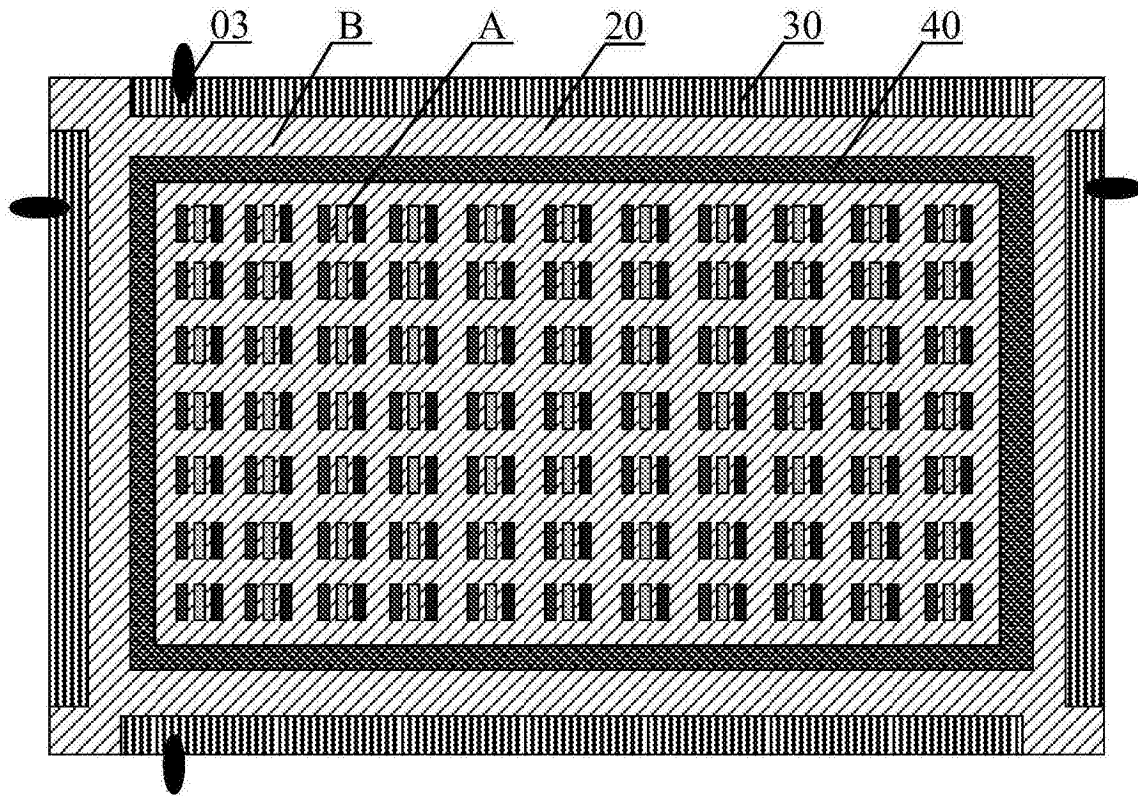


图3

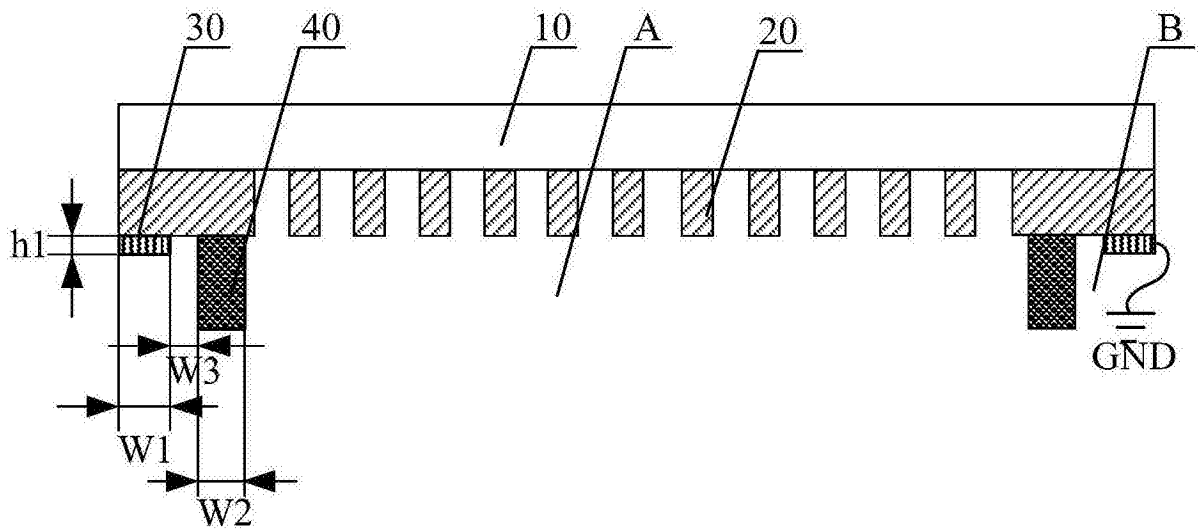


图4

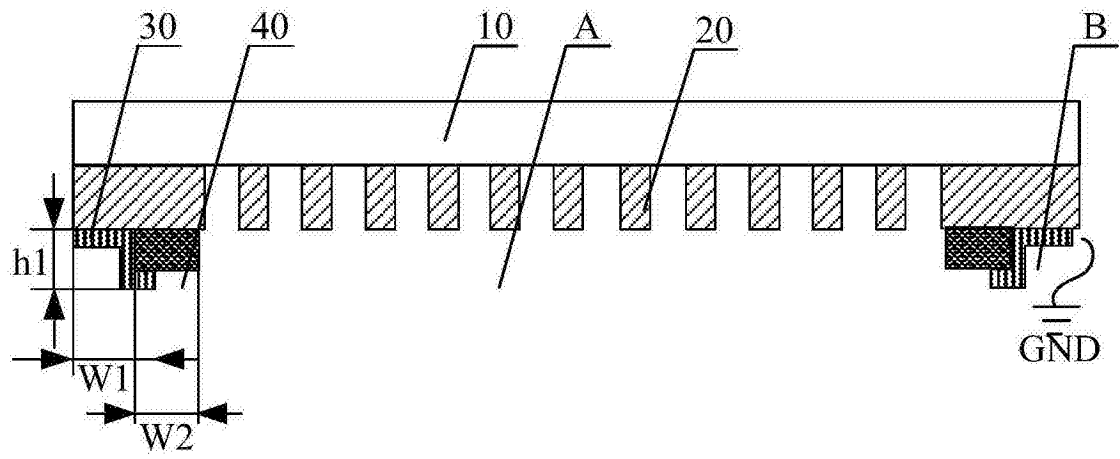


图8

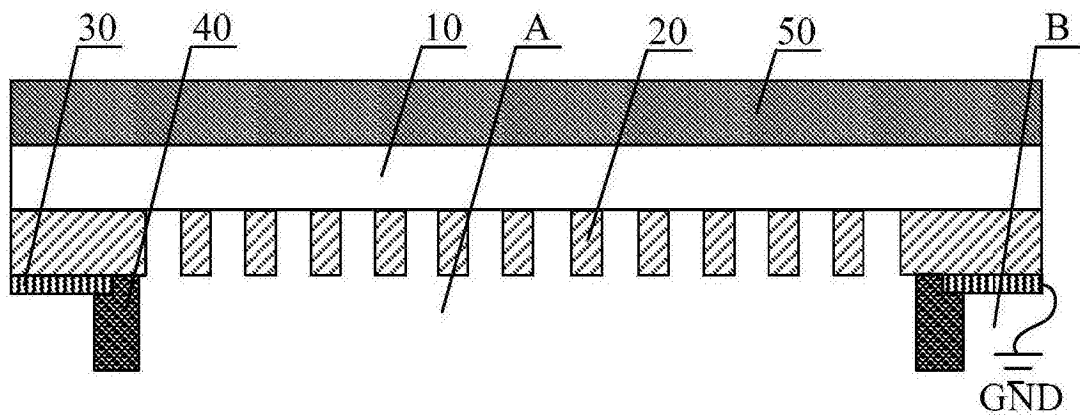


图9

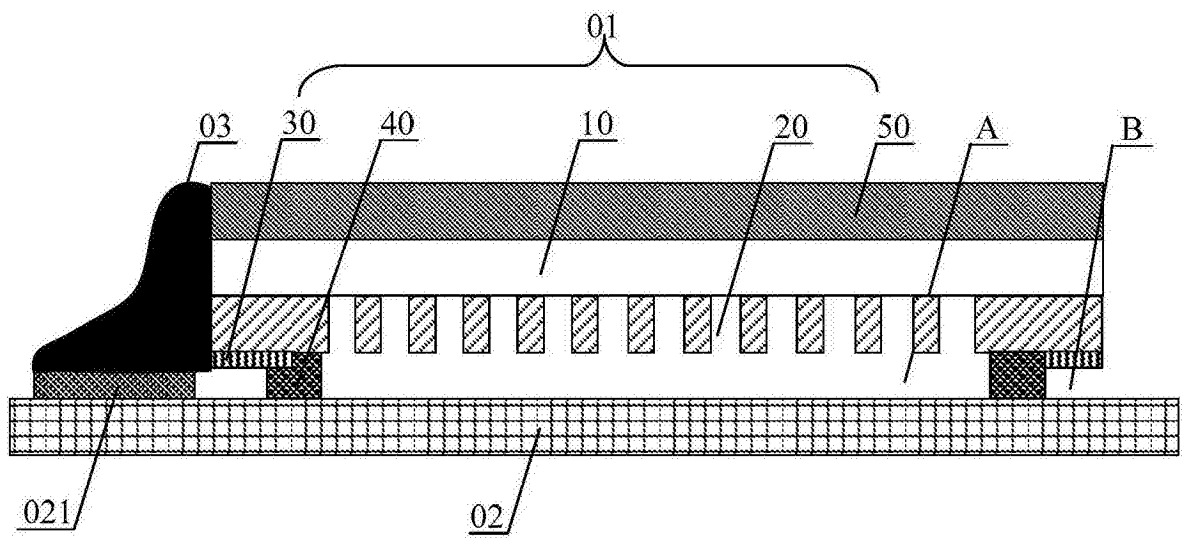


图10

专利名称(译)	一种彩膜基板及显示装置		
公开(公告)号	CN105807482A	公开(公告)日	2016-07-27
申请号	CN201610363574.4	申请日	2016-05-26
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
[标]发明人	武晓娟 陈希		
发明人	武晓娟 陈希		
IPC分类号	G02F1/1335 G02F1/1333		
CPC分类号	G02F1/133514 G02F1/1333 G02F1/133512 G02F2001/133334		
代理人(译)	申健		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例提供一种彩膜基板及显示装置，涉及液晶显示技术领域，包括衬底基板和黑矩阵，还包括设置在黑矩阵背离衬底基板的一侧的第一防静电层，第一防静电层与黑矩阵接触；第一防静电层接地。其中，第一防静电层的电阻率小于黑矩阵的电阻率。在黑矩阵背离衬底基板的一侧设置第一防静电层，第一防静电层与黑矩阵接触，使得黑矩阵能够与第一防静电层联通，第一防静电层的电阻率小于黑矩阵的电阻率，导入并累积在黑矩阵上的静电能够优先传导至第一防静电层，第一防静电层接地，导入第一防静电层的静电导出至接地端，避免静电累积形成电场导致像素周边发亮，产生显示异常。

