



(12)发明专利申请

(10)申请公布号 CN 110928067 A
(43)申请公布日 2020.03.27

(21)申请号 201911175624.6

(22)申请日 2019.11.26

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 张银峰 林永伦

(74)专利代理机构 深圳紫藤知识产权代理有限公司 44570

代理人 何辉

(51)Int.Cl.

G02F 1/1343(2006.01)

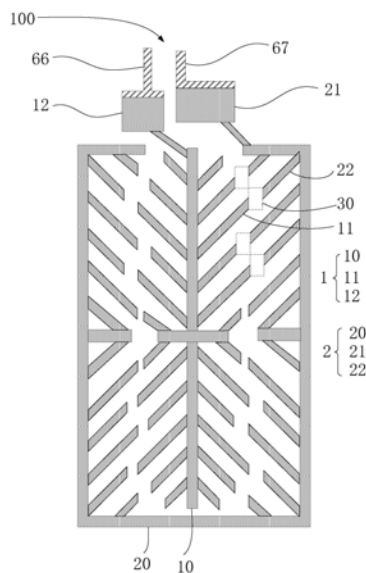
权利要求书1页 说明书5页 附图8页

(54)发明名称

一种像素电极结构及液晶显示面板

(57)摘要

本揭示提供一种像素电极结构以及液晶显示面板。所述像素电极结构包括第一像素电极以及第二像素电极。其中,所述第一像素电极包括多个第一分支电极,所述第二像素电极包括多个第二分支电极,每一所述第一分支电极和一个所述第二分支电极对应设置。其中,每一所述第一分支电极末端与对应的所述第二分支电极末端之间具有一间隔,所述间隔与相邻的另一所述间隔交错设置。以减少第一像素电极和第二像素电极交界处的暗纹。



1. 一种像素电极结构,其特征在于,包括第一像素电极以及第二像素电极;其中,所述第一像素电极包括多个第一分支电极,所述第二像素电极包括多个第二分支电极,每一所述第一分支电极和一个所述第二分支电极对应设置;其中,每一所述第一分支电极末端与对应的所述第二分支电极末端之间具有一间隔,所述间隔与相邻的另一所述第一间隔交错设置。

2. 根据权利要求1所述的像素电极结构,其特征在于,所述第一分支电极与相邻的另一所述第一分支电极的长度不同。

3. 根据权利要求1所述的像素电极结构,其特征在于,所述第一分支电极和所述第二分支电极平行设置。

4. 根据权利要求1所述的像素电极结构,其特征在于,所述第一分支电极和所述第二分支电极的所述末端呈三角形。

5. 根据权利要求1所述的像素电极结构,其特征在于,所述第一分支电极和所述第二分支电极的所述末端呈矩形。

6. 根据权利要求1所述的像素电极结构,其特征在于,所述第一像素电极区分为四个象限区。

7. 根据权利要求6所述的像素电极结构,其特征在于,所述所述第二像素电极区分为四个区域且所述四个区域与所述第一像素电极的四个象限区对应设置。

8. 根据权利要求1所述的像素电极结构,其特征在于,所述第一像素电极还包括第一主干电极,所述第一分支电极连接所述第一主干电极。

9. 根据权利要求1所述的像素电极结构,其特征在于,所述第二像素电极还包括第二主干电极,所述第二分支电极连接所述第二主干电极。

10. 一种液晶显示面板,其特征在于,包括:

第一基板;

与所述第一基板相对设置的第二基板;

设置于所述第一基板面向所述第二基板一侧的公共电极结构;

设置于所述第二基板面向所述第一基板一侧的像素电极结构;以及

填充于所述公共电极结构与所述像素电极结构之间的多个液晶分子;

其中,所述像素电极结构包括如权利要求1至9任一项所述的像素电极结构。

一种像素电极结构及液晶显示面板

技术领域

[0001] 本揭示涉及显示技术领域,尤其涉及一种像素电极结构以及液晶显示面板。

背景技术

[0002] 随着高规显示器的逐步推广,各大面板厂商争相布局高解析低色偏等关键显示技术。而面板的开口率和穿透率是高解析低色偏的主要制约因素。现有一种有效提升开口率的像素设计已经被提出,但穿透率并未随着开口率的大幅提升而显著增加。如图1所示的像素电极800,包括第一像素电极81和第二像素电极82,第二像素电极82围绕第一像素电极81。此种像素电极结构设计,有效提升了开口率,但在第一像素电极81与第二像素电极82的交界处存在大量暗纹,抑制了穿透率的提升。

[0003] 因此,现有像素电极结构交界处存在暗纹的问题需要解决。

发明内容

[0004] 本揭示提供一种像素电极结构及液晶显示面板,以缓解现有像素电极结构交界处存在暗纹的技术问题。

[0005] 为解决上述问题,本揭示提供的技术方案如下:

[0006] 本揭示实施例提供一种像素电极结构,其包括第一像素电极以及第二像素电极。其中,所述第一像素电极包括多个第一分支电极,所述第二像素电极包括多个第二分支电极,每一所述第一分支电极和一个所述第二分支电极对应设置。其中,每一所述第一分支电极末端与对应的所述第二分支电极末端之间具有一间隔,所述间隔和相邻的另一所述间隔交错设置。

[0007] 在本揭示实施例提供的像素电极结构中,所述第一分支电极与相邻的另一所述第一分支电极的长度不同。

[0008] 在本揭示实施例提供的像素电极结构中,所述第一分支电极与所述第二分支电极平行设置。

[0009] 在本揭示实施例提供的像素电极结构中,所述第一分支电极和所述第二分支电极的所述末端呈三角形。

[0010] 在本揭示实施例提供的像素电极结构中,所述第一分支电极和所述第二分支电极的所述末端呈矩形。

[0011] 在本揭示实施例提供的像素电极结构中,所述第一像素电极区分为四个象限区。

[0012] 在本揭示实施例提供的像素电极结构中,所述第二像素电极区分为四个区域且所述四个区域与所述第一像素电极的四个象限区对应设置。

[0013] 在本揭示实施例提供的像素电极结构中,所述第一像素电极还包括第一主干电极,所述第一分支电极连接所述第一主干电极。

[0014] 在本揭示实施例提供的像素电极结构中,所述第二像素电极还包括第二主干电极,所述第二分支电极连接所述第二主干电极。

[0015] 本揭示实施例还提供一种液晶显示面板,其包括第一基板、第二基板、公共电极结构、像素电极结构以及多个液晶分子。所述第二基板与所述第一基板相对设置。所述公共电极结构设置于所述第一基板面向所述第二基板的一侧。所述像素电极结构设置于所述第二基板面向所述第一基板的一侧。所述多个液晶分子填充于所述公共电极结构与所述像素电极结构之间。其中,所述像素电极结构包括本揭示前述实施例其中之一提供的像素电极结构。

[0016] 本揭示的有益效果为:本揭示提供的一种像素电极结构以及液晶显示面板中,每一所述第一分支电极末端与对应的所述第二分支电极末端之间具有一间隔,所述间隔和相邻的另一所述间隔交错设置。从而使所述第一像素电极和所述第二像素电极的交界处形成交叉电场,覆盖第一像素电极和第二像素电极的交界处,有效控制交界处液晶分子的倒伏,减少交界处形成的暗纹,以提高穿透率。

附图说明

[0017] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0018] 图1为现有技术像素电极结构上视示意图;

[0019] 图2为本揭示实施例提供的像素电极结构的第二种上视结构示意图;

[0020] 图3为本揭示实施例提供第一分支电极长度对比示意图;

[0021] 图4为本揭示实施例提供的第一分支电极和第二分支电极之间具有的间隔示意图;

[0022] 图5为本揭示实施例提供的分支电极末端结构的对比示意图;

[0023] 图6为本揭示实施例提供的像素电极结构的第三种上视结构示意图;

[0024] 图7为本揭示实施例提供的分支电极之间具有的间隔的间距对比图;

[0025] 图8为本揭示实施例提供的像素电极结构的第四种上视结构示意图;

[0026] 图9为本揭示实施例提供的液晶显示面板侧视结构示意图。

具体实施方式

[0027] 以下各实施例的说明是参考附加的图示,用以例示本揭示可用以实施的特定实施例。本揭示所提到的方向用语,例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本揭示,而非用以限制本揭示。在图中,结构相似的单元是用以相同标号表示。

[0028] 在一种实施例中,如图2所示,提供一种像素电极结构100,包括第一像素电极1以及第二像素电极2。其中,所述第一像素电极1包括多个第一分支电极11,所述第二像素电极2包括多个第二分支电极22。每一所述第一分支电极11和一个所述第二分支电极22对应设置。其中,每一所述第一分支电极11末端与对应的所述第二分支电极22末端之间具有一间隔30,所述间隔30和相邻的另一所述间隔30交错设置。

[0029] 具体的,所述第一分支电极与相邻的另一所述第一分支电极的长度不同。如图3所

示,为图2中像素电极100的相邻的两个所述第一分支电极的放大图,从图3中可以看出,所述第一分支电极的长度 L_1 大于相邻的另一所述第一分支电极的长度 L_2 。

[0030] 进一步的,因每一所述第一分支电极11和一个所述第二分支电极22对应设置,所以所述第二分支电极与相邻的另一所述第二分支电极的长度也不同。

[0031] 具体的,因每一所述第一分支电极11末端与对应的所述第二分支电极22末端之间具有一间隔30。仍以相邻的两个所述第一分支电极和对应的相邻的两个第二分支电极为例说明,如图4所示,为图2中相邻的两个所述第一分支电极和对应的相邻的两个第二分支电极的放大图。从图4中可以看出,所述第一分支电极11末端与对应的所述第二分支电极22末端之间具有一间隔30,相邻的另一所述第一分支电极11末端与相邻的另一第二分支电极22末端也具有一间隔30。

[0032] 进一步的,因所述第一分支电极11与相邻的另一所述第一分支电极11的长度不同,且所述第二分支电极22与相邻的另一所述第二分支电极22的长度也不同。所以使得图4中的第一分支电极11末端和第二分支电极22末端具有的间隔30呈交错设置。

[0033] 进一步的,整个像素电极结构内的所述第一分支电极11因长度不同而呈现长短交错设置。进而使第一分支电极末端和对应的第二分支电极末端之间具有的间隔,在整个像素电极结构内呈交错设置。

[0034] 进一步的,所述间隔的交错设置,使得第一像素电极和第二像素电极的交界处形成交叉电场,交叉电场覆盖第一像素电极和第二像素电极交界处,有效控制交界处液晶分子的倒伏,减少交界处形成的暗纹,提高穿透率。

[0035] 具体的,如图2所示,所述第一像素电极1还包括第一主干电极10,所述第一分支电极11连接所述第一主干电极10。所述第二像素电极2还包括第二主干电极20,所述第二分支电极22连接所述第二主干电极20。

[0036] 进一步的,所述第一主干电极10把第一像素电极1分为四个象限区。所述第一分支电极11关于所述第一主干电极10上下左右对称,形成“米”字型的像素电极结构。也即不同象限区的第一分支电极11沿着第一主干电极10朝着不同的方向延伸。

[0037] 进一步的,所述第二主干电极20把第二像素电极2分成四个区域,且所述四个区域与所述第一像素电极1的四个象限区对应设置。

[0038] 具体的,如图2所示,所述第二主干电极整体呈现上方开口的类似“口”字型结构,把第一像素电极1和第二分支电极22包围起来。

[0039] 进一步的,所述第二像素电极2的四个不同区域内,所述第二分支电极22沿着第二主干电极20朝着不同的方向延伸。

[0040] 具体的,本揭示中所述第一分支电极和所述第二分支电极的末端是指远离对应主干电极的一端。

[0041] 进一步的,在所述第一像素电极1的同一象限区和对应的所述第二像素电极2的分区域内,所述第一分支电极与所述第二分支电极平行设置。

[0042] 在一种实施例中,所述第二主干电极20上方的开口用于所述第一像素电极1对外连接。

[0043] 具体的,如图2所示,所述像素电极结构100还包括第一连接电极12和第二连接电极21。所述第一连接电极12通过所述第二主干电极20上方的开口连接所述第一主干电极10

和第一漏极66。所述第二连接电极27连接所述第二主干电极20和第二漏极67。

[0044] 进一步的,所述第一像素电极1和所述第二像素电极2分别有两个不同的薄膜极晶体管(Thin Film Transistor,TFT)控制。

[0045] 在一种实施例中,所述第一像素电极和所述第二像素电极的材料为氧化铟锡(Indium Tin Oxide,ITO)等透明导电材料。

[0046] 在一种实施例中,如图2所示,所述第一分支电极11和所述第二分支电极22的所述末端呈三角形。所述末端是指所述第一分支电极11的末端和所述第二分支电极22的末端。

[0047] 在一种实施例中,与上述实施例不同的是,所述第一分支电极和所述第二分支电极的所述末端呈矩形。所述末端呈矩形和三角形的区别为,取所述第一分支电极和所述第二分支电极末端一小部分,从俯视角度看,呈如图5所示的三角形131和矩形132形状。

[0048] 具体的,如图6所示的像素电极结构101,包括第一像素电极1'和第二像素电极2'。

[0049] 具体的,所述第一像素电极1'包括第一主干电极10和多个第一分支电极11',所述第一分支电极11'沿着所述第一主干电极10朝不同的方向延伸。

[0050] 具体的,所述第二像素电极2'包括第二主干电极20和多个第二分支电极22',所述第二分支电极22'沿着所述第二主干电极20朝不同的方向延伸。

[0051] 进一步的,每一所述第一分支电极11'和一个所述第二分支电极22'对应设置。其中,每一所述第一分支电极11'末端与对应的所述第二分支电极22'末端之间具有一间隔30',所述间隔30'和相邻的另一所述间隔30'交错设置。

[0052] 在一种实施例中,与上述实施例不同的是,所述第一分支电极和相邻的另一所述第一分支电极的长度差异增大。进而使所述第一分支电极末端和对应的所述第二电极末端之间具有的间隔,与相邻分支电极之间具有的间隔距离变大。

[0053] 具体的,如图7所示,为本实施例中分支电极之间具有的间隔和上述实施例图6中分支电极之间具有的间隔的对比示意图。从图7中可以看出,上述实施例中交错设置的相邻所述间隔30'的间距H1小于本实施例中交错设置的相邻所述间隔30''的间距H2。

[0054] 具体的,本实施例的像素电极结构102如图8所示,包括第一像素电极1''和所述第二像素电极2''。其中每一所述第一分支电极11''末端与对应的所述第二分支电极22''末端之间具有一间隔30'',所述间隔30''和相邻的另一所述间隔30''交错设置。其他说明请参照上述实施例,在此不再赘述。

[0055] 进一步的,交错设置的相邻所述间隔30''的间距增大,也即是所述第一分支电极11''末端和相邻的第二分支电极22''末端交错重叠的区域增大,使所述第一像素电极1''和所述第二像素电极2''交界处形成的交叉电场覆盖范围更广。

[0056] 在另一种实施例中,所述第一分支电极和所述第二分支电极末端为三角形时,同样可以采用上述实施例的方案,其他说明请参照上述实施例,在此不再赘述。

[0057] 在一种实施例中,还提供一种液晶显示面板1000,如图9所示,所示液晶显示面板1000包括第一基板300、第二基板200、公共电极结构400、像素电极结构100以及多个液晶分子500。所述第二基板200与所述第一基板300相对设置。所述公共电极结构400设置于所述第一基板300面向所述第二基板200的一侧。所述像素电极结构100设于所述第二基板200面向所述第一基板300的一侧。所述多个液晶分子500填充于所述公共电极结构400与所述像素电极结构100之间的。其中,所述像素电极结构包括本揭示前述实施例其中之一提供的像

素电极结构。

[0058] 根据上述实施例可知：

[0059] 本揭示提供一种像素电极结构以及液晶显示面板，所述像素电极结构包括第一像素电极以及第二像素电极。每一所述第一分支电极和一个所述第二分支电极对应设置。每一所述第一分支电极末端与对应的所述第二分支电极末端之间具有一间隔，所述间隔和相邻的另一所述间隔交错设置。从而使所述第一像素电极和所述第二像素电极的交界处形成交叉电场，覆盖第一像素电极和第二像素电极交界处，有效控制交界处液晶分子的倒伏，减少交界处形成的暗纹，以提高穿透率。

[0060] 综上所述，虽然本揭示已以优选实施例揭露如上，但上述优选实施例并非用以限制本揭示，本领域的普通技术人员，在不脱离本揭示的精神和范围内，均可作各种更动与润饰，因此本揭示的保护范围以权利要求界定的范围为准。

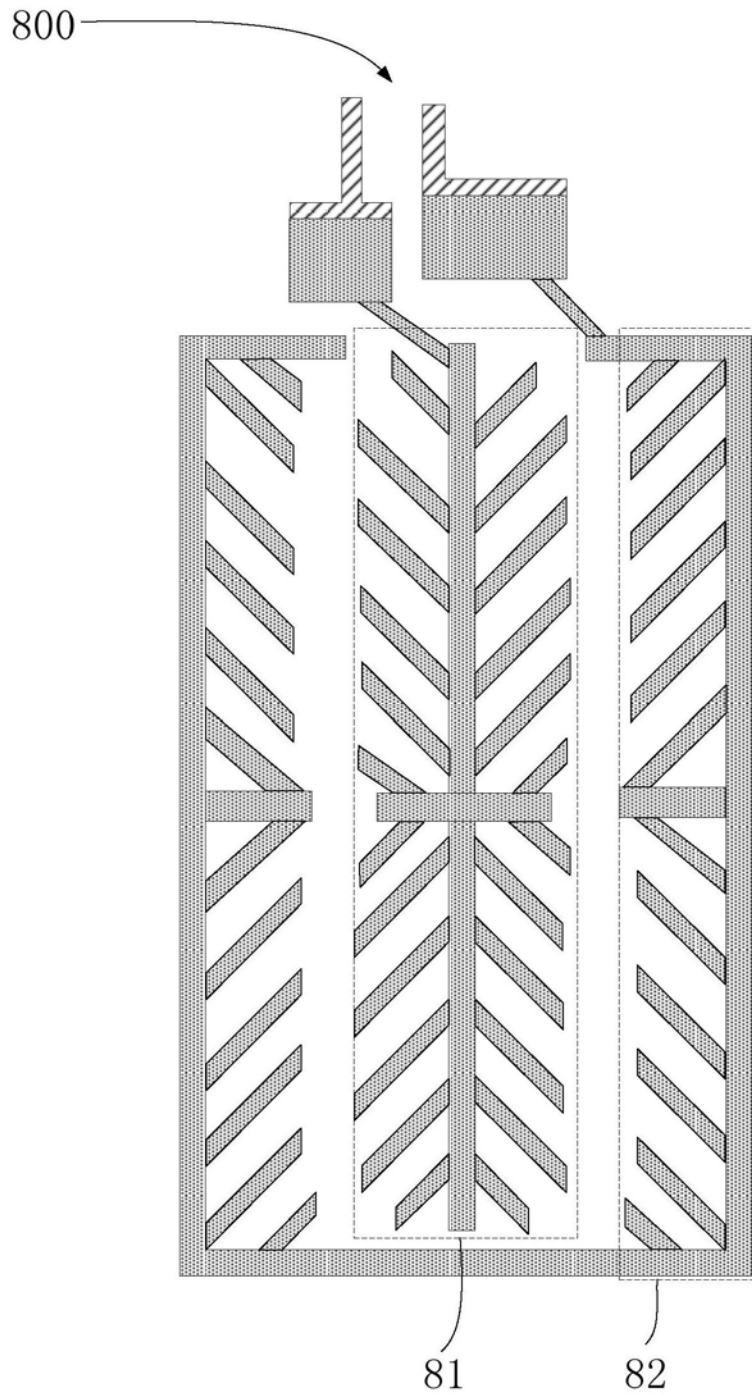


图1

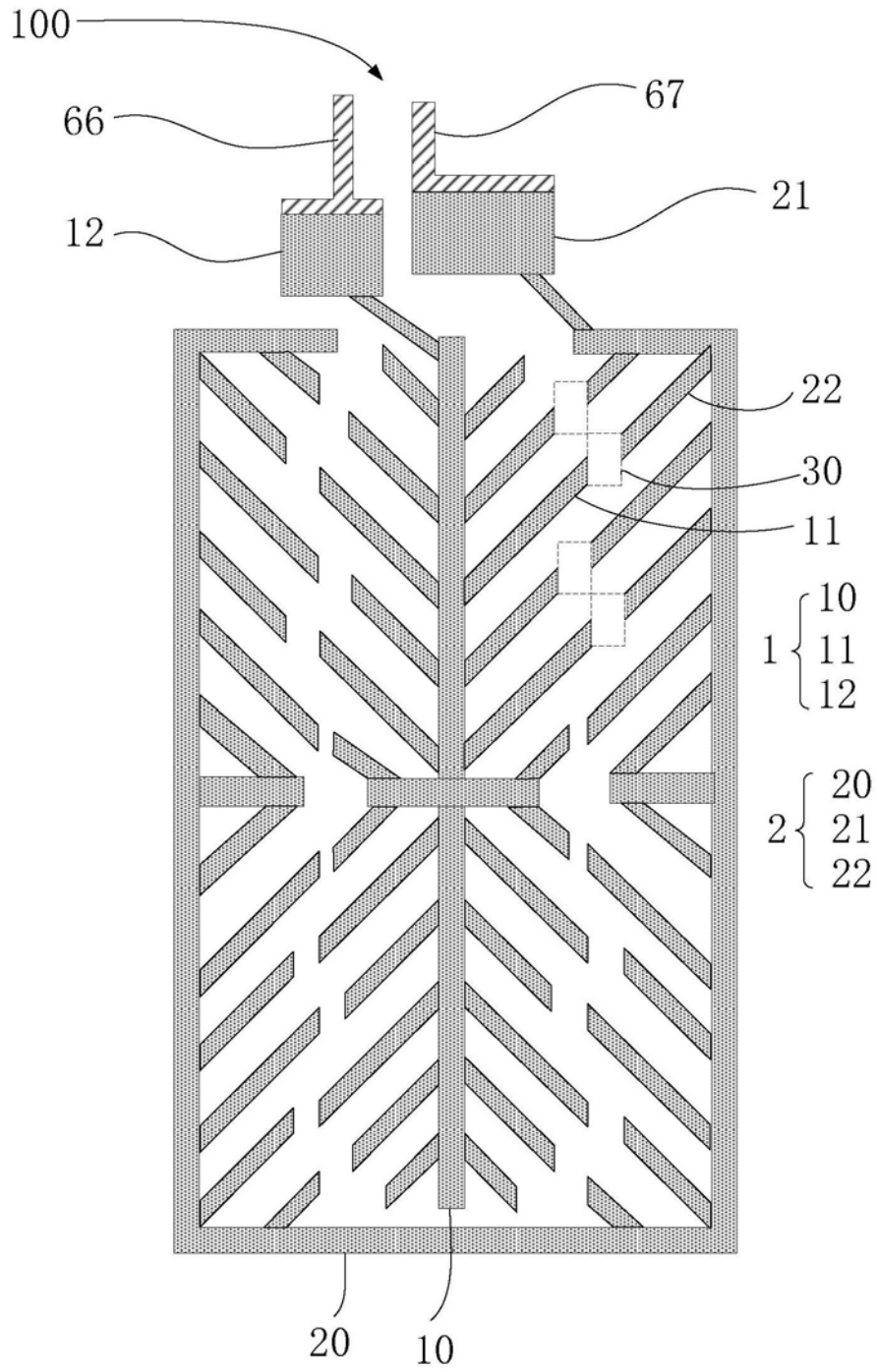


图2

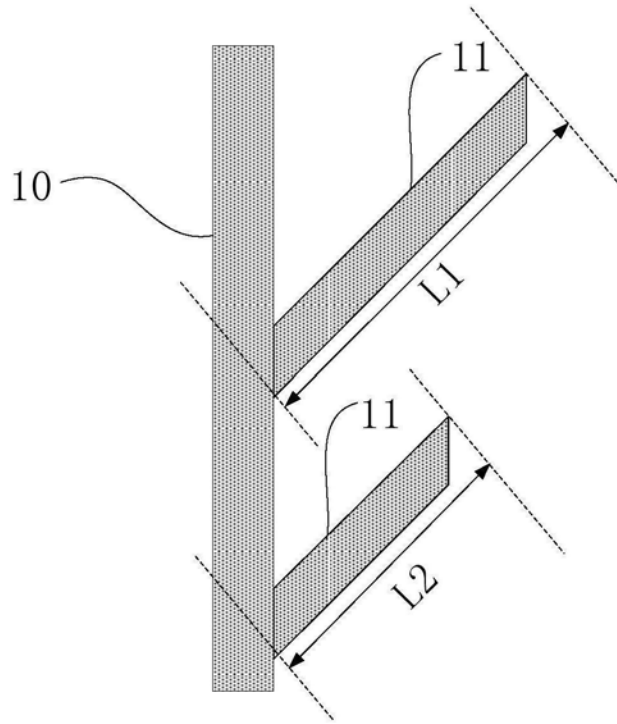


图3

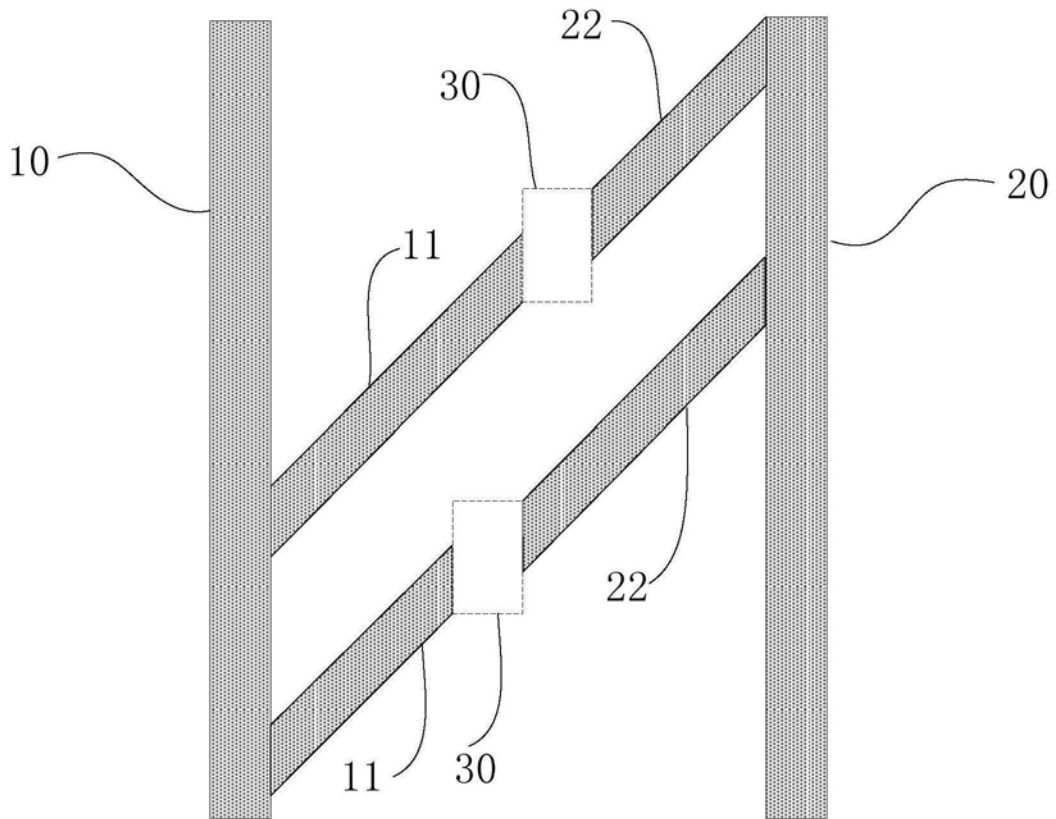


图4

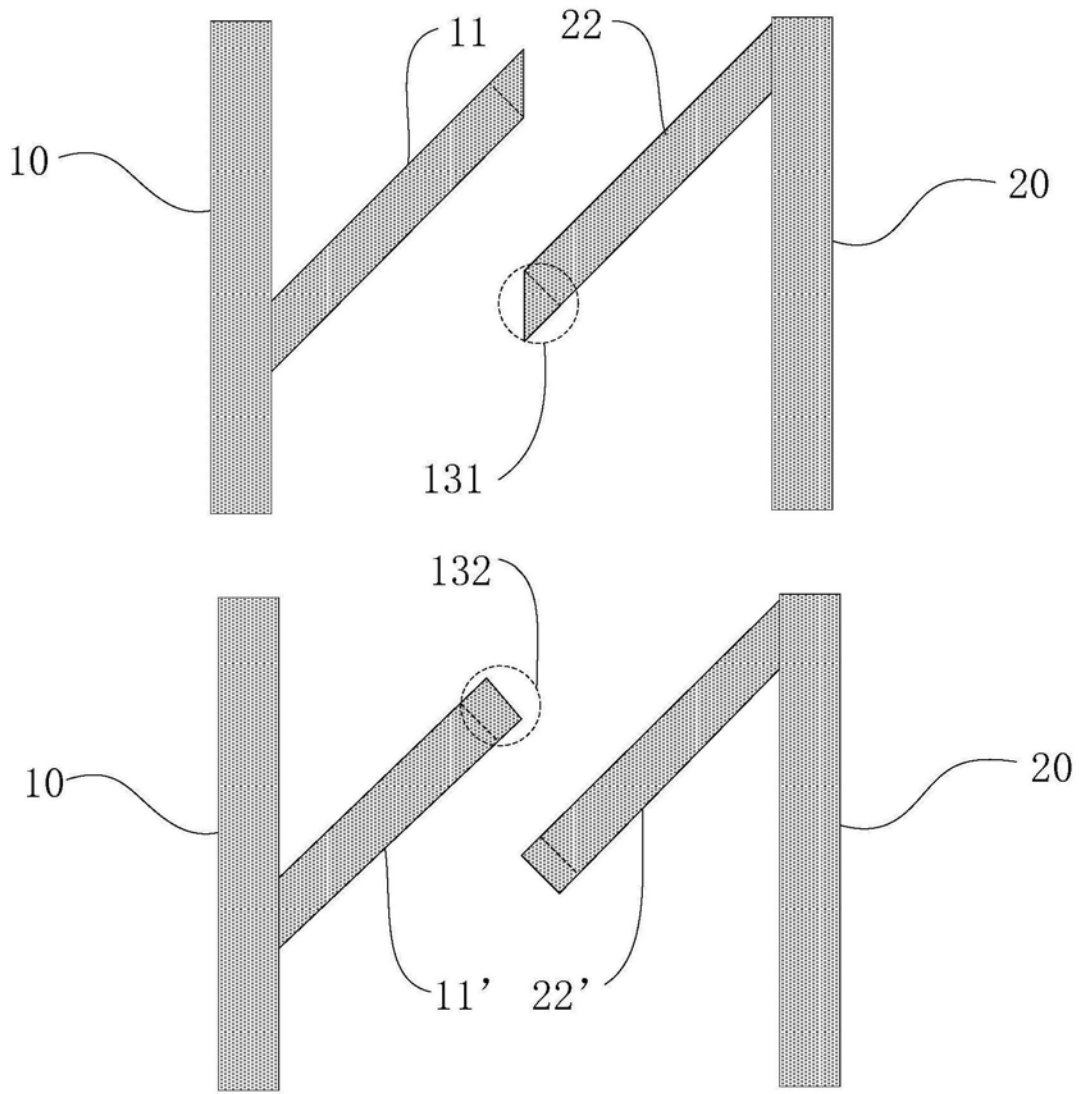


图5

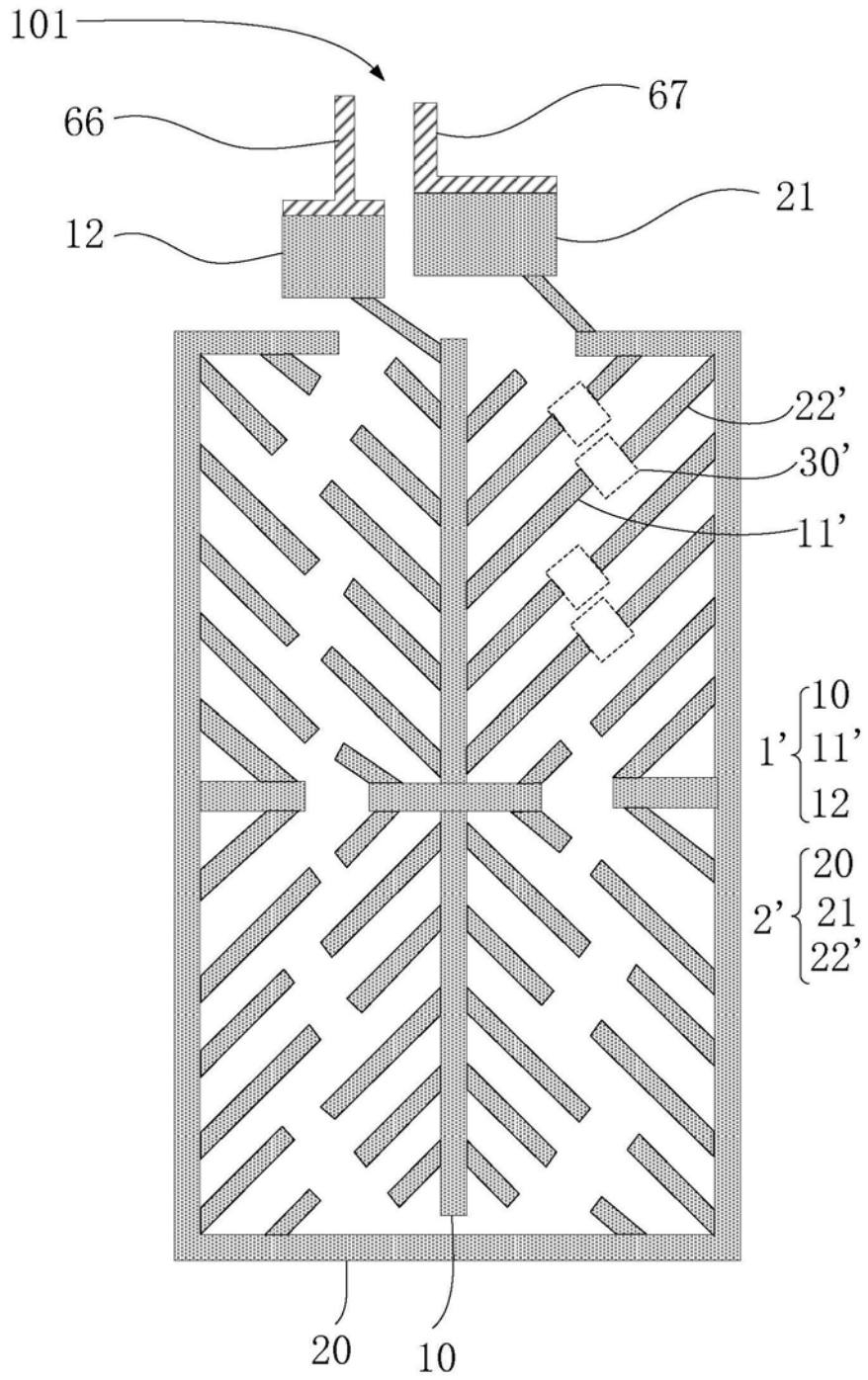


图6

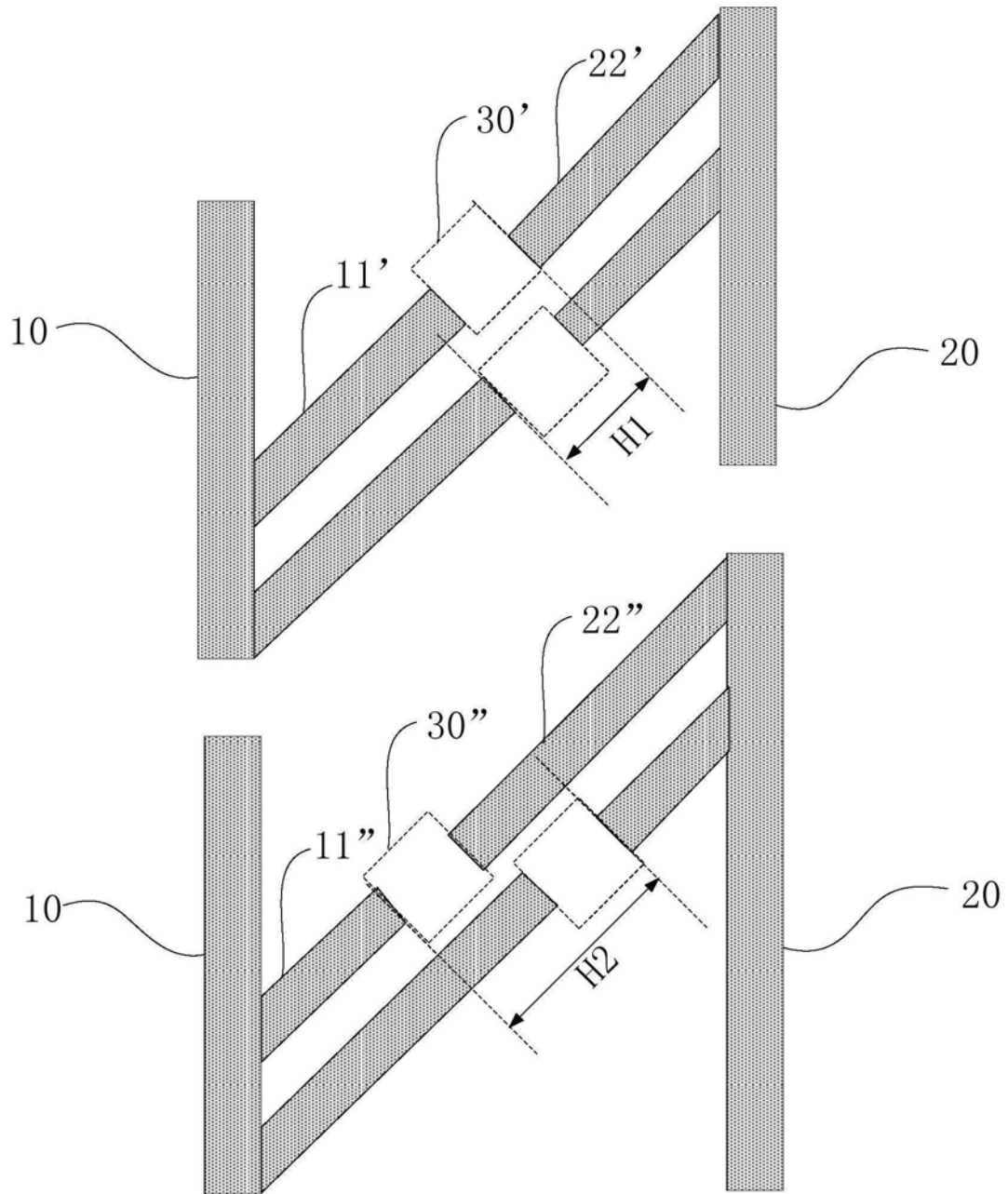


图7

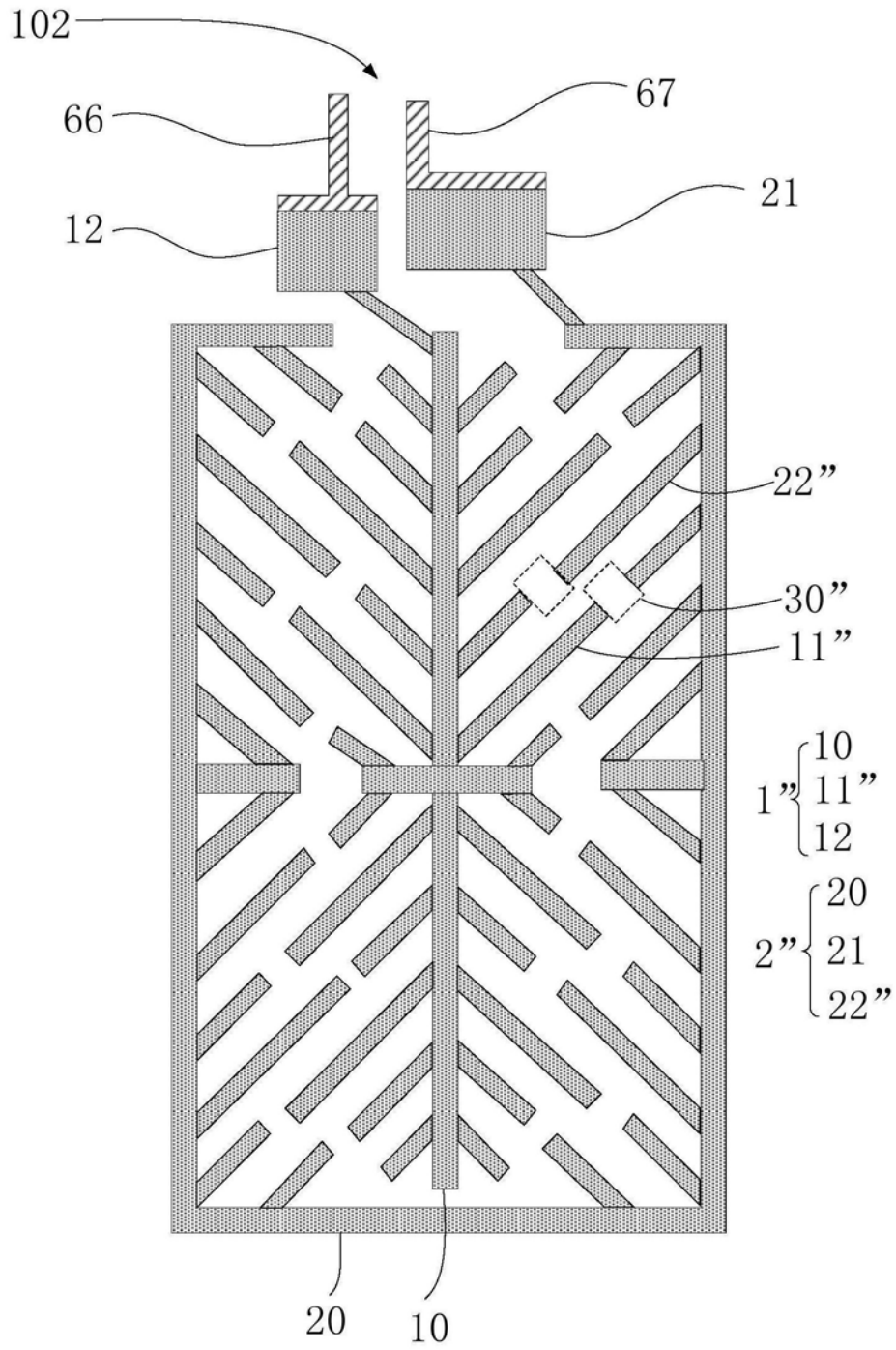


图8

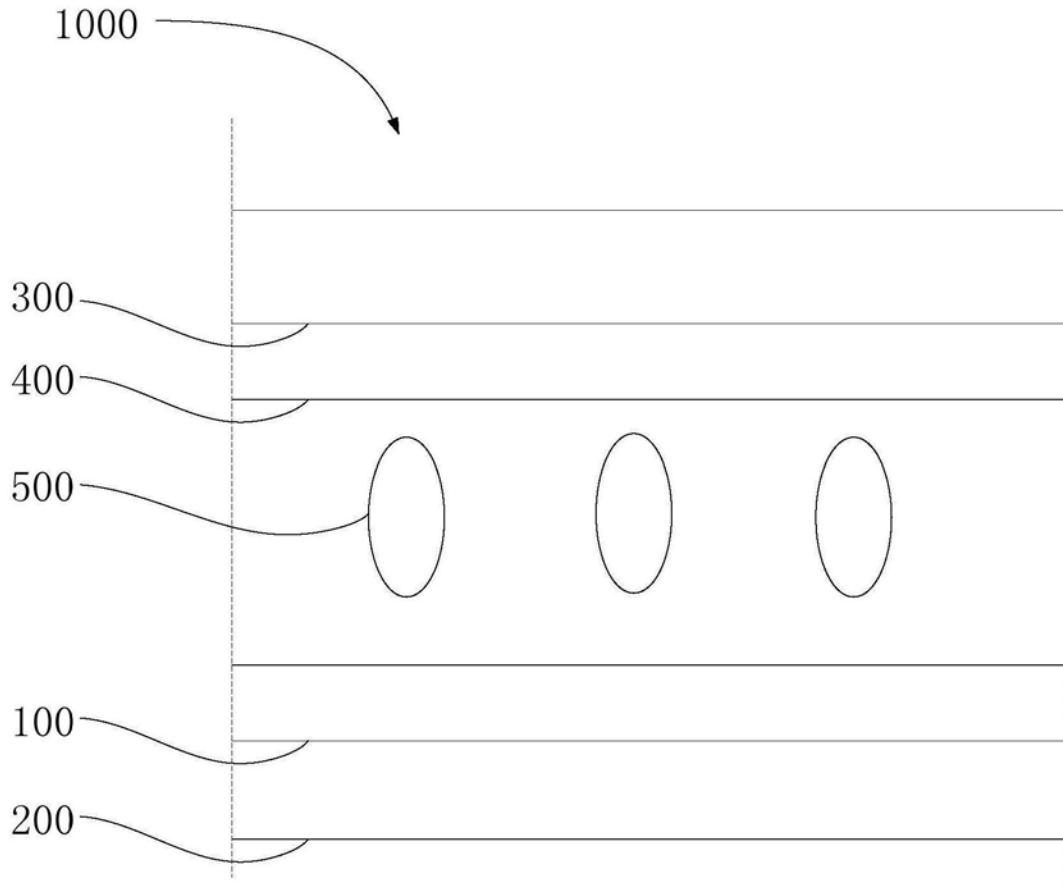


图9

专利名称(译)	一种像素电极结构及液晶显示面板		
公开(公告)号	CN110928067A	公开(公告)日	2020-03-27
申请号	CN201911175624.6	申请日	2019-11-26
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	张银峰 林永伦		
发明人	张银峰 林永伦		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309		
代理人(译)	何辉		
外部链接	Espacenet SIPO		

摘要(译)

本揭示提供一种像素电极结构以及液晶显示面板。所述像素电极结构包括第一像素电极以及第二像素电极。其中，所述第一像素电极包括多个第一分支电极，所述第二像素电极包括多个第二分支电极，每一所述第一分支电极和一个所述第二分支电极对应设置。其中，每一所述第一分支电极末端与对应的所述第二分支电极末端之间具有一间隔，所述间隔与相邻的另一所述间隔交错设置。以减少第一像素电极和第二像素电极交界处的暗纹。

