



(12)发明专利申请

(10)申请公布号 CN 110853593 A

(43)申请公布日 2020.02.28

(21)申请号 201911181687.2

(22)申请日 2019.11.27

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 奚苏萍

(74)专利代理机构 深圳紫藤知识产权代理有限公司 44570

代理人 何辉

(51)Int.Cl.

G09G 3/36(2006.01)

G11C 19/28(2006.01)

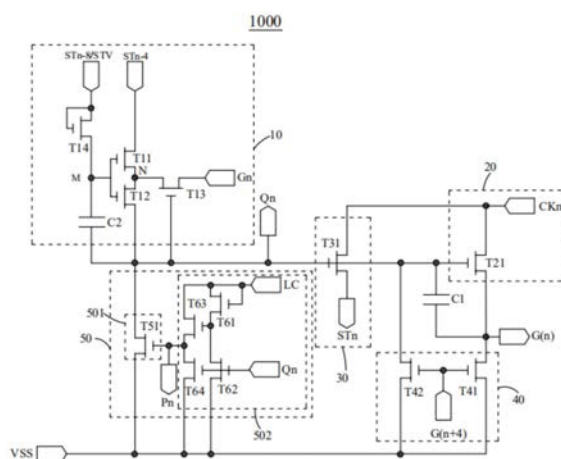
权利要求书2页 说明书6页 附图1页

(54)发明名称

栅极驱动电路及液晶显示器

(57)摘要

本申请提供一种栅极驱动电路以及液晶显示器,通过使栅极驱动电路的上拉控制单元包括第一开关、第二开关、第三开关、第四开关以及第二电容器,第一开关的控制端连接第二节点,第一端连接第n-4级级传信号输入端,第二端连接第三节点;第二开关的控制端连接第二节点,第一端连接第三节点,第二端连接第一节点;第三开关的控制端连接第一节点,第一端连接第n级扫描信号输入端,第二端连接所述第三节点;第四开关的第一端和控制端连接第n-8级级传信号输入端,第二端连接所述第二节点;第二电容器连接于所述第二节点和第一节点之间,以使得上拉控制单元对第一节点能够更好地进行预充,且能将第一节点的漏电锁住从而维持第一节点电位的稳定。



1. 一种栅极驱动电路,其特征在于,所述栅极驱动电路包括 m 个串联耦接的移位暂存电路,第 n 级所述移位暂存电路包括上拉控制单元、上拉单元、下传单元、下拉单元、下拉维持单元以及第一电容器,

所述上拉控制单元连接第 $n-8$ 级级传信号输入端或起始脉冲信号输入端STV、第 $n-4$ 级级传信号输入端、第 n 级扫描信号输入端以及第一节点,所述上拉控制单元用于根据所述第 $n-8$ 级级传信号输入端载入的第 $n-8$ 级级传信号以及所述第 $n-4$ 级级传信号输入端载入的第 $n-4$ 级级传信号上拉所述第一节点的电位,

其中,所述上拉控制单元包括第一开关、第二开关、第三开关、第四开关以及第二电容器,所述第一开关的控制端连接第二节点,第一端连接所述第 $n-4$ 级级传信号输入端,第二端连接第三节点;所述第二开关的控制端连接所述第二节点,第一端连接所述第三节点,第二端连接所述第一节点;所述第三开关的控制端连接所述第一节点,第一端连接所述第 n 级扫描信号输入端,第二端连接所述第三节点;所述第四开关的第一端和控制端连接所述第 $n-8$ 级级传信号输入端,第二端连接所述第二节点;所述第二电容器连接于所述第二节点和所述第一节点之间;

所述上拉单元用于根据所述第一节点的电位以及时钟信号输入端输入的时钟信号上拉第 n 级扫描信号输出端输出的第 n 级扫描信号;

所述下传单元用于根据所述时钟信号输入端输入的时钟信号以及所述第一节点的电位控制第 n 级级传信号输出端输出第 n 级级传信号;

所述第一电容器连接于所述第一节点和所述第 n 级扫描信号输出端之间,所述第一电容器用于根据所述第 n 级扫描信号输出端输出的第 n 级扫描信号并通过耦合作用控制所述第一节点的电位;

所述下拉单元用于根据所述第一节点的电位、第 $n+4$ 级扫描信号输入端输入的第 $n+4$ 级扫描信号以及第一电平端输入的第一电平下拉所述第 n 级扫描信号输出端输出的所述第 n 级扫描信号;

所述下拉维持单元用于根据所述第一电平端的第一电平以及所述第二电平端的第二电平以控制所述第一节点的电位;

所述 m 为大于9的整数,所述 n 小于或等于所述 m 且大于或等于1。

2. 根据权利要求1所述的栅极驱动电路,其特征在于,所述上拉单元包括第五开关,所述第五开关的控制端连接所述第一节点,第一端连接所述时钟信号输入端,第二端连接所述第 n 级扫描信号输出端。

3. 根据权利要求1所述的栅极驱动电路,其特征在于,所述下传单元包括第六开关,所述第六开关的控制端连接所述第一节点,第一端连接所述时钟信号输入端,第二端连接所述第 n 级级传信号输出端。

4. 根据权利要求1所述的栅极驱动电路,其特征在于,所述下拉单元包括第七开关以及第八开关,所述第七开关的控制端连接所述第 $n+4$ 级扫描信号输入端,第一端连接所述第一电平端,第二端连接所述第 n 级扫描信号输出端;所述第八开关的控制端连接所述第 $n+4$ 级扫描信号输入端,第一端连接所述第一电平端,第二端连接所述第一节点。

5. 根据权利要求1所述的栅极驱动电路,其特征在于,所述下拉维持单元包括稳压单元和反相器,所述稳压单元连接所述第一节点、第四节点以及所述第一电平端,所述稳压单元

用于根据所述第四节点的电位以及所述第一电平端的第一电平控制所述第一节点的电位；所述反相器的输入端连接所述第一节点，输出端连接所述第四节点。

6. 根据权利要求5所述的栅极驱动电路，其特征在于，所述稳压单元为第九开关，所述第九开关的控制端连接所述第四节点，第一端连接所述第一电平端，第二端连接所述第一节点。

7. 根据权利要求5所述的栅极驱动电路，其特征在于，所述反相器包括第十开关、第十一开关、第十二开关以及第十三开关，所述第十开关的控制端和第一端连接所述第二电平端，第二端连接所述第十一开关的第二端和所述第十二开关的控制端；所述第十一开关的控制端连接所述第一节点，第一端连接所述第一电平端；所述第十二开关的第一端连接所述第二电平端，第二端连接所述第四节点；所述第十三开关的控制端连接所述第一节点，第一端连接所述第一电平端，第二端连接所述第四节点。

8. 根据权利要求7所述的栅极驱动电路，其特征在于，所述第一电平端用于载入恒压低电平，所述第二电平端用于载入恒压高电平。

9. 根据权利要求1所述的栅极驱动电路，其特征在于，所述第一开关、所述第二开关、所述第三开关以及所述第四开关均为非晶硅薄膜晶体管或金属氧化物薄膜晶体管。

10. 一种液晶显示器，其特征在于，所述液晶显示器包括权利要求1-9任一项所述的栅极驱动电路。

栅极驱动电路及液晶显示器

技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种栅极驱动电路及液晶显示器。

背景技术

[0002] 栅极驱动电路 (Gate Driver On Array, GOA) 是利用现有液晶显示器的阵列制程将栅极行扫描驱动信号电路制作在阵列基板上,实现对栅极逐行扫描的驱动方式。由于栅极驱动电路可以节省栅极驱动芯片,且有利于液晶显示器实现窄边框设计等优势,栅极驱动电路技术已经广泛地运用于液晶显示器的设计当中,不断优化栅极驱动电路的设计以使栅极驱动电路的性能更加稳定,显得尤为必要。

[0003] 传统技术中,栅极驱动电路包括多级串联的移位暂存电路,每个移位暂存电路包括对第一节点进行预充电的上拉控制单元、用于根据第一节点的电位控制输出扫描信号的上拉单元、用于下拉第一节点以及扫描信号电位的下拉单元以及用于将第一节点电位以及扫描信号电位维持在低电位的下拉维持单元。当栅极驱动电路在高温条件下工作时,第一节点的电位会由于上拉控制单元中薄膜晶体管漏电导致第一节点的电位不能够维持其所需要的电压准位,影响栅极驱动电路的工作性能。

发明内容

[0004] 本申请的目的在于提供一种栅极驱动电路及液晶显示器,提高栅极驱动电路中第一节点的预充从而提高栅极驱动电路的稳定性,且能有效地完成第一节点的锁漏电。

[0005] 为实现上述目的,本申请提供一种栅极驱动电路,所述栅极驱动电路包括 m 个串联耦接的移位暂存电路,第 n 级所述移位暂存电路包括上拉控制单元、上拉单元、下传单元、下拉单元、下拉维持单元以及第一电容器,

[0006] 所述上拉控制单元连接第 $n-8$ 级级传信号输入端或起始脉冲信号输入端STV、第 $n-4$ 级级传信号输入端、第 n 级扫描信号输入端以及第一节点,所述上拉控制单元用于根据所述第 $n-8$ 级级传信号输入端载入的第 $n-8$ 级级传信号以及所述第 $n-4$ 级级传信号输入端载入的第 $n-4$ 级级传信号上拉所述第一节点的电位,

[0007] 其中,所述上拉控制单元包括第一开关、第二开关、第三开关、第四开关以及第二电容器,所述第一开关的控制端连接第二节点,第一端连接所述第 $n-4$ 级级传信号输入端,第二端连接第三节点;所述第二开关的控制端连接所述第二节点,第一端连接所述第三节点,第二端连接所述第一节点;所述第三开关的控制端连接所述第一节点,第一端连接所述第 n 级扫描信号输入端,第二端连接所述第三节点;所述第四开关的第一端和控制端连接所述第 $n-8$ 级级传信号输入端,第二端连接所述第二节点;所述第二电容器连接于所述第二节点和所述第一节点之间;

[0008] 所述上拉单元用于根据所述第一节点的电位以及时钟信号输入端输入的时钟信号上拉第 n 级扫描信号输出端输出的第 n 级扫描信号;

[0009] 所述下传单元用于根据所述时钟信号输入端输入的时钟信号以及所述第一节点

的电位控制第n级级传信号输出端输出第n级级传信号；

[0010] 所述第一电容器连接于所述第一节点和所述第n级扫描信号输出端之间，所述第一电容器用于根据所述第n级扫描信号输出端输出的第n级扫描信号并通过耦合作用控制所述第一节点的电位；

[0011] 所述下拉单元用于根据所述第一节点的电位、第n+4级扫描信号输入端输入的第n+4级扫描信号以及第一电平端输入的第一电平下拉所述第n级扫描信号输出端输出的所述第n级扫描信号；

[0012] 所述下拉维持单元用于根据所述第一电平端的第一电平以及所述第二电平端的第二电平以控制所述第一节点的电位；

[0013] 所述m为大于9的整数，所述n小于或等于所述m且大于或等于所述1。

[0014] 在上述栅极驱动电路中，所述上拉单元包括第五开关，所述第五开关的控制端连接所述第一节点，第一端连接所述时钟信号输入端，第二端连接所述第n级扫描信号输出端。

[0015] 在上述栅极驱动电路中，所述下传单元包括第六开关，所述第六开关的控制端连接所述第一节点，第一端连接所述时钟信号输入端，第二端连接所述第n级级传信号输出端。

[0016] 在上述栅极驱动电路中，所述下拉单元包括第七开关以及第八开关，所述第七开关的控制端连接所述第n+4级扫描信号输入端，第一端连接所述第一电平端，第二端连接所述第n级扫描信号输出端；所述第八开关的控制端连接所述第n+4级扫描信号输入端，第一端连接所述第一电平端，第二端连接所述第一节点。

[0017] 在上述栅极驱动电路中，所述下拉维持单元包括稳压单元和反相器，所述稳压单元连接所述第一节点、第四节点以及所述第一电平端，所述稳压单元用于根据所述第四节点的电位以及所述第一电平端的第一电平控制所述第一节点的电位；所述反相器的输入端连接所述第一节点，输出端连接所述第四节点。

[0018] 在上述栅极驱动电路中，所述稳压单元为第九开关，所述第九开关的控制端连接所述第四节点，第一端连接所述第一电平端，第二端连接所述第一节点。

[0019] 在上述栅极驱动电路中，所述反相器包括第十开关、第十一开关、第十二开关以及第十三开关，所述第十开关的控制端和第一端连接所述第二电平端，第二端连接所述第十一开关的第二端和所述第十二开关的控制端；所述第十一开关的控制端连接所述第一节点，第一端连接所述第一电平端；所述第十二开关的第一端连接所述第二电平端，第二端连接所述第四节点；所述第十三开关的控制端连接所述第一节点，第一端连接所述第一电平端，第二端连接所述第四节点。

[0020] 在上述栅极驱动电路中，所述第一电平端用于载入恒压低电平，所述第二电平端用于载入恒压高电平。

[0021] 在上述栅极驱动电路中，所述第一开关、所述第二开关、所述第三开关以及所述第四开关均为非晶硅薄膜晶体管或金属氧化物薄膜晶体管。

[0022] 一种液晶显示器，所述液晶显示器包括上述栅极驱动电路。

[0023] 有益效果：本申请提供一种栅极驱动电路以及液晶显示器，通过使栅极驱动电路的上拉控制单元包括第一开关、第二开关、第三开关、第四开关以及第二电容器，第一开关

的控制端连接第二节点, 第一端连接第 $n-4$ 级级传信号输入端, 第二端连接第三节点; 第二开关的控制端连接第二节点, 第一端连接第三节点, 第二端连接第一节点; 第三开关的控制端连接第一节点, 第一端连接第 n 级扫描信号输入端, 第二端连接所述第三节点; 第四开关的第一端和控制端连接第 $n-8$ 级级传信号输入端, 第二端连接所述第二节点; 第二电容器连接于所述第二节点和第一节点之间, 以使得上拉控制单元对第一节点能够更好地进行预充, 且能将第一节点的漏电锁住从而维持第一节点电位的稳定, 提高栅极驱动电路工作的可靠性以及稳定性, 从而提高液晶显示器的显示效果。

附图说明

[0024] 图1为本申请实施例栅极驱动电路的示意图;

[0025] 图2为图1所示栅极驱动电路中上拉控制单元工作的时序图。

具体实施方式

[0026] 下面将结合本申请实施例中的附图, 对本申请实施例中的技术方案进行清楚、完整地描述。显然, 所描述的实施例仅仅是本申请一部分实施例, 而不是全部的实施例。基于本申请中的实施例, 本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例, 都属于本申请保护的范围。

[0027] 请参阅图1, 其为本申请实施例栅极驱动电路的示意图。栅极驱动电路包括 m 个串联耦接的移位暂存电路, 每个移位暂存电路用于输出扫描信号和级传信号。其中, 第 n 级移位暂存电路1000包括上拉控制单元10、上拉单元20、下传单元30、下拉单元40、下拉维持单元50以及第一电容器C1, m 为大于9的整数, n 为小于或等于 m 且大于或等于1。第 n 级移位暂存单元1000用于输出第 n 级扫描信号以及第 n 级级传信号。

[0028] 上拉控制单元10连接第 $n-8$ 级级传信号输入端 $STn-8$ 或起始脉冲信号输入端STV、第 $n-4$ 级级传信号输入端 $STn-4$ 、第 n 级扫描信号输入端 Gn 以及第一节点 Qn 。上拉控制单元10用于根据第 $n-8$ 级级传信号输入端 $STn-8$ 载入的第 $n-8$ 级级传信号或起始脉冲信号输入端STV输入的起始脉冲信号以及第 $n-4$ 级级传信号输入端 $STn-4$ 载入的第 $n-4$ 级级传信号上拉第一节点 Qn 的电位。对于第1级至第8级移位暂存电路1000, 上拉控制单元10用于根据起始脉冲信号输入端STV载入的起始脉冲信号以及第 $n-4$ 级级传信号输入端 $STn-4$ 载入的第 $n-4$ 级级传信号上拉第一节点 Qn 的电位。对于第9级及之后的移位暂存电路, 上拉控制单元10用于根据第 $n-8$ 级级传信号输入端 $STn-8$ 载入的第 $n-8$ 级级传信号以及第 $n-4$ 级级传信号输入端 $STn-4$ 载入的第 $n-4$ 级级传信号上拉第一节点 Qn 的电位。

[0029] 上拉控制单元10包括第一开关T11、第二开关T12、第三开关T13、第四开关T14以及第二电容器C2。第一开关T11的控制端连接第二节点M, 第一端连接第 $n-4$ 级级传信号输入端 $STn-4$, 第二端连接第三节点N。第二开关T12的控制端连接第二节点M, 第一端连接第三节点N, 第二端连接第一节点 Qn 。第三开关T13的控制端连接第一节点 Qn , 第一端连接第 n 级扫描信号输入端 Gn , 第二端连接第三节点N。第四开关T14的第一端和控制端连接第 $n-8$ 级级传信号输入端 $STn-8$ 或起始脉冲信号输入端STV, 第二端连接第二节点M。第二电容器C2连接于第二节点M和第一节点 Qn 之间。

[0030] 具体地, 第一开关T11、第二开关T12、第三开关T13以及第四开关T14均为 n 型薄膜

晶体管。第一端均为漏极,第二端均为源极,控制端为栅极。可以理解的是,第一开关T11、第二开关T12、第三开关T13以及第四开关T14也可以为p型薄膜晶体管。

[0031] 请参阅图2,其为图1所示栅极驱动电路中上拉控制单元工作的时序图。上拉控制单元10上拉第一节点Qn的电位包括第一阶段和第二阶段,第一阶段和第二阶段分别如下:

[0032] 第一阶段,第n-8级级传信号输入端STn-8输入的第n-8级级传信号或起始脉冲信号输入端STV输入的起始脉冲信号为高电平,第四开关T14打开,高电平写入至第二节点M,第一开关T11以及第二开关T12打开,第n-4级级传信号输入端STn-4输入的第n-4级级传信号为低电平,第n-4级级传信号的低电平写入至第一节点Qn,第一节点Qn为低电位。

[0033] 第二阶段,第n-8级级传信号输入端STn-8输入第n-8级级传信号或起始脉冲信号输入端STV输入的起始脉冲信号为低电平,第四开关T14关闭,第二节点M由于第二电容器C2的作用保持第n-8级级传信号或起始脉冲信号的高电位的电位,第一开关T11和第二开关T12打开,第n-4级级传信号输入端STn-4输入的第n-4级级传信号为高电平,第n-4级级传信号的高电平写入至第一节点Qn,第一节点Qn为高电位,第二节点M的电位由于第一电容器C1的耦合作用而提升,使得第一开关T11和第二开关T12的控制端在更高的电平作用下打开,第三节点N的电位进一步地拉高,第一节点Qn能够实现更好的预充。

[0034] 第一节点Qn的电位上拉至高电位后,第n-8级级传信号输入端STn-8输入第n-8级级传信号或起始脉冲信号输入端STV输入的起始脉冲信号、第n-4级级传信号输入端STn-4输入第n-4级级传信号均为低电平,第一开关T11、第二开关T12以及第四开关T14均关闭。

[0035] 相对于传统技术中通过上拉控制单元只有一个薄膜晶体管以上拉第一节点Qn的电位,该薄膜晶体管的一端输入低电平信号后,第一节点Qn的电位与低电平信号对应的电位之间的电压差较大,导致组成上拉控制单元的薄膜晶体管容易漏电。本申请由于第三节点M的电位进一步地拉高,第二开关T12的漏极和源极之间电压差较小,第一节点Qn不会通过第二开关T12漏电,另外,第三开关T13的栅极连接第一节点Qn导致第一节点Qn也不会通过第三开关T13漏电,故本申请上拉控制单元10能锁住第一节点Qn的漏电流。

[0036] 上拉单元20用于根据第一节点Qn的电位以及时钟信号输入端CKn输入的时钟控制信号上拉第n级扫描信号输出端Gn输出的第n级扫描信号。上拉单元20连接时钟信号输入端CKn、第n级扫描信号输出端Gn以及第一节点Qn。

[0037] 上拉单元20包括第五开关T21,第五开关T21的控制端连接第一节点Qn,第一端连接时钟信号输入端CKn,第二端连接第n级扫描信号输出端Gn。具体地,第五开关T21为n型薄膜晶体管,第五开关T21的控制端为栅极,第一端为漏极,第二端为源极。

[0038] 第一节点Qn的电位为高电位,使得第五开关T21打开,时钟信号输出端CKn输入高电平的信号,时钟信号输入端CKn输入的高电平信号写入至第n级扫描信号输出端Gn以输出高电平的第n级扫描信号,高电平的第n级扫描信号用于控制液晶显示器上的像素进行逐行显示。

[0039] 下传单元30用于根据时钟信号输入端CKn输入的时钟信号以及第一节点Qn的电位控制第n级级传信号输出端输出第n级级传信号。下传单元30连接第一节点Qn、时钟信号输入端CKn以及第n级级传信号输出端STn。

[0040] 下传单元30包括第六开关T31,第六开关T31的控制端连接第一节点Qn,第一端连接时钟信号输入端CKn,第二端连接第n级级传信号输出端STn。具体地,第六开关T31为n型

薄膜晶体管,第六开关T31的控制端的栅极,第一端为漏极,第二端为源极。

[0041] 上拉控制单元10使第一节点Qn的电位为高电位后,第六开关T31打开,时钟信号输入端CKn输入的时钟信号为高电平,第n级级传信号输出端STn输出的第n级级传信号为高电平。

[0042] 下拉单元40用于根据第一节点Qn的电位、第n+4级扫描信号输入端Gn+4输入的第n+4级扫描信号以及第一电平端VSS输入的第一电平下拉第n级扫描信号输出端Gn输出的第n级扫描信号。下拉单元40连接第一节点Qn、第n+4级扫描信号输入端Gn+4、第一电平端VSS以及第n级扫描信号输出端Gn。

[0043] 下拉单元40包括第七开关T41以及第八开关T42。第七开关T41的控制端连接第n+4级扫描信号输入端Gn+4,第一端连接第一电平端VSS,第二端连接第n+4级扫描信号输出端Gn。第八开关T42的控制端连接第n+4级扫描信号输入端Gn+4,第一端连接第一电平端VSS,第二端连接第一节点Qn。具体地,第七开关T41和第八开关T42均为n型薄膜晶体管,第一端为漏极,第二端为源极。第一电平端VSS用于载入恒压低电平。

[0044] 上拉单元20使得第n级扫描信号输出端Gn输出高电平的第n级扫描信号后,第n+4级扫描信号输入端Gn+4输出高电平,第七开关T41和第八开关T42打开,第一电平端VSS输入的第一电平写入至第一节点Qn以及第n级扫描信号输出端Gn,由于第一电平为恒压低电平,第一节点Qn的电位变为低电位,第n级扫描信号输出端Gn的第n级扫描信号为低电平。

[0045] 下拉维持单元50包括稳压单元501和反相器502。稳压单元501用于根据第四节点Pn的电位以及第一电平端VSS的电位维持第一节点Qn的稳定。稳压单元501连接第一节点Qn、第四节点Pn以及第一电平端VSS。反相器502用于使第四节点Pn的电位与第一节点Qn的电位相反。反相器502的输入端连接第一节点Qn,输出端连接第四节点Pn。

[0046] 具体地,稳压单元501为第九开关T51,第九开关T51的控制端连接第四节点Pn,第一端连接第一电平端VSS,第二端连接第一节点Qn。第九开关T51为n型薄膜晶体管,第一端为漏极,第二端为源极。

[0047] 下拉维持单元50在上拉控制模块10使得第一节点Qn的电位为高电位时,反相器502使得第四节点Pn的电位为低电位,稳压单元501不工作,使得第一节点Qn的电位维持高电位。下拉单元40使得第一节点Qn的电位为低电位时,反相器使得第四节点Pn的电位为高电位,稳压单元50工作以将第一电平端VSS输入的第一电平输入至第一节点Qn,第一电平为恒压低电平,维持第一节点Qn为低电位。

[0048] 反相器502包括第十开关T61、第十一开关T62、第十二开关T63以及第十三开关T64。第十开关T61的控制端和第一端连接第二电平端LC,第二端连接第十一开关T62的第二端和第十二开关T63的控制端。第十一开关T62的控制端连接第一节点Qn,第一端连接第一电平端VSS。第十二开关T63的第一端连接第二电平端LC,第二端连接第四节点Pn。第十三开关T64的控制端连接第一节点Qn,第一端连接第一电平端VSS,第二端连接第四节点Pn。具体地,第十开关T61、第十一开关T62、第十二开关T63以及第十三开关T64均为n型薄膜晶体管,第一端为漏极,第二端为源极。第二电平端LC用于载入恒压高电平。

[0049] 第一节点Qn的电位为高电位时,第十一开关T62打开,第一电平端VSS输入的第一电平写入至第十二开关T63的栅极,第十二开关T63关闭,第十三开关T64打开,第一电平端VSS输入的第一电平写入至第四节点Pn,第四节点Pn的电位为低电位。

[0050] 第一节点 Q_n 的电位为低电位时,第十一开关T62和第十三开关T64关闭。第二电平端LC输出的第二电平为高电位使得第九开关T61、第十二开关T63依次打开,第二电平端LC输出的第二电平写入至第四节点 P_n ,第四节点 P_n 为高电位。

[0051] 本申请还提供一种液晶显示器,液晶显示器包括上述栅极驱动电路。

[0052] 本申请液晶显示器通过提高栅极驱动电路中的第一节点的预充,并使得上拉控制单元锁住第一节点的漏电,提高栅极驱动电路的稳定性,从而提高液晶显示器的显示性能。

[0053] 以上实施例的说明只是用于帮助理解本申请的技术方案及其核心思想;本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本申请各实施例的技术方案的范围。

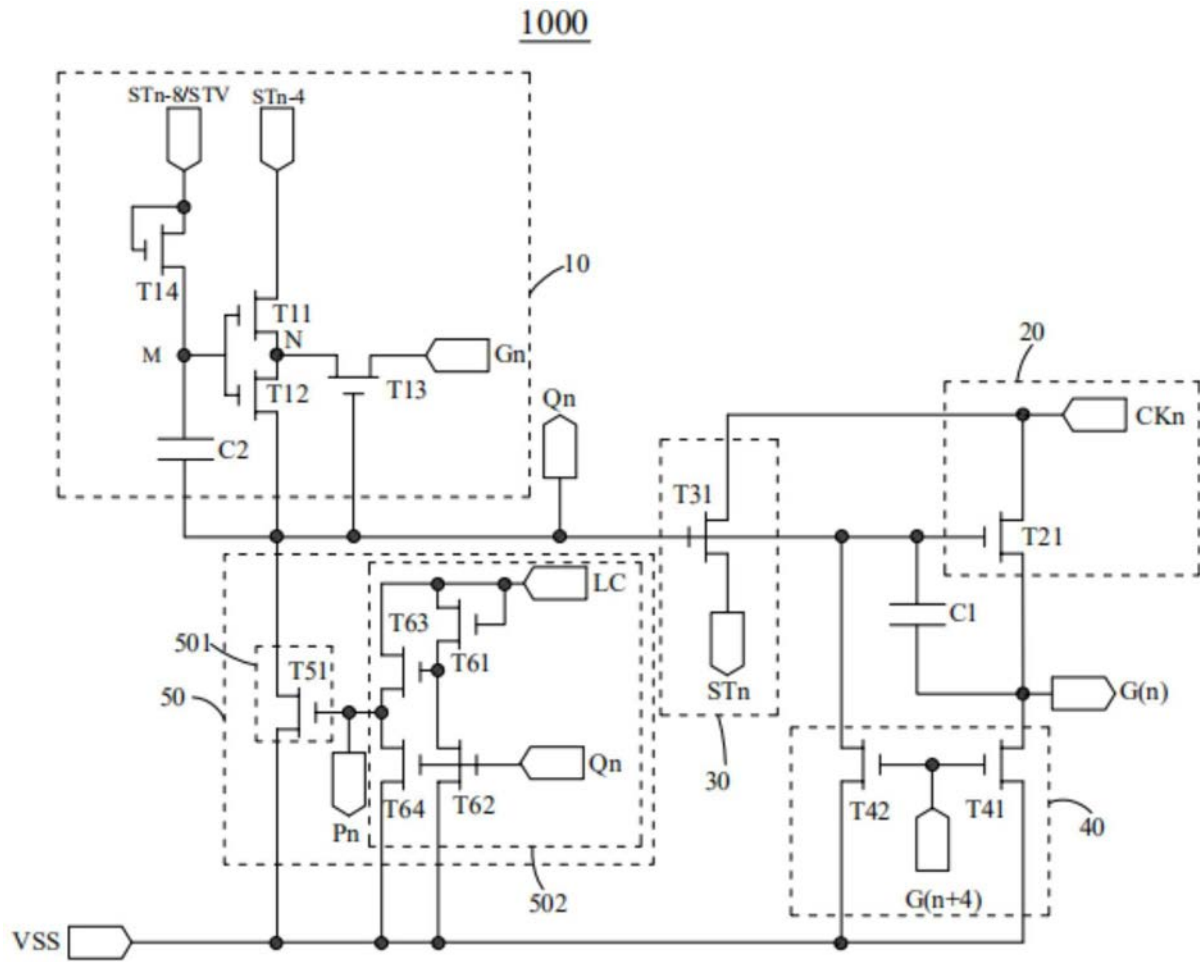


图1

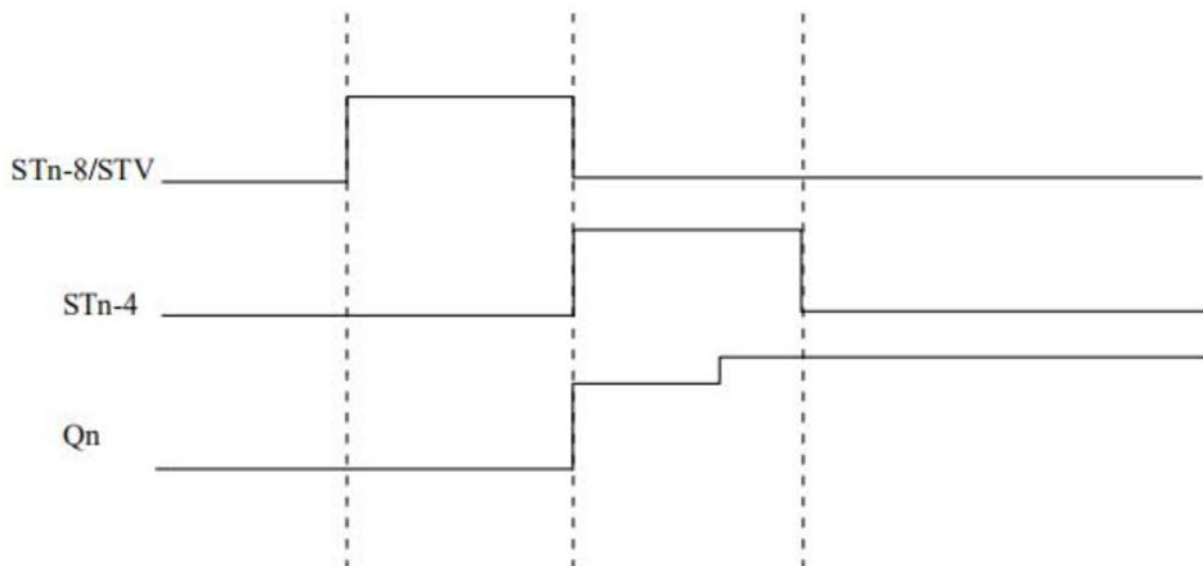


图2

专利名称(译)	栅极驱动电路及液晶显示器		
公开(公告)号	CN110853593A	公开(公告)日	2020-02-28
申请号	CN201911181687.2	申请日	2019-11-27
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	奚苏萍		
发明人	奚苏萍		
IPC分类号	G09G3/36 G11C19/28		
CPC分类号	G09G3/3677 G09G2310/0286 G11C19/28		
代理人(译)	何辉		
外部链接	Espacenet SIPO		

摘要(译)

本申请提供一种栅极驱动电路以及液晶显示器，通过使栅极驱动电路的上拉控制单元包括第一开关、第二开关、第三开关、第四开关以及第二电容器，第一开关的控制端连接第二节点，第一端连接第n-4级级传信号输入端，第二端连接第三节点；第二开关的控制端连接第二节点，第一端连接第三节点，第二端连接第一节点；第三开关的控制端连接第一节点，第一端连接第n级扫描信号输入端，第二端连接所述第三节点；第四开关的第一端和控制端连接第n-8级级传信号输入端，第二端连接所述第二节点；第二电容器连接于所述第二节点和第一节点之间，以使得上拉控制单元对第一节点能够更好地进行预充，且能将第一节点的漏电流锁住从而维持第一节点电位的稳定。

