(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 110718196 A
(43)申请公布日 2020.01.21

(21)申请号 201810759467.2

(22)申请日 2018.07.11

(71)申请人 咸阳彩虹光电科技有限公司
地址 712000 陕西省咸阳市秦都区高科一路一号

(72)发明人 候瑜 黄小骅 康海燕

(74)专利代理机构 西安嘉思特知识产权代理事务所(普通合伙) 61230
代理人 刘长春

(51)Int.Cl.
G09G 3/36(2006.01)

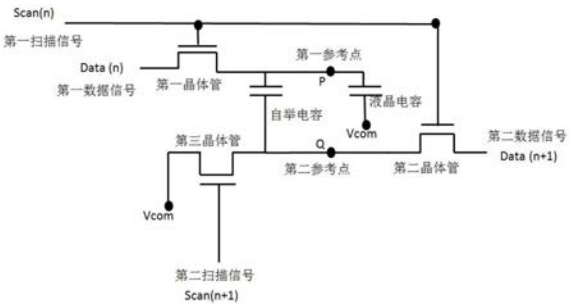
权利要求书1页 说明书5页 附图3页

(54)发明名称

用于像素显示的自举电路及显示面板

(57)摘要

本申请涉及液晶显示屏领域，提供了一种用于像素显示的自举电路，包括：第一晶体管、第二晶体管、第三晶体管、自举电容和液晶电容；所述第一晶体管的漏极、所述自举电容的一端与所述液晶电容的一端连接于第一参考点，所述第二晶体管的漏极、所述第三晶体管的漏极与所述自举电容的另一端连接于第二参考点；所述第一晶体管的源极输入第一数据信号、所述第二晶体管的源极输入第二数据信号，所述第一晶体管的栅极和所述第二晶体管的栅极输入第一扫描信号；所述第三晶体管的栅极输入第二扫描信号，源极输入共通电压信号，液晶电容的另一端输入共通电压信号。所述电路能够使得电路自身产生比输入电压更高的电压，从而降低像素显示所需的能耗。



CN 110718196 A

1.一种用于像素显示的自举电路,其特征在于,包括:第一晶体管、第二晶体管、第三晶体管、自举电容和液晶电容;

所述第一晶体管的漏极、所述自举电容的一端与所述液晶电容的一端连接于第一参考点,所述第二晶体管的漏极、所述第三晶体管的漏极与所述自举电容的另一端连接于第二参考点;

所述第一晶体管的源极输入第一数据信号、所述第二晶体管的源极输入第二数据信号,所述第一晶体管的栅极和所述第二晶体管的栅极输入第一扫描信号;

所述第三晶体管的栅极输入第二扫描信号,所述第三晶体管的源极输入共通电压信号,所述液晶电容的另一端输入共通电压信号。

2.根据权利要求1所述的用于像素显示的自举电路,其特征在于,所述液晶电容包括像素电极,所述第一晶体管的漏极、所述自举电容的一端与所述液晶电容的像素电极连接于第一参考点。

3.根据权利要求1所述的用于像素显示的自举电路,其特征在于,所述液晶电容包括共通电极,所述液晶电容的共通电极输入共通电压信号。

4.根据权利要求1所述的用于像素显示的自举电路,其特征在于,所述第一晶体管、第二晶体管、第三晶体管均为NMOS晶体管。

5.一种显示面板,其特征在于,包括:多个像素单元以及用于驱动像素单元进行像素显示的自举电路;

其中,所述用于驱动像素单元进行像素显示的自举电路包括:

第一晶体管、第二晶体管、第三晶体管、自举电容和液晶电容;

所述第一晶体管的漏极、所述自举电容的一端与所述液晶电容的一端连接于第一参考点,所述第二晶体管的漏极、所述第三晶体管的漏极与所述自举电容的另一端连接于第二参考点;

所述第一晶体管的源极输入第一数据信号、所述第二晶体管的源极输入第二数据信号,所述第一晶体管的栅极和所述第二晶体管的栅极输入第一扫描信号;

所述第三晶体管的栅极输入第二扫描信号,所述第三晶体管的源极输入共通电压信号,所述液晶电容的另一端输入共通电压信号。

6.根据权利要求5所述的显示面板,其特征在于,所述液晶电容包括像素电极,所述第一晶体管的漏极、所述自举电容的一端与所述液晶电容的像素电极连接于第一参考点。

7.根据权利要求5所述的显示面板,其特征在于,所述液晶电容包括共通电极,所述液晶电容的共通电极输入共通电压信号。

用于像素显示的自举电路及显示面板

技术领域

[0001] 本发明涉及液晶显示屏领域，具体涉及一种用于像素显示的自举电路及显示面板。

背景技术

[0002] 液晶显示器(Liquid Crystal Display,LCD)具有机身薄、省电、无辐射等众多优点，得到了广泛的应用，如:液晶电视、移动电话、个人数字助理(PDA)、数字相机、计算机屏幕或笔记本电脑屏幕等，在平板显示领域中占主导地位。

[0003] 现有市场上的液晶显示器大部分为背光型液晶显示器，其包括壳体、设于壳体内的液晶显示面板及设于壳体内的背光模组。液晶显示面板是液晶显示器的主要组件，但液晶显示面板本身不发光，需要借由背光模组提供的光源来正常显示影像。

[0004] 目前主流的液晶显示面板是由一片薄膜晶体管阵列基板(Thin Film Transistor Array Substrate,TFT Array Substrate)与一片彩色滤光片(Color Filter,CF)基板贴合而成，且在TFT基板与CF基板之间灌入液晶。通过通电与否来控制液晶分子改变方向，将背光模组的光线折射出来产生画面。

[0005] 其中，CF基板一侧具有多个呈阵列式排布的像素单元，每一像素单元包括红色子像素、绿色子像素、蓝色子像素，黑色矩阵(Black Matrix,BM)分布于每一子像素的外围，用于遮光。CF基板上对应于红、绿、蓝三色的光阻区以及对应于黑色矩阵的遮光区的面积大小直接影响液晶显示器的开口率和对比度，从而影响液晶显示器整体的显示质量。开口率是液晶显示面板的一个重要的参数，指的是液晶显示面板的有效透光区域与全部面积的比例。当光线经由背光模组发射出来时，并不是所有的光线都能穿过液晶显示面板:对于TFT基板而言，液晶显示面板源极驱动芯片及栅极驱动芯片所用的信号走线、储存电压用的储存电容等，这些地方除了不完全透光外，经过这些地方的光线并不受电压的控制，所以需要利用黑色矩阵加以遮蔽;对于CF基板而言，透光区主要为红、绿、蓝子像素对应的光阻区，而黑色矩阵则为遮光区，主要是用来防止各子像素红、绿、蓝光阻的混色，以提高面板的对比值。

[0006] 在液晶显示屏中，每个TFT开关的栅极连接至水平方向的扫描线，源极连接至垂直方向的数据线，而漏极连接至液晶像素电极和存储电容。显示屏一次只启动一条栅极扫描线，以将相应一行的TFT开关打开。垂直方向的数据线送入对应的视频信号，对液晶存储电容充电至适当的电压，用于显示对应行的图像。

[0007] 现有的像素显示中，驱动电路给像素充电时，直接将电源电压传输至液晶两端用于像素显示，在这种像素显示中电源电压必须大于液晶偏转所需的电压，否则不能实现像素的显示。并且，为保持相同的输出，需要消耗更大输入电压。因此，有必要提供一种驱动电路及显示面板以通过较小的输入电压来实现像素显示。

发明内容

[0008] 为了解决现有技术中存在的上述问题，本发明提供了一种用于像素显示的自举电路及显示面板。本发明要解决的技术问题通过以下技术方案实现：

[0009] 本申请提供了一种用于像素显示的自举电路，包括：第一晶体管、第二晶体管、第三晶体管、自举电容和液晶电容；

[0010] 所述第一晶体管的漏极、所述自举电容的一端与所述液晶电容的一端连接于第一参考点，所述第二晶体管的漏极、所述第三晶体管的漏极与所述自举电容的另一端连接于第二参考点；

[0011] 所述第一晶体管的源极输入第一数据信号、所述第二晶体管的源极输入第二数据信号，所述第一晶体管的栅极和所述第二晶体管的栅极输入第一扫描信号；

[0012] 所述第三晶体管的栅极输入第二扫描信号，所述第三晶体管的源极输入共通电压信号，所述液晶电容的另一端输入共通电压信号。

[0013] 在一个优选例中，所述液晶电容包括像素电极，所述第一晶体管的漏极、所述自举电容的一端与所述液晶电容的像素电极连接于第一参考点。

[0014] 在一个优选例中，所述液晶电容包括共通电极，所述液晶电容的共通电极输入共通电压信号。

[0015] 在一个优选例中，所述第一晶体管、第二晶体管、第三晶体管均为NMOS晶体管。

[0016] 本申请还提供了一种显示面板，包括：多个像素单元以及用于驱动像素单元进行像素显示的自举电路；

[0017] 其中，用于所述驱动像素单元进行像素显示的自举电路包括：

[0018] 第一晶体管、第二晶体管、第三晶体管、自举电容和液晶电容；

[0019] 所述第一晶体管的漏极、所述自举电容的一端与所述液晶电容的一端连接于第一参考点，所述第二晶体管的漏极、所述第三晶体管的漏极与所述自举电容的另一端连接于第二参考点；

[0020] 所述第一晶体管的源极输入第一数据信号、所述第二晶体管的源极输入第二数据信号，所述第一晶体管的栅极和所述第二晶体管的栅极输入第一扫描信号；

[0021] 所述第三晶体管的栅极输入第二扫描信号，所述第三晶体管的源极输入共通电压信号，所述液晶电容的另一端输入共通电压信号。

[0022] 在一个优选例中，所述液晶电容包括像素电极，所述第一晶体管的漏极、所述自举电容的一端与所述液晶电容的像素电极连接于第一参考点。

[0023] 在一个优选例中，所述液晶电容包括共通电极，所述液晶电容的共通电极输入共通电压信号。

[0024] 与现有技术相比，本发明的有益效果：

[0025] 本发明提供了一种用于像素显示的自举电路，该电路通过电容对电荷的存储作用来实现电荷从输入到输出的转移，提供负载所需要的电流，能够使得电路自身产生比输入电压更高的电压，从而实现电压的提升。

[0026] 进一步地，所述电路在保持相同输入电压的情况下，通过电容的自举产生更高的电压，能够降低像素显示所需的能耗。

[0027] 可以理解，在本发明范围内中，本发明的上述各技术特征和在下文(如实施方式和

例子)中具体描述的各技术特征之间都可以互相组合,从而构成新的或优选的技术方案。限于篇幅,在此不再一一累述。

[0028] 还可以理解,在本发明内容中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个”限定的要素,并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。本专利的申请文件中,如果提到根据某要素执行某行为,则是指至少根据该要素执行该行为的意思,其中包括了两种情况:仅根据该要素执行该行为、和根据该要素和其它要素执行该行为。

附图说明

[0029] 图1为本发明实施方式中一种用于像素显示的自举电路图;

[0030] 图2为本发明实施方式中一种第一数据信号和第二数据信号的示意图;

[0031] 图3为本发明实施方式中一种第一扫描信号和第二扫描信号的示意图;

[0032] 图4为本发明实施方式中一种自举电压的示意图;

[0033] 图5为本发明实施方式中一种像素电极的示意图;

[0034] 图6为本发明实施方式中一种极性相反的像素设计的示意图;

[0035] 图7为本发明实施方式中一种极性相反的像素设计的示意图。

具体实施方式

[0036] 在以下的叙述中,为了使读者更好地理解本申请而提出了许多技术细节。但是,本领域的普通技术人员可以理解,即使没有这些技术细节和基于以下各实施方式的种种变化和修改,也可以实现本申请所要求保护的技术方案。

[0037] 为使本发明的目的、技术方案和优点更加清楚,下面结合具体实施例对本发明做进一步详细的描述,但本发明的实施方式不限于此。

[0038] 本申请的第一实施方式涉及一种用于像素显示的自举电路,图1为本发明实施方式中一种用于像素显示的自举电路图。如图1所示,该电路包括:第一晶体管、第二晶体管、第三晶体管、自举电容和液晶电容,液晶电容包括像素电极和共通电极;

[0039] 第一晶体管的漏极、自举电容的一端与液晶电容的像素电极连接于第一参考点,第二晶体管的漏极、第三晶体管的漏极与自举电容的另一端连接于第二参考点;

[0040] 第一晶体管的源极输入第一数据信号、第二晶体管的源极输入第二数据信号,第一晶体管的栅极和第二晶体管的栅极输入第一扫描信号;

[0041] 第三晶体管的栅极输入第二扫描信号,源极输入共通电极电压信号Vcom,液晶电容的共通电极连接共通电极电压信号Vcom。

[0042] 电路工作过程包括第一充电阶段、第二充电阶段和显示阶段:

[0043] 第一充电阶段,第一扫描信号为高电平,第二扫描信号为低电平,第一晶体管和第二晶体管导通,第三晶体管关闭,第一参考点电压为第一数据信号电压14V,第二参考点为

第二数据信号电压0V,此时自举电容两端的电压为14V;

[0044] 第二充电阶段,第一扫描信号为低电平,第二扫描信号为高电平,第一晶体管和第二晶体管关闭,第三晶体管导通,第二参考点被充电至共通电极电压Vcom 7V,通过自举电容的自举作用,第一参考点的电压为21V;

[0045] 显示阶段,第一扫描信号和第二扫描信号为低电平,第一晶体管、第二晶体管和第三晶体管均关闭,自举电容放电至像素电极,从而给像素电极提供比输入电压更高的电压,通过像素电极与共通电极之间的电压使得液晶分子发生偏转,从而实现像素显示。

[0046] 第一数据信号和第二数据信号如图2所示,其中,第一数据信号为Data(n),第二数据信号为Data(n+1),第一数据信号和第二数据信号是时序信号。

[0047] 在一个实施例中,第一扫描信号和第二扫描信号如图3所示,其中,第一扫描信号为Scan(n),第二扫描信号为Scan(n+1),第一扫描信号和第二扫描信号是对像素帧进行扫描得到的信号,每帧扫描顺序为Scan(n)、Scan(n+1)依序扫描;

[0048] 在第一充电阶段,Date(n)为高电平14V,Date(n+1)为低电平0V,当扫描信号Scan(n)为30V、Scan(n+1)为-8V时,第一晶体管和第二晶体管打开,第三晶体管关闭,则第一参考点电压约为14V,第二参考点的电压为0V。

[0049] 第二充电阶段,当扫描信号Scan(n+1)为30V,Scan(n)为-8V时,第一晶体管和第二晶体管关闭,第三晶体管打开,则第二参考点的电压同Vcom为7V,由于自举电容的自举作用,使第一参考点的电压变为21V。第一参考点P点和第二参考点Q点之间的电压信号如图5所示。

[0050] 显示阶段,第一参考点的电压给ITO电极像素充电,通过在电极像素与共通电极之间形成的电场,使得液晶分子发生偏转,实现像素充电。

[0051] 在一个实施例中,应用所述自举电路的像素显示如图6所示,同一列像素对应的相邻两个数据线在同一时刻极性相相反。

[0052] 在一个实施例中,应用所述自举电路的像素显示如图7所示,给像素充电时,同一列像素对应的相邻两个数据线在同一时刻极性相反,两个数据线对应的像素也极性相反。

[0053] 在一个实施例中,第一晶体管、第二晶体管、第三晶体管均为NMOS。

[0054] 本申请第二实施方式涉及一种显示面板,包括多个像素单元以及用于驱动像素单元进行像素显示的自举电路。

[0055] 优选地,所述显示面板的自举电路包括第一晶体管、第二晶体管、第三晶体管、自举电容和液晶电容,液晶电容包括像素电极和共通电极;

[0056] 第一晶体管的漏极、自举电容的一端与液晶电容的像素电极连接于第一参考点,第二晶体管的漏极、第三晶体管的漏极与自举电容的另一端连接于第二参考点;

[0057] 第一晶体管的源极输入第一数据信号、第二晶体管的源极输入第二数据信号,第一晶体管的栅极和第二晶体管的栅极输入第一扫描信号;

[0058] 第三晶体管的栅极输入第二扫描信号,源极输入共通电极电压信号Vcom,液晶电容的共通电极连接共通电极电压信号Vcom。

[0059] 电路工作过程包括第一充电阶段、第二充电阶段和显示阶段:

[0060] 第一充电阶段,第一扫描信号为高电平,第二扫描信号为低电平,第一晶体管和第二晶体管导通,第三晶体管关闭,第一参考点电压为第一数据信号电压14V,第二参考点为

第二数据信号电压0V,此时自举电容两端的电压为14V;

[0061] 第二充电阶段,第一扫描信号为低电平,第二扫描信号为高电平,第一晶体管和第二晶体管关闭,第三晶体管导通,第二参考点被充电至共通电极电压Vcom 7V,通过自举电容的自举作用,第一参考点的电压为21V;

[0062] 显示阶段,第一扫描信号和第二扫描信号为低电平,第一晶体管、第二晶体管和第三晶体管均关闭,自举电容放电至像素电极,从而给像素电极提供比输入电压更高的电压,通过像素电极与共通电极之间的电压使得液晶分子发生偏转,从而实现像素显示。

[0063] 第一数据信号和第二数据信号如图2所示,其中,第一数据信号为Data(n),第二数据信号为Data(n+1),第一数据信号和第二数据信号是时序信号。

[0064] 在一个实施例中,第一扫描信号和第二扫描信号如图3所示,其中,第一扫描信号为Scan(n),第二扫描信号为Scan(n+1),第一扫描信号和第二扫描信号是对像素帧进行扫描得到的信号,每帧扫描顺序为Scan(n)、Scan(n+1)依序扫描。

[0065] 当所述显示面板的某个像素单元需要进行画面显示时,该像素单元对应的自举电路首先处于在第一充电阶段,Date(n)为高电平14V,Date(n+1)为低电平0V,当扫描信号Scan(n)为30V、Scan(n+1)为-8V时,第一晶体管和第二晶体管打开,第三晶体管关闭,则第一参考点电压约为14V,第二参考点的电压为0V。

[0066] 随后该像素单元对应的自举电路处于第二充电阶段,当扫描信号Scan(n+1)为30V,Scan(n)为-8V时,第一晶体管和第二晶体管关闭,第三晶体管打开,则第二参考点的电压同Vcom为7V,由于自举电容的自举作用,使第一参考点的电压变为21V。第一参考点P点和第二参考点Q点之间的电压信号如图5所示。

[0067] 最后该像素单元对应的自举电路处于显示阶段,第一参考点的电压给ITO电极像素充电,通过在像素电极与共通电极之间形成的电场,使得液晶分子发生偏转,实现像素充电。

[0068] 在一个实施例中,一种应用所述自举电路的像素设计如图6和图7所示,同一列像素对应的相邻两个数据线在同一时刻极性相反。

[0069] 需要说明的是,在本申请文件中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个”限定的要素,并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。本专利的申请文件中,如果提到根据某要素执行某行为,则是指至少根据该要素执行该行为的意思,其中包括了两种情况:仅根据该要素执行该行为、和根据该要素和其它要素执行该行为。

[0070] 以上内容是结合具体的优选实施方式对本发明所作的进一步详细说明,不能认定本发明的具体实施只局限于这些说明。对于本发明所属技术领域的普通技术人员来说,在不脱离本发明构思的前提下,还可以做出若干简单推演或替换,都应当视为属于本发明的保护范围。

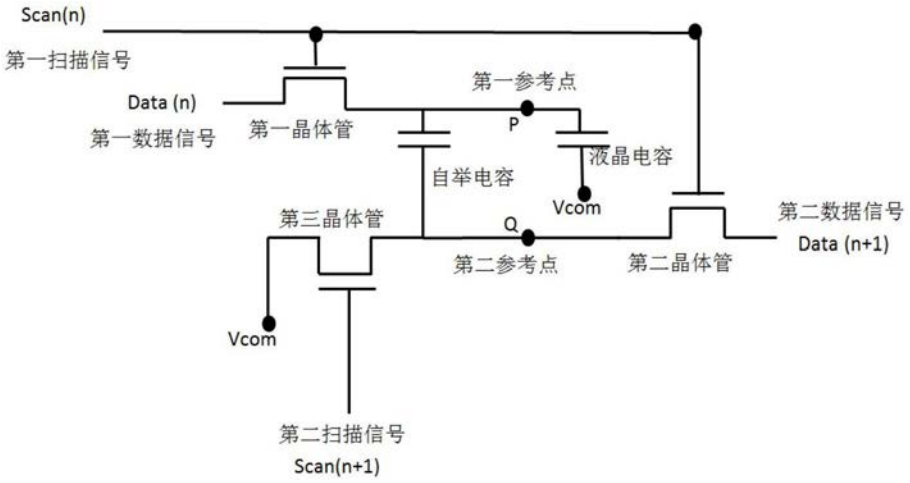

Scan(n)
第一扫描信号
Data (n)
第一数据信号
第一晶体管
第一参考点
P
自举电容
液晶电容
Vcom
第三晶体管
Q
第二参考点
第二晶体管
第二数据信号
Data (n+1)
Vcom
第二扫描信号
Scan(n+1)

图1

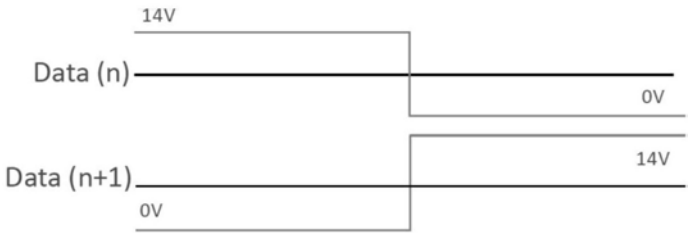

14V
Data (n)
0V
14V
Data (n+1)
0V

图2

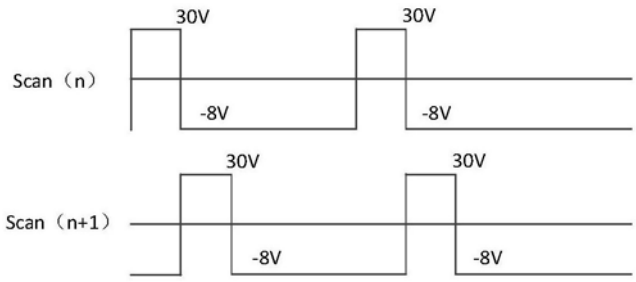

30V
30V
Scan（n）
-8V
-8V
30V
30V
Scan（n+1）
-8V
-8V

图3

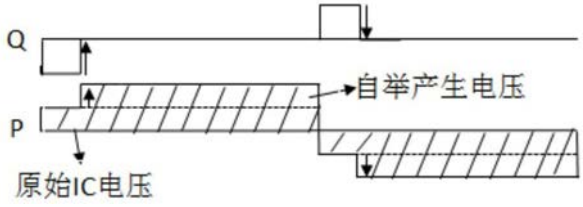

Q
自举产生电压
P
原始IC电压

图4

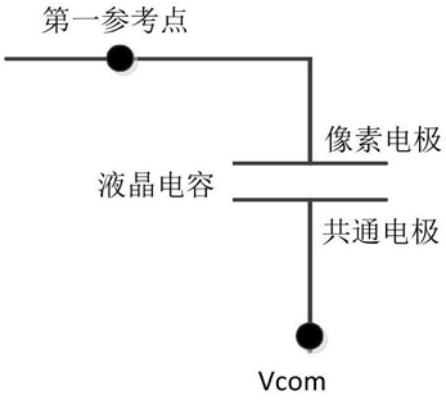


图5

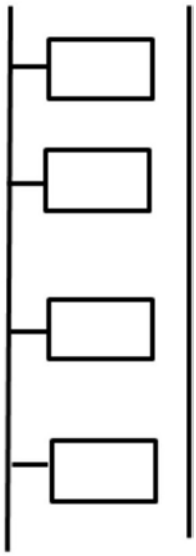


图6

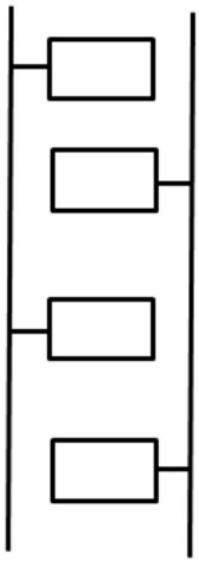


图7

专利名称(译)	用于像素显示的自举电路及显示面板		
公开(公告)号	CN110718196A	公开(公告)日	2020-01-21
申请号	CN201810759467.2	申请日	2018-07-11
[标]发明人	候瑜 黄小骅 康海燕		
发明人	候瑜 黄小骅 康海燕		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3648		
代理人(译)	刘长春		
外部链接	Espacenet SIPO		

摘要(译)

本申请涉及液晶显示屏领域，提供了一种用于像素显示的自举电路，包括：第一晶体管、第二晶体管、第三晶体管、自举电容和液晶电容；所述第一晶体管的漏极、所述自举电容的一端与所述液晶电容的一端连接于第一参考点，所述第二晶体管的漏极、所述第三晶体管的漏极与所述自举电容的另一端连接于第二参考点；所述第一晶体管的源极输入第一数据信号、所述第二晶体管的源极输入第二数据信号，所述第一晶体管的栅极和所述第二晶体管的栅极输入第一扫描信号；所述第三晶体管的栅极输入第二扫描信号，源极输入共通电压信号，液晶电容的另一端输入共通电压信号。所述电路能够使得电路自身产生比输入电压更高的电压，从而降低像素显示所需的能耗。

