



(12)发明专利申请

(10)申请公布号 CN 109445197 A

(43)申请公布日 2019.03.08

(21)申请号 201811572054.X

(22)申请日 2018.12.21

(71)申请人 惠科股份有限公司

地址 518000 广东省深圳市宝安区石岩街
道水田村民营工业园惠科工业园厂房
1、2、3栋,九州阳光1号厂房5、7楼

(72)发明人 黄北洲

(74)专利代理机构 北京汇泽知识产权代理有限公司 11228

代理人 亓赢

(51)Int.Cl.

G02F 1/1337(2006.01)

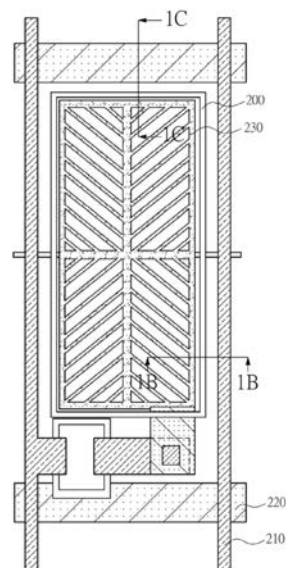
权利要求书1页 说明书6页 附图9页

(54)发明名称

显示面板的液晶配向结构、显示面板及显示装置

(57)摘要

本申请提供一种显示面板的液晶配向结构、显示面板及显示装置,包括一金属走线;一像素透明导电电极;一绝缘层,所述绝缘层相接于所述像素透明导电电极,所述绝缘层在所述金属走线与所述像素透明导电电极间设置一凹凸区块。通过上述结构的改良设计,可改善在工艺制程中各层别的尺寸与对位误差进而使像素电极周边与金属走线间的电场不同,因此造成在液晶配向时施加电场的差异所造成的液晶配向的不良,改善显示穿透率降低与改善显示装置产生亮度不均匀造成各种痕迹的现象。



1. 一种显示面板的液晶配向结构,其特征在于,包括:
 - 一金属走线;
 - 一像素透明导电电极;及
 - 一绝缘层,所述绝缘层相接于所述像素透明导电电极,所述绝缘层在所述金属走线与所述像素透明导电电极间设置一凹凸区块。
2. 如权利要求1所述的液晶配向结构,其特征在于,所述凹凸区块为一凹槽区块。
3. 如权利要求1所述的液晶配向结构,其特征在于,所述凹凸区块为一突起区块。
4. 如权利要求1所述的液晶配向结构,其特征在于,所述像素透明导电电极的狭缝与水平的夹角为 $1^{\circ}\sim 89^{\circ}$ 。
5. 如权利要求1所述的液晶配向结构,其特征在于,所述凹凸区块为封闭式设计。
6. 如权利要求1所述的液晶配向结构,其特征在于,所述凹凸区块为开放式设计。
7. 一种显示面板,包括一液晶配向结构,所述液晶配向结构包括:
 - 一金属走线;
 - 一像素透明导电电极;及
 - 一绝缘层,所述绝缘层相接于所述像素透明导电电极,所述绝缘层在所述金属走线与所述像素透明导电电极间设置至少一凹槽区块及至少一突起区块。
8. 如权利要求7所述的显示面板,其特征在于,所述至少一凹槽区块及所述至少一突起区块为封闭式设计。
9. 如权利要求7所述的显示面板,其特征在于,所述至少一凹槽区块及所述至少一突起区块为开放式设计。
10. 一种显示装置,所述显示装置包括一显示面板,所述显示面板包含多个像素,其特征在于,包括一液晶配向结构,所述液晶配向结构包括:
 - 一金属走线;
 - 一像素透明导电电极;及
 - 一绝缘层,所述绝缘层相接于所述像素透明导电电极,所述绝缘层在所述金属走线与所述像素透明导电电极间设置至少一凹槽区块及至少一突起区块,所述至少一凹槽区块及所述至少一突起区块为封闭式设计或为开放式设计。

显示面板的液晶配向结构、显示面板及显示装置

技术领域

[0001] 本申请涉及显示领域,特别是涉及一种显示面板的液晶配向结构、显示面板及显示装置。

背景技术

[0002] 目前的图像处理技术是将液晶面板上的显示区域划分为许多的像素(Pixel),而每个像素上均具有红、绿、蓝等三原色。由于所有可见光的颜色均可由红(R)、绿(G)、蓝(B)三色光线混合产生,因此通过控制该些红(R)、绿(G)、蓝(B)子像素的明暗,即可建构出一个像素所要表现的色彩,为了更适当地描述色彩,国际照明委员会(International Commission on Illumination,简称CIE)提出了CIE 1931 XYZ色彩空间(CIE XYZ Color Space)。而色彩空间将红、绿和蓝三种颜色作为三种原色,所有其他颜色都可以由三种原色混合形成,而所有的颜色都是以X、Y以及Z三色刺激值,以三种原色不同的比例显示出各种颜色。显示装置的画面,其实是由红(R)、绿(G)、蓝(B)的三个画素构成一个画素。由此可以形成任意颜色之画素,为了有别一般统称之画素,此红(R)、绿(G)、蓝(B)之个别画素称为副(sub)画素。每一个副画素都是要靠闸极驱动器(Gate IC或称Scan IC,Row IC)与源极驱动器(Source IC或称Data IC,Column IC)来驱动的。

[0003] 液晶显示器(Liquid Crystal Display,LCD),为平面超薄的显示装置,它由一定数量的彩色或黑白像素组成,放置于光源或者反射板前方。液晶显示器功耗很低,并且具有高画质、体积小、重量轻的特点,因此倍受大家青睐,成为显示器的主流。液晶显示器已广泛使用于各种电子产品中,例如,具显示屏幕的计算机装置、移动电话、或数字相框等,而广视角技术为目前液晶显示器的发展重点之一。然而,当侧看或斜视的视角过大时,广视角液晶显示器常会发生色偏(color shift)现象。

[0004] 垂直排列(Vertical Alignment,简称为VA)显示模式目前为大尺寸薄膜晶体管液晶显示器(Thin film transistor liquid crystal display,简称为TFT-LCD)的常见显示模式,目前的主流技术中以聚合物稳定的垂直排列液晶(Polymer-stabilized VA,简称为PSVA)最为常见,此技术利用施加电场引导液晶倒向并以紫外线(ULTRAVIOLET,简称为UV)光照射形成预倾角(pre-tilt angle),此种技术影响显示质量最关键的因子是像素中液晶配向(LC alignment)是否有序而不混乱,而氧化铟锡薄膜(ITO)的图形设计与像素内的地形分布都是影响液晶配向的重要因子。习知的像素设计中,像素电极氧化铟锡薄膜(ITO)为狭缝设计并区分四个畴(Domain),像素内的像素电极氧化铟锡薄膜狭缝(ITO slit)为四个互相垂直方向的设计。在液晶配向过程中像素电极氧化铟锡薄膜(ITO)周边的金属走线会被施加电压,工艺制程时各层别的尺寸与对位误差会造成在液晶配向时金属走线对于氧化铟锡薄膜(ITO)施加电场有差异,因此造成液晶配向的不良,在像素内形成暗纹现象(disclination line),使显示穿透率降低与显示装置产生亮度不均匀造成各种痕迹的现象(Mura)的产生进而影响质量与良率。

发明内容

[0005] 为了解决上述技术问题,本申请的目的在于,提供一种显示装置的液晶配向结构,可以优化显示器的像素设计。在液晶显示器越来越大的趋势下,工艺制程时各层别的尺寸与对位误差会造成在液晶配向时金属走线对于氧化铟锡薄膜(ITO)施加电场有差异,因此造成液晶配向的不良,在像素内形成暗纹现象(disclination line),使显示穿透率降低与显示装置产生亮度不均匀造成各种痕迹的现象(Mura)的产生进而影响质量与良率,因此,本发明提出一个优化的显示器像素设计,可以补偿利用在像素电极外围与金属走线间增加地形差异,可为凹槽(groove)或突块(protrusion),使液晶可以利用电场配向外再利用地形加强配向作用力使液晶有更有序的倒向。

[0006] 本申请的目的及解决其技术问题是采用以下技术方案来实现的。依据本申请提出的一种显示面板的液晶配向结构的技术,包括:一金属走线;一像素透明导电电极;及一绝缘层,所述绝缘层相接于所述像素透明导电电极,所述绝缘层在所述金属走线与所述像素透明导电电极间设置一凹凸区块。

[0007] 在本申请的一实施例中,所述凹凸区块为一凹槽区块。

[0008] 在本申请的一实施例中,所述凹凸区块为一突起区块。

[0009] 在本申请的一实施例中,所述像素透明导电电极至少分为四个区块。

[0010] 在本申请的一实施例中,所述像素透明导电电极的狭缝与水平的夹角为 $1^{\circ}\sim 89^{\circ}$ 。

[0011] 在本申请的一实施例中,所述度变异区块为封闭式设计。

[0012] 在本申请的一实施例中,所述凹凸区块为开放式设计。

[0013] 本申请的目的及解决其技术问题还可采用以下技术措施进一步实现。依据本发明提出的一种显示面板,包括一金属走线;一像素透明导电电极;及一绝缘层,所述绝缘层相接于所述像素透明导电电极,所述绝缘层在所述金属走线与所述像素透明导电电极间设置一设置至少一凹槽区块及一突起区块。

[0014] 本申请的另一目的为及解决其技术问题更可采用以下技术措施进一步实现。依据本发明提出的一种显示装置,所述显示装置包括一显示面板,所述显示面板包含多个像素,用以显示影像,包括上述一液晶配向结构,所述液晶配向结构包括:一金属走线;一像素透明导电电极;及一绝缘层,所述绝缘层相接于所述像素透明导电电极,所述绝缘层在所述金属走线与所述像素透明导电电极间设置至少一凹槽区块及一突起区块,所述至少一凹槽区块及所述至少一突起区块封闭式设计或为开放式设计。

[0015] 本申请通过一个显示装置结构技术,通过上述结构的改良设计,可改善在工艺制程中各层别的尺寸与对位误差进而使像素电极周边与金属走线间的电场不同,因此造成在液晶配向时施加电场的差异所造成的液晶配向的不良,改善显示穿透率降低与改善显示装置产生亮度不均匀造成各种痕迹的现象。

附图说明

[0016] 图1A是本发明第一实施例提供的显示装置示意图;

[0017] 图1B是依据图1A中1B-1B的剖面示意图;

[0018] 图1C是依据图1A中1C-1C的剖面示意图;

[0019] 图2A是本发明第二实施例提供的显示装置示意图;

- [0020] 图2B是依据图2A中2B-2B的剖面示意图；
- [0021] 图2C是依据图2A中2C-2C的剖面示意图；
- [0022] 图3A-3D是本发明实施例提供的像素透明导电电极、绝缘层及凹凸区块示意图；
- [0023] 图4A-4D是对应图3A-3D是的像素透明导电电极、绝缘层及凹凸区块的剖面示意图。

具体实施方式

[0024] 以下各实施例的说明是参考附加的图式,用以例示本申请可用以实施的特定实施例。本申请所提到的方向用语,例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本申请,而非用以限制本申请。

[0025] 附图和说明被认为在本质上是示出性的,而不是限制性的。在图中,结构相似的单元是以相同标号表示。另外,为了理解和便于描述,附图中示出的每个组件的尺寸和厚度是任意示出的,但是本申请不限于此。

[0026] 在附图中,为了清晰起见,夸大了层、膜、面板、区域等的厚度。在附图中,为了理解和便于描述,夸大了一些层和区域的厚度。将理解的是,当例如层、膜、区域或基底的组件被称作“在”另一组件“上”时,所述组件可以直接在所述另一组件上,或者也可以存在中间组件。

[0027] 另外,在说明书中,除非明确地描述为相反的,否则词语“包括”将被理解为意指包括所述组件,但是不排除任何其它组件。此外,在说明书中,“在……上”意指位于目标组件上方或者下方,而不意指必须位于基于重力方向的顶部上。

[0028] 为更进一步阐述本申请为达成预定发明目的所采取的技术手段及功效,以下结合附图及具体的实施例,对依据本申请提出的显示装置,其具体实施方式、结构、特征及其功效,详细说明如后。

[0029] 图1A是本发明第一实施例提供的显示装置示意图。图1B是依据图1A中1B-1B的剖面示意图。图1C是依据图1A中1C-1C的剖面示意图。显示装置液晶配向结构,包括一金属走线;一像素透明导电电极(ITO) 230;及一绝缘层240。其中金属走线包括一源极金属走线(Source line) 210及一闸极金属走线(Gate line) 220,所述绝缘层240相接于所述像素透明导电电极(ITO) 230,所述绝缘层240在所述源极金属走线(Source line) 210与门极金属走线(Gate line) 220与所述像素透明导电电极(ITO) 230设置一凹槽(groove) 200。

[0030] 在本实施例中,所述像素透明导电电极(ITO) 230周边不限定为封闭式也可为开放式,其周边的凹槽(groove) 200设计也可为封闭式或开放式。

[0031] 在本实施例中,所述像素透明导电电极(ITO) 230至少分为四个区块(domain)或四个以上,每一区块(domain)可包含多个<较小的四个区块(domain)组合,小的区块(domain)间也可增加凹槽(groove)设计。

[0032] 在一些实施例中,本申请的显示面板可例如为液晶显示面板,然不限于此,其亦可为有机发光二极管(ORGANIC LIGHT-EMITTING DIODE,简称为OLED)显示面板,白光有机发光二极管(WHITE-ORGANIC LIGHT-EMITTING DIODE,简称为W-OLED)显示面板,量子点显示器(QUANTUM DOT DISPLAY,简称为QLED)显示面板,等离子体显示面板,曲面型显示面板或其他类型显示面板。

[0033] 在本实施例中,为提升液晶配向能力可另外在像素透明导电电极狭缝(ITO slit)间增加凹槽(groove)设计。

[0034] 在本实施例中,所述像素透明导电电极狭缝(ITO slit)与水平的夹角为 $1^{\circ}\sim 89^{\circ}$ 。

[0035] 在本实施例中,三色刺激值透过由国际照明委员会(International Commission on Illumination, CIE)提出了CIE 1931 XYZ色彩空间(CIE XYZ ColorSpace),该色彩空间将红(R)、绿(G)、蓝(B)三种颜色作为三种原色,而所有其他颜色都可以由这三种红(R)、绿(G)、蓝(B)原色混合形成。CIE 1931 XYZ色彩空间常以CIE 1931色度图(CIE1931Chromaticity Diagram)来表示,CIE 1931色度图中具有三个参数,其中刺激值Y表示明度。

[0036] 一般而言显示装置的画面,其实是由红(R)、绿(G)、蓝(B)的三个画素构成一个画素。由此可以形成任意颜色之画素,为了有别一般统称之画素,此红(R)、绿(G)、蓝(B)之个别画素称为副(sub)画素。每一个副画素都是要靠闸极驱动器(Gate IC或称Scan IC, Row IC)与源极驱动器(Source IC或称Data IC, Column IC)来驱动的。

[0037] 在图1B中,透过1B-1B剖面来看,相接于所述像素透明导电电极(ITO) 230的绝缘层240,所述绝缘层240在所述源极金属走线(Source line) 210与所述像素透明导电电极(ITO) 230设置一凹槽(groove) 200,由剖面图中可以清楚的看到,绝缘层240的原始厚度a在设置凹槽(groove) 200的厚度为b,绝缘层240的原始厚度a大于凹槽(groove) 200的厚度b。

[0038] 同理而言,在图1C中,透过1C-1C剖面来看,相接于所述像素透明导电电极(ITO) 230的绝缘层240,所述绝缘层240在所述闸极金属走线(Gate line) 220与所述像素透明导电电极(ITO) 230设置一凹槽(groove) 200,由剖面图中可以清楚的看到,绝缘层240的原始厚度a在设置凹槽(groove) 200的厚度为b,绝缘层240的原始厚度a大于凹槽(groove) 200的厚度b。

[0039] 图2A是本发明第一实施例提供的显示装置示意图。图2B是依据图2A中2B-2B的剖面示意图。图2C是依据图2A中2C-2C的剖面示意图。显示装置液晶配向结构,包括一金属走线;一像素透明导电电极(ITO) 230;及一绝缘层240。其中金属走线包括一源极金属走线(Source line) 210及一闸极金属走线(Gate line) 220,所述绝缘层240相接于所述像素透明导电电极(ITO) 230,所述绝缘层240在所述源极金属走线(Source line) 210与门极金属走线(Gate line) 220与所述像素透明导电电极(ITO) 230设置一突块(protrusion) 300。

[0040] 在图2B中,透过2B-2B剖面来看,相接于所述像素透明导电电极(ITO) 230的绝缘层240,所述绝缘层240在所述源极金属走线(Source line) 210与所述像素透明导电电极(ITO) 230设置一突块(protrusion) 300,由剖面图中可以清楚的看到,绝缘层240的原始厚度a在设置突块(protrusion) 300的厚度为c,绝缘层240的原始厚度a小于突块(protrusion) 300的厚度c。

[0041] 同理而言,在图1C中,透过1C-1C剖面来看,相接于所述像素透明导电电极(ITO) 230的绝缘层240,所述绝缘层240在所述闸极金属走线(Gate line) 220与所述像素透明导电电极(ITO) 230设置一突块(protrusion) 300,由剖面图中可以清楚的看到,绝缘层240的原始厚度a在设置突块(protrusion) 300的厚度为c,绝缘层240的原始厚度a小于凹槽突块(protrusion) 300的厚度c。

[0042] 通过图1A-图1C及图2A-图2C的处理方式,具有下列的优点:

[0043] 1. 当利用像素透明导电电极(ITO)与源极金属走线(Source line)与门极金属走线

(Gate line)间增加地形差异,地形差异可为凹槽(groove)或突块(protrusion),使显示装置的液晶可以利用电场配向,再利用地形加强配向作用力,使液晶更有序的倒向,得以有效改善显示装置穿透率降低并形成暗纹现像(disclination line)的问题。

[0044] 2.当利用像素透明导电电极(ITO)与源极金属走线(Source line)与门极金属走线(Gate line)间增加地形差异,地形差异可为凹槽(groove)或突块(protrusion),使显示装置的液晶可以利用电场配向,再利用地形加强配向作用力,降低显示装置产生亮度不均匀造成各种痕迹(Mura)的现象。

[0045] 基于以上方法可以实现:像素透明导电电极(ITO)下的绝缘层形成两种不同的高度,如为凹槽设计则绝缘层高度a大于凹槽(groove)高度b,如为突出设计则绝缘层高度a小于突块(protrusion)高度c,另外在像素中的4个像素区块(domain)的像素透明导电电极狭缝(ITO slit)与水平的夹角可各为 $1^{\circ}\sim 89^{\circ}$ 。借此,可改善在工艺制程中各层别的尺寸与对位误差进而使像素电极周边金属走线的电场不同,因此造成在液晶配向时施加电场的差异所造成的液晶配向的不良。

[0046] 本发明实施例还提供一种显示装置,所述显示装置包括一显示面板,所述显示面板包含多个像素,用以显示影像,包括上述的液晶配向结构,包括一金属走线;一像素透明导电电极(ITO);及一绝缘层。其中金属走线包括一源极金属走线(Source line)及一闸极金属走线(Gate line),所述绝缘层240相接于所述像素透明导电电极(ITO),所述绝缘层240在所述源极金属走线(Source line)与门极金属走线(Gate line)与所述像素透明导电电极(ITO)设置至少一凹槽(groove)及至少一突块(protrusion)。

[0047] 图3A-3D是本发明实施例提供的像素透明导电电极、绝缘层及凹凸区块示意图。图4A-4D是对应图3A-3D是的像素透明导电电极、绝缘层及凹凸区块的剖面示意图。

[0048] 请参照图3A及图4A,在图3A中,显示装置液晶配向结构,包括一金属走线;一像素透明导电电极(ITO) 230;及一绝缘层240。其中金属走线包括一源极金属走线(Source line) 210及一闸极金属走线(Gate line) 220,所述绝缘层240相接于所述像素透明导电电极(ITO) 230,所述绝缘层240除了在所述源极金属走线(Source line) 210与门极金属走线(Gate line) 220与所述像素透明导电电极(ITO) 230设置凹槽(groove) 200以外,在像素透明导电电极狭缝(ITO slit)中更是参差设置了数个突块(protrusion) 300。

[0049] 在图4A中,相接于所述像素透明导电电极(ITO) 230的绝缘层240,所述绝缘层240在所述源极金属走线(Source line) 210与所述像素透明导电电极(ITO) 230间设置凹槽(groove) 200,并在像素透明导电电极狭缝(ITO slit)中,设置数个突块(protrusion) 300,由剖面图中可以清楚的看到像素透明导电电极(ITO) 230、凹槽(groove) 200、突块(protrusion) 300,参差排列的情形。

[0050] 请参照图3B及图4B,在图3B中,显示装置液晶配向结构,包括一金属走线;一像素透明导电电极(ITO) 230;及一绝缘层240。其中金属走线包括一源极金属走线(Source line) 210及一闸极金属走线(Gate line) 220,所述绝缘层240相接于所述像素透明导电电极(ITO) 230,所述绝缘层240除了在所述源极金属走线(Source line) 210与门极金属走线(Gate line) 220与所述像素透明导电电极(ITO) 230设置凹槽(groove) 200以外,在像素透明导电电极狭缝(ITO slit)中更是参差设置了数个凹槽(groove) 200及数个突块(protrusion) 300。

[0051] 在图4B中,相接于所述像素透明导电电极(ITO) 230的绝缘层240,所述绝缘层240在

所述源极金属走线 (Source line) 210 与所述像素透明导电电极 (ITO) 230 间设置凹槽 (groove) 200, 并在像素透明导电电极狭缝 (ITO slit) 中, 设置数个突块 (protrusion) 300, 由剖面图中可以清楚的看到像素透明导电电极 (ITO) 230、凹槽 (groove) 200、突块 (protrusion) 300, 参差排列的情形。

[0052] 请参照图3C及图4C, 在图3C中, 显示装置液晶配向结构, 包括一金属走线; 一像素透明导电电极 (ITO) 230; 及一绝缘层240。其中金属走线包括一源极金属走线 (Source line) 210 及一闸极金属走线 (Gate line) 220, 所述绝缘层240相接于所述像素透明导电电极 (ITO) 230, 所述绝缘层240除了在所述源极金属走线 (Source line) 210 与门极金属走线 (Gate line) 220 与所述像素透明导电电极 (ITO) 230 设置突块 (protrusion) 300 以外, 在像素透明导电电极狭缝 (ITO slit) 中更是参差设置了数个凹槽 (groove) 200。

[0053] 在图4C中, 相接于所述像素透明导电电极 (ITO) 230 的绝缘层240, 所述绝缘层240在所述源极金属走线 (Source line) 210 与所述像素透明导电电极 (ITO) 230 间设置凹槽 (groove) 200, 并在像素透明导电电极狭缝 (ITO slit) 中, 设置数个突块 (protrusion) 300, 由剖面图中可以清楚的看到像素透明导电电极 (ITO) 230、凹槽 (groove) 200、突块 (protrusion) 300, 参差排列的情形。

[0054] 请参照图3D及图4D, 在图3D中, 显示装置液晶配向结构, 包括一金属走线; 一像素透明导电电极 (ITO) 230; 及一绝缘层240。其中金属走线包括一源极金属走线 (Source line) 210 及一闸极金属走线 (Gate line) 220, 所述绝缘层240相接于所述像素透明导电电极 (ITO) 230, 所述绝缘层240除了在所述源极金属走线 (Source line) 210 与门极金属走线 (Gate line) 220 与所述像素透明导电电极 (ITO) 230 设置突块 (protrusion) 300 以外, 在像素透明导电电极狭缝 (ITO slit) 中更是参差设置了数个凹槽 (groove) 200 及数个突块 (protrusion) 300。

[0055] 在图4D中, 相接于所述像素透明导电电极 (ITO) 230 的绝缘层240, 所述绝缘层240在所述源极金属走线 (Source line) 210 与所述像素透明导电电极 (ITO) 230 间设置凹槽 (groove) 200, 并在像素透明导电电极狭缝 (ITO slit) 中, 设置数个突块 (protrusion) 300, 由剖面图中可以清楚的看到像素透明导电电极 (ITO) 230、凹槽 (groove) 200、突块 (protrusion) 300, 参差排列的情形。

[0056] 综上所述, 本发明提供一个显示器的液晶配向结构技术, 通过上述结构的改良设计, 可改善在工艺制程中各层别的尺寸与对位误差进而使像素电极周边与金属走线间的电场不同, 因此造成在液晶配向时施加电场的差异所造成的液晶配向的不良, 改善显示穿透率降低与改善显示装置产生亮度不均匀造成各种痕迹的现象。

[0057] “在一些实施例中”及“在各种实施例中”等用语被重复地使用。所述用语通常不是指相同的实施例; 但它也可以是指相同的实施例。“包含”、“具有”及“包括”等用词是同义词, 除非其前后文意显示出其它意思。

[0058] 以上所述, 仅是本申请的实施例, 并非对本申请作任何形式上的限制, 虽然本申请已以具体的实施例揭露如上, 然而并非用以限定本申请, 任何熟悉本专业的技术人员, 在不脱离本申请技术方案范围内, 当可利用上述揭示的技术内容作出些许更动或修饰为等同变化的等效实施例, 但凡是未脱离本申请技术方案的内容, 依据本申请的技术实质对以上实施例所作的任何简单修改、等同变化与修饰, 均仍属于本申请技术方案的范围。

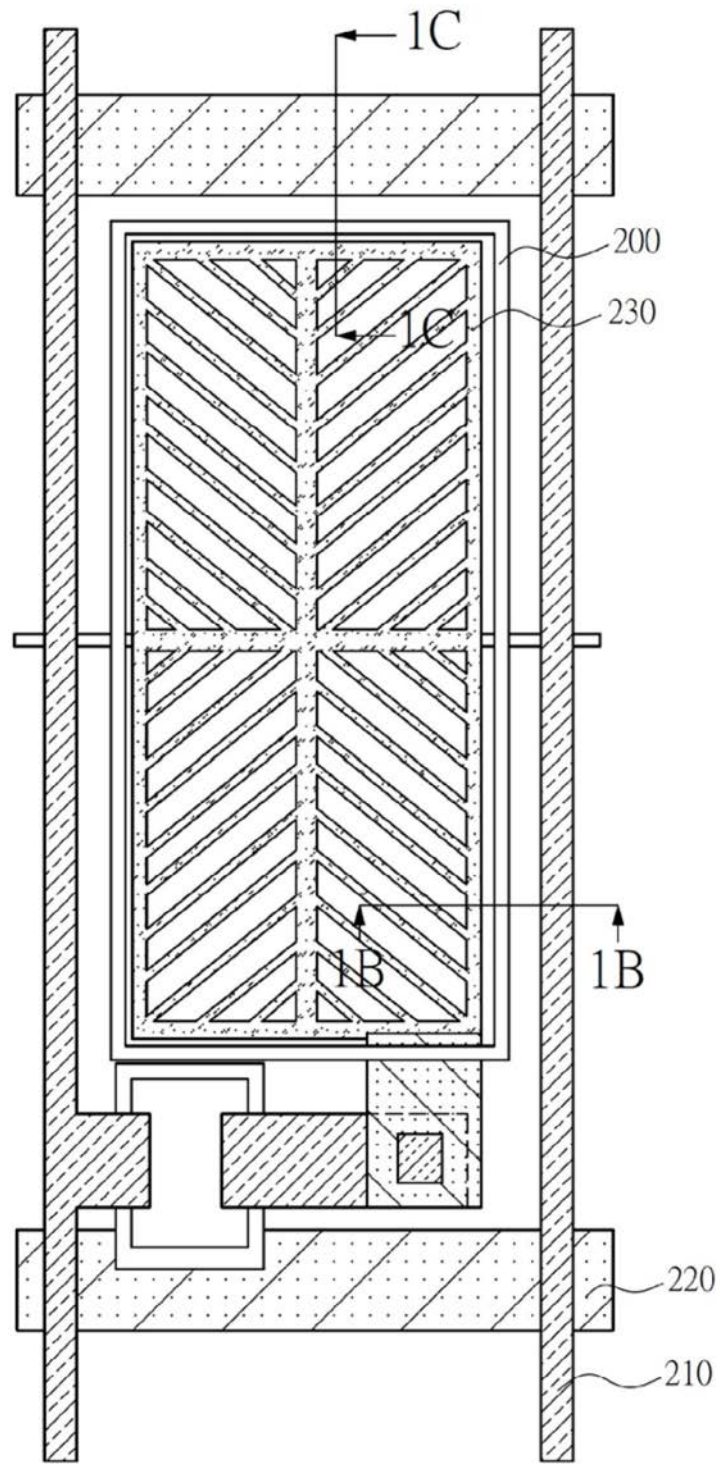


图1A

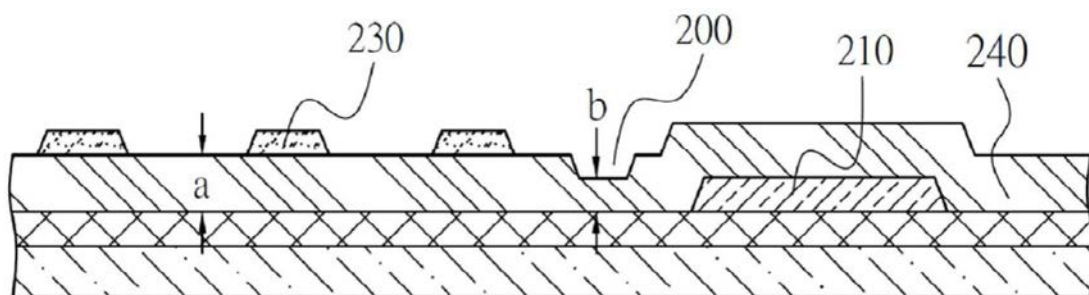


图1B

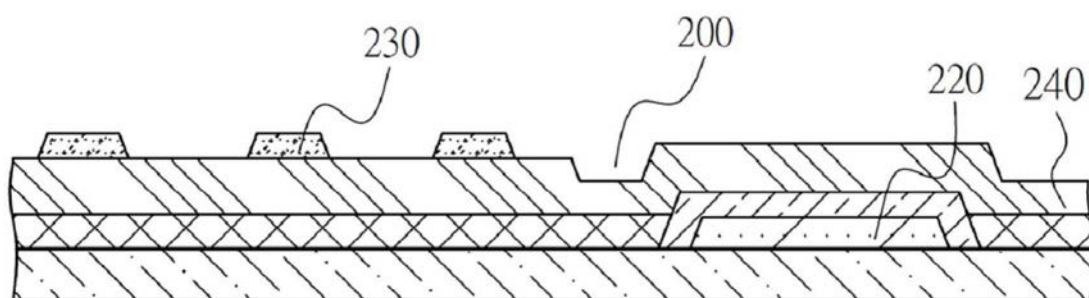


图1C

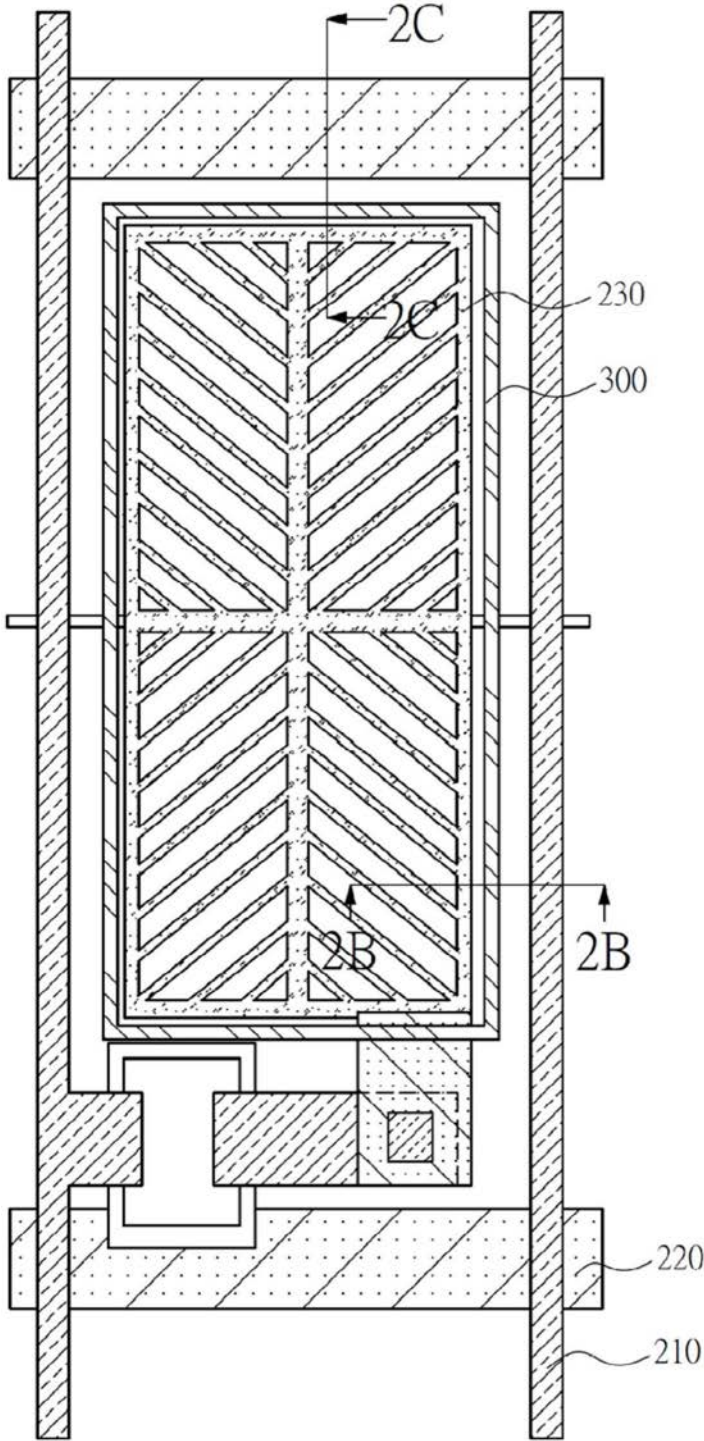


图2A

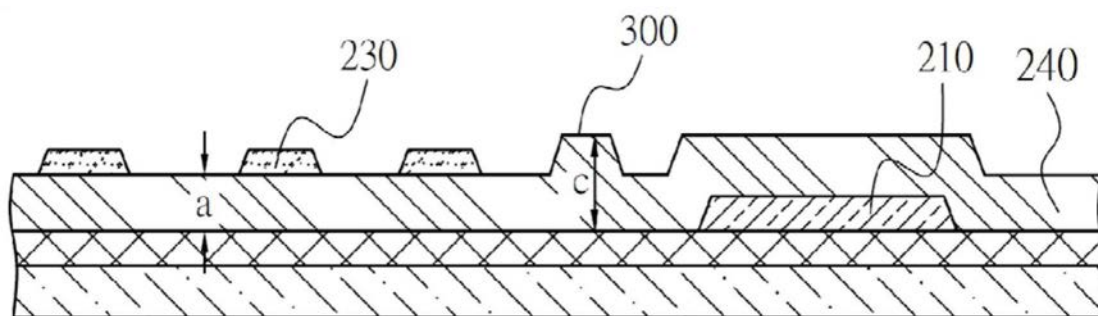


图2B

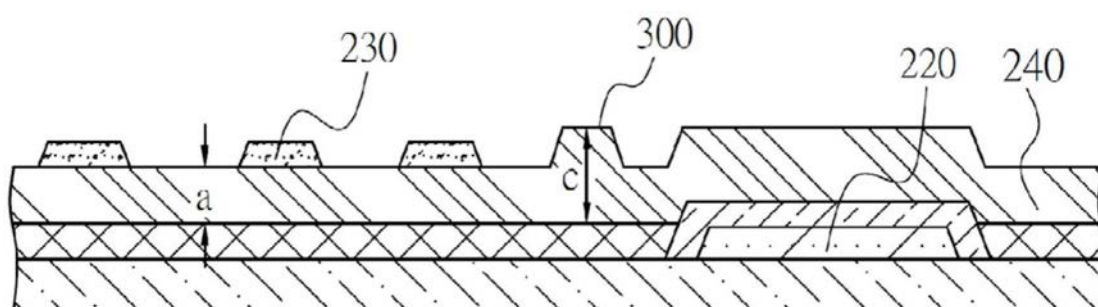


图2C

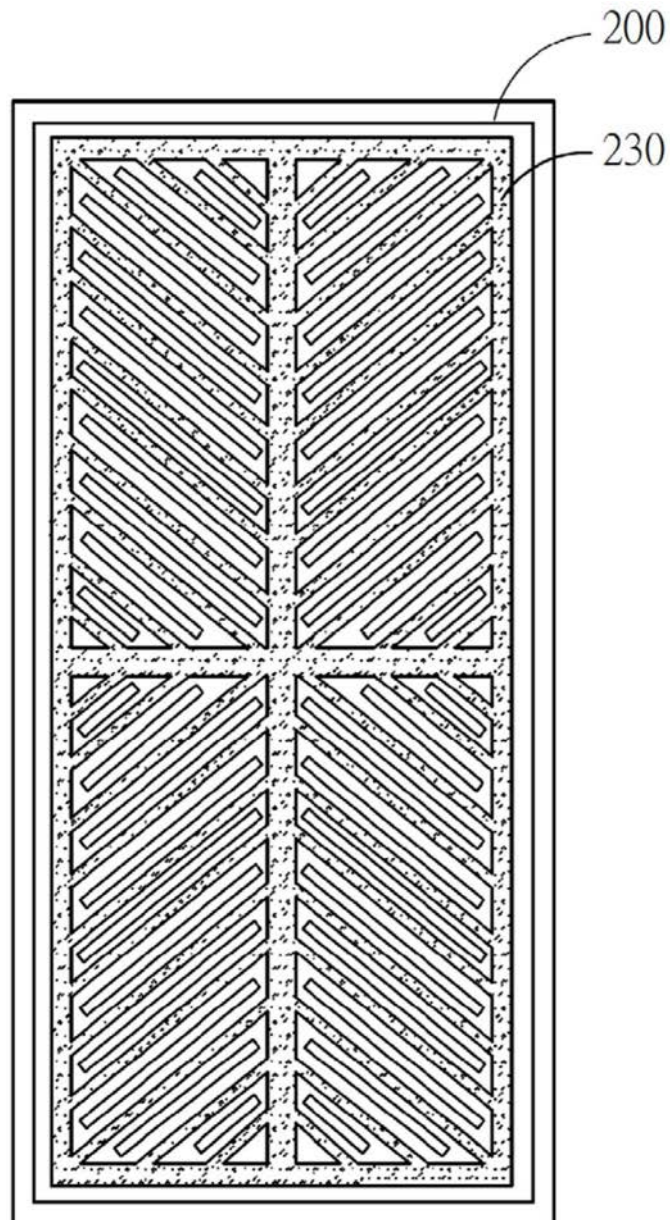


图3A

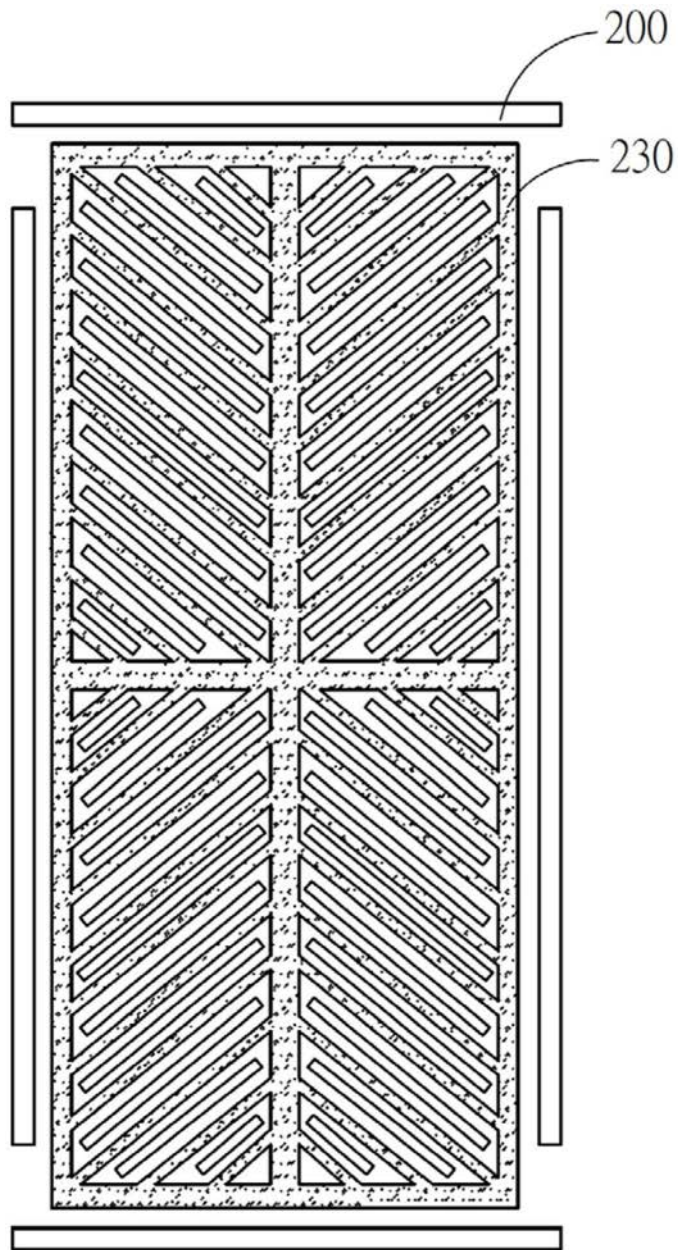


图3B

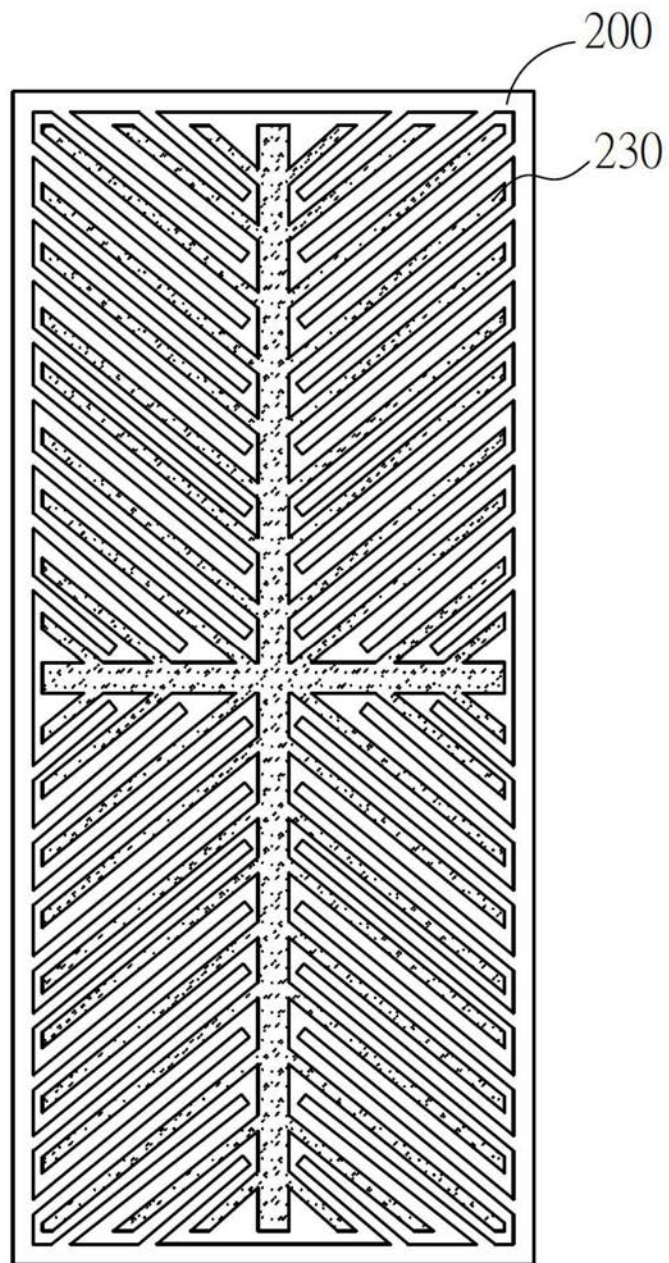


图3C

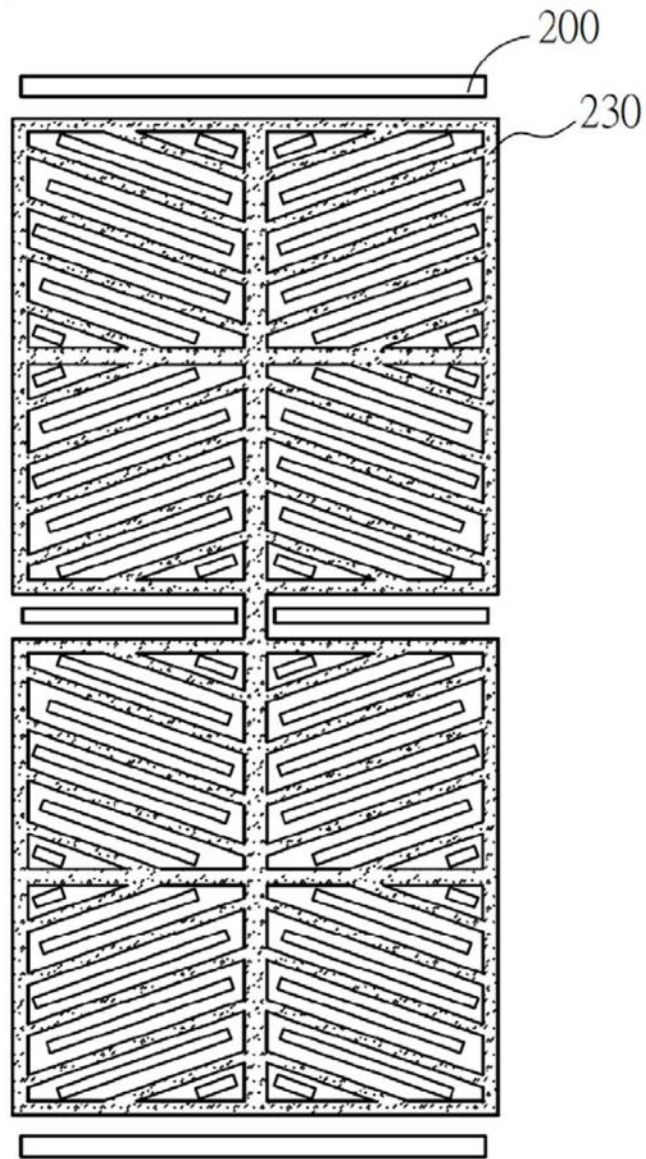


图3D

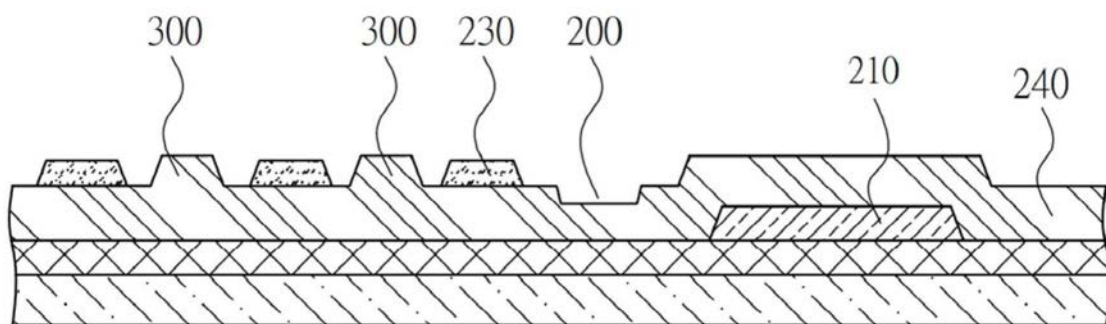


图4A

专利名称(译)	显示面板的液晶配向结构、显示面板及显示装置		
公开(公告)号	CN109445197A	公开(公告)日	2019-03-08
申请号	CN201811572054.X	申请日	2018-12-21
[标]申请(专利权)人(译)	惠科股份有限公司		
申请(专利权)人(译)	惠科股份有限公司		
当前申请(专利权)人(译)	惠科股份有限公司		
[标]发明人	黄北洲		
发明人	黄北洲		
IPC分类号	G02F1/1337		
CPC分类号	G02F1/133707		
外部链接	Espacenet SIPO		

摘要(译)

本申请提供一种显示面板的液晶配向结构、显示面板及显示装置，包括一金属走线；一像素透明导电电极；一绝缘层，所述绝缘层相接于所述像素透明导电电极，所述绝缘层在所述金属走线与所述像素透明导电电极间设置一凹凸区块。通过上述结构的改良设计，可改善在工艺制程中各层别的尺寸与对位误差进而使像素电极周边与金属走线间的电场不同，因此造成在液晶配向时施加电场的差异所造成的液晶配向的不良，改善显示穿透率降低与改善显示装置产生亮度不均匀造成各种痕迹的现象。

