



(12)发明专利申请

(10)申请公布号 CN 10918806 A

(43)申请公布日 2019.01.11

(21)申请号 201811090319.2

(22)申请日 2018.09.18

(71)申请人 深圳市华星光电技术有限公司
地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 郝思坤

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51) Int. Cl.

G02F 1/1362(2006.01)

G09G 3/36(2006.01)

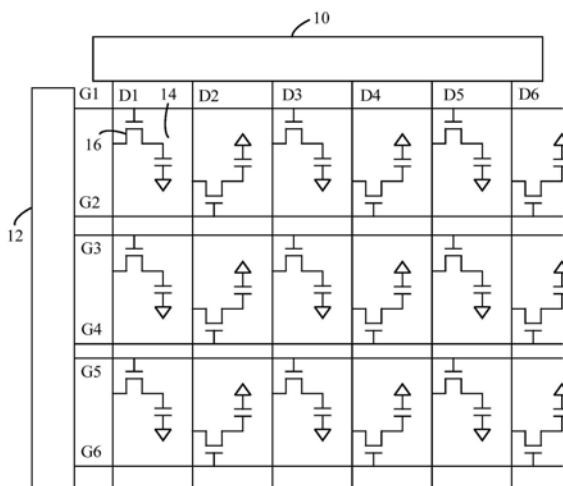
权利要求书1页 说明书5页 附图6页

(54)发明名称

液晶显示装置

(57)摘要

一种液晶显示装置包括:多条数据线;多条栅极线,其中所述多条数据线及所述多条栅极线定义出多个像素;以及至少一栅极驱动单元,用于向所述多条栅极线提供扫描信号,其中位于同一行的相邻像素分别电性连接至不同的栅极线。



1. 一种液晶显示装置,其特征在于,包括:
多条数据线;
多条栅极线,其中所述多条数据线及所述多条栅极线定义出多个像素;以及
至少一栅极驱动单元,用于向所述多条栅极线提供扫描信号,
其中位于同一行的相邻像素分别电性连接至不同的栅极线。
2. 根据权利要求1所述的液晶显示装置,其特征在于,所述栅极驱动单元同时提供扫描信号给与同一行的像素电性连接的栅极线。
3. 根据权利要求1所述的液晶显示装置,其特征在于,位于同一行的奇数像素电性连接至所述多条栅极线的其中一条栅极线,位于同一行的偶数像素电性连接至所述多条栅极线的另一条栅极线。
4. 根据权利要求1所述的液晶显示装置,其特征在于,所述多条数据线沿一第一方向形成,所述多条栅极线沿一第二方向形成。
5. 根据权利要求1所述的液晶显示装置,其特征在于,进一步包括:
至少一源极驱动单元,用于向所述多条数据线提供数据信号。
6. 一种液晶显示装置,其特征在于,包括:
多条数据线;
多条栅极线,其中所述多条数据线及所述多条栅极线定义出多个像素;以及
至少一栅极驱动单元,用于向所述多条栅极线提供扫描信号,
其中位于同一列的相邻像素分别电性连接至不同的数据线。
7. 根据权利要求6所述的液晶显示装置,其特征在于,所述栅极驱动单元同时提供所述扫描信号给所述多条栅极线的其中两条栅极线。
8. 根据权利要求6所述的液晶显示装置,其特征在于,位于同一列的奇数像素电性连接至所述多条数据线的其中一条数据线,位于同一列的偶数像素电性连接至所述多条数据线的另一条数据线。
9. 根据权利要求6所述的液晶显示装置,其特征在于,所述多条数据线沿一第一方向形成,所述多条栅极线沿一第二方向形成。
10. 根据权利要求6所述的液晶显示装置,其特征在于,进一步包括:
至少一源极驱动单元,用于向所述多条数据线提供数据信号。

液晶显示装置

技术领域

[0001] 本揭示涉及显示装置,特别是涉及一种液晶显示装置。

背景技术

[0002] 液晶显示装置是目前使用最广泛的一种平板显示装置,已经逐渐成为各种电子设备如移动电话、个人数字助理(Personal Digital Assistant,PDA)、数字相机、计算机屏幕或笔记本电脑屏幕所广泛应用具有高分辨率彩色屏幕的显示装置。现有的液晶显示装置通常包括数组基板、彩膜基板以及有上下衬底和设置于数组基板与彩膜基板中间的液晶层。

[0003] 随着液晶显示装置分辨率的提高,像素充电时间减短,如果像素的RC负载不能同步减小,会导致像素的充电下降,容易影响液晶显示装置的显示效果和品质。

[0004] 因此需要对现有技术中的问题提出解决方法。

发明内容

[0005] 本揭示的目的在于提供一种液晶显示装置,其能解决现有技术中的问题。

[0006] 为解决上述问题,本揭示提供的一种液晶显示装置包括:多条数据线;多条栅极线,其中所述多条数据线及所述多条栅极线定义出多个像素;以及至少一栅极驱动单元,用于向所述多条栅极线提供扫描信号,其中位于同一行的相邻像素分别电性连接至不同的栅极线。

[0007] 于一实施例中,所述栅极驱动单元同时提供扫描信号给与同一行的像素电性连接的栅极线。

[0008] 于一实施例中,位于同一行的奇数像素电性连接至所述多条栅极线的其中一条栅极线,位于同一行的偶数像素电性连接至所述多条栅极线的另一条栅极线。

[0009] 于一实施例中,所述多条数据线沿一第一方向形成,所述多条栅极线沿一第二方向形成。

[0010] 于一实施例中,所述液晶显示装置进一步包括:至少一源极驱动单元,用于向所述多条数据线提供数据信号。

[0011] 本揭示提供的一种显示装置包括:多条数据线;多条栅极线,其中所述多条数据线及所述多条栅极线定义出多个像素;以及至少一栅极驱动单元,用于向所述多条栅极线提供扫描信号,其中位于同一列的相邻像素分别电性连接至不同的数据线。

[0012] 于一实施例中,所述栅极驱动单元同时提供所述扫描信号给所述多条栅极线的其中两条栅极线。

[0013] 于一实施例中,位于同一列的奇数像素电性连接至所述多条数据线的其中一条数据线,位于同一列的偶数像素电性连接至所述多条数据线的另一条数据线。

[0014] 于一实施例中,所述多条数据线沿一第一方向形成,所述多条栅极线沿一第二方向形成。

[0015] 于一实施例中,所述的液晶显示装置进一步包括:至少一源极驱动单元,用于向所

述多条数据线提供数据信号。

[0016] 相较于现有技术,本揭示之液晶显示装置中,位于同一行的相邻像素分别电性连接至不同的栅极线,及/或位于同一列的相邻像素分别电性连接至不同的数据线,也就是说,每一所述多条栅极线电性连接的像素的数量为现有技术的一半,及/或每一所述多条数据线电性连接的像素的数量也为现有技术的一半,因此可降低电阻及电容负载(即RC负载),提升所述液晶显示装置的电气特性,进而增进所述液晶显示装置的显示效果和品质。

[0017] 为了让本揭示的上述内容能更明显易懂,下文特举优选实施例,并配合所附图式,作详细说明如下:

附图说明

[0018] 图1显示根据本揭示一实施例之液晶显示装置。

[0019] 图2显示图1之液晶显示装置的驱动波形图。

[0020] 图3显示根据本揭示另一实施例之液晶显示装置。

[0021] 图4显示图3之液晶显示装置的驱动波形图。

[0022] 图5显示根据本揭示又一实施例之液晶显示装置。

[0023] 图6显示图5之液晶显示装置的驱动波形图。

具体实施方式

[0024] 以下各实施例的说明是参考附加的图式,用以例示本揭示可用以实施的特定实施例。

[0025] 请参阅图1,图1显示根据本揭示一实施例之液晶显示装置。

[0026] 所述液晶显示装置具有一显示区以及一非显示区。所述液晶显示装置包括多条数据线D1-D6、多条栅极线G1-G6、至少一数据驱动单元10(图中显示一个数据驱动单元10)以及至少一栅极驱动单元12(图中显示一个栅极驱动单元12)。

[0027] 要说明的是,所述多条数据线的数量及所述多条栅极线的数量可根据需求作不同设计。

[0028] 所述多条数据线D1-D6及所述多条栅极线G1-G6设置于所述显示区上。更明确地说,所述多条数据线D1-D6设置于所述显示区上并延伸至所述数据驱动单元10。所述多条栅极线G1-G6设置于所述显示区上并延伸至所述栅极驱动单元12。所述多条数据线D1-D6沿一第一方向形成。所述多条栅极线G1-G6沿一第二方向形成。所述第一方向垂直于所述第二方向。所述多条数据线D1-D6及所述多条栅极线G1-G6定义出多个像素14。每一所述像素14电性连接至一薄膜晶体管16。

[0029] 所述数据驱动单元10设置于所述非显示区上。所述数据驱动单元10电性连接至所述多条数据线D1-D6并用于向所述多条数据线D1-D6提供数据信号,所述数据信号用于写入所述像素14。

[0030] 所述栅极驱动单元12设置于所述非显示区上。所述栅极驱动单元12电性连接至所述多条栅极线G1-G6并用于向所述多条栅极线G1-G6提供扫描信号以导通所述薄膜晶体管16。

[0031] 于本实施例中,位于同一行的相邻像素14分别电性连接至不同的栅极线。更明确

地说,位于同一行的奇数像素14电性连接至所述多条栅极线G1-G6的其中一条栅极线,位于同一行的偶数像素电性连接至所述多条栅极线G1-G6的另一条栅极线。于本实施例中,第一行的奇数像素14电性连接至所述栅极线G1,第一行的偶数像素14电性连接至所述栅极线G2。第二行的奇数像素14电性连接至所述栅极线G3,第二行的偶数像素14电性连接至所述栅极线G4。第三行的奇数像素14电性连接至所述栅极线G5,第三行的偶数像素14电性连接至所述栅极线G6。

[0032] 现有技术中,位于同一行的所有像素电性连接至相同的栅极线。于图1的实施例中,位于同一行的相邻像素14分别电性连接至不同的栅极线,也就是说,每一所述多条栅极线G1-G6电性连接的像素14的数量为现有技术的一半,因此可降低电阻及电容负载(即RC负载),提升所述液晶显示装置的电气特性,进而增进所述液晶显示装置的显示效果和品质。

[0033] 请参阅图1及图2,图2显示图1之液晶显示装置的驱动波形图。

[0034] 如图2所示,所述栅极驱动单元12依序驱动所述多条栅极线G1-G6,且同时驱动与同一行的像素14电性连接的栅极线。更明确地说,所述栅极驱动单元12同时驱动所述栅极线G1与G2(所述栅极驱动单元12同时提供扫描信号给所述栅极线G1与G2以导通与所述栅极线G1与G2电性连接的薄膜晶体管16),所述数据线D1-D6将数据写入对应的像素14。接着,所述栅极线G3与G4同时驱动,所述数据线D1-D6将数据写入对应的像素14。最后,所述栅极线G5与G6同时驱动,所述数据线D1-D6将数据写入对应的像素14。

[0035] 请参阅图3,图3显示根据本揭示另一实施例之液晶显示装置。

[0036] 所述液晶显示装置具有一显示区以及一非显示区。所述液晶显示装置包括多条数据线D1-D12、多条栅极线G1-G4、至少一数据驱动单元10(图中显示一个数据驱动单元10)以及至少一栅极驱动单元12(图中显示一个栅极驱动单元12)。

[0037] 要说明的是,所述多条数据线的数量及所述多条栅极线的数量可根据需求作不同设计。

[0038] 所述多条数据线D1-D12及所述多条栅极线G1-G4设置于所述显示区上。更明确地说,所述多条数据线D1-D12设置于所述显示区上并延伸至所述数据驱动单元10。所述多条栅极线G1-G4设置于所述显示区上并延伸至所述栅极驱动单元12。所述多条数据线D1-D12沿一第一方向形成。所述多条栅极线G1-G4沿一第二方向形成。所述第一方向垂直于所述第二方向。所述多条数据线D1-D12及所述多条栅极线G1-G4定义出多个像素14。每一所述像素14电性连接至一薄膜晶体管16。

[0039] 所述数据驱动单元10设置于所述非显示区上。所述数据驱动单元10电性连接至所述多条数据线D1-D12并用于向所述多条数据线D1-D12提供数据信号,所述数据信号用于写入所述像素14。

[0040] 所述栅极驱动单元12设置于所述非显示区上。所述栅极驱动单元12电性连接至所述多条栅极线G1-G4并用于向所述多条栅极线G1-G4提供扫描信号以导通所述薄膜晶体管16。

[0041] 于本实施例中,位于同一列的相邻像素14分别电性连接至不同的数据线。更明确地说,第一列的奇数像素14电性连接至所述数据线D1,第一列的偶数像素14电性连接至所述数据线D2。第二列的奇数像素14电性连接至所述数据线D3,第二列的偶数像素14电性连接至所述数据线D4。第三列的奇数像素14电性连接至所述数据线D5,第三列的偶数像素14

电性连接至所述数据线D6。第四列、第五列及第六列的像素14与所述数据线D7-D12的连接方式可依此类推。

[0042] 现有技术中,位于同一列的所有像素电性连接至相同的数据线。于图3的实施例中,位于同一列的相邻像素14分别电性连接至不同的数据线,也就是说,每一所述多条数据线D1-D12电性连接的像素14的数量为现有技术的一半,因此可降低电阻及电容负载(即RC负载),提升所述液晶显示装置的电气特性,进而增进所述液晶显示装置的显示效果和品质。

[0043] 请参阅图3及图4,图4显示图3之液晶显示装置的驱动波形图。

[0044] 如图4所示,所述栅极驱动单元12依序驱动所述多条栅极线G1-G4,且每次同时驱动所述多条栅极线G1-G4的两条栅极线。更明确地说,所述栅极驱动单元12同时驱动所述栅极线G1与G2(所述栅极驱动单元12同时提供扫描信号给所述栅极线G1与G2以导通与所述栅极线G1与G2电性连接的薄膜晶体管16),所述数据线D1-D12将数据写入对应的像素14。接着,所述栅极线G3与G4同时驱动,所述数据线D1-D12将数据写入对应的像素14。

[0045] 请参阅图5,图5显示根据本揭示又一实施例之液晶显示装置。

[0046] 所述液晶显示装置具有一显示区以及一非显示区。所述液晶显示装置包括多条数据线D1-D12、多条栅极线G1-G8、至少一数据驱动单元10(图中显示一个数据驱动单元10)以及至少一栅极驱动单元12(图中显示一个栅极驱动单元12)。

[0047] 要说明的是,所述多条数据线的数量及所述多条栅极线的数量可根据需求作不同设计。

[0048] 所述多条数据线D1-D12及所述多条栅极线G1-G8设置于所述显示区上。更明确地说,所述多条数据线D1-D12设置于所述显示区上并延伸至所述数据驱动单元10。所述多条栅极线G1-G8设置于所述显示区上并延伸至所述栅极驱动单元12。所述多条数据线D1-D12沿一第一方向形成。所述多条栅极线G1-G8沿一第二方向形成。所述第一方向垂直于所述第二方向。所述多条数据线D1-D12及所述多条栅极线G1-G8定义出多个像素14。每一所述像素14电性连接至一薄膜晶体管16。

[0049] 所述数据驱动单元10设置于所述非显示区上。所述数据驱动单元10电性连接至所述多条数据线D1-D12并用于向所述多条数据线D1-D12提供数据信号,所述数据信号用于写入所述像素14。

[0050] 所述栅极驱动单元12设置于所述非显示区上。所述栅极驱动单元12电性连接至所述多条栅极线G1-G8并用于向所述多条栅极线G1-G8提供扫描信号以导通所述薄膜晶体管16。

[0051] 于本实施例中,位于同一行的相邻像素14分别电性连接至不同的栅极线,且位于同一列的相邻像素14分别电性连接至不同的数据线。更明确地说,第一行的奇数像素14电性连接至所述栅极线G1,第一行的偶数像素14电性连接至所述栅极线G2。第二行的奇数像素14电性连接至所述栅极线G3,第二行的偶数像素14电性连接至所述栅极线G4。第三行的奇数像素14电性连接至所述栅极线G5,第三行的偶数像素14电性连接至所述栅极线G6。第四行的奇数像素14电性连接至所述栅极线G7,第四行的偶数像素14电性连接至所述栅极线G8。

[0052] 此外,位于同一列的相邻像素14分别电性连接至不同的数据线。更明确地说,第一

列的奇数像素14电性连接至所述数据线D1,第一列的偶数像素14电性连接至所述栅极线D2。第二列的奇数像素14电性连接至所述栅极线D3,第二列的偶数像素14电性连接至所述栅极线D4。第三列的奇数像素14电性连接至所述栅极线D5,第三列的偶数像素14电性连接至所述栅极线D6。第四列、第五列及第六列的像素14与所述数据线D7-D12的连接方式可依此类推。

[0053] 现有技术中,位于同一行的所有像素电性连接至相同的栅极线,且位于同一列的所有像素电性连接至相同的数据线。于图5的实施例中,位于同一行的相邻像素14分别电性连接至不同的栅极线,且位于同一列的相邻像素14分别电性连接至不同的数据线,也就是说,每一所述多条栅极线G1-G8电性连接的像素14的数量为现有技术的一半,且每一所述多条数据线D1-D12电性连接的像素14的数量也为现有技术的一半,因此可降低电阻及电容负载(即RC负载),提升所述液晶显示装置的电气特性,进而增进所述液晶显示装置的显示效果和品质。

[0054] 请参阅图5及图6,图6显示图5之液晶显示装置的驱动波形图。

[0055] 如图6所示,所述栅极驱动单元12依序驱动所述多条栅极线G1-G8,且每次同时驱动所述多条栅极线G1-G8的四条栅极线。更明确地说,所述栅极驱动单元12同时驱动所述栅极线G1-G4(所述栅极驱动单元12同时提供扫描信号给所述栅极线G1-G4以导通与所述栅极线G1-G4电性连接的薄膜晶体管16),所述数据线D1-D12将数据写入对应的像素14。接着,所述栅极线G5-G8同时驱动,所述数据线D1-D12将数据写入对应的像素14。

[0056] 要说明的是,图1、图3及图5中的一个像素14可以显示黑色或白色。或者,图1、图3及图5中的一个像素14可以显示彩色。例如,同一行中的连续三个像素14可以分别显示红色、蓝色及绿色,使得图1、图3及图5中的液晶显示装置可以显示彩色影像。

[0057] 于本揭示之液晶显示装置中,位于同一行的相邻像素分别电性连接至不同的栅极线,及/或位于同一列的相邻像素分别电性连接至不同的数据线,也就是说,每一所述多条栅极线电性连接的像素的数量为现有技术的一半,及/或每一所述多条数据线电性连接的像素的数量也为现有技术的一半,因此可降低电阻及电容负载(即RC负载),提升所述液晶显示装置的电气特性,进而增进所述液晶显示装置的显示效果和品质。

[0058] 综上所述,虽然本揭示已以优选实施例揭露如上,但上述优选实施例并非用以限制本揭示,本领域的普通技术人员在不脱离本揭示的精神和范围内,均可作各种更动与润饰,因此本揭示的保护范围以权利要求界定的范围为准。

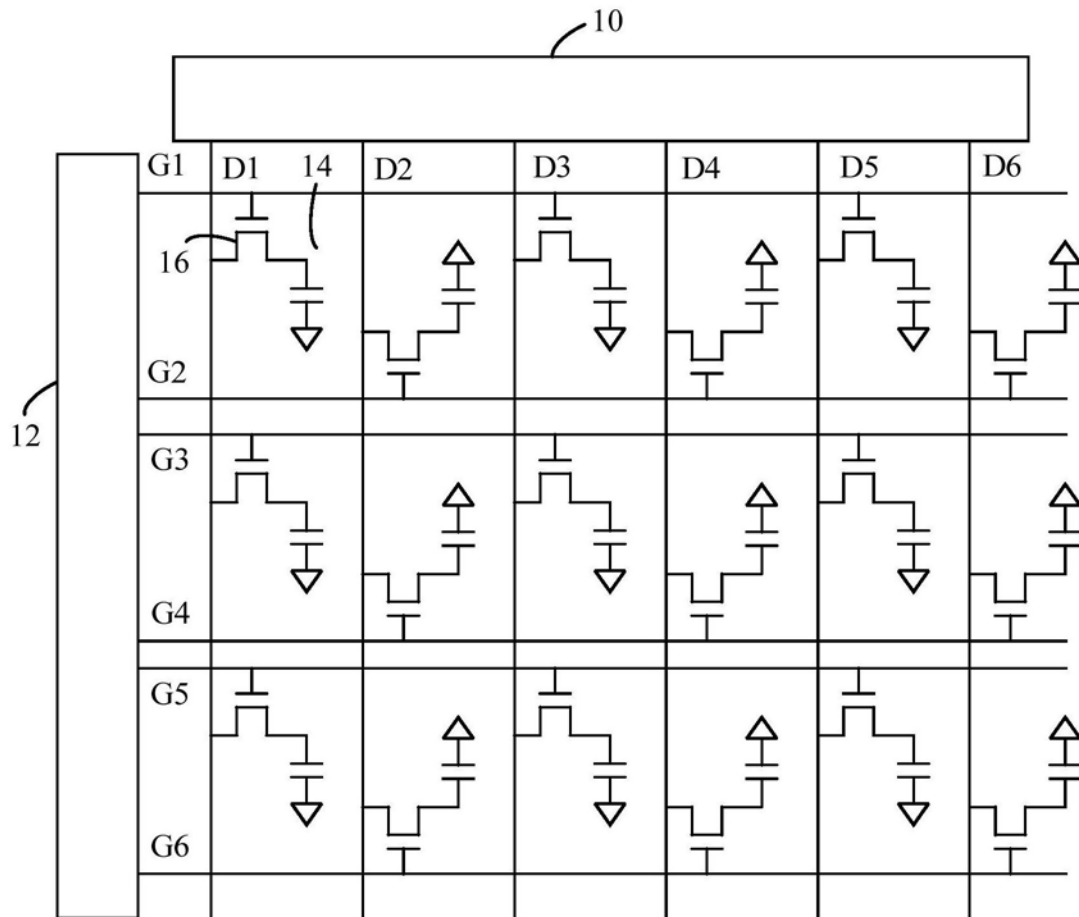


图1

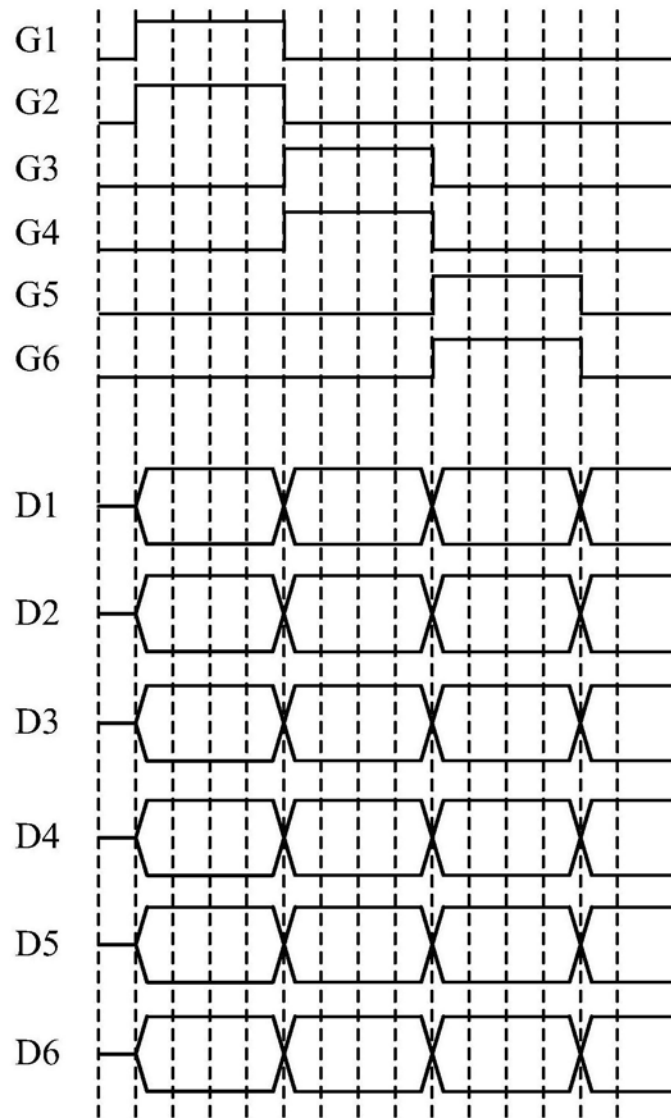


图2

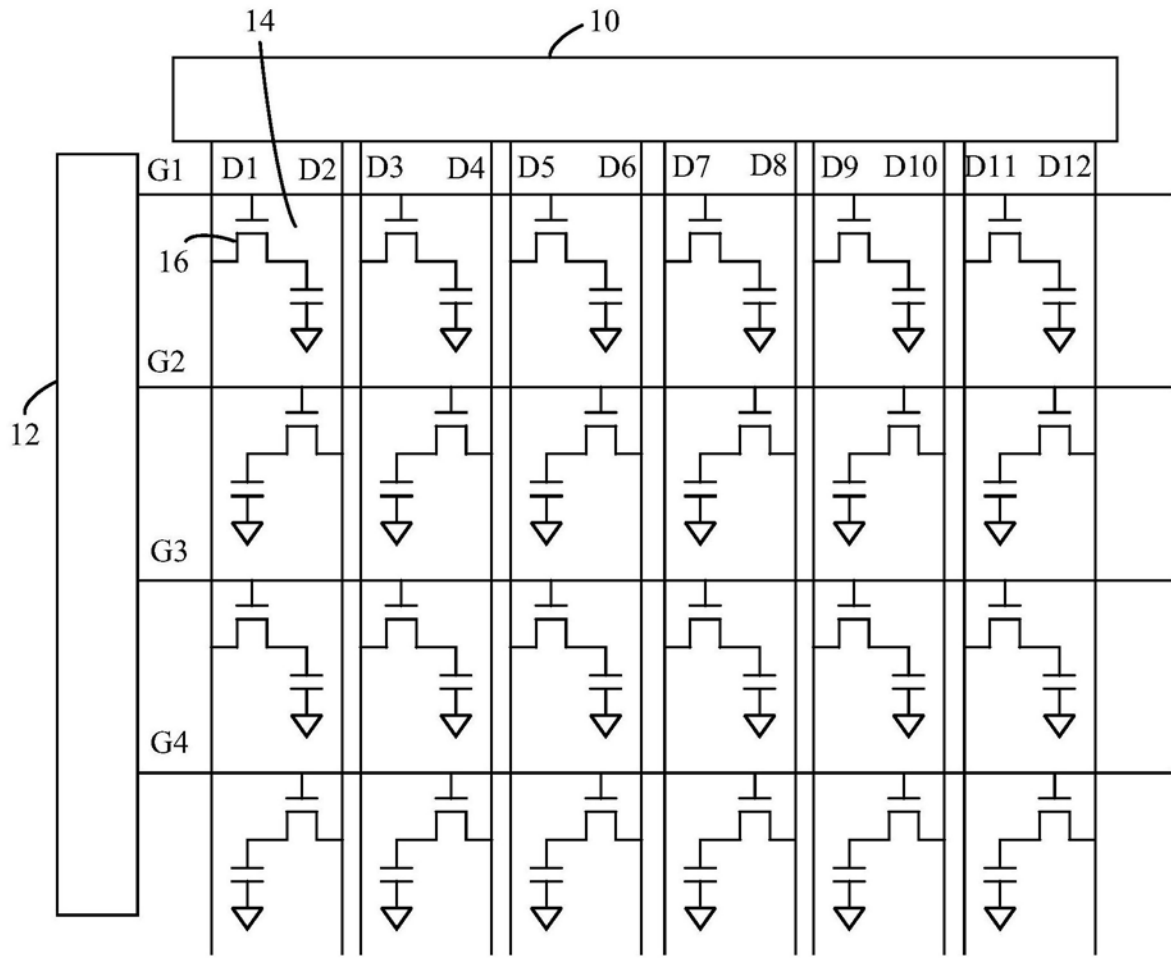


图3

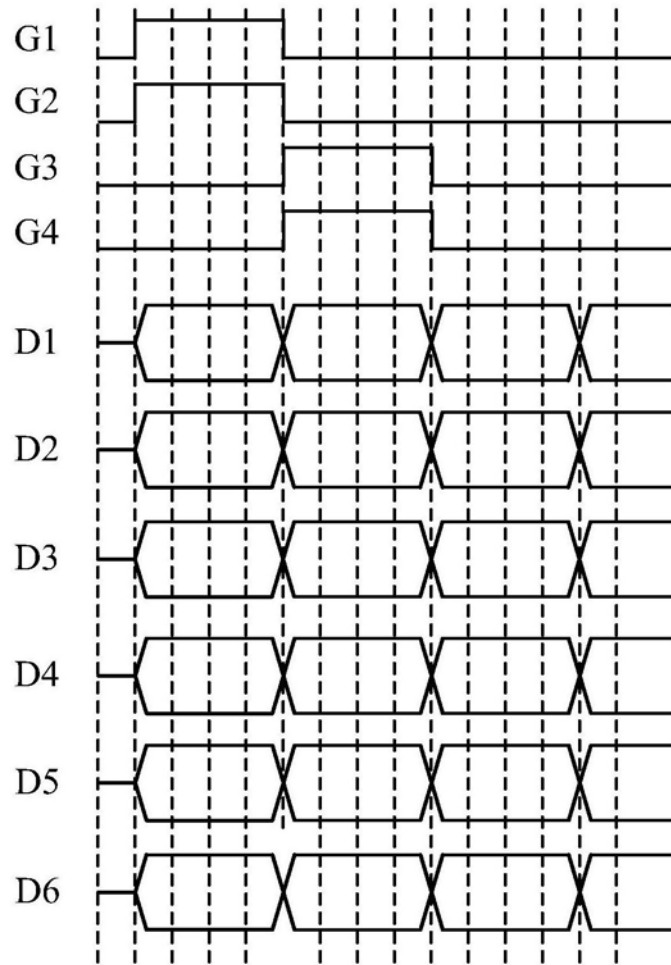


图4

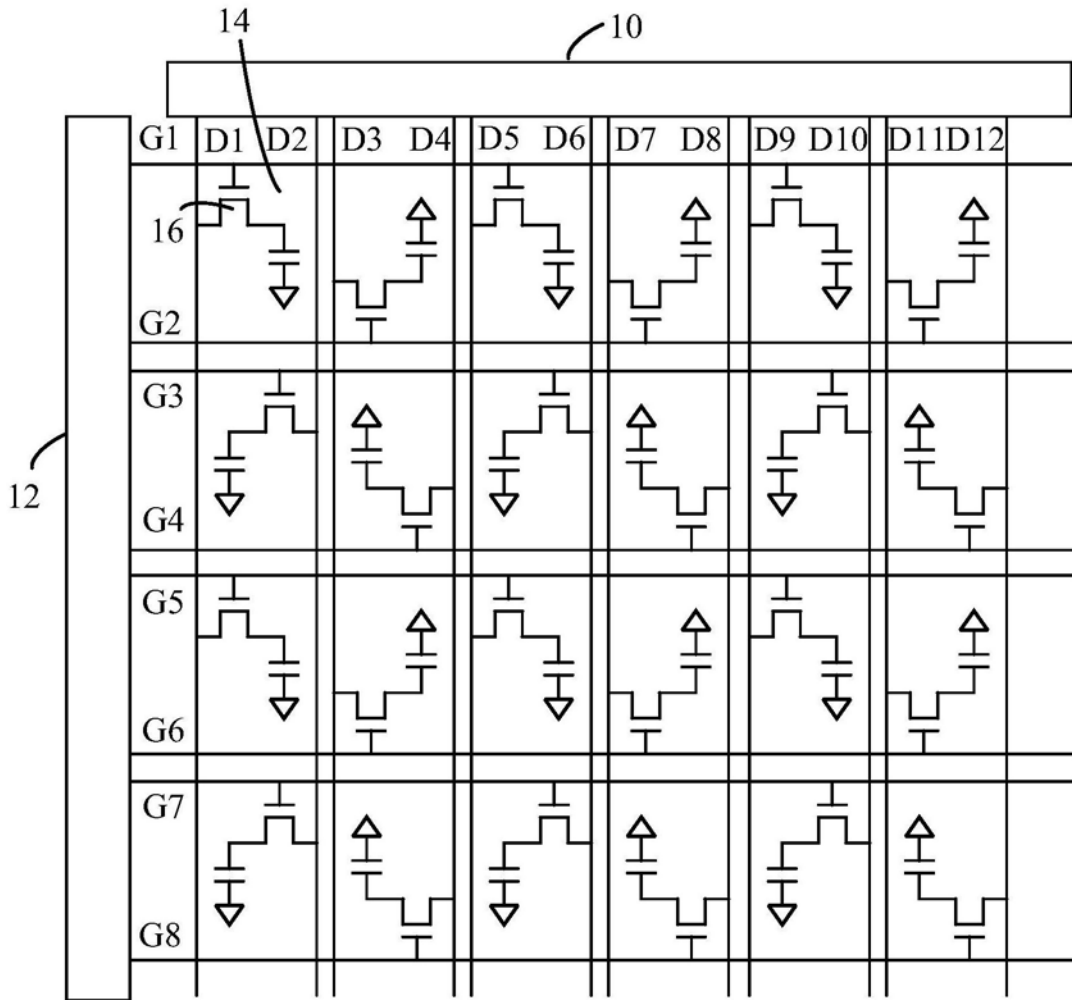


图5

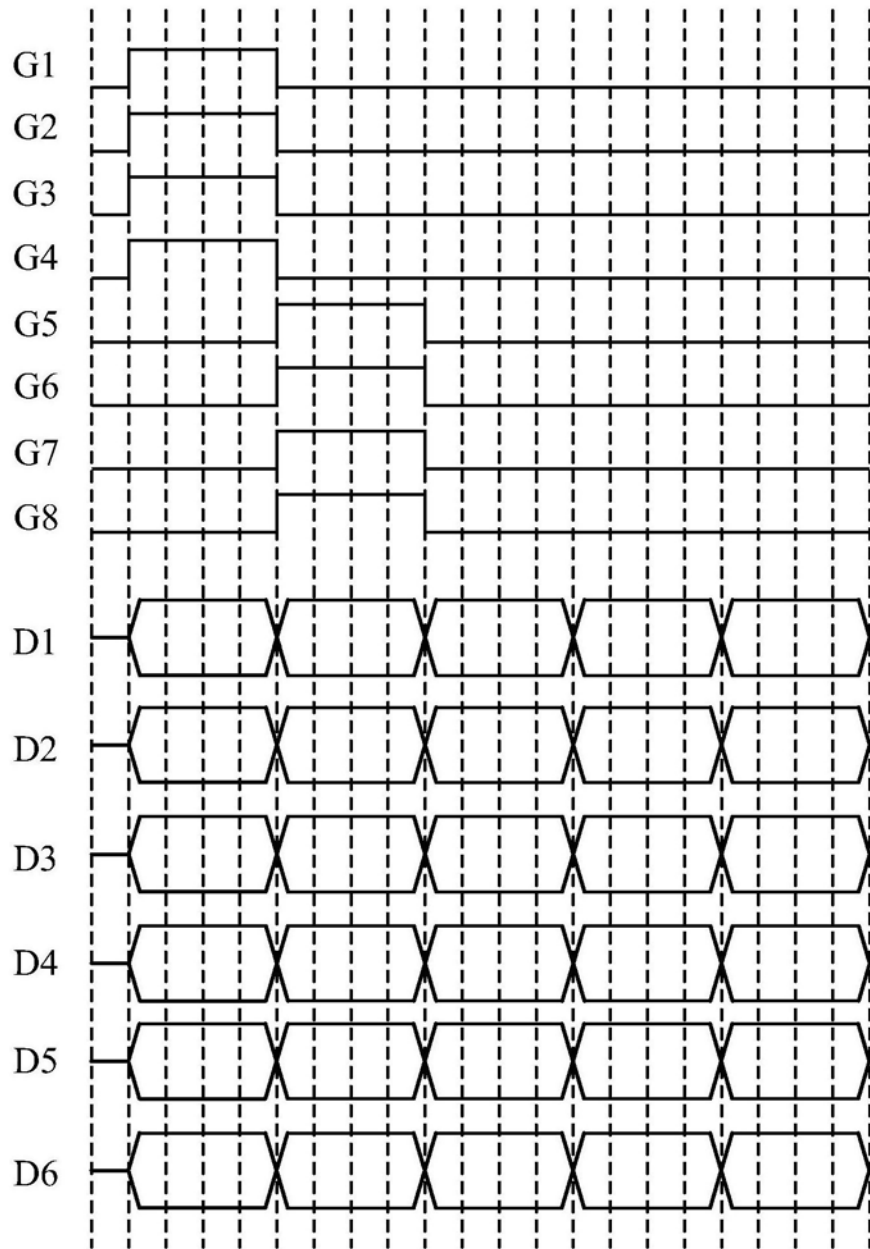


图6

专利名称(译)	液晶显示装置		
公开(公告)号	CN109188806A	公开(公告)日	2019-01-11
申请号	CN201811090319.2	申请日	2018-09-18
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	郝思坤		
发明人	郝思坤		
IPC分类号	G02F1/1362 G09G3/36		
CPC分类号	G02F1/136286 G09G3/3611		
代理人(译)	黄威		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示装置包括：多条数据线；多条栅极线，其中所述多条数据线及所述多条栅极线定义出多个像素；以及至少一栅极驱动单元，用于向所述多条栅极线提供扫描信号，其中位于同一行的相邻像素分别电性连接至不同的栅极线。

