



(12)发明专利申请

(10)申请公布号 CN 107065323 A

(43)申请公布日 2017.08.18

(21)申请号 201611207774.7

(22)申请日 2016.12.23

(71)申请人 深圳市华星光电技术有限公司  
地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 彭邦银 赵丽 雍玮娜

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51) Int. Cl.

G02F 1/1343(2006.01)

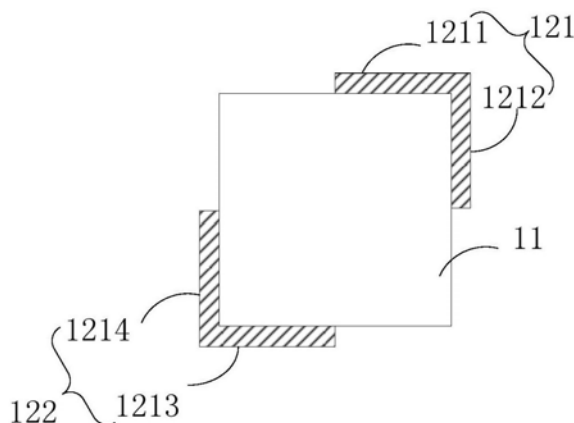
权利要求书1页 说明书5页 附图4页

(54)发明名称

一种像素单元结构及液晶显示面板

(57)摘要

本发明提供一种像素单元结构及液晶显示面板。该像素单元结构包括像素电极,该像素电极包括像素电极本体和至少一个导电条,导电条设置在像素电极本体的外侧,且与像素单元结构的边侧暗纹的位置相对应,导电条与像素电极本体电连接。该像素电极通过在像素电极本体的外侧上设置导电条,使得边侧暗纹向像素单元结构外侧迁移,从而提高像素单元结构的透光率。



1. 一种像素单元结构,包括像素电极,其特征在于,所述像素电极包括像素电极本体和至少一个导电条,所述导电条设置在所述像素电极本体的外侧,且与所述像素单元结构的边侧暗纹的位置相对应,所述导电条与所述像素电极本体电连接。

2. 根据权利要求1所述的像素单元结构,其特征在于,所述导电条的个数为四个。

3. 根据权利要求2所述的像素单元结构,其特征在于,四个所述导电条分别设置在所述像素电极本体的四个侧边上。

4. 根据权利要求3所述的像素单元结构,其特征在于,四个所述导电条中两两电连接以形成第一导电体和第二导电体,所述第一导电体和第二导电体分别设置在所述像素电极本体的两个对角处。

5. 根据权利要求3所述的像素单元结构,其特征在于,所述像素电极本体的四个侧边以逆时针方向首尾相接排列,四条所述导电条分别设置在每个所述侧边的末尾处。

6. 根据权利要求1至5中任意一种所述的像素单元结构,其特征在于,所述导电条的长度为其在所述像素电极本体的侧边的长度的一半。

7. 根据权利要求1至5中任意一种所述的像素单元结构,其特征在于,所述导电条为金属导电条。

8. 根据权利要求1至5中任意一种所述的像素单元结构,其特征在于,所述导电条为氧化铟锡导电条。

9. 根据权利要求8所述的像素单元结构,其特征在于,所述导电条与所述像素电极本体一体成型。

10. 一种液晶显示面板,其特征在于,包括权利要求1至9中任意一种像素单元结构。

## 一种像素单元结构及液晶显示面板

### 技术领域

[0001] 本发明涉及液晶显示面板技术领域,特别是涉及一种像素单元结构及液晶显示面板。

### 背景技术

[0002] UV<sup>2</sup>A(Ultraviolet Vertical Alignment)技术是一种采用紫外线对垂直配向液晶显示器中的液晶进行配向的技术,其基本原理是在玻璃基板上涂有对紫外线具有反应的高分子材料的配向膜,在紫外线的照射下,配向膜表面的高分子主链会沿着紫外线照射的方向倾斜,从而使得液晶分子可以沿着这个主链方向倾斜。UV<sup>2</sup>A技术可以提高了液晶显示面板的开口率、对比度、响应速度等特性。

[0003] 但由于UV<sup>2</sup>A技术采用特殊的正交垂直光配相方式,使得液晶显示面板在亮态时,在像素单元结构上形成暗纹,暗纹的出现降低了液晶显示面板的透光率。

### 发明内容

[0004] 本发明实施例提供一种像素单元结构及液晶显示面板,以解决暗纹带来的液晶显示面板透光率低的技术问题。

[0005] 本发明实施例提供一种像素单元结构,其包括像素电极,其特征在于,所述像素电极包括像素电极本体和至少一个导电条,所述导电条设置在所述像素电极本体的外侧,且与所述像素单元结构的边侧暗纹的位置相对应,所述导电条与所述像素电极本体电连接。

[0006] 在本发明实施例所述的像素单元结构中,所述导电条的个数为四个。

[0007] 在本发明实施例所述的像素单元结构中,四个所述导电条分别设置在所述像素电极本体的四个侧边上。

[0008] 在本发明实施例所述的像素单元结构中,四个所述导电条中两两电连接以形成第一导电体和第二导电体,所述第一导电体和第二导电体分别设置在所述像素电极本体的两个对角处。

[0009] 在本发明实施例所述的像素单元结构中,所述像素电极本体的四个侧边以逆时针方向首尾相接排列,四条所述导电条分别设置在每个所述侧边的末尾处。

[0010] 在本发明实施例所述的像素单元结构中,所述导电条的长度为其在所述像素电极本体的侧边的长度的一半。

[0011] 在本发明实施例所述的像素单元结构中,所述导电条为金属导电条。

[0012] 在本发明实施例所述的像素单元结构中,所述导电条为氧化铟锡导电条。

[0013] 在本发明实施例所述的像素单元结构中,所述导电条与所述像素电极本体一体成型。

[0014] 本发明实施例还提供一种液晶显示面板,其包括本发明实施例提供的任何一种像素单元结构。

[0015] 本发明实施例提供一种像素单元结构及液晶显示面板。该像素单元结构包括像素

电极本体和至少一个导电条,该导电条设置在像素电极本体的外侧,且与所述像素单元结构的边侧暗纹的位置相对应,所述导电条与所述像素电极本体电连接。该像素单元结构通过在像素电极本体的外侧上设置导电条,使得边侧暗纹向像素单元结构外侧迁移,从而提高像素单元结构的透光率。

### 附图说明

- [0016] 图1为阵列基板配向膜和彩膜基板配向膜的配向方向示意图;
- [0017] 图2为阵列基板配向膜和彩膜基板配向膜的另一配向方向示意图;
- [0018] 图3为图1对应的像素单元结构中的暗纹形状示意图;
- [0019] 图4为图2对应的像素单元结构中的暗纹形状示意图;
- [0020] 图5为图3对应的像素电极的结构示意图;
- [0021] 图6为图4对应的像素电极的结构示意图;
- [0022] 图7为消去边侧暗纹后的暗纹形状示意图;
- [0023] 图8为阵列基板配向膜和彩膜基板配向膜的又一配向方向示意图;
- [0024] 图9为图8对应的像素单元结构中的暗纹形状示意图;
- [0025] 图10为图9对应的像素电极的结构示意图。

### 具体实施方式

[0026] 以下各实施例的说明是参考附加的图式,用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。

[0027] 在图中,结构相似的单元是以相同标号表示。

[0028] 液晶显示面板包括阵列基板、彩膜基板,以及填充于阵列基板和彩膜基板之间的液晶。因此,液晶显示面板按照像素来划分,其可以包括多个像素单元结构,每个像素单元结构包括位于阵列基板上的像素电极、位于彩膜基板上的公共电极以及位于像素电极与公共电极之间的液晶。

[0029] 由于UV<sup>2</sup>A技术采用特殊的正交垂直光配相方式,这样位于阵列基板上的配向膜的配向方向将与位于彩膜基板上的配向膜的配向方向垂直。

[0030] 请参照图1和图2,图1和图2分别为阵列基板配向膜和彩膜基板配向膜的配向方向的两种示意图。在图1和图2中,阵列基板上的配向膜均采用竖直方向配向,彩膜基板上的配向膜均采用水平方向配向。

[0031] 在其他实施例中,阵列基板上的配向膜也可以采用水平方向配向,彩膜基板上的配向膜也可以采用竖直方向配向,在此不做具体限制。

[0032] 在本实施例中,竖直方向为重力方向,水平方向为与重力方向垂直的方向。

[0033] 在图1中,阵列基板上的配向膜左半部分的配向方向从上至下,右半部分的配向方向从下至上。彩膜基板的配向膜上半部分的配向方向从左至右,下半部分的配向方向从右至左。

[0034] 在图2中,阵列基板上的配向膜左半部分的配向方向从下至上,右半部分的配向方

向从上至下。彩膜基板的配向膜上半部分的配向方向从右至左,下半部分的配向方向从左至右。

[0035] 由于阵列基板上的配向膜和彩膜基板上的配向膜的配向方向垂直,当像素单元结构的像素电极和公共电极上施加电压时,像素单元结构就会显示出暗纹。暗纹的形状与阵列基板上的配向膜和彩膜基板上的配向膜的配向方向有关。

[0036] 请参见图3至4,图3至4分别为与图1和图2对应的像素单元结构中的暗纹形状示意图。该暗纹包括中心十字暗纹和边侧暗纹。

[0037] 当阵列基板上的配向膜和彩膜基板上的配向膜采用图1中所示的配向方向时,像素单元结构上会出现图3所示的暗纹。其中,边侧暗纹为图3中标记为a、b、c和d的位置处的暗纹区域。暗纹中除去边侧暗纹剩余的部分为中心十字暗纹。

[0038] 当阵列基板上的配向膜和彩膜基板上的配向膜采用图2中所示的配向方向时,像素单元结构上会出现图4所示的暗纹。其中,边侧暗纹为图4中标记为p、s、r和q的位置处的暗纹区域。

[0039] 为了解决图3至图4中所示的边侧暗纹,提高像素单元结构的透光率,本实施例提供一种像素单元结构,其包括像素电极和公共电极。该像素电极包括像素电极本体和至少一个导电条。

[0040] 该像素电极本体与公共电极用于在施加电压时产生电场,以使得液晶分子发生偏转。

[0041] 导电条设置在像素电极本体的外侧,且与像素单元结构的边侧暗纹的位置相对应,同时,导电条与像素电极本体电连接。

[0042] 由于导电条设置在与边侧暗纹对应的位置上,使得边侧暗纹向像素单元结构外侧迁移,即使得该边侧暗纹移出像素单元结构的显示区,从而增加像素单元结构的透光率。

[0043] 由图3至图4所示的暗纹中,可以很容易地得知,每种暗纹的边侧暗纹的个数为4个,因此,为了更好地提高像素单元结构的透光率,在一实施例中,导电条的个数为四个。四个导电条分别设置在像素电极本体的四个侧边上。

[0044] 如图5至6所示的像素电极本体,像素电极本体11的四个侧边上均设有导电条,分别为第一导电条1211、第二导电条1212、第三导电条1213和第四导电条1214。

[0045] 由于图3至图4所示的四个边侧暗纹中两两边侧暗纹靠近,如在图3中,标记为a和b的两个边侧暗纹相互靠近,标记为c和d的两个边侧暗纹相互靠近。在图4中,标记为s和p的两个边侧暗纹相互靠近,标记为r和q的两个边侧暗纹相互靠近。

[0046] 因此,可以将四个导电条中两两电连接以形成第一导电体和第二导电体。

[0047] 如图5所示,将第一导电条1211和第二导电条1212电连接形成第一导电体121,将第三导电条1213和第四导电条1214电连接形成第二导电体122。

[0048] 第一导电体121和第二导电体122分别设置在像素电极本体11的右上角和左下角,即设置在像素电极本体11的两个对角处。这样第一导电体121和第二导电体122就可以将图3中所示的边侧暗纹移出像素单元结构外,从而增加像素单元结构的透光率。

[0049] 如图6所示的像素电极,可以很容易得知,针对图4所示的边侧暗纹,可以将第一导电条1211和第四导电条1214电连接形成第一导电体123,将第三导电条1213和第二导电条1212电连接形成第二导电体124。

[0050] 第一导电体123和第二导电体124分别设置在像素电极本体11的左上角和右下角，即设置在像素电极本体11的两个对角处。这样第一导电体123和第二导电体124就可以将图4中所示的边侧暗纹移出像素单元结构外，从而增加像素单元结构的透光率。

[0051] 在使用图5和图6中的任意一个像素单元结构时，边侧暗纹将移出像素单元结构，此时像素单元结构的暗纹只剩下中心十字暗纹，而不会出现边侧暗纹，中心十字暗纹的形状如图7所示。

[0052] 在一实施例中，四条导电条可为氧化铟锡导电条。这样在制作像素电极本体11的同时，也可以将导电条一同制作，即像素电极本体11与导电条可以一体成型，无需分成两个步骤制作，节省制作时间，提高生产效率。

[0053] 当然，在其他实施例中，导电条也可以为金属导电条。另外，四条导电条也可以为不同材质。例如，其中两个导电条为氧化铟锡导电条，另外两个导电条为金属导电条，在此不做具体限制。

[0054] 在一实施例中，导电条的长度可以为像素电极本体11的侧边的长度的一半。当然，在其他实施例中，导电条的长度也可以更长或更短，导电条的长度可以根据实际需要进行设置，只要导电条可以将边侧暗纹很好地移出像素单元结构外侧即可。

[0055] 本实施例提供的像素单元结构，其通过在像素电极本体的外侧设置导电条，且该导电条与像素单元结构的边侧暗纹的位置相对应，使得边侧暗纹向像素电极本体外侧迁移，从而提高像素单元结构的透光率。

[0056] 请参照图8，图8为阵列基板配向膜和彩膜基板配向膜的又一配向方向的示意图。在图8中，阵列基板上的配向膜采用竖直方向配向，彩膜基板上的配向膜采用水平方向配向。在此，竖直方向为重力方向，水平方向为与重力方向垂直的方向。

[0057] 如图8所示，阵列基板上的配向膜左半部分的配向方向从下至上，右半部分的配向方向从上至下。彩膜基板的配向膜上半部分的配向方向从左至右，下半部分的配向方向从右至左。

[0058] 当阵列基板上的配向膜和彩膜基板上的配向膜的配向方向采用图8所示的配向方向时，当像素单元结构在接入电压时，像素单元结构就会显示如图9所示的暗纹。

[0059] 如图9所示，该暗纹包括中心十字暗纹和边侧暗纹。其中，边侧暗纹包括标记为e、f、g和h的位置处的暗纹区域。除去边侧暗纹以外，其他的暗纹区组成中心十字暗纹。

[0060] 为了解决图9中所示的暗纹，提高像素单元结构的透光率，本实施例提供一种像素单元结构。该像素单元结构包括像素电极。

[0061] 请参见图10所示，图10为本实施例中像素电极的结构示意图。该像素电极包括像素电极本体21和四个导电条，其中，四个导电条分别为第一导电条221、第二导电条222、第三导电条223和第四导电条224。

[0062] 像素电极本体21包括四个侧边，四个侧边按照逆时针方向首尾相接排列。

[0063] 四条导电条分别设置在每个侧边的末尾处，即第一导电条221设置在像素电极本体21的左上角，第二导电条222设置在像素电极本体21的左下角，第三导电条223设置在像素电极本体21的右下角，第四导电条224设置在像素电极本体21的右上角。

[0064] 根据图9和图10，可以很容易地知道，为了将边侧暗纹移出像素单元结构外，四个导电条设置在像素电极本体21外侧的位置需要与四个边侧暗纹的位置相对应。同时，四个

导电条与像素电极本体21电连接。

[0065] 由于四个导电条设置在与边侧暗纹对应的位置上,使得在像素单元结构接入电压时,在导电条的作用下,边侧暗纹向像素单元结构外侧迁移,即使得该边侧暗纹移出像素单元结构的显示区。

[0066] 边侧暗纹移出像素单元结构后,像素单元结构中的暗纹为中心处的十字暗纹,其形状如图7所示。

[0067] 在一实施例中,四条导电条可为氧化铟锡导电条。这样在制作像素电极本体21的同时,也可以将导电条一同制作,即像素电极本体21与四个导电条可以一体成型,无需分成两个步骤制作,节省制作时间,提高生产效率。

[0068] 当然,在其他实施例中,导电条也可以为金属导电条。另外,四条导电条也可以为不同材质。例如,其中两个导电条为氧化铟锡导电条,另外两个导电条为金属导电条,在此不做具体限制。

[0069] 在一实施例中,导电条的长度可以为像素电极本体21的侧边的长度的一半。当然,在其他实施例中,导电条的长度也可以更长或更短,导电条的长度可以根据实际需要进行设置,只要导电条可以将边侧暗纹很好地移出像素单元结构外侧即可。

[0070] 本实施例提供的像素单元结构,其通过在像素电极本体的外侧设置导电条,且该导电条与像素单元结构的边侧暗纹的位置相对应,使得边侧暗纹向像素电极本体外侧迁移,从而提高像素单元结构的透光率。

[0071] 本实施例提供一种液晶显示面板,该液晶显示面板包括阵列基板、彩膜基板,以及填充于阵列基板和彩膜基板之间的液晶。

[0072] 液晶显示面板按照像素来划分,其可以包括多个像素单元结构,每个像素单元结构包括位于阵列基板上的像素电极、位于彩膜基板上的公共电极以及位于像素电极与公共电极之间的液晶。

[0073] 本实施例中,像素单元结构包括像素电极和公共电极。该像素电极包括像素电极本体和至少一个导电条。

[0074] 该像素电极本体与公共电极用于在施加电压时产生电场,以使得液晶分子发生偏转。

[0075] 导电条设置在像素电极本体的外侧,且与像素单元结构的边侧暗纹的位置相对应,同时,导电条与像素电极本体电连接。

[0076] 由于导电条设置在与边侧暗纹对应的位置上,使得在像素电极本体和公共电极上施加电压后,在导电条的作用下,边侧暗纹向像素单元结构外侧迁移,即使得该边侧暗纹移出像素单元结构的显示区,增加像素单元结构的透光率,也即增加液晶显示面板的透光率。

[0077] 本实施例中液晶显示面板应用了本发明提供的任意一种像素单元结构,由于前面已经对像素单元结构做了详细地介绍,为了说明书的简洁性,在此不再赘述。

[0078] 本实施例提供的液晶显示面板,由于其采用本发明提供的任意一种像素单元结构,使其具有暗纹面积小,透光率高、显示效果好等优点。

[0079] 综上所述,虽然本发明已以优选实施例揭露如上,但上述优选实施例并非用以限制本发明,本领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

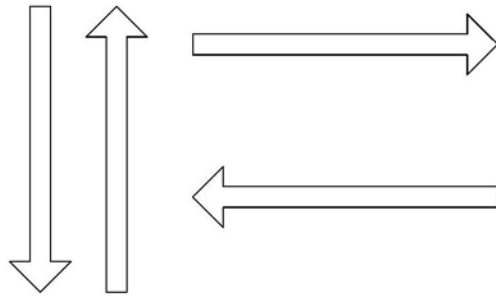


图1

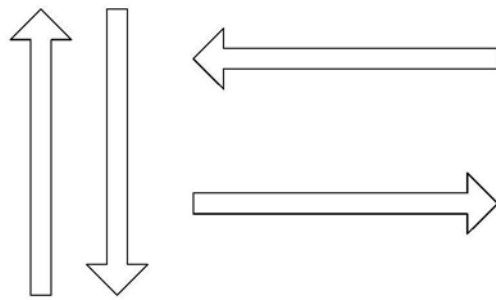


图2

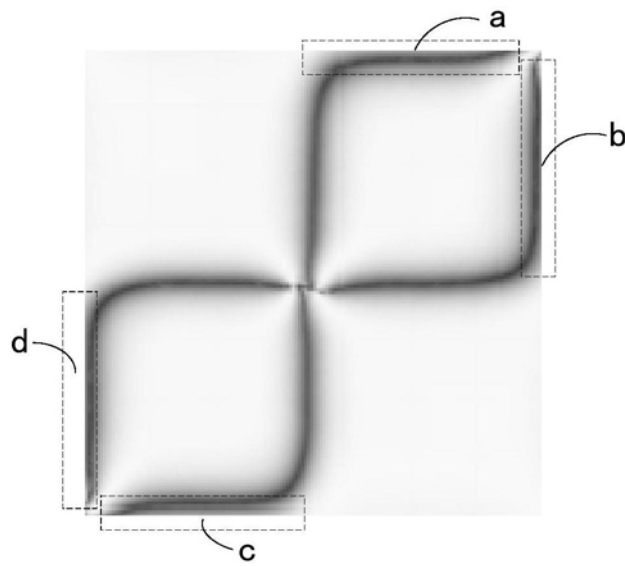


图3

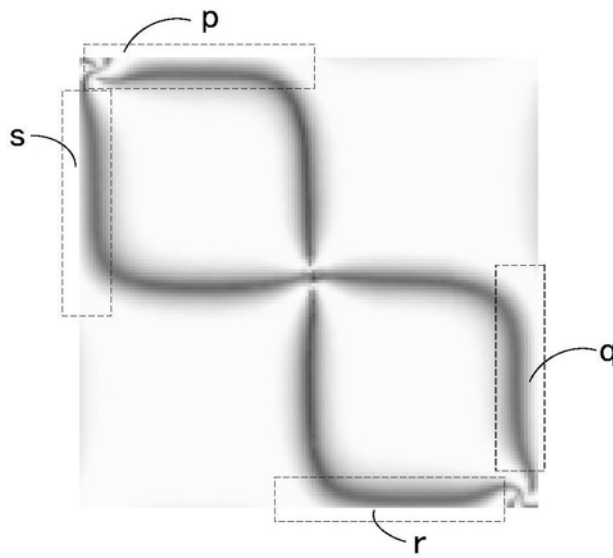


图4

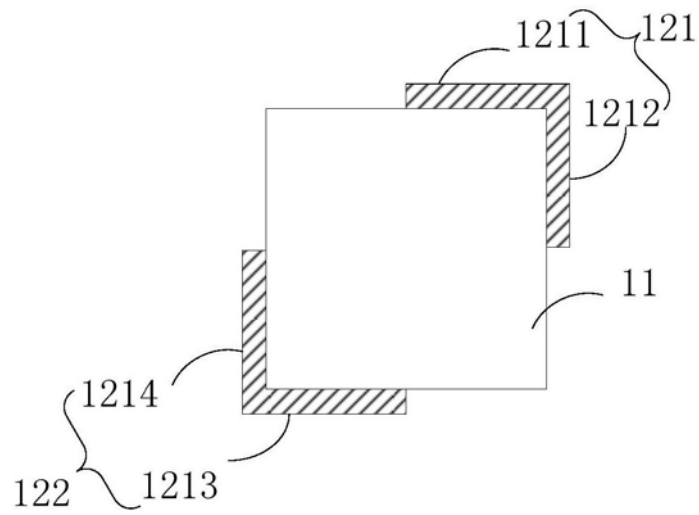


图5

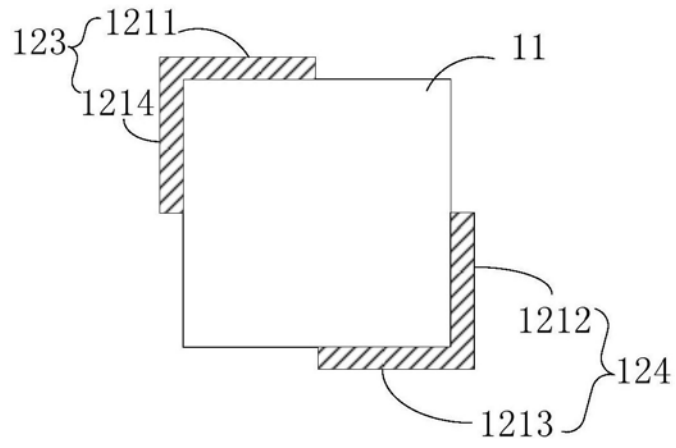


图6

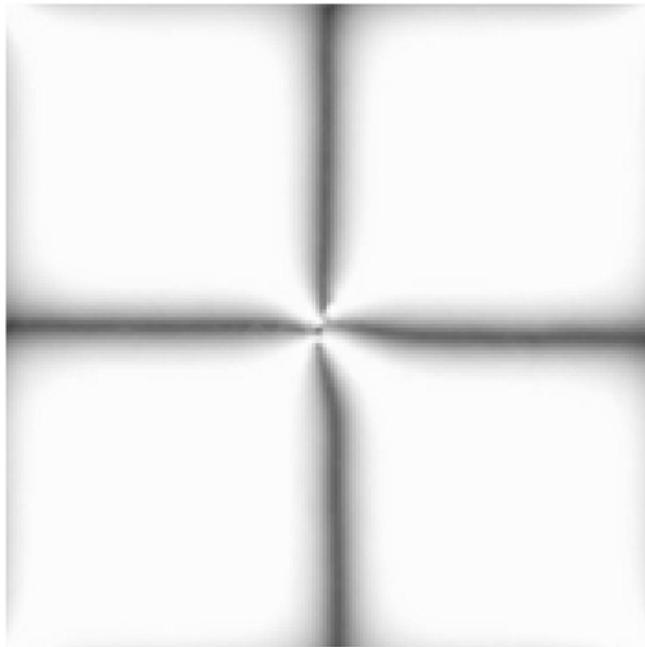


图7

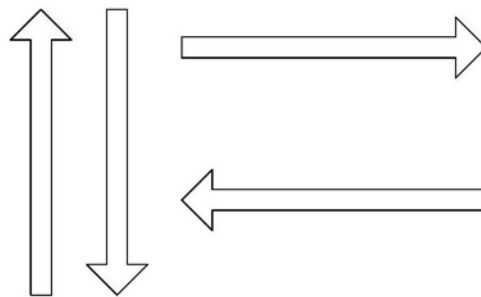


图8

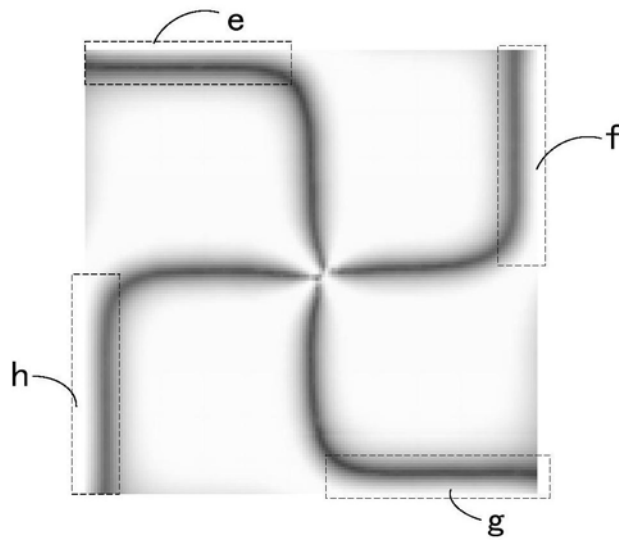


图9

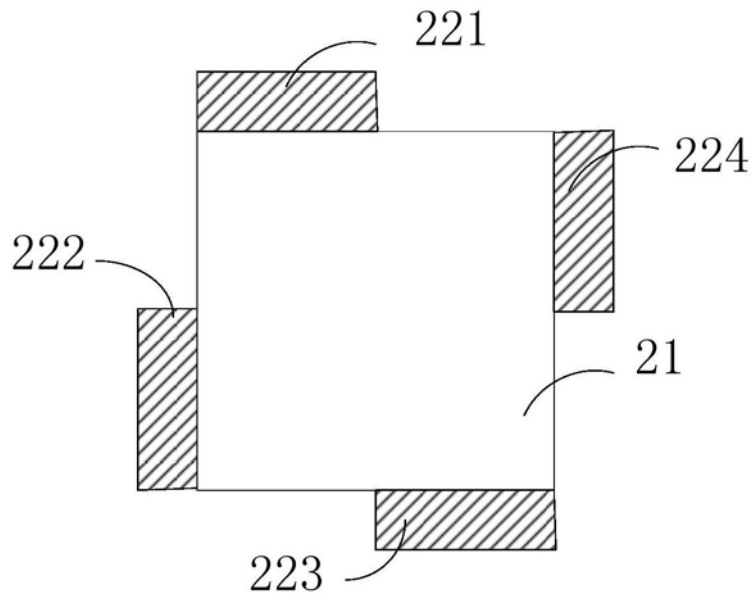


图10

专利名称(译)	一种像素单元结构及液晶显示面板		
公开(公告)号	<a href="#">CN107065323A</a>	公开(公告)日	2017-08-18
申请号	CN201611207774.7	申请日	2016-12-23
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	彭邦银 赵丽 雍玮娜		
发明人	彭邦银 赵丽 雍玮娜		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/1343 G02F1/13439		
代理人(译)	黄威		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明提供一种像素单元结构及液晶显示面板。该像素单元结构包括像素电极，该像素电极包括像素电极本体和至少一个导电条，导电条设置在像素电极本体的外侧，且与像素单元结构的边侧暗纹的位置相对应，导电条与像素电极本体电连接。该像素电极通过在像素电极本体的外侧上设置导电条，使得边侧暗纹向像素单元结构外侧迁移，从而提高像素单元结构的透光率。

