



(12) 发明专利申请

(10) 申请公布号 CN 104216174 A

(43) 申请公布日 2014. 12. 17

(21) 申请号 201410235797. 3

(22) 申请日 2014. 05. 30

(30) 优先权数据

10-2013-0061969 2013. 05. 30 KR

(71) 申请人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 成宇镛 金筵泰 金泰均 朴宰彻

李亨燮 车泰运

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 张波

(51) Int. Cl.

G02F 1/1337(2006. 01)

G02F 1/1341(2006. 01)

G02F 1/1333(2006. 01)

G02F 1/136(2006. 01)

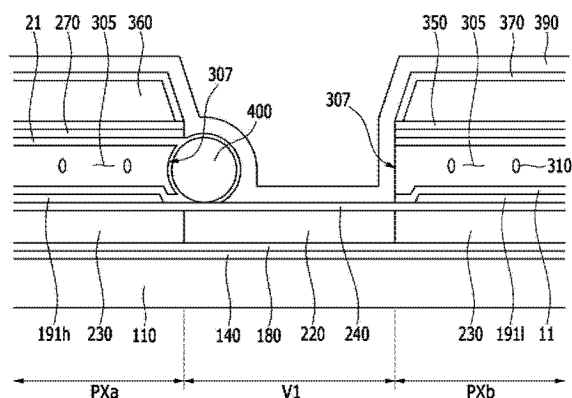
权利要求书1页 说明书19页 附图19页

(54) 发明名称

显示装置

(57) 摘要

本发明提供了一种显示装置。该显示装置包括基板、设置在基板上的薄膜晶体管以及电连接到薄膜晶体管的像素电极。显示装置还包括交叠像素电极的顶层，腔位于顶层和像素电极之间，腔具有开口。显示装置还包括设置在腔内部的配向层和液晶层。显示装置还包括设置在开口处并包括第一珠构件的多个珠构件，第一珠构件的第一部分设置在腔内部，第一珠构件的第二部分设置在腔外部。显示装置还包括交叠顶层并交叠多个珠构件的封装层。



1. 一种显示装置,包括:
基板,包括多个像素区域;
薄膜晶体管,设置在所述基板上;
像素电极,电连接到所述薄膜晶体管并设置在所述像素区域中;
顶层,交叠所述像素电极,多个微腔位于所述顶层和所述像素电极之间,所述微腔具有注入孔;
配向层,设置在所述微腔内部;
液晶层,设置在所述微腔内部;
多个珠构件,设置在所述注入孔处;以及
封装层,交叠所述顶层并交叠所述多个珠构件。
2. 如权利要求 1 所述的显示装置,其中
所述珠构件的直径等于或大于所述微腔的高度。
3. 如权利要求 2 所述的显示装置,其中
所述珠构件的直径等于或小于所述微腔的高度的 110%。
4. 如权利要求 1 所述的显示装置,其中被所述多个珠构件阻挡的所述注入孔的面积在所述注入孔的全部面积的 1%至 80%的范围内。
5. 如权利要求 1 所述的显示装置,还包括
配向材料层,由用于形成所述配向层的配向材料形成,设置在所述微腔外部,并覆盖所述多个珠构件。
6. 如权利要求 1 所述的显示装置,其中
被所述多个珠构件阻挡的所述注入孔的面积在所述注入孔的全部面积的 80%至 100%的范围内。
7. 如权利要求 1 所述的显示装置,其中所述多个珠构件还设置在所述多个微腔之间。
8. 如权利要求 1 所述的显示装置,其中
用于形成所述封装层的封装层材料的粘性为 1000cp 或更小。
9. 如权利要求 8 所述的显示装置,其中
所述封装层材料的粘性在 30cp 至 100cp 的范围内。

显示装置

技术领域

[0001] 本发明涉及显示装置及其制造方法。

背景技术

[0002] 液晶显示器一般包括两个场产生电极和插设在两个场产生电极之间的液晶层。液晶显示器可以施加电压到场产生电极以通过产生的电场控制液晶层的液晶分子的排列，从而控制入射光的偏振以显示图像。

[0003] 液晶显示器可以包括薄膜晶体管阵列面板和相对面板。薄膜晶体管阵列面板可以包括用于传输栅信号的栅线、用于传输数据信号的数据线、连接到栅线和数据线的薄膜晶体管以及连接到薄膜晶体管的像素电极（其是场产生电极之一）。相对面板可以包括光阻挡构件、滤色器和公共电极（其是场产生电极之一）。在某些情形下，光阻挡构件、滤色器和公共电极可以形成在薄膜晶体管阵列面板上。

[0004] 通常，两个基板分别被用于形成薄膜晶体管阵列面板和相对面板。两个基板会对与液晶显示器相关的重量、厚度、成本和 / 或制造时间不期望地起作用。

[0005] 在此背景部分公开的以上信息是为了增强对本发明的背景的理解。背景部分可包含不构成在本国中对于本领域普通技术人员而言已经知晓的现有技术的信息。

发明内容

[0006] 本发明的实施例可以涉及一种显示装置，该显示装置仅包括一个基板，使得与该装置相关的重量、厚度、成本和 / 或制造时间可以被最小化。显示装置可以包括设置在腔的开口处的支撑元件，使得显示装置可以具有坚固的结构。本发明的实施例可以涉及一种用于制造仅使用一个基板的显示装置的方法。

[0007] 本发明的实施例可以涉及一种显示装置，其包括基板，该基板包括多个像素区域。显示装置还可以包括设置在基板上的薄膜晶体管。显示装置还可以包括电连接到薄膜晶体管并设置在像素区域中的像素电极。显示装置还可以包括交叠像素电极的顶层，多个微腔位于顶层和像素电极之间，微腔具有注入孔。显示装置还可以包括设置在微腔内部的配向层。显示装置还可以包括设置在微腔内部的液晶层。显示装置还可以包括设置在注入孔处的多个珠构件 (bead member)。显示装置还可以包括交叠顶层并交叠多个珠构件的封装层。

[0008] 珠构件的直径可以等于或大于微腔的高度。

[0009] 珠构件的直径可以等于或小于微腔的高度的 110%。

[0010] 被多个珠构件阻挡的注入孔的面积可以在注入孔的全部面积的 1% 到 80% 的范围内。

[0011] 显示装置可以包括配向材料层，该配向材料层由用于形成配向层的配向材料形成，设置在微腔外部，并覆盖多个珠构件。

[0012] 被多个珠构件阻挡的注入孔的面积可以在注入孔的全部面积的 80% 至 100% 的范围内。

- [0013] 多个珠构件还可以设置在多个微腔之间。
- [0014] 用于形成封装层的封装层材料的粘性可以是 1000cp 或更小。
- [0015] 封装层材料的粘性可以在 30cp 至 100cp 的范围内。
- [0016] 本发明的实施例可以涉及一种用于形成显示装置的方法。该方法可以包括以下步骤：在基板上形成薄膜晶体管，该基板包括多个像素区域；在像素区域中形成像素电极，像素电极电连接到薄膜晶体管；形成交叠像素电极的牺牲层；形成交叠牺牲层的顶层；暴露牺牲层的一部分；除去牺牲层以在像素电极和顶层之间形成多个微腔，微腔具有注入孔；提供混合物到微腔，混合物包括多个珠构件以及配向材料和液晶材料中的至少一种；以及形成交叠顶层并交叠多个珠构件的封装层。
- [0017] 珠构件可以位于注入孔处。配向层可以形成在像素电极上并且在顶层下面。
- [0018] 珠构件的直径可以在微腔的高度至微腔的高度的 110% 的范围内。
- [0019] 被多个珠构件阻挡的注入孔的面积可以在注入孔的全部面积的 1% 到 80% 的范围内。
- [0020] 配向材料可以覆盖珠构件。
- [0021] 珠构件可以位于注入孔处，液晶材料通过提供混合物到微腔而被提供到微腔中。
- [0022] 被多个珠构件阻挡的注入孔的面积可以在注入孔的全部面积的 80% 至 100% 的范围内。
- [0023] 多个珠构件可以进一步设置在多个微腔之间。
- [0024] 该方法可以包括在微腔中形成液晶层之后除去位于顶层上的液晶材料。
- [0025] 用于形成封装层的材料的粘性可以是 1000cp 或更小。
- [0026] 混合物可以包括多个珠构件和液晶材料。
- [0027] 本发明的实施例可以涉及一种显示装置，其包括基板，该基板包括多个像素区域，多个像素区域包括对应于显示装置的第一像素的第一像素区域。显示装置还可以包括设置在基板上的薄膜晶体管。显示装置还可以包括电连接到薄膜晶体管并设置在第一像素区域中的第一像素电极。显示装置还可以包括交叠第一像素电极的顶层，腔位于顶层和第一像素电极之间，腔具有开口。显示装置还可以包括设置在腔内部的配向层。显示装置还可以包括设置在腔内部的液晶层。显示装置还可以包括设置在开口处的多个珠构件，多个珠构件包括第一珠构件，第一珠构件的第一部分设置在腔内部，第一珠构件的第二部分设置在腔外部。显示装置还可以包括交叠顶层并交叠多个珠构件的封装层。
- [0028] 第一珠构件的直径可以等于或大于腔的高度。
- [0029] 第一珠构件的直径可以等于或小于腔的高度的 110%。
- [0030] 被多个珠构件阻挡的开口的面积可以在开口的全部面积的 1% 到 80% 的范围内。
- [0031] 显示装置可以包括配向材料层，该配向材料层由用于形成配向层的配向材料形成，设置在腔外部，并覆盖多个珠构件。配向材料层可以覆盖第一珠构件的第二部分。
- [0032] 被多个珠构件阻挡的开口的面积可以在开口的全部面积的 80% 到 100% 的范围内。
- [0033] 显示装置可以包括设置在第一像素区域中的第二像素电极。多个珠构件可以设置在第一像素电极和第二像素电极之间。
- [0034] 用于形成封装层的封装层材料的粘性可以是 1000cp 或更小。

[0035] 封装层材料的粘性可以在 30cp 至 100cp 的范围内。

[0036] 本发明的实施例可以涉及一种用于形成显示装置的方法。该方法可以包括以下步骤：在基板上形成薄膜晶体管，该基板包括多个像素区域，多个像素区域包括对应于显示装置的第一像素的第一像素区域；在第一像素区域中形成第一像素电极，第一像素电极电连接到薄膜晶体管；形成交叠像素电极的牺牲层；形成交叠牺牲层的顶层；暴露牺牲层的一部分；除去牺牲层以在第一像素电极和顶层之间形成腔，腔具有开口；提供混合物到腔，混合物包括多个珠构件以及配向材料和液晶材料中的至少一种，其中多个珠构件包括第一珠构件，其中配向材料的第一部分和液晶材料的第一部分中的至少一个设置在腔内部，其中配向材料的第二部分和液晶材料的第二部分中的至少一个设置在腔外部，其中第一珠构件的第一部分设置在腔内部，其中第一珠构件的第二部分设置在腔外部；以及形成交叠顶层并交叠多个珠构件的封装层。

[0037] 珠构件可以位于配向材料的第一部分和配向材料的第二部分之间。

[0038] 第一珠构件的直径可以在腔的高度至腔的高度的 110% 的范围内。

[0039] 被多个珠构件阻挡的开口的面积可以在开口的全部面积的 1% 至 80% 的范围内。

[0040] 配向材料的第二部分可以覆盖第一珠构件的第二部分。

[0041] 在液晶材料的第一部分被提供到腔中之前，第一珠构件可以位于开口处。

[0042] 被多个珠构件阻挡的开口的面积可以在注入孔的全部面积的 80% 至 100% 的范围内。在液晶材料的第一部分被提供到腔中时或之后，第一珠构件可以位于开口处。

[0043] 该方法可以包括在第一像素区域中形成第二像素电极。多个珠构件可以设置在第一像素电极和第二像素电极之间。

[0044] 该方法可以包括：在液晶层的第一部分已经被提供到腔中之后，除去液晶材料的第二部分。

[0045] 用于形成封装层的材料的粘性可以是 1000cp 或更小。

[0046] 混合物可以包括多个珠构件和液晶材料。

[0047] 本发明的实施例可以涉及一种显示装置，该显示装置可以包括以下元件：基板，包括多个像素区域；薄膜晶体管，形成在基板上；像素电极，连接到薄膜晶体管并形成在多个像素区域中的像素区域中；顶层，形成在像素电极上以与像素电极间隔开，微腔在两者之间；配向层，形成在像素电极上并在顶层下面；注入孔，形成在顶层中以暴露微腔的一部分；液晶层，填充微腔；多个珠构件，包括形成在注入孔中的珠构件；以及封装层，形成在顶层上以覆盖注入孔以密封微腔。

[0048] 珠构件的直径可以等于或大于微腔的高度。

[0049] 珠构件的直径可以等于或小于微腔的高度乘以 110%。

[0050] 其中多个珠构件阻挡注入孔的面积可以为注入孔的全部面积的 1% 以上并且 80% 以下。

[0051] 由用于形成配向层的配向材料形成的层可以覆盖珠构件。

[0052] 其中珠构件阻挡注入孔的面积可以为注入孔的全部面积的 80% 以上并且 100% 以下。

[0053] 多个珠构件的一些可以设置在彼此面对的两个注入孔之间的区域中。

[0054] 封装层的粘性可以为 1000cp 或更小。

[0055] 封装层的粘性可以为 30cp 以上并且 100cp 以下。

[0056] 本发明的实施例可以涉及一种显示装置的制造方法。该方法可以包括以下步骤：在基板上形成薄膜晶体管，该基板包括多个像素区域；在多个像素区域的像素区域中形成连接到薄膜晶体管的像素电极；在像素电极上形成牺牲层；在牺牲层上形成顶层；暴露牺牲层的一部分；通过除去牺牲层而在像素电极和顶层之间形成微腔；将包括配向材料和多个珠构件（其包括珠构件）的混合物供应至注入孔；通过经由注入孔注入液晶材料而在微腔中形成液晶层；以及在顶层上形成封装层以密封微腔。

[0057] 在配向材料的供应中，珠构件可以位于注入孔中，配向材料可以被注入到微腔中，并且配向层可以形成在像素电极上和顶层下。

[0058] 珠构件的直径可以等于或大于微腔的高度，并且可以等于或小于微腔的高度乘以 110%。

[0059] 其中多个珠构件阻挡注入孔的面积可以为注入孔的全部面积的 1% 以上并且 80% 以下。

[0060] 由用于形成配向层的配向材料形成的层可以覆盖珠构件。

[0061] 在液晶层的形成中，珠构件可以位于注入孔中，并且通过将包括液晶材料和另外的珠构件的混合物供应至注入孔，液晶材料可以被注入到微腔中。

[0062] 其中多个珠构件和另外的珠构件阻挡注入孔的面积可以大于注入孔的全部面积的 80% 并且为注入孔的全部面积的 100% 以下。

[0063] 在液晶层的形成中，一些珠构件可以设置在彼此面对的两个注入孔之间的区域中。

[0064] 用于形成封装层的材料的粘性可以是 1000cp 或更小。

[0065] 显示装置的制造方法还可以包括：在形成液晶层之后，除去液晶材料的位于顶层之上的部分。

[0066] 本发明的实施例可以涉及一种显示装置的制造方法。该方法可以包括以下步骤：在基板上形成薄膜晶体管，该基板包括多个像素区域；在像素区域中形成连接到薄膜晶体管的像素电极；在像素电极上形成牺牲层；在牺牲层上形成顶层；暴露牺牲层的一部分；通过除去牺牲层而在像素电极和顶层之间形成微腔；在通过将包括液晶材料和珠构件的混合物供应至注入孔使珠构件位于注入孔中并且液晶材料被注入到微腔中时，在微腔中形成液晶层；以及在顶层上形成封装层以密封微腔。

附图说明

[0067] 图 1 是示出根据本发明的实施例的显示装置的平面图。

[0068] 图 2 是示出根据本发明的实施例的显示装置的一个像素的平面图。

[0069] 图 3 是示出根据本发明的实施例的显示装置的一部分沿着图 1 中所示的线 III-III 截取的截面图。

[0070] 图 4 是示出根据本发明的实施例的显示装置的一部分沿着图 1 中所示的线 IV-IV 截取的截面图。

[0071] 图 5 至图 10 是示出根据本发明的实施例的显示装置的制造方法的工艺截面图。

[0072] 图 11 是示出根据本发明的实施例的显示装置的平面图。

[0073] 图 12 是示出根据本发明的实施例的显示装置的一个像素的平面图。

[0074] 图 13 是示出根据本发明的实施例的显示装置的一部分沿着图 11 中所示的线 XIII-XIII 截取的截面图。

[0075] 图 14 至图 17 是示出根据本发明的实施例的显示装置的制造方法的工艺截面图。

[0076] 图 18 至图 20 是示出根据本发明的实施例的显示装置的制造方法的工艺截面图。

具体实施方式

[0077] 在下文参照附图更充分地描述本发明,附图中示出了本发明的实施例。如本领域技术人员将认识到的,所描述的实施例可以以各种不同的方式修改,而都不背离本发明的精神或范围。

[0078] 在附图中,为了清晰,层、膜、面板、区域等的厚度可以被夸大。相同的附图标记可以在说明书中指代相同的元件。当称一元件诸如层、膜、区域或面板在另一元件“上”时,它可以直接在另一元件上,或者还可以存在一个或多个插入的元件。相反,当称一个元件“直接在”另一元件“上”时,不存在故意插入的元件(除了可能的环境元件诸如空气之外)。

[0079] 尽管这里可以使用术语第一、第二等来描述各种信号、元件、组件、区域、层和/或部分,但这些信号、元件、组件、区域、层和/或部分不应受到这些术语限制。这些术语可以用于将一个信号、元件、组件、区域、层或部分与另一信号、元件、组件、区域、层或部分区别开。因此,以下讨论的第一信号、元件、组件、区域、层或部分可以被称为第二信号、元件、组件、区域、层或部分,而没有背离本发明的教导。将元件描述为“第一”元件可以不要求或意味着第二元件或其他元件的存在。术语第一、第二等也可以在这里用于区分元件的不同种类。为了简洁,术语第一、第二等可以分别表示第一类型(或第一种类)、第二类型(或第二种类)等。

[0080] 在描述中,术语“连接”可以表示“电连接”;术语“绝缘”可以表示“电绝缘”。

[0081] 图 1 是示出根据本发明的实施例的显示装置的平面图。为了清楚的图示,图 1 仅示出一些构成元件。

[0082] 显示装置包括基板 110 以及交叠基板 110 的顶层 360。基板可以由玻璃和塑料中的至少一种制成。

[0083] 基板 110 包括多个像素区域 PX。多个像素区域 PX 包括形成矩阵(例如,矩形阵列)的多个像素行和多个像素列。每个像素区域 PX 可以包括第一子像素区域 PXa 和第二子像素区域 PXb。第一子像素区域 PXa 和第二子像素区域 PXb 可以基本上垂直地设置和/或可以在像素列方向上对准。

[0084] 第一谷 V1 在像素行方向上位于第一子像素区域 PXa 和第二子像素区域 PXb 之间,第二谷 V2 位于两个直接相邻的像素列之间。

[0085] 顶层 360 的部分可以沿多个像素行形成。在实施例中,第一谷 V1 可以位于顶层 360 的两个直接相邻的部分之间,并可以在显示装置的制造期间使得能够到达位于顶层 360 下面的注入孔 307。

[0086] 第一子像素区域 PXa 和第二子像素区域 PXb 的每个可以与注入孔 307 相关,注入孔 307 可以是允许到达微腔 305 的开口。一个注入孔 307 可以对应于第一子像素区域 PXa 的下侧,另一个注入孔 307 可以对应于第二子像素区域 PXb 的上侧。两个注入孔 307 可以

彼此面对。

[0087] 珠构件 400 可以形成在注入孔 307 处。在实施例中,至少一个珠构件 400 可以设置在每个注入孔 307 处。在实施例中,三个珠构件 400 可以设置在形成于第一子像素区域 PXa 中的注入孔 307 处,三个珠构件 400 可以设置在形成于第二子像素区域 PXb 中的注入孔 307 处。在实施例中,设置在与第一子像素区域 PXa 相关的注入孔 307 处的珠构件 400 的数目可以不同于设置在与第二子像素区域 PXb 相关的注入孔 307 处的珠构件 400 的数目。在实施例中,珠构件 400 可以设置在一些注入孔 307 处,在剩余的注入孔 307 处可以没有设置珠构件 400。

[0088] 参考图 1 至图 4 描述显示装置的像素。

[0089] 图 2 是示出根据本发明的示范性实施例的显示装置的像素的平面图。图 3 是示出根据本发明的实施例的显示装置的一部分沿着图 1 中所示的线 III-III 截取的截面图。图 4 是示出根据本发明的实施例的显示装置的一部分沿着图 1 中所示的线 IV-IV 截取的截面图。

[0090] 参照图 1 至图 4,像素可以与多个栅极导体相关,多个栅极导体包括栅线 121、降压栅线 (step-down gate line) 123 和存储电极线 131,其可以形成在基板 110 上。

[0091] 栅线 121 和降压栅线 123 可以主要地在水平方向 (或平行于第一谷 V1 的像素行方向) 上延伸并可以传输栅信号。栅极导体还可以包括分别从栅线 121 基本上向上和向下突出的第一栅电极 124h 和第二栅电极 124l。栅极导体还可以包括从降压栅线 123 向上突出的第三栅电极 124c。第一栅电极 124h 和第二栅电极 124l 可以在像素列方向上彼此基本上对准并可以形成栅线 121 的一个增大部分。栅电极 124h、124l 和 124c 可以具有一个或多个其他突出构造。

[0092] 每个存储电极线 131 主要地在水平方向 (例如,像素行方向) 上延伸以传输预定的电压诸如公共电压 Vcom。存储电极线 131 包括向上和向下突出的存储电极 129、朝向栅线 121 延伸并基本上垂直于栅线 121 延伸的一对垂直部分 134 以及连接垂直部分 134 的端部的水平部分 127。水平部分 127 包括朝向栅线 121 扩展的电容器电极 137。

[0093] 栅绝缘层 140 可以形成在 (并可以覆盖) 栅极导体 121、123、124h、124l、124c 和 131 上。栅绝缘层 140 可以由无机绝缘材料诸如硅氮化物 (SiNx) 和硅氧化物 (SiOx) 中的至少一种制成。栅绝缘层 140 可以具有单层结构或多层结构。

[0094] 第一半导体 154h、第二半导体 154l 和第三半导体 154c 形成在栅绝缘层 140 上。第一半导体 154h 可以位于第一栅电极 124h 上,第二半导体 154l 可以位于第二栅电极 124l 上,第三半导体 154c 可以位于第三栅电极 124c 上。第一半导体 154h 和第二半导体 154l 可以连接到彼此,第二半导体 154l 和第三半导体 154c 可以连接到彼此。第一半导体 154h 可以交叠数据线 171 的延伸部分。半导体 154h、154l 和 154c 可以由非晶硅、多晶硅、金属氧化物等的一种或多种制成。

[0095] 欧姆接触 (未示出) 可以分别形成在半导体 154h、154l 和 154c 上。欧姆接触可以由硅化物或其中 n 型杂质以高浓度掺杂的材料 (诸如 n+ 氢化非晶硅) 制成。

[0096] 像素可以与多个数据导体相关,多个数据导体包括数据线 171、第一源电极 173h、第二源电极 173l、第三源电极 173c、第一漏电极 175h、第二漏电极 175l 和第三漏电极 175c。一些数据导体可以形成在半导体 154h、154l 和 154c 上。

[0097] 数据线 171 可以传输数据信号。数据线可以主要地在垂直方向（例如，像素列方向）上延伸并可以交叉栅线 121 和降压栅线 123。数据线 171 可以包括（或可以连接到）分别对应于第一栅电极 124h 和第二栅电极 124l 并彼此连接的第一源电极 173h 和第二源电极 173l。

[0098] 第一漏电极 175h、第二漏电极 175l 和第三漏电极 175c 的每个可以包括相对较宽部分和连接到相对较宽部分的相对较窄的杆形端部。第一漏电极 175h 和第二漏电极 175l 的杆形端部分别被第一源电极 173h 和第二源电极 173l 部分地围绕。第二漏电极 175l 的相对较宽部分连接到第三源电极 173c，其被弯曲成字母“U”形。第三漏电极 175c 的宽端部 177c 交叠电容器电极 137 以形成降压电容器 Cstd，第三漏电极 175c 的杆形端部被第三源电极 173c 部分地围绕。

[0099] 第一栅电极 124h、第一源电极 173h 和第一漏电极 175h 与第一半导体 154h 一起形成第一薄膜晶体管 Qh。第二栅电极 124l、第二源电极 173l 和第二漏电极 175l 与第二半导体 154l 一起形成第二薄膜晶体管 Ql。第三栅电极 124c、第三源电极 173c 和第三漏电极 175c 与第三半导体 154c 一起形成第三薄膜晶体管 Qc。

[0100] 第一半导体 154h、第二半导体 154l 和第三半导体 154c 可以连接到彼此。半导体 154h、154l 和 154c 的一个或多个可以具有与数据导体 173h、173l、173c、175h、175l 和 175c 的一个或多个以及相关的欧姆接触的一个或多个基本上相同的平面形状，除了源电极 173h、173l 和 173c 的一个或多个与漏电极 175h、175l 和 175c 的一个或多个之间的一个或多个沟道区之外。

[0101] 在第一半导体 154h 中，在显示装置的平面图中，没有被第一源电极 173h 和第一漏电极 175h 覆盖的暴露部分设置在第一源电极 173h 与第一漏电极 175h 之间。在第二半导体 154l 中，在显示装置的平面图中，没有被第二源电极 173l 和第二漏电极 175l 覆盖的暴露部分设置在第二源电极 173l 与第二漏电极 175l 之间。在第三半导体 154c 中，没有被第三源电极 173c 和第三漏电极 175c 覆盖的暴露部分设置在第三源电极 173c 与第三漏电极 175c 之间。

[0102] 钝化层 180 形成在数据导体 171、173h、173l、173c、175h、175l 和 175c 以及半导体 154h、154l 和 154c 的暴露在相应的源电极 173h、173l 和 173c 与相应的漏电极 175h、175l 和 175c 之间的部分上。钝化层 180 可以由有机绝缘材料或无机绝缘材料制成。钝化层 180 可以具有单层结构或多层结构。

[0103] 每个像素区域 PX 中的滤色器 230 形成在钝化层 180 上。每个滤色器 230 可以显示基色之一和 / 或可以显示白色。在实施例中，基色可以是红色、绿色和蓝色的三基色。在实施例中，基色可以包括青色、洋红色和黄色。在实施例中，滤色器 230 可以沿直接相邻的数据线 171 之间的空间在列方向上延伸。

[0104] 光阻挡构件 220 形成在直接相邻的滤色器 230 之间和 / 或滤色器的分离部分之间的区域中。光阻挡构件 220 形成在像素区域 PX 的边界上并形成在薄膜晶体管上以防止光泄漏。滤色器 230 可以包括形成在第一子像素区域 PXa 中的第一部分并可以包括形成在第二子像素区域 PXb 中的第二部分。光阻挡构件 220 可以包括形成在第一子像素区域 PXa 和第二子像素区域 PXb 之间的部分以覆盖晶体管。

[0105] 光阻挡构件 220 包括水平光阻挡构件 220a，水平光阻挡构件 220a 沿着栅线 121 和

降压栅线 123 延伸并覆盖第一薄膜晶体管 Qh、第二薄膜晶体管 Q1 和第三薄膜晶体管 Qc。光阻挡构件 220 还包括沿着数据线 171 延伸的垂直光阻挡构件 220b。水平光阻挡构件 220a 交叠第一谷 V1。垂直光阻挡构件 220b 可以交叠第二谷 V2。滤色器 230 和光阻挡构件 220 可以在显示装置的相同层中彼此直接接触并可以都直接接触钝化层 180。

[0106] 第一绝缘层 240 可以形成在滤色器 230 和光阻挡构件 220 上。第一绝缘层 240 可以由无机绝缘材料诸如硅氮化物 (SiNx) 和硅氧化物 (SiOx) 中的至少一种制成。第一绝缘层 240 用来保护滤色器 230 (其可以由有机材料制成) 和光阻挡构件 220。在实施例中, 第一绝缘层 240 可以被省略。

[0107] 在第一绝缘层 240、光阻挡构件 220 和钝化层 180 中, 形成第一接触孔 185h 和第二接触孔 185l。

[0108] 像素电极 191 形成在第一绝缘层 240 上。像素电极 191 可以由透明金属氧化物材料诸如铟锡氧化物 (ITO) 和铟锌氧化物 (IZO) 中的至少一种制成。像素电极 191 可以通过接触孔 185h 和 185l 连接到漏电极。

[0109] 像素电极 191 包括彼此分离的第一子像素电极 191h 和第二子像素电极 191l, 栅线 121 和降压栅线 123 基本上设置在子像素电极 191h 和 191l 之间。子像素电极可以在列方向上彼此基本上对准。在显示装置的平面图中, 第一子像素电极 191h 和第二子像素电极 191l 可以彼此分离, 第一谷 V1 设置在两者之间。第一子像素电极 191h 位于第一子像素区域 PXa 中, 第二子像素电极 191l 位于第二子像素区域 PXb 中。

[0110] 第一子像素电极 191h 和第二子像素电极 191l 分别通过第一接触孔 185h 和第二接触孔 185l 连接到第一漏电极 175h 和第二漏电极 175l。因此, 当第一薄膜晶体管 Qh 和第二薄膜晶体管 Q1 导通时, 第一子像素电极 191h 和第二子像素电极 191l 从第一漏电极 175h 和第二漏电极 175l 接收数据电压。

[0111] 第一子像素电极 191h 和第二子像素电极 191l 的每个的整体形状可以基本上为四边形。第一子像素电极 191h 和第二子像素电极 191l 包括十字形的主干。十字形的主干包括水平主干 193h 和 193l 以及分别交叉水平主干 193h 和 193l 的垂直主干 192h 和 192l。第一子像素电极 191h 和第二子像素电极 191l 还可以包括多个微细分支 194h 和 194l 并且还可以包括分别从子像素电极 191h 和 191l 的边缘侧向上或向下突出的突出物 197h 和 197l。

[0112] 像素电极 191 的子像素电极 191h 和 191l 的每个被水平主干 193h 和 193l 中的相关一个和垂直主干 192h 和 192l 中的相关一个划分成四个子区域。微细分支 194h 和 194l 从水平主干 193h 和 193l 以及垂直主干 192h 和 192l 倾斜地延伸, 相对于栅线 121 或水平主干 193h 和 193l 以大致 45 度或 135 度的角度延伸。在实施例中, 两个相邻的子区域的微细分支 194h 和 194l 延伸的方向可以彼此垂直。

[0113] 第一子像素电极 191h 可以包括围绕第一子像素电极 191h 的至少一些元件的外部主干。第二子像素电极 191l 可以包括位于第二子像素电极 191l 的上端和下端处的水平部分。像素电极 191 可以包括位于第一子像素电极 191h 的左边和右边的左右垂直部分 198。左右垂直部分 198 可以防止数据线 171 和第一子像素电极 191h 之间的电容结合 (或耦合)。

[0114] 上面描述的像素区域的布局形式、薄膜晶体管的结构和像素电极的形状是示例并可以在不同的实施例中改变。

[0115] 公共电极 270 可以交叠像素电极 191 并可以与像素电极 191 间隔预定距离。微腔 305 形成在像素电极 191 和公共电极 270 之间。微腔 305 可以由像素电极 191 和公共电极 270 中的至少一个基本围绕。微腔 305 的宽度和面积可以根据显示装置的尺寸和分辨率配置。

[0116] 在实施例中,绝缘层可以设置在公共电极 270 和像素电极 191 之间,微腔 305 可以形成在公共电极 270 和绝缘层之间。

[0117] 公共电极 270 可以由透明金属氧化物材料诸如铟锡氧化物 (ITO) 和铟锌氧化物 (IZO) 中的至少一种制成。预定电压可以施加到公共电极 270,电场可以在像素电极 191 和公共电极 270 之间产生。

[0118] 第一配向层 11 形成在像素电极 191 上。第一配向层 11 还可以直接形成在第一绝缘层 240 的没有被像素电极 191 覆盖的部分上。

[0119] 第二配向层 21 形成在公共电极 270 上并形成在公共电极 270 和第一配向层 11 之间。

[0120] 第一配向层 11 和第二配向层 21 可以是垂直配向层,并可以由一种或多种配向材料诸如聚酰胺酸、聚硅氧烷和聚酰亚胺中的一种或多种制成。配向层 11 和 21 可以在像素区域 PX 的边缘处连接到彼此。

[0121] 包括液晶分子 310 的液晶层形成在微腔 305 中并位于像素电极 191 和公共电极 270 之间。液晶分子 310 可以具有负介电各向异性,并且可以在没有电场被施加到像素电极 191 时取向在基本上垂直于基板 110 的方向上(即,垂直配向)。

[0122] 数据电压被施加到其的第一子像素电极 191h 和第二子像素电极 191i 可以与公共电极 270 一起产生电场以确定液晶分子 310 的方向。透射穿过液晶层的光的亮度可以基本上由液晶分子 310 的方向确定。

[0123] 第二绝缘层 350 可以形成在公共电极 270 上。第二栅绝缘层 350 可以由无机绝缘材料诸如硅氮化物 (SiNx) 和硅氧化物 (SiOx) 中的至少一种制成。在实施例中,第二绝缘层 350 可以被省略。

[0124] 顶层 360 形成在第二绝缘层 350 上。顶层 360 可以由有机材料制成。微腔 305 形成在顶层 360 下面,顶层 360 通过固化工艺硬化以保持微腔 305 的形状。微腔 305 可以位于顶层 360 和像素电极 191 之间。

[0125] 顶层 360 沿像素行形成在每个像素区域 PX 和第二谷 V2 中,而不形成在第一谷 V1 中。也就是说,顶层 360 不形成在第一子像素区域 PXa 和第二子像素区域 PXb 之间。在第一子像素区域 PXa 和第二子像素区域 PXb 的每个中,微腔 305 形成在每个顶层 360 下面。在第二谷 V2 中,顶层 360 的部分设置在微腔 305 的两个部分之间。顶层 360 的位于第二谷 V2 处的部分的厚度可以大于顶层 360 的位于第一子像素区域 PXa 和第二子像素区域 PXb 的每个中的其他部分的厚度。微腔 305 的上表面和侧面可以被顶层 360 覆盖。

[0126] 用于暴露微腔 305 的一部分的注入孔 307 形成在顶层 360 中。注入孔 307 可以在第一子像素区域 PXa 和第二子像素区域 PXb 的边缘处彼此面对。注入孔 307 可以对应于第一子像素区域 PXa 的下侧以允许进入微腔 305 的交叠第一子像素电极 191h 的第一部分。注入孔 307 可以对应于第二子像素区域 PXb 的上侧以允许进入微腔 305 的交叠第二子像素电极 191i 的第二部分。

[0127] 由于微腔 305 被注入孔 307 暴露,所以配向剂和 / 或液晶材料可以通过注入孔 307 被注入到微腔 305 中。

[0128] 珠构件 400 形成在注入孔 307 处。在实施例中,珠构件 400 具有球形,珠构件 400 的一部分位于微腔 305 内部,珠构件 400 的其余部分位于微腔 305 外部。第一珠构件 400 的位于微腔 305 内部的比例可以不同于第二珠构件 400 位于微腔 305 内部的比例。第一珠构件 400 的位于微腔 305 的交叠第一子像素电极 191h 的第一部分内部的比例可以不同于第二珠构件 400 的位于微腔 305 的交叠第二子像素电极 191i 的第二部分内部的比例。珠构件 400 的设置在微腔内部的比例可以根据第一子像素区域 PXa 和第二子像素区域 PXb 之间的区域的构造而(略微地)改变。珠构件 400 可以在列方向上对准或未对准。与第一子像素区域 PXa 相关的珠构件 400 可以在行方向上对准或未对准。与第二子像素区域 PXb 相关的珠构件 400 可以在行方向上对准或未对准。

[0129] 珠构件 400 的高度可以大于或基本上等于微腔 305 的高度。每个珠构件可以固定(或附接)到注入孔 307 并可以直接接触注入孔 307 的边缘。在本发明的实施例中,珠构件 400 的设置在微腔 305 内部的部分可以设置在第一配向层 11 的部分、第一绝缘层 240、滤色器 230、钝化层 180、栅绝缘层 140 和基板 110 中的至少一个与第二配向层 21 的部分、公共电极 270 的边缘、第二绝缘层 350 的边缘和顶层 360 的边缘中的至少一个之间。有益地,珠构件 400 可以充分地支撑顶层 360 在注入孔 307 处的边缘,可以基本上防止或最小化在顶层 360 的边缘处的可能的下垂现象,并可以提供显示装置的坚固结构。

[0130] 珠构件 400 的直径可以等于或大于微腔 305 的高度。如果珠构件 400 的直径小于微腔 305 的高度,则珠构件 400 会完全移动到微腔 305 的内部。如果在显示装置的显示区域中珠构件 400 完全地位于微腔 305 的内部,则珠构件 400 会基本上影响光透射,使得显示的图像会被不利地影响。在实施例中,珠构件 400 的直径可以等于或大于微腔 305 的高度,使得珠构件 400 不完全地进入微腔 305 的内部。

[0131] 珠构件 400 的直径可以等于或小于微腔 305 的高度的 110%。如果珠构件 400 的直径比微腔 305 的高度大得多,则珠构件 400 会不能充分地固定到注入孔 307,和 / 或珠构件 400 可能不具有设置在微腔 305 内部的足够部分以充分地支撑顶层 360。

[0132] 珠构件 400 的外表面可以被用于形成第一配向层 11 和第二配向层 21 的配向材料围绕。也就是说,配向材料可以覆盖珠构件 400。在形成第一配向层 11 和第二配向层 21 的工艺中,当配向材料和珠构件 400 彼此混合以被供应到注入孔 307 时,配向材料的一部分可以进入微腔 305 以形成配向层 11 和 21,配向材料的另一部分可以保留在珠构件 400 的表面上。随着配向材料固化,珠构件 400 可以用来被牢固地固定到注入孔 307。

[0133] 珠构件 400 可以部分地阻挡注入孔 307 而不完全地阻挡注入孔 307。液晶材料可以通过注入孔 307 的没有被珠构件 400 阻挡的部分而被注入到微腔中。在实施例中,注入孔 307 的被珠构件 400 阻挡的部分可以在注入孔 307 的 1% 至 80% 的范围内。

[0134] 第三绝缘层 370 可以形成在顶层 360 上。第三绝缘层 370 可以由无机绝缘材料诸如硅氮化物(SiN_x)和硅氧化物(SiO_x)中的至少一种制成。第三绝缘层 370 可以形成为覆盖顶层 360 的顶部和侧面。第三绝缘层 370 用来保护顶层 360(其可以由有机材料制成)。在实施例中,第三绝缘层 370 可以被省略。

[0135] 封装层 390 可以形成在第三绝缘层 370 上。封装层 390 形成为覆盖注入孔 307,尤

其是微腔 305 的被暴露的部分（例如，微腔 305 的没有被珠构件 400 密封的部分）。封装层 390 可以密封微腔 305，使得微腔 305 中的液晶分子 310 保持在微腔 305 内部而没有不期望的泄漏。在实施例中，封装层 390 可以直接接触液晶分子 310 的一些，封装层 390 可以由基本上不与液晶分子 310 反应的材料制成。例如，封装层 390 可以由聚对苯二甲撑和 / 或具有类似特性的一种或多种材料制成。

[0136] 在本发明的实施例中，珠构件 400 部分地阻挡注入孔 307 的局部区域，使得封装层 390 的材料进入微腔 305 的可能性较小。如果注入孔 307 完全未被阻挡，为了防止封装层 390 的材料渗入到微腔 305 中，封装层 390 的材料可能需要具有足够高的粘性。如果封装层 390 的材料的粘性基本上高，则封装层 390 的平坦性和 / 或厚度可能不是足够均匀的。在本发明的实施例中，由于注入孔 307 被珠构件 400 部分地阻挡，因此封装层 390 的粘性可以基本上被最小化。有益地，封装层 390 可以是令人满意地均匀的。在实施例中，封装层 390 的材料的粘性可以是 1000cp 或更小。在实施例中，封装层 390 的材料的粘性可以在 30cp 至 100cp 的范围内。

[0137] 封装层 390 可以具有多层结构，诸如双层结构或三层结构。双层结构可以包括由不同的材料制成的两个层。三层结构可以包括三个层，其中相邻层的材料彼此不同。例如，封装层 390 可以包括由有机绝缘材料制成的层并且可以包括由无机绝缘材料制成的层。

[0138] 尽管没有示出，但是偏振器还可以形成在显示装置的上表面和下表面上。偏振器可以包括第一偏振器和第二偏振器。第一偏振器可以附接到基板 110 的下侧上，第二偏振器可以附接到封装层 390 上。

[0139] 图 5 至图 10 是示出根据本发明的实施例的显示装置的制造方法的工艺截面图。显示装置可以基本上类似于参考图 1 至图 4 讨论的显示装置。

[0140] 在第一方向上延伸的栅线 121 和降压栅线 123 形成在由玻璃或塑料制成的基板 110 上。第一栅电极 124h、第二栅电极 124l 和第三栅电极 124c 可以从栅线 121 突出。

[0141] 在形成栅线 121 和 123 的工艺中，存储电极线 131 也可以一起形成，并且可以与栅线 121、降压栅线 123 以及栅电极 124h、124l 和 124c 间隔开。

[0142] 接着，栅绝缘层 140 可以形成在基板 110 的整个表面上并可以覆盖栅线 121、降压栅线 123、栅电极 124h、124l 和 124c 以及存储电极线 131。栅绝缘层 140 可以使用无机绝缘材料诸如硅氧化物 (SiO_x) 或硅氮化物 (SiN_x) 形成。栅绝缘层 140 可以具有单层结构或多层结构。

[0143] 接着，第一半导体 154h、第二半导体 154l 和第三半导体 154c 通过在栅绝缘层 140 上沉积半导体材料诸如非晶硅、多晶硅和 / 或金属氧化物、然后图案化沉积的半导体材料而形成。第一半导体 154h 可以位于第一栅电极 124h 上，第二半导体 154l 可以位于第二栅电极 124l 上，第三半导体 154c 可以位于第三栅电极 124c 上。

[0144] 接着，在第二方向上延伸的数据线 171 通过沉积金属材料、然后图案化沉积的金属材料而形成。金属材料可以具有单层结构或多层结构。

[0145] 从数据线 171 突出在第一栅电极 124h 之上的第一源电极 173h 和与第一源电极 173h 间隔开的第一漏电极 175h 在形成数据线 171 时被形成。与第一源电极 173h 连接的第二源电极 173l 和与第二源电极 173l 间隔开的第二漏电极 175l 在形成数据线 171 时被形成。连接到第二漏电极 175l 的第三源电极 173c 和与第三源电极 173c 间隔开的第三漏电

极 175c 在形成数据线 171 时被形成。

[0146] 半导体 154h、154l 和 154c、数据线 171、源电极 173h、173l 和 173c 以及漏电极 175h、175l 和 175c 可以通过顺序地沉积半导体材料和金属材料、然后同时图案化半导体材料和金属材料而形成。在实施例中,第一半导体 154h 的部分可以延伸以交叠数据线 171 的部分。

[0147] 栅电极 124h、124l、124c、源电极 173h、173l、173c 以及漏电极 175h、175l、175c 可以与半导体 154h、154l、154c 一起形成薄膜晶体管 (TFT) Qh、Ql、Qc。

[0148] 接着,钝化层 180 形成在数据线 171、源电极 173h、173l 和 173c、漏电极 175h、175l 和 175c 以及半导体 154h、154l 和 154c 的暴露在相应的源电极 173h、173l、173c 和相应的漏电极 175h、175l、175c 之间的部分上。钝化层 180 可以由有机绝缘材料或无机绝缘材料制成,并可以具有单层结构或多层结构。

[0149] 接着,滤色器 230 形成在每个像素区域 PX 中的钝化层 180 上。滤色器 230 形成在第一子像素区域 PXa 和第二子像素区域 PXb 的每个中,并且不能形成在第一谷 V1 处。具有相同颜色的滤色器 230 可以在列方向上形成在多个像素区域 PX 中。在实施例中,滤色器 230 具有三种颜色,第一颜色滤色器 230 可以首先形成,然后第二颜色滤色器 230 可以通过偏移掩模而形成。接着,第三颜色滤色器可以通过偏移掩模而形成。

[0150] 接着,光阻挡构件 220 形成在每个像素区域 PX 的边界处。光阻挡构件 220 可以交叠钝化层 180 和薄膜晶体管。光阻挡构件 220 的部分可以形成在位于第一子像素区域 PXa 和第二子像素区域 PXb 之间的第一谷 V1 处。

[0151] 在实施例中,光阻挡构件 220 在形成滤色器 230 之后形成。在实施例中,光阻挡构件 220 在形成滤色器 230 之前形成。

[0152] 接着,由无机绝缘材料诸如硅氮化物 (SiN_x) 和 / 或硅氧化物 (SiO_x) 制成的第一绝缘层 240 形成在滤色器 230 和光阻挡构件 220 上。

[0153] 接着,第一接触孔 185h 通过蚀刻钝化层 180、光阻挡构件 220 和第一绝缘层 240 而形成以暴露第一漏电极 175h 的一部分,第二接触孔 185l 形成为暴露第二漏电极 175l 的一部分。

[0154] 接着,通过在第一绝缘层 240 上沉积并图案化透明金属氧化物材料诸如铟锡氧化物 (ITO) 和 / 或铟锌氧化物 (IZO),第一子像素电极 191h 形成在第一子像素区域 PXa 中,第二子像素电极 191l 形成在第二子像素区域 PXb 中。第一子像素电极 191h 和第二子像素电极 191l 通过设置在两者之间的第一谷 V1 而彼此分离。第一子像素电极 191h 通过第一接触孔 185h 连接到第一漏电极 175h,第二子像素电极 191l 通过第二接触孔 185l 连接到第二漏电极 175l。

[0155] 水平主干 193h 和 193l 以及交叉水平主干 193h 和 193l 的垂直主干 192h 和 192l 形成在第一子像素电极 191h 和第二子像素电极 191l 中。形成从水平主干 193h 和 193l 以及垂直主干 192h 和 192l 倾斜地延伸的多个微细分支 194h 和 194l。

[0156] 如图 6 所示,牺牲层 300 通过在像素电极 191 上涂覆光敏有机材料并且执行光刻工艺而形成。

[0157] 牺牲层 300 形成为沿多个像素列连接到彼此。也就是说,每个牺牲层 300 形成为覆盖像素区域 PX 并覆盖位于第一子像素区域 PXa 和第二子像素区域 PXb 之间的第一谷 V1。

[0158] 接着,公共电极 270 通过在牺牲层 300 上沉积透明金属氧化物材料诸如铟锡氧化物(ITO)和/或铟锌氧化物(IZO)而形成。

[0159] 接着,第二绝缘层 350 可以使用无机绝缘材料诸如硅氧化物和/或硅氮化物而形成在公共电极 270 上。

[0160] 接着,顶层 360 使用有机材料而形成在第二绝缘层 350 上。

[0161] 如图 7 所示,顶层 360 的位于第一谷 V1 处的部分可以通过图案化顶层 360 而除去。因而,顶层 360 的部分可以形成为沿着多个像素行连接到彼此。

[0162] 接着,第三绝缘层 370 可以使用无机绝缘材料诸如硅氮化物(SiNx)和/或硅氧化物(SiOx)而形成在顶层 360 上。第三绝缘层 370 形成在图案化的顶层 360 上以覆盖和保护顶层 360 的侧面。

[0163] 如图 8 所示,第三绝缘层 370、第二绝缘层 350 和公共电极 270 的位于第一谷 V1 处的部分通过图案化第三绝缘层 370、第二绝缘层 350 和公共电极 270 而除去。

[0164] 因而,牺牲层 300 的位于第一谷 V1 处的部分被暴露。

[0165] 接着,通过供应显影剂到其中牺牲层 300 被暴露的基板 110 上,牺牲层 300 被完全地除去。备选地或另外地,牺牲层 300 可以使用灰化工艺被完全地除去。

[0166] 在已经除去牺牲层 300 之后,微腔 305 形成在牺牲层 300 原来所在的空间处。

[0167] 像素电极 191 和公共电极 270 通过设置在两者之间的微腔 305 而彼此间隔开,像素电极 191 和顶层 360 通过设置在两者之间的微腔 305 而彼此间隔开。公共电极 270 和顶层 360 可以覆盖微腔 305 的顶部和至少两个横向侧面(不平行于顶部)。

[0168] 微腔 305 通过位于顶层 360 和公共电极 270 被除去的位置的至少一个开口(其被称为液晶注入孔 307)而暴露。液晶注入孔 307 可以沿着第一谷 V1 形成。形成在第一子像素区域 PXa 和第二子像素区域 PXb 的边缘处的两个注入孔 307 可以彼此面对。注入孔 307 可以对应于第一子像素区域 PXa 的下侧以允许进入微腔 305 的交叠第一子像素电极 191h 的第一部分。注入孔 307 可以对应于第二子像素区域 PXb 的上侧以允许进入微腔 305 的交叠第二子像素电极 191i 的第二部分。在实施例中,液晶注入孔 307 也可以沿着第二谷 V2 形成。

[0169] 接着,顶层 360 通过施加热到基板 110 而被固化(或设定成形)。因而,微腔 305 的形状可以通过顶层 360 被基本上保持。

[0170] 接着,如图 9 所示,包括配向材料 15 和珠构件 400 的混合物通过喷嘴 500 被滴落和/或供应到基板 110 上。在实施例中,混合物可以滴落在基板 110 上的第一谷 V1 处。

[0171] 配向材料 15 的实质部分通过彼此面对并位于第一谷 V1 的两个边缘处的至少两个注入孔 307 而被提供(例如,注入)到微腔 305 中。配向材料 15 的部分可以通过在微腔 305 的向内方向上的毛细作用而移动到微腔 305 中。

[0172] 在微腔 305 的向内方向上的毛细作用也可以影响混入在配向材料 15 中的珠构件 400。因此,珠构件 400 可以移动到注入孔 307。因而,珠构件 400 的部分可以被插入到微腔 305 中。在实施例中,珠构件 400 的直径等于或大于微腔 305 的高度;因此,珠构件 400 可以堵塞在注入孔 307 处,使得珠构件 400 的部分可以位于微腔 305 内部而基本上没有到达显示装置的显示区域并使得珠构件的其余部分可以保留在微腔 305 外部。

[0173] 由于珠构件 400 位于注入孔 307 处,所以顶层 360 的边缘可以被支撑。有益地,可

以防止顶层 360 下垂。

[0174] 在实施例中,珠构件 400 的直径可以被最小化,使得珠构件 400 的位于微腔 305 内部的部分的尺寸(或体积)可以仅略微地小于并且可以大致为珠构件 400 的位于微腔 305 外部的部分的尺寸(或体积)。有益地,用于制造珠所需的材料可以被最少化,并且珠构件 400 可以基本上稳定地位于注入孔 307 处。在实施例中,珠构件 400 的直径可以接近微腔 305 的高度。在实施例中,珠构件 400 的直径可以等于或小于微腔 305 的高度的 110%(即,微腔 305 的高度乘以 110%)。

[0175] 注入孔 307 的被珠构件 400 阻挡的面积或比例可以取决于混入在配向材料 15 中的珠构件 400 的量。在实施例中,珠构件 400 的量可以被控制为使得珠构件 400 可以不阻挡注入孔 307 的整个区域。在随后的工艺中,液晶材料可以通过注入孔 307 的敞开(或未被阻挡)部分而注入到微腔 305 的相应部分中。在实施例中,注入孔 307 的被珠构件 400 阻挡的面积可以在注入孔 307 的整个面积的 1%至 80%的范围内。

[0176] 在适当量的配向材料 15 已经设置在微腔 305 中之后,可以执行固化工艺,溶液成分被蒸发。因而,适当量的配向材料 15 可以保留在微腔 305 的内壁上。

[0177] 因此,第一配向层 11 可以形成在像素电极 191 上,第二配向层 21 可以形成在公共电极 270 上。第一配向层 11 和第二配向层 21 可以彼此交叠,微腔 305 设置在两者之间。第一配向层 11 和第二配向层 21 可以在像素区域 PX 的边缘处、在子像素区域的边缘处、在注入孔 307 处和/或在珠构件 400 的表面处物理地连接到彼此。

[0178] 在实施例中,配向层 11 和 21 可以配置为将液晶分子基本上配向在基本上垂直于基板 110(即,垂直于基板 110 的交叠顶层 360 的表面,除了例如珠构件 400 所在的位置之外)的垂直方向上。在实施例中,可以执行照射 UV 光在配向层 11 和 21 上的工艺;因而,配向层 11 和 21 可以配置为将液晶分子基本上配向在基本上平行于基板 110 的水平方向上。

[0179] 接着,液晶材料可以使用喷墨方法或分配方法而被提供(例如,滴落)在基板 110 上。液晶材料可以通过注入孔 307 的敞开部分而被注入到微腔 305 中。注入孔 307 被珠构件 400 部分地阻挡,液晶材料可以通过注入孔 307 的没有被珠构件 400 阻挡的敞开部分而被注入。

[0180] 在实施例中,液晶材料可以通过沿奇数编号的第一谷 V1 形成的注入孔 307 提供而不通过沿偶数编号的第一谷 V1 形成的注入孔 307 提供。在实施例中,液晶材料可以通过沿偶数编号的第一谷 V1 形成的注入孔 307 提供而不通过沿奇数编号的第一谷 V1 形成的注入孔 307 提供。

[0181] 在实施例中,液晶材料通过沿第一个第一谷 V1(即,第一个第一类型的谷 V1)形成的液晶注入孔 307 提供,液晶材料可以通过毛细作用进入液晶注入孔 307 而到微腔 305 中。当液晶材料进入微腔 305 中时,液晶材料可以推动微腔 305 中的空气,使得空气可以通过沿第二个第一谷 V1(即,第二个第一类型的谷)形成的液晶注入孔 307 排出。第二个第一谷 V1 可以直接相邻第一个第一谷 V1。

[0182] 在实施例中,液晶材料可以通过全部的液晶注入孔 307 提供。在实施例中,液晶材料可以通过沿奇数编号的第一谷 V1 形成的注入孔 307 和沿偶数编号的第一谷 V1 形成的注入孔 307 提供。

[0183] 如图 10 所示,封装层 390 通过在第三绝缘层 370 上沉积基本上不与液晶分子 310

化学反应的材料而形成。封装层 390 形成为覆盖液晶注入孔 307, 以完全地密封微腔 305。封装层 390 可以覆盖珠构件 400。

[0184] 在本发明的实施例中, 珠构件 400 部分地阻挡注入孔 307 的局部区域, 使得封装层 390 的材料进入微腔 305 的可能性较小。如果注入孔 307 完全地未被阻挡, 为了防止封装层 390 的材料渗入到微腔 305 中, 封装层 390 的材料会需要具有足够高的粘性。如果封装层 390 的材料的粘性基本上高, 则封装层 390 的平坦性和 / 或厚度可能不是足够均匀的。在本发明的实施例中, 由于注入孔 307 被珠构件 400 部分地阻挡, 则封装层 390 的粘性可以基本上被最小化。有益地, 封装层 390 可以是令人满意地均匀的。在实施例中, 封装层 390 的材料的粘性可以是 1000cp 或更小。在实施例中, 封装层 390 的材料的粘性可以在 30cp 至 100cp 的范围内。有益地, 封装层 390 可以具有令人满意的均匀性。

[0185] 接着, 虽然没有示出, 但是第一偏振器可以附接到基板 110 的下表面上, 第二偏振器可以附接到封装层 390 上。

[0186] 下面参考图 11 至图 13 描述根据本发明的实施例的显示装置。

[0187] 参考图 11 至图 13 描述的显示装置和 / 或实施例的特征和优点可以类似于参考图 1 至图 10 描述的显示装置和 / 或实施例的特征和优点。因此, 可以省略多余的描述。在参考图 11 至图 13 描述的实施例中, 在显示装置的制造工艺中, 珠构件可以与液晶材料混合, 而不是与配向材料混合。

[0188] 图 11 是示出根据本发明的实施例的显示装置的平面图。图 12 是示出根据本发明的实施例的显示装置的一个像素的平面图。图 13 是示出根据本发明的实施例的显示装置的一部分沿着图 11 中所示的线 XIII-XIII 截取的截面图。

[0189] 参照图 11 至图 13, 在显示装置中, 薄膜晶体管和连接到薄膜晶体管的像素电极 191 形成在基板 110 上。顶层 360 交叠像素电极 191。微腔 305 设置在顶层 360 和像素电极 191 之间。包括液晶分子 310 的液晶层形成在微腔 305 中。封装层 390 形成在顶层 360 上以密封微腔 305。

[0190] 微腔 305 通过注入孔 307 暴露在外面, 珠构件 400 提供在注入孔 307 处。在实施例中, 珠构件 400 具有球形, 珠构件 400 的一部分位于微腔 305 中, 珠构件 400 的其余部分位于微腔 305 外部。

[0191] 珠构件 400 可以固定 (或堵塞) 至注入孔 307 以支撑顶层 360 的边缘。有益地, 可以提供显示装置的坚固结构。

[0192] 每个珠构件 400 的直径可以等于或大于微腔 305 的高度的。在实施例中, 珠构件 400 的直径可以等于或小于微腔 305 的高度的 110%。

[0193] 在实施例中, 珠构件 400 可以基本上没有被配向材料覆盖。在实施例中, 在形成液晶层的工艺中, 液晶材料和珠构件 400 彼此混合, 混合物被供应到注入孔 307。因而, 珠构件 400 堵塞在注入孔 307 处, 液晶材料的实质部分被注入 (或提供) 到微腔 305 中。因此, 珠构件 400 的位于微腔 305 内部的部分可以直接接触液晶材料。液晶材料的部分可以保留在珠构件 400 的位于微腔 305 外部的部分上并可以通过清洗工艺去除。

[0194] 由于珠构件 400 堵塞在注入孔 307 中, 所以珠构件 400 可以阻挡注入孔 307 的局部区域或整个区域。在实施例中, 注入孔 307 的被珠构件 400 阻挡的区域可以在注入孔 307 的整个面积的 1% 至 80% 的范围内。

[0195] 在实施例中,注入孔 307 的被珠构件 400 阻挡的面积可以在注入孔 307 的整个面积的 80%至 100%的范围内。也就是说,珠构件 400 可以阻挡注入孔 307 的大部分。因此,珠构件 400 可以防止液晶分子 310 被暴露。因此,由于珠构件 400 可以基本上阻挡封装层 390 的材料进入微腔 305,所以可以基本上最小化封装层 390 的材料的粘性。在实施例中,封装层 390 的材料的粘性可以是 1000cp 或更小。在实施例中,封装层 390 的材料的粘性可以在 30cp 至 100cp 的范围内。

[0196] 在实施例中,珠构件 400 可以形成在彼此面对的两个注入孔 307 之间的区域中。在实施例中,除第一谷 V1 的边缘之外,珠构件 400 可以形成在第一谷 V1 的中心处。在实施例中,珠构件 400 可以基本上填充第一谷 V1 的整个区域并可以补偿显示装置在第一谷 V1 处的厚度,从而可以减小显示装置在第一谷 V1 处的厚度与显示装置在像素区域 PX(即,子像素区域 PXa 和 / 或子像素区域 PXb) 处的厚度之间的差异。

[0197] 图 14 至图 17 是示出根据本发明的实施例的用于制造参考图 11 至图 13 描述的显示装置的方法的工艺截面图。

[0198] 薄膜晶体管 Qh、Ql 和 Qc 以及子像素电极 191h 和 191l 形成在基板 110 上。牺牲层形成在子像素电极 191h 和 191l 上,注入孔 307 可以通过(顺序地)形成和图案化公共电极 270、第二绝缘层 350、顶层 360 和第三绝缘层 370 而形成。微腔 305 通过除去牺牲层而形成。

[0199] 包含配向材料的配向剂被提供(例如,滴落)在基板 110 上,配向剂通过液晶注入孔 307 被提供(例如,注入)到微腔 305 中。在配向剂已经被提供在微腔 305 中之后,可以执行固化工艺,溶液成分可以被蒸发,配向材料可以保留在微腔 305 的内壁上。

[0200] 因此,第一配向层 11 可以形成在像素电极 191 上,并且第二配向层 21 可以形成在公共电极 270 上。第一配向层 11 和第二配向层 21 可以彼此交叠,微腔 305 设置在两者之间。配向层 11 和 21 可以在像素区域 PX 的边缘处连接到彼此。

[0201] 在实施例中,配向层 11 和 21 可以配置为将液晶分子基本上配向在基本上垂直于基板 110(即,垂直于基板 110 的交叠顶层 360 的表面,除了例如珠构件 400 所在的位置之外)的垂直方向上。在实施例中,可以执行照射 UV 光在配向层 11 和 21 上的工艺;因而,配向层 11 和 21 可以配置为将液晶分子基本上配向在基本上平行于基板 110 的水平方向上。

[0202] 如图 16 所示,包括液晶材料 320 和珠构件 400 的混合物可以通过喷嘴 500 滴落和 / 或供应到基板 110 上。在实施例中,混合物可以滴落在基板 110 上的第一谷 V1 中。

[0203] 液晶材料 320 的实质部分通过彼此面对并位于第一谷 V1 的两个边缘处的至少两个注入孔 307 而被提供(例如,注入)到微腔 305 中。液晶材料 320 的部分可以通过在微腔 305 的向内方向上的毛细作用而移动到微腔 305 中。

[0204] 在微腔 305 的向内方向上的毛细作用也可以影响混入在液晶材料 320 中的珠构件 400。因此,珠构件 400 可以移动到注入孔 307。

[0205] 因而,珠构件 400 的部分可以被插入到微腔 305 中。在实施例中,珠构件 400 的直径等于或大于微腔 305 的高度;因此,珠构件 400 可以堵塞在注入孔 307 处,使得珠构件 400 的部分可以位于微腔 305 内部而基本上没有到达显示装置的显示区域并使得珠构件的其余部分可以保留在微腔 305 外部。

[0206] 由于珠构件 400 位于注入孔 307 处,所以顶层 360 的边缘可以被支撑。有益地,可

以防止顶层 360 下垂。

[0207] 在实施例中,珠构件 400 的直径可以被最小化,使得珠构件 400 的位于微腔 305 内部的部分的尺寸(或体积)可以仅略微地小于并可以大致为珠构件 400 的位于微腔 305 外部的部分的尺寸(或体积)。有益地,用于制造珠所需的材料可以被最少化,并且珠构件 400 可以基本上稳定地位于注入孔 307 处。在实施例中,珠构件 400 的直径可以接近微腔 305 的高度。在实施例中,珠构件 400 的直径可以等于或小于微腔 305 的高度的 110%(即,微腔 305 的高度乘以 110%)。

[0208] 注入孔 307 的被珠构件 400 阻挡的面积或比例可以取决于混入在配向材料 15 中的珠构件 400 的量。在实施例中,珠构件 400 的量可以被控制为使得珠构件 400 可以不阻挡注入孔 307 的整个区域。在随后的工艺中,液晶材料可以通过注入孔 307 的敞开(或未被阻挡)部分而注入到微腔 305 的相应部分中。在实施例中,注入孔 307 的被珠构件 400 阻挡的面积可以在注入孔 307 的整个面积的 1%至 80%的范围内。

[0209] 在实施例中,珠构件 400 和配向材料 15 的比率或珠构件 400 的量可以配置为使得珠构件 400 可以基本上阻挡整个注入孔 307。

[0210] 在实施例中,珠构件 400 的量可以配置为使得注入孔 307 的被珠构件 400 阻挡的面积可以在注入孔 307 的整个面积的 80%至 100%的范围内。也就是说,珠构件 400 阻挡注入孔 307 的大部分;因而,珠构件 400 可以防止液晶分子 310 泄漏和/或暴露。

[0211] 在实施例中,珠构件 400 可以基本上填充第一谷 V1 的整个区域。

[0212] 在将液晶材料 320 提供到微腔 305 中的工艺中,液晶材料 320 的滴落在基板 110 上的部分可能不被提供到微腔 305 中并可保留在第三绝缘层 370 的上表面上和/或在第一谷 V1 中。在液晶材料 320 注入工艺之后,可以执行清洗工艺以除去液晶材料 320 的保留在微腔 305 外部的部分。在清洗工艺中,保留在第三绝缘层 370 的上表面上和在第一谷 V1 中的液晶材料 320 可以基本上被除去。

[0213] 由于珠构件 400 可以阻挡注入孔 307 的大部分,所以在执行清洗工艺时,珠构件 400 可以防止位于微腔 305 内部的液晶材料 320 被除去。

[0214] 如图 17 所示,封装层 390 通过在第三绝缘层 370 上沉积基本上不与液晶分子 310(化学)反应的材料而形成。封装层 390 形成为覆盖液晶注入孔 307,以完全地密封微腔 305。封装层 390 可以覆盖珠构件 400。

[0215] 在本发明的实施例中,珠构件 400 部分地阻挡注入孔 307 的局部区域,使得封装层 390 的材料进入微腔 305 的可能性较小。如果注入孔 307 完全未被阻挡,为了防止封装层 390 的材料渗入到微腔 305 中,封装层 390 的材料可能需要具有足够高的粘性。如果封装层 390 的材料的粘性基本上高,则封装层 390 的平坦性和/或厚度可能不是足够均匀的。在本发明的实施例中,由于注入孔 307 被珠构件 400 部分地阻挡,则封装层 390 的粘性可以基本上被最小化。有益地,封装层 390 可以是令人满意地均匀的。在实施例中,封装层 390 的材料的粘性可以是 1000cp 或更小。在实施例中,封装层 390 的材料的粘性可以在 30cp 至 100cp 的范围内。有益地,封装层 390 可以具有令人满意的均匀性。

[0216] 接着,虽然没有示出,偏振器可以形成在封装层 390 的上表面和基板 110 的下表面上。

[0217] 下面参考 18 至图 20 描述根据本发明的实施例的显示装置的制造方法。

[0218] 参考图 18 至图 20 描述的制造方法和 / 或实施例的步骤和优点可以类似于参考图 1 至图 17 的一个或多个描述的制造方法和 / 或实施例的步骤和优点。因此,可以省略多余的描述。在参考图 18 至图 20 描述的实施例中,一些珠构件可以与液晶材料混合,一些珠构件可以与配向材料混合。

[0219] 图 18 至图 20 是示出根据本发明的实施例的显示装置的制造方法的工艺截面图。

[0220] 薄膜晶体管以及子像素电极 191h 和 191i 形成在基板 110 上。牺牲层形成在子像素电极 191h 和 191i 上,注入孔 307 可以通过(顺序地)形成和图案化公共电极 270、第二绝缘层 350、顶层 360 和第三绝缘层 370 而形成。微腔 305 通过除去牺牲层而形成。

[0221] 接着,包括配向材料 15 和珠构件 400 的混合物可以通过喷嘴 500 滴落和 / 或提供到基板 110 上。在实施例中,混合物可以滴落在基板 110 上的第一谷 V1 处。

[0222] 配向材料 15 的实质部分通过至少一个注入孔 307 而被提供(例如,注入)到微腔 305 中,并且珠构件 400 可以位于注入孔 307 处。每个珠构件 400 的直径可以接近并且可以大于微腔 305 的高度。珠构件 400 的量可以被配置为使得珠构件 400 可以部分地阻挡注入孔 307 而不阻挡注入孔 307 的整个区域。

[0223] 如图 19 所示,包括液晶材料 320 和珠构件 400 的混合物可以通过喷嘴 500 滴落和 / 或提供到基板 110 上。在实施例中,混合物可以滴落在基板 110 上的第一谷 V1 处。

[0224] 液晶材料 320 的实质部分通过注入孔 307 而被提供(例如,注入)到微腔 305 中,并且珠构件 400 可以位于注入孔 307 中。每个珠构件 400 的直径可以接近并且可以大于微腔 305 的高度。珠构件 400 的量可以配置为使得在图 18 所示的步骤中提供的珠构件 400 和在图 19 所示的步骤中提供的珠构件 400 可以阻挡注入孔 307 的大部分。

[0225] 接着,可以执行清洗工艺以除去液晶材料 320 的保留在微腔 305 外部的部分。

[0226] 封装层 390 通过在第三绝缘层 370 上沉积基本上不与液晶分子 310(化学)反应的材料而形成。

[0227] 接着,虽然没有示出,偏振器还可以形成在封装层 390 的上表面和基板 110 的下表面上。

[0228] 如从该描述能够理解的,本发明的实施例可以仅需要一个基板。有益地,可以最小化与显示装置相关的厚度、重量和 / 或成本。

[0229] 虽然已经关于目前认为可行的实施例描述了本发明,但是将理解,本发明不限于公开的实施例。本发明旨在涵盖包括在权利要求书的精神和范围内的各种修改和等效布置。

[0230] 标记的描述

[0231]	11 :第一配向层	15 :配向材料
[0232]	21 :第二配向层	110 :基板
[0233]	121 :栅线	123 :降压栅线
[0234]	124h :第一栅电极	124i :第二栅电极
[0235]	124c :第三栅电极	131 :存储电极线
[0236]	140 :栅绝缘层	154h :第一半导体
[0237]	154i :第二半导体	154c :第三半导体
[0238]	171 :数据线	173h :第一源电极

[0239]	173l :第二源电极	173c :第三源电极
[0240]	175h :第一漏电极	175l :第二漏电极
[0241]	175c :第三漏电极	180 :钝化层
[0242]	191 :像素电极	191h :第一子像素电极
[0243]	191l :第二子像素电极	220 :光阻挡构件
[0244]	230 :滤色器	240 :第一绝缘层
[0245]	270 :公共电极	300 :牺牲层
[0246]	305 :微腔	307 :注入孔
[0247]	310 :液晶分	320 :液晶材料
[0248]	350 :第二绝缘层	360 :顶层
[0249]	370 :第三绝缘层	390 :封装层
[0250]	400 :珠构件	

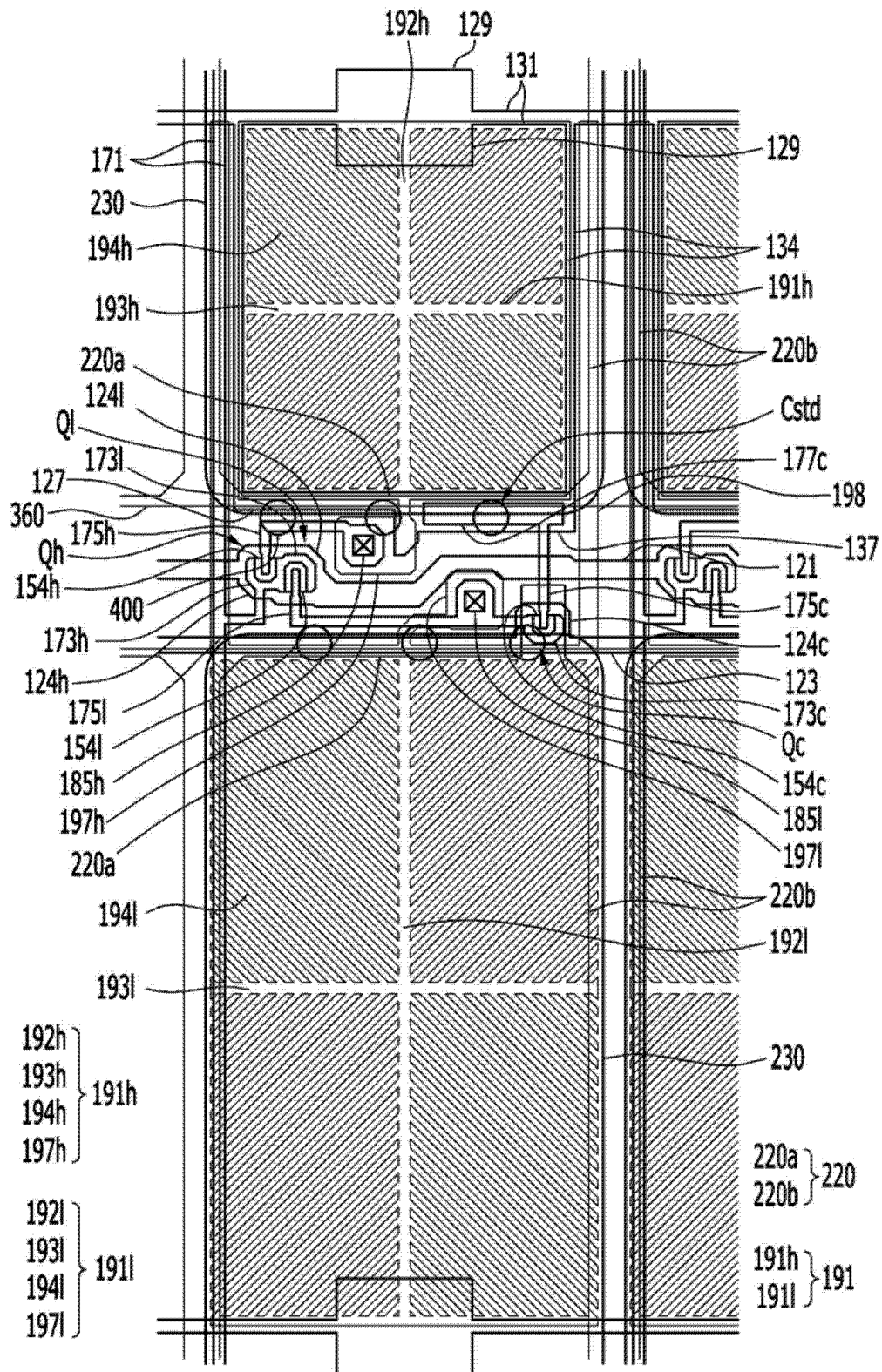


图 2

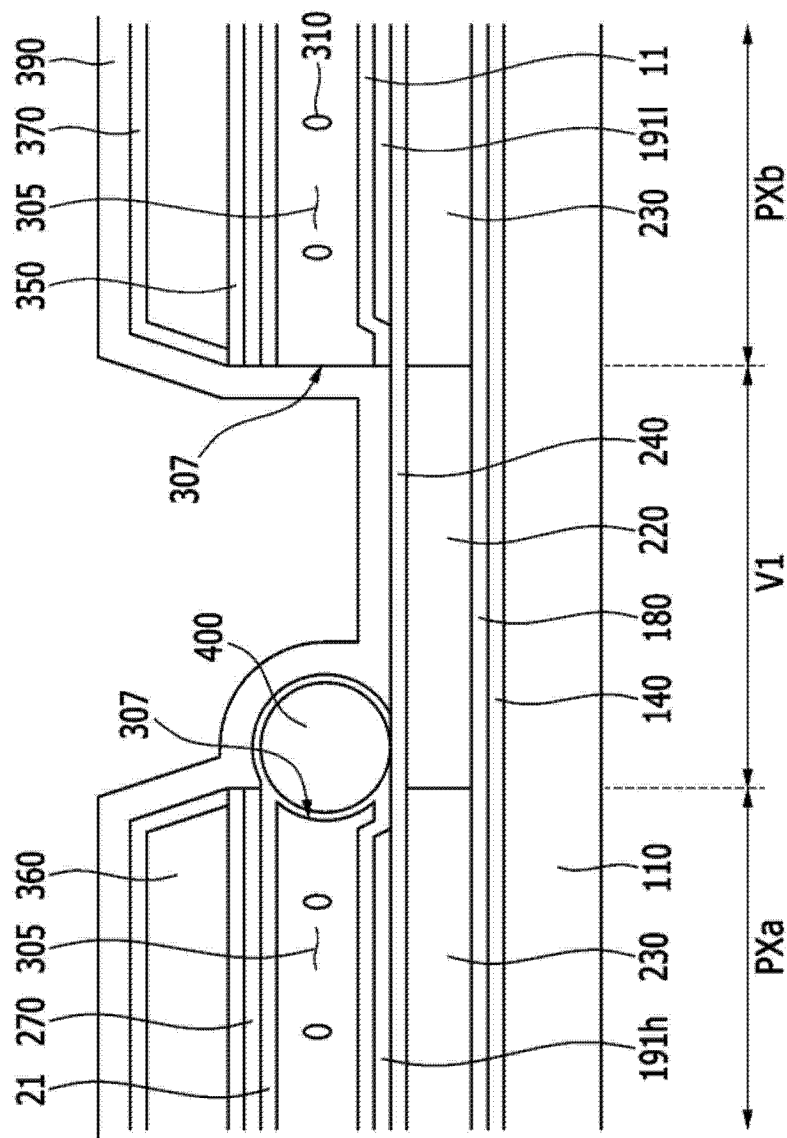


图 3

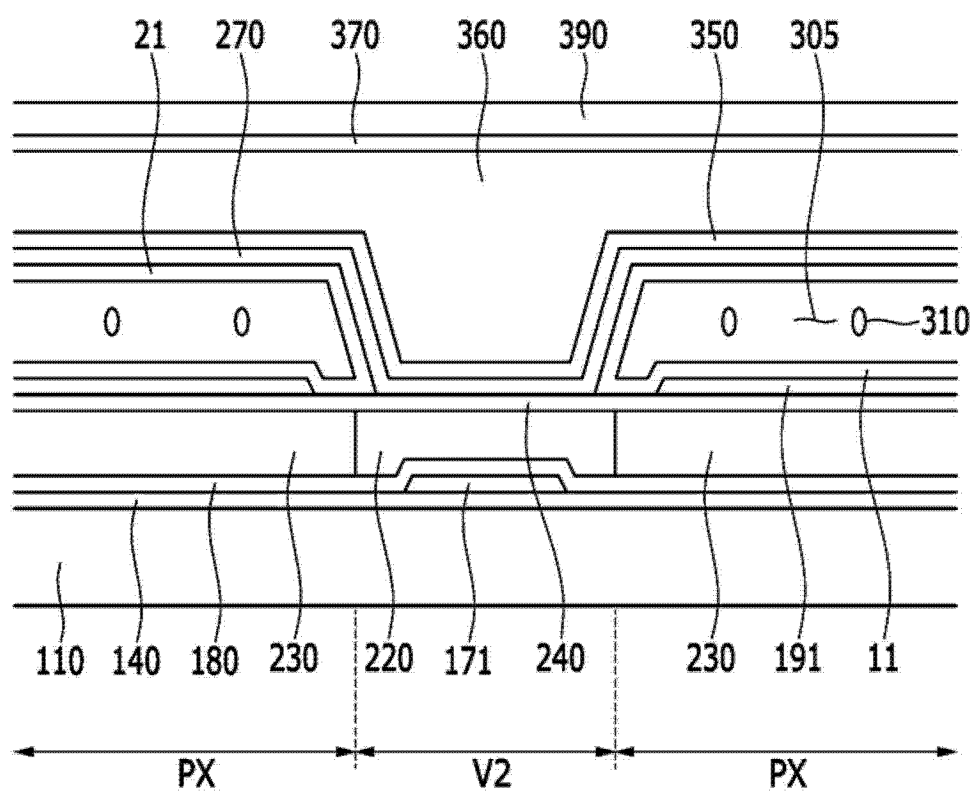


图 4

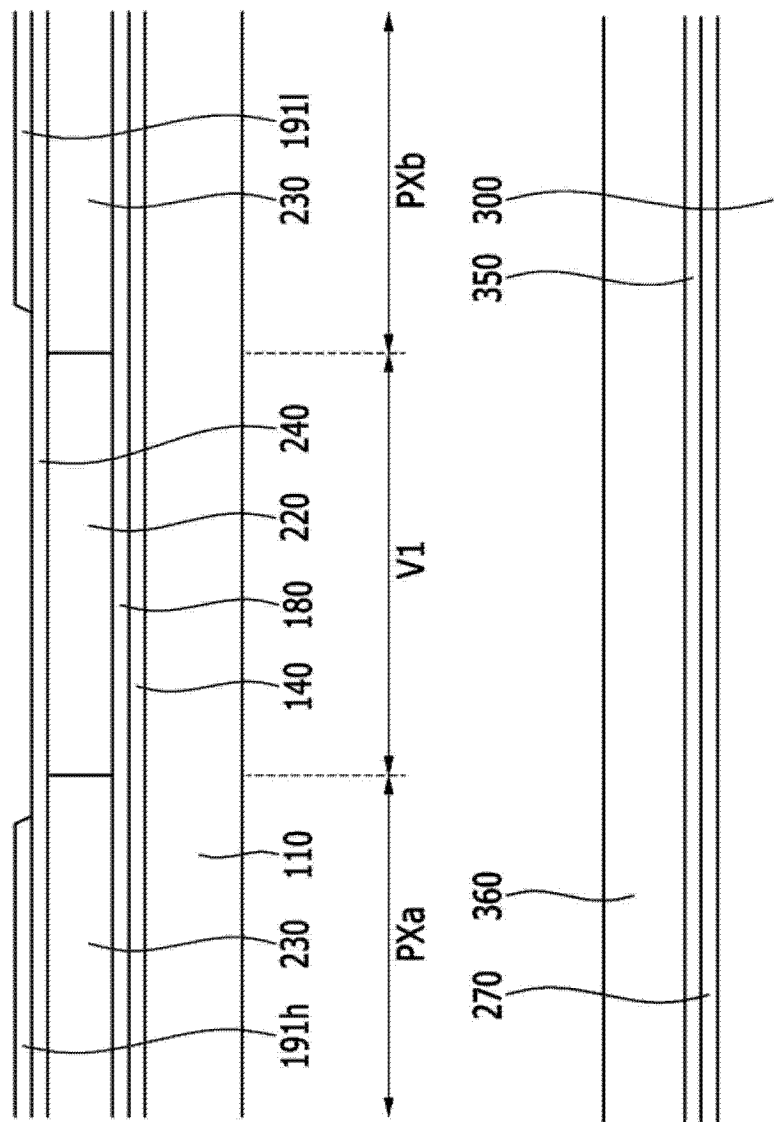


图 5

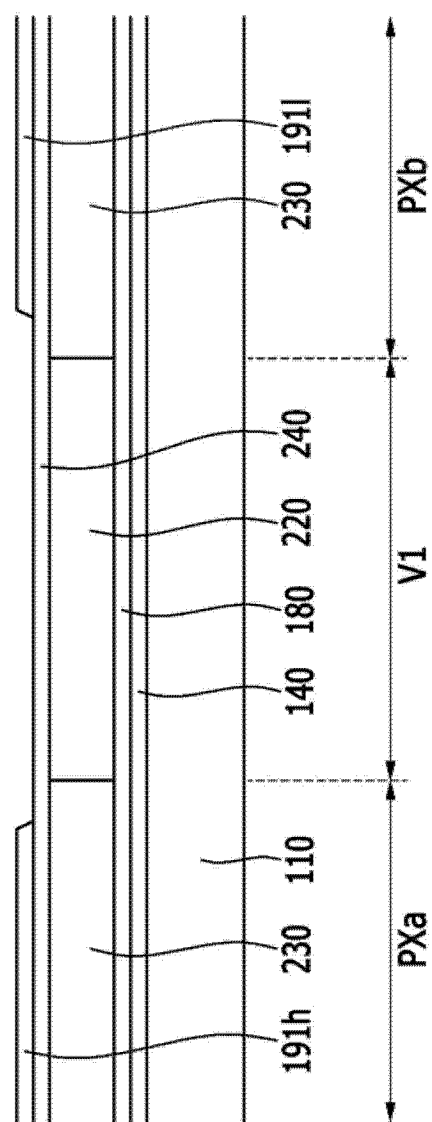


图 6

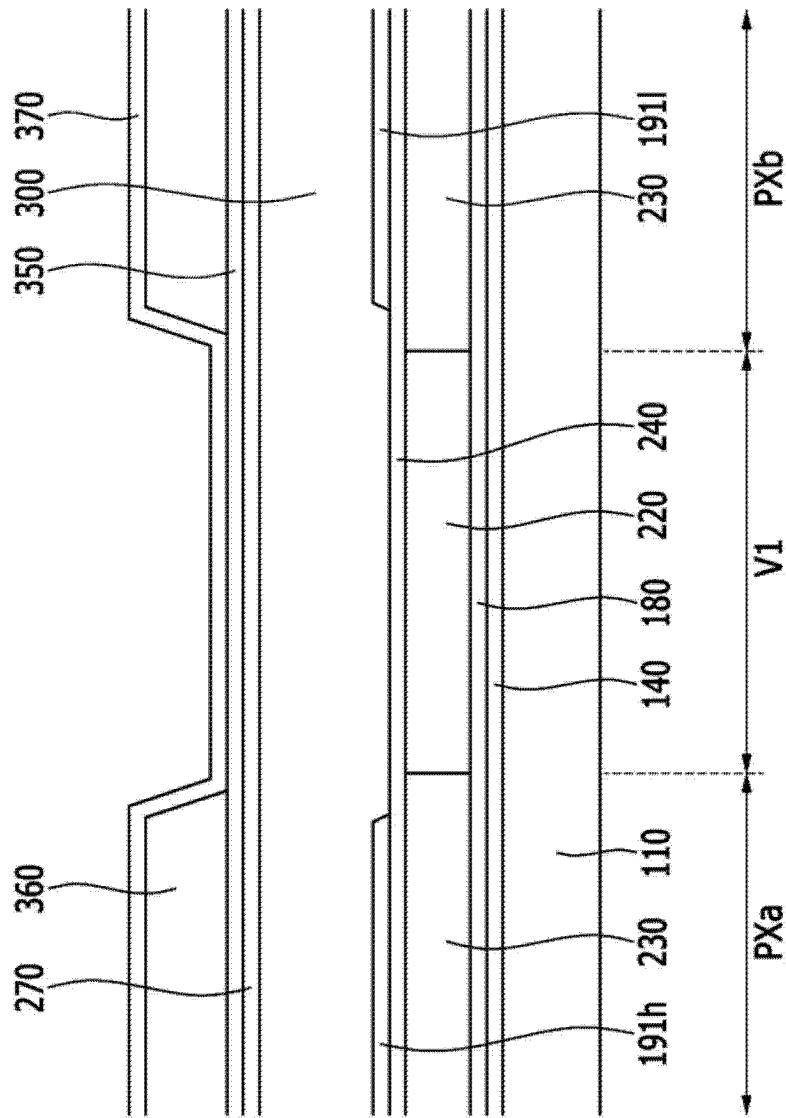


图 7

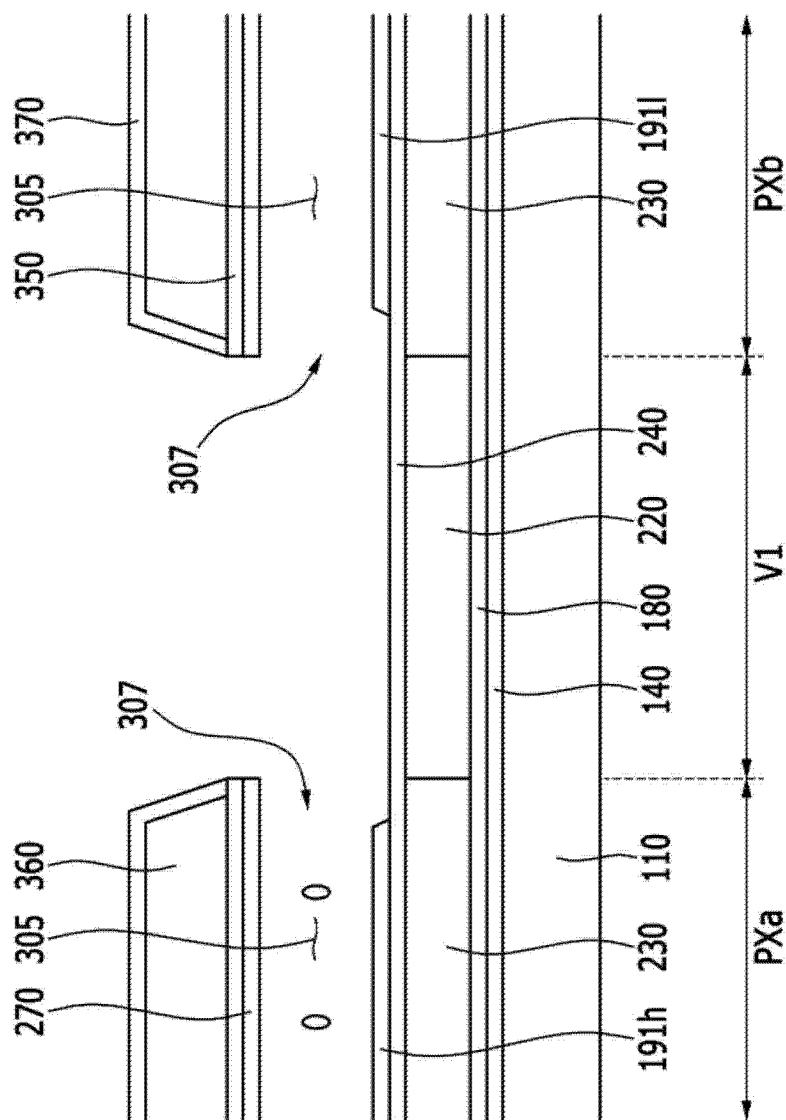


图 8

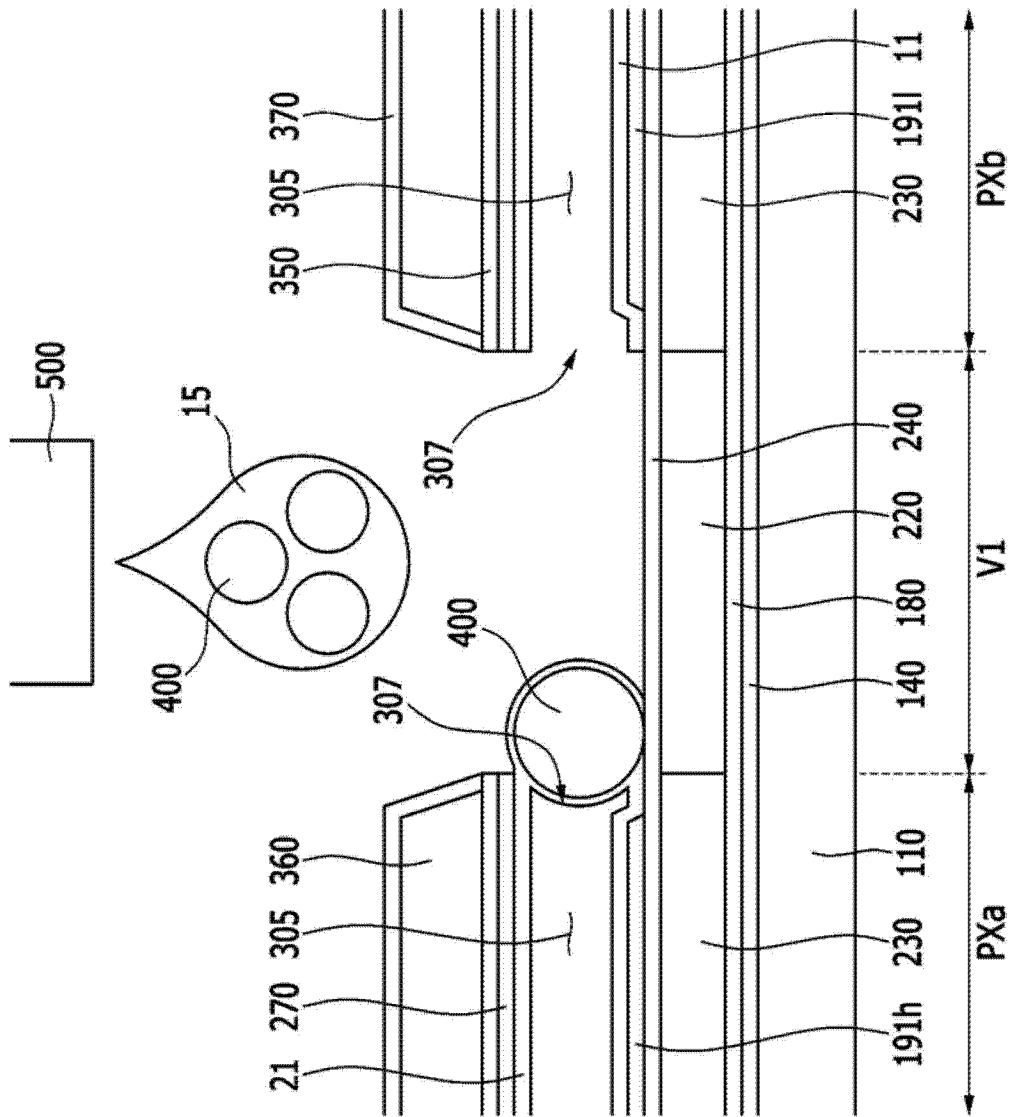


图 9

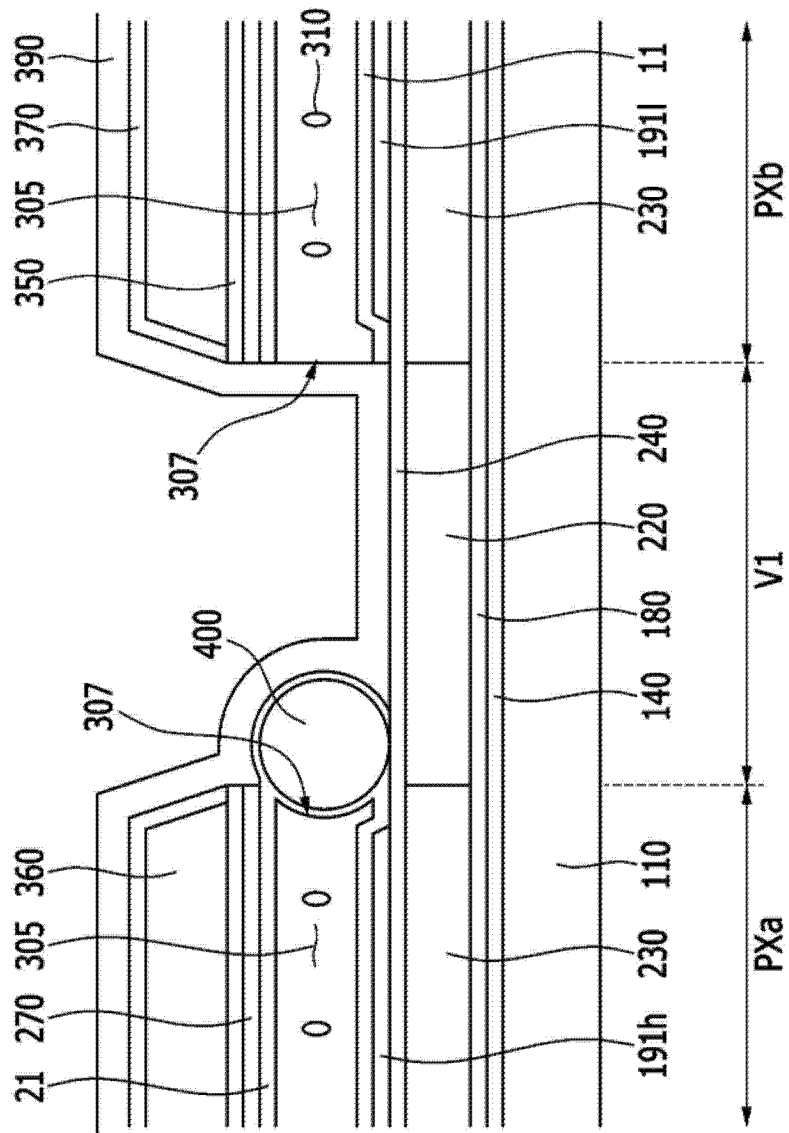


图 10

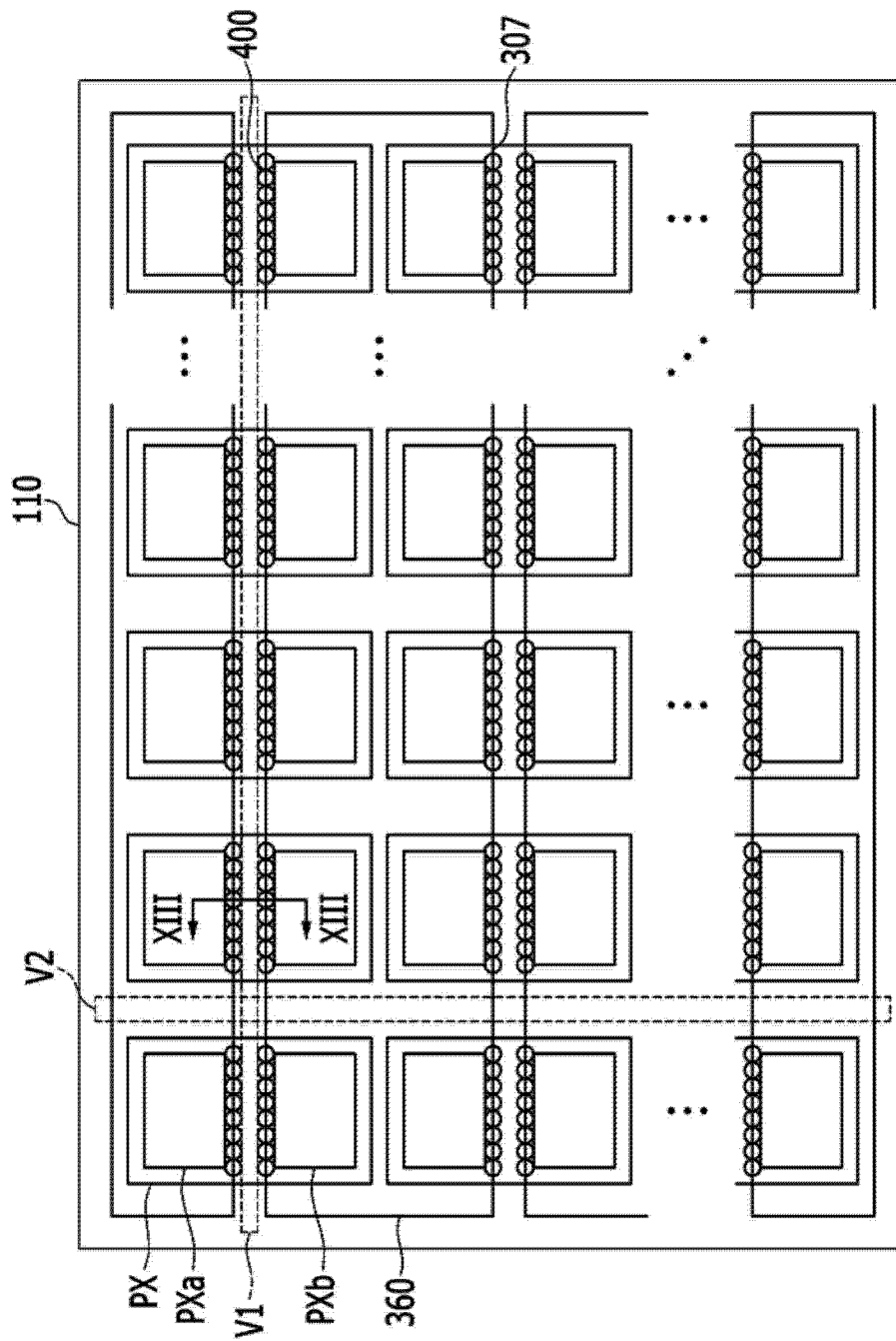


图 11

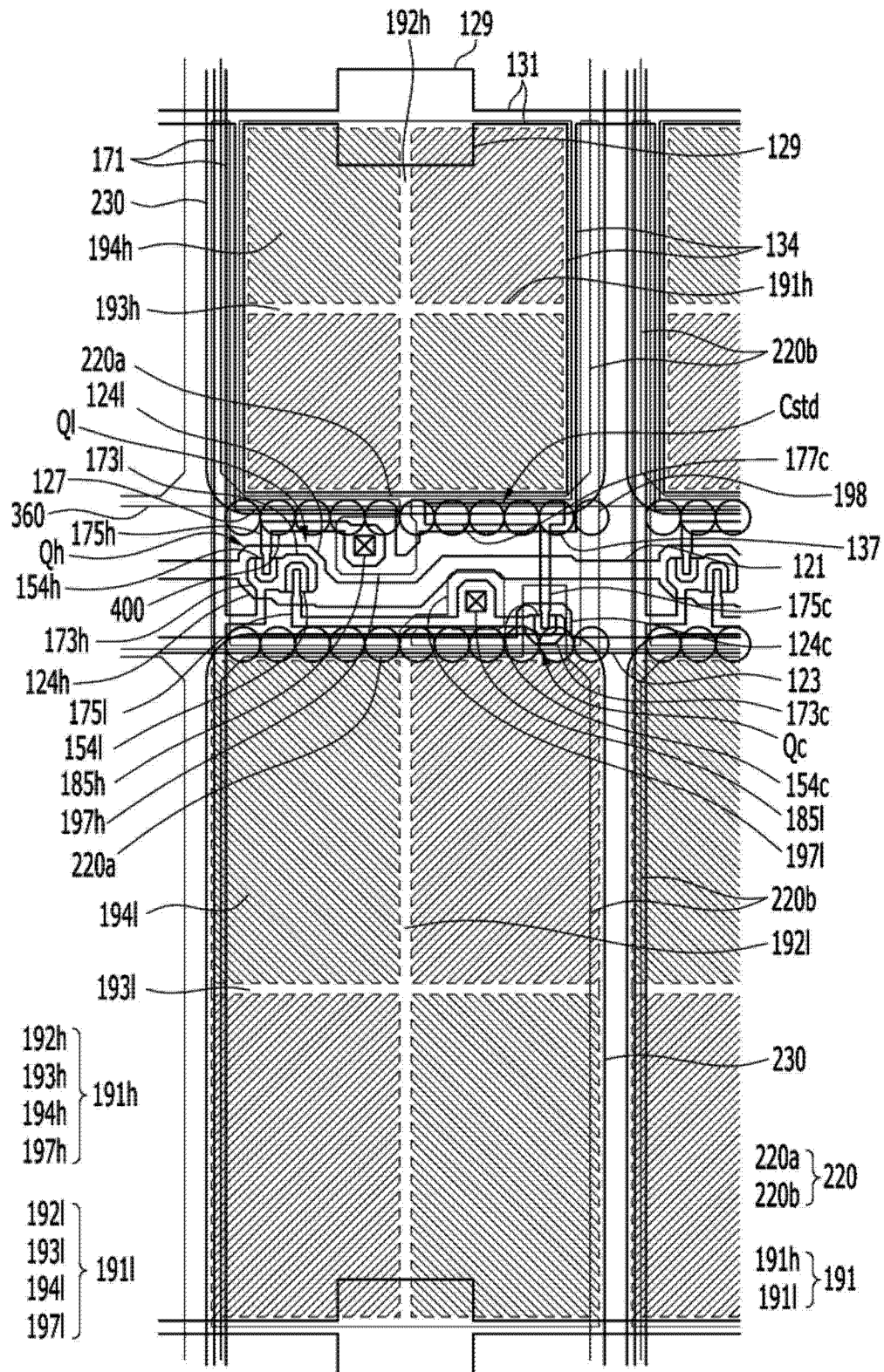


图 12

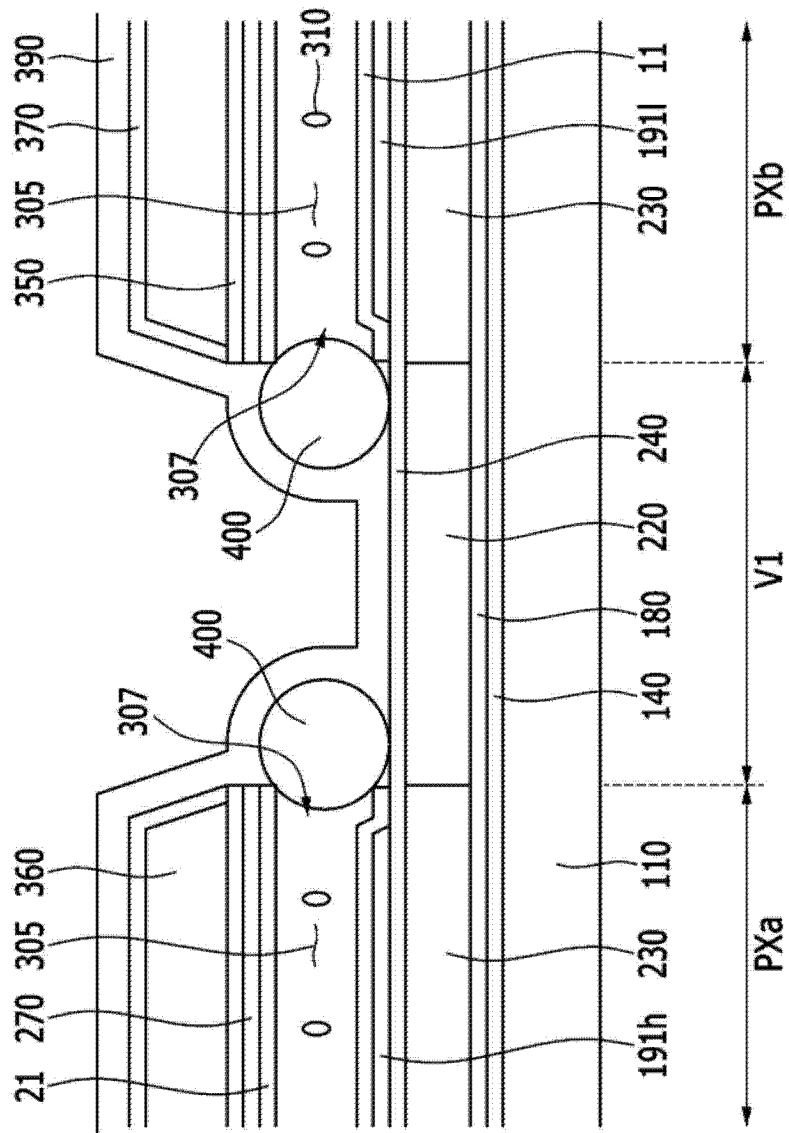


图 13

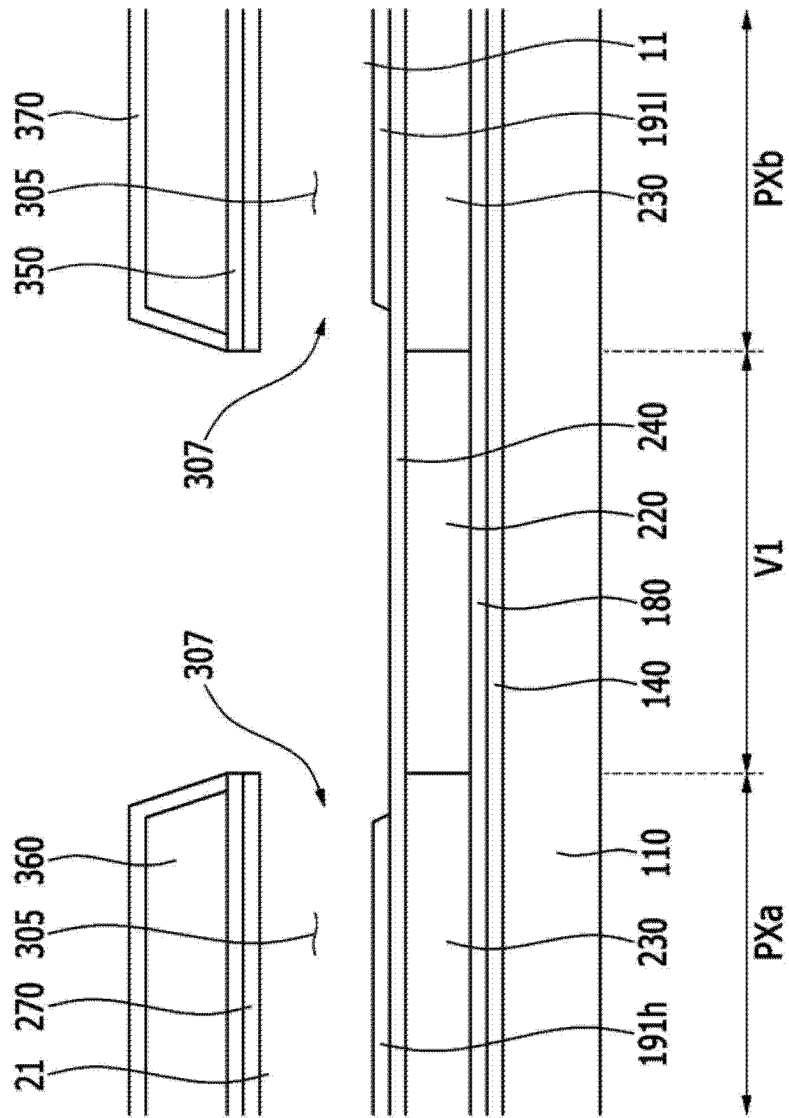


图 14

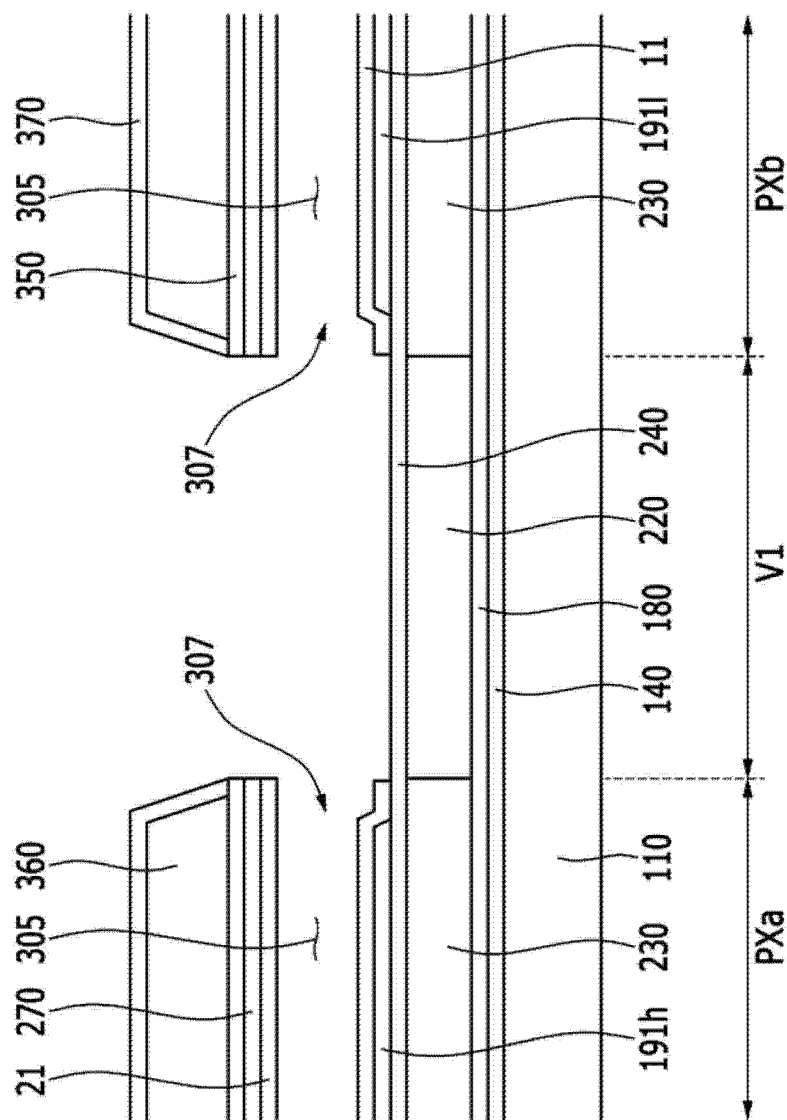


图 15

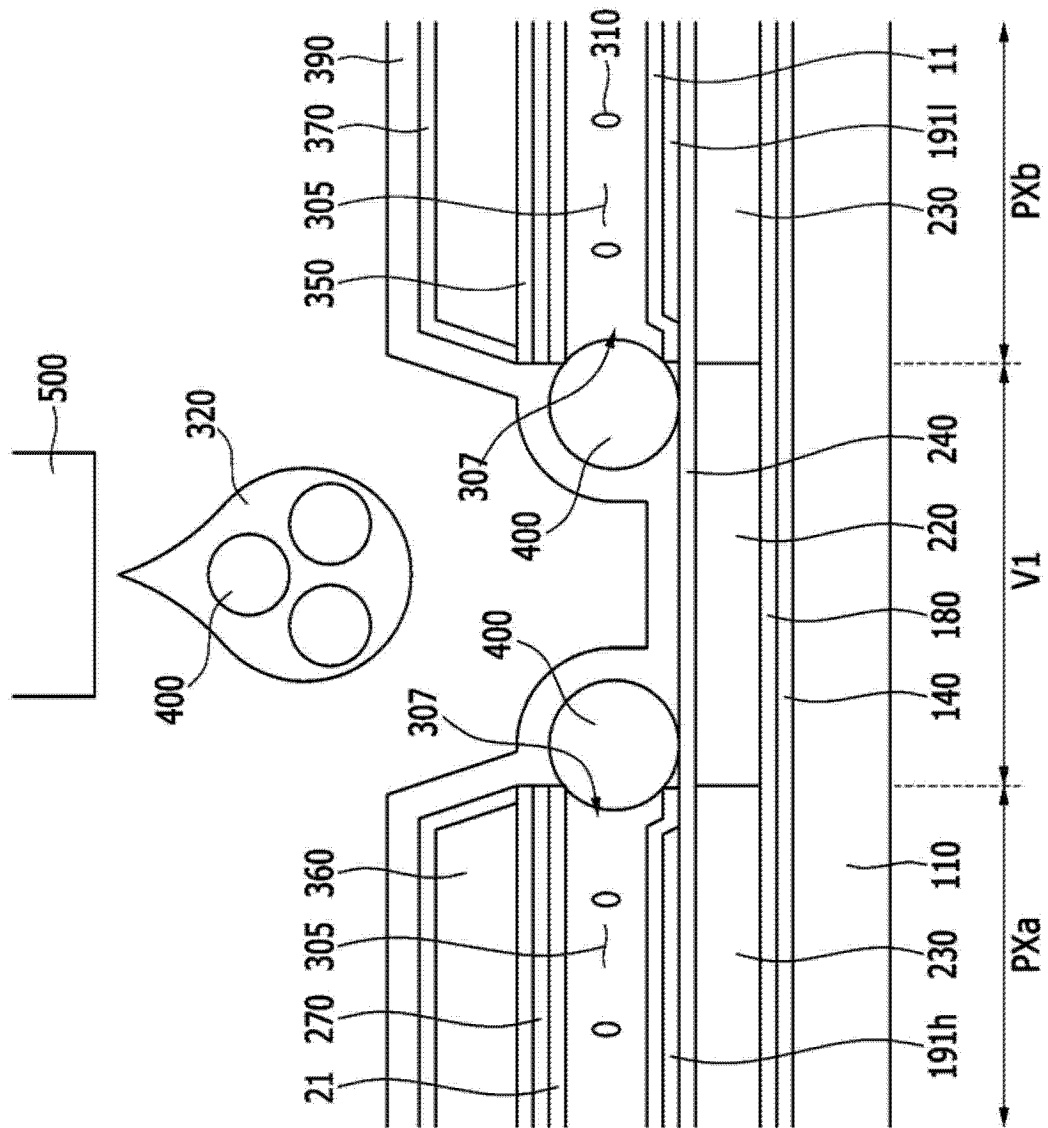


图 16

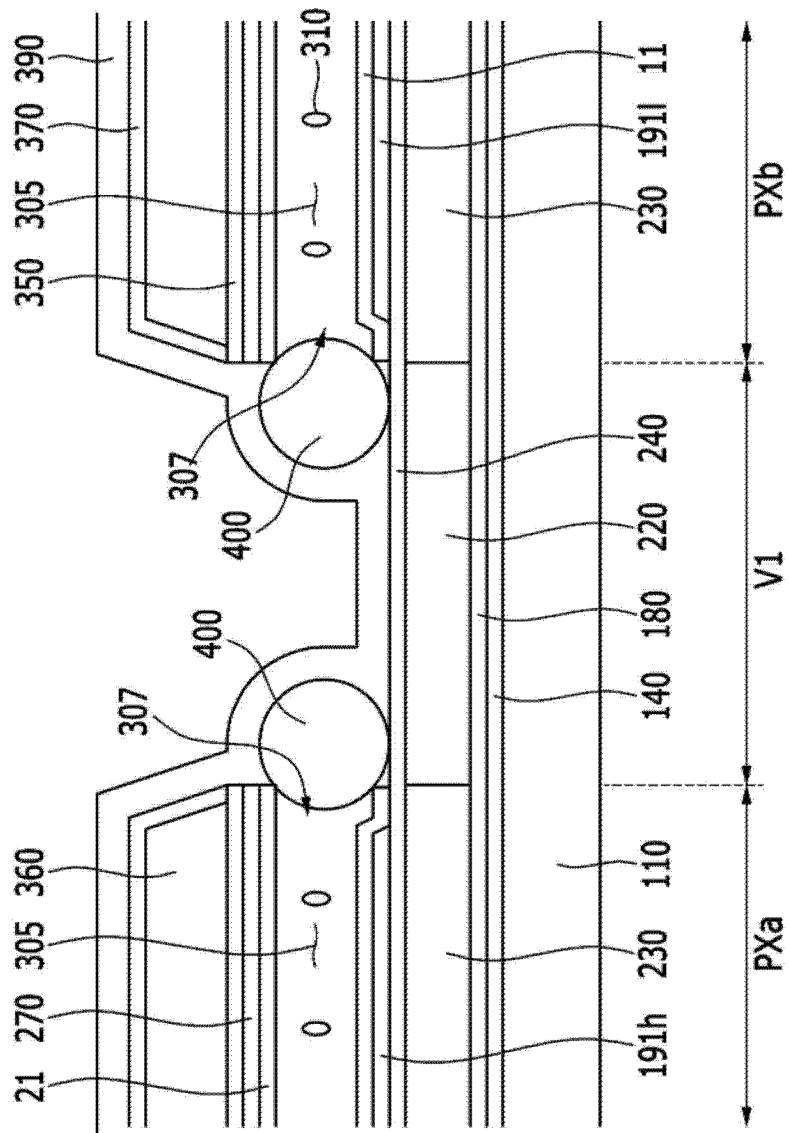


图 17

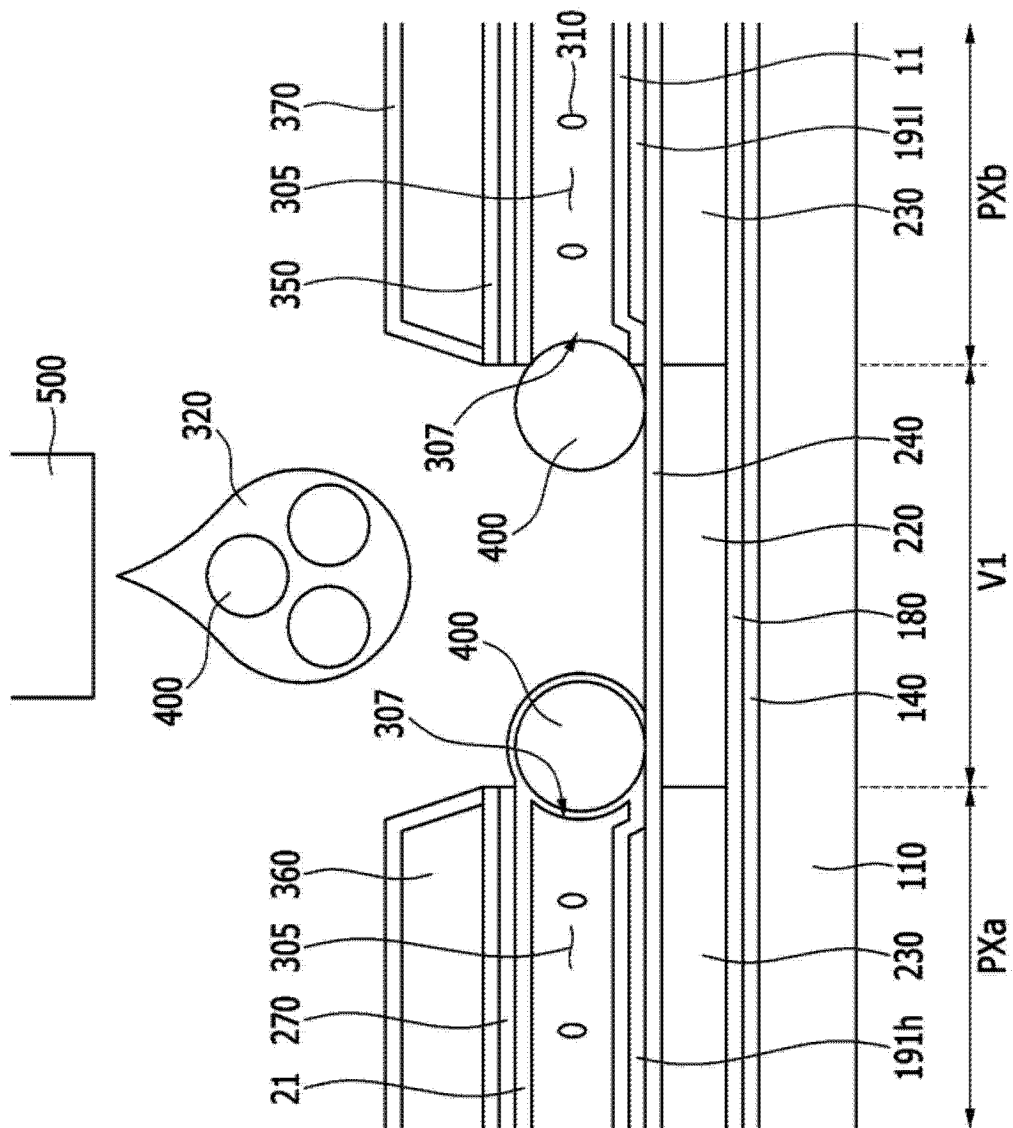


图 19

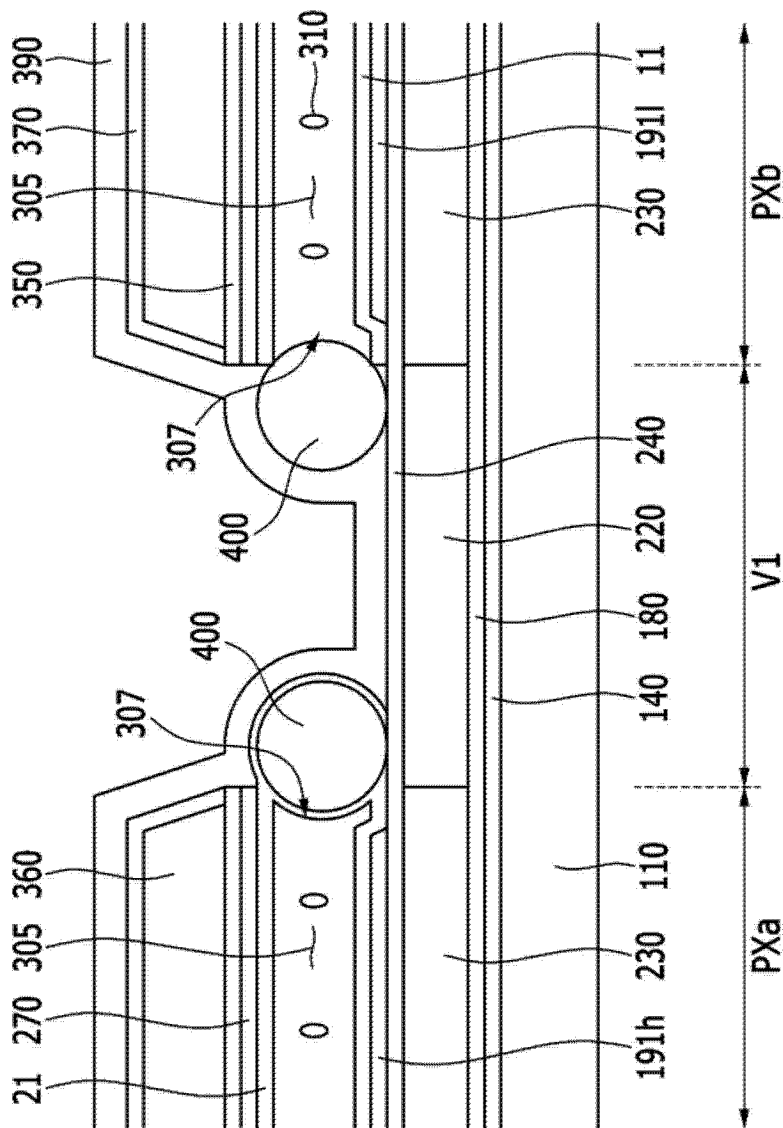


图 20

专利名称(译)	显示装置		
公开(公告)号	CN104216174A	公开(公告)日	2014-12-17
申请号	CN201410235797.3	申请日	2014-05-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	成宇镛 金旻泰 金泰均 朴宰彻 李亨燮 车泰运		
发明人	成宇镛 金旻泰 金泰均 朴宰彻 李亨燮 车泰运		
IPC分类号	G02F1/1337 G02F1/1341 G02F1/1333 G02F1/136		
CPC分类号	G02F1/1334 G02F1/1341 G02F1/13392 G02F1/13394 G02F1/133377 H01L27/1296 G02F1/133788		
代理人(译)	张波		
优先权	1020130061969 2013-05-30 KR		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种显示装置。该显示装置包括基板、设置在基板上的薄膜晶体管以及电连接到薄膜晶体管的像素电极。显示装置还包括交叠像素电极的顶层，腔位于顶层和像素电极之间，腔具有开口。显示装置还包括设置在腔内部的配向层和液晶层。显示装置还包括设置在开口处并包括第一珠构件的多个珠构件，第一珠构件的第一部分设置在腔内部，第一珠构件的第二部分设置在腔外部。显示装置还包括交叠顶层并交叠多个珠构件的封装层。

