



(12) 发明专利

(10) 授权公告号 CN 103460124 B

(45) 授权公告日 2016. 08. 10

(21) 申请号 201280016433. 5

代理人 徐殿军

(22) 申请日 2012. 02. 15

(51) Int. Cl.

(30) 优先权数据

G02F 1/1362(2006. 01)

2011-086561 2011. 04. 08 JP

G02F 1/1343(2006. 01)

(85) PCT国际申请进入国家阶段日

(56) 对比文件

2013. 09. 29

JP H0736058 A, 1995. 02. 07,

(86) PCT国际申请的申请数据

US 2009207363 A1, 2009. 08. 20,

PCT/JP2012/053545 2012. 02. 15

CN 101424851 A, 2009. 05. 06,

(87) PCT国际申请的公布数据

CN 1607424 A, 2005. 04. 20,

W02012/137541 JA 2012. 10. 11

US 2003025857 A1, 2003. 02. 06,

US 2004263749 A1, 2004. 12. 30,

(73) 专利权人 株式会社日本显示器

审查员 李雪莹

地址 日本东京

(72) 发明人 广泽仁 武田有广 森本浩和

(74) 专利代理机构 永新专利商标代理有限公司

72002

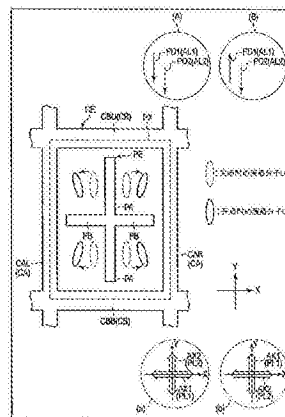
权利要求书3页 说明书17页 附图12页

(54) 发明名称

液晶显示装置

(57) 摘要

一种液晶显示装置,其特征在于,具备:第1基板,该第1基板具备:沿着第1方向分别延伸的栅极配线及辅助电容线,沿着与第1方向交叉的第2方向分别延伸的第1源极配线及第2源极配线,位于上述第1源极配线与上述第2源极配线之间、沿着第2方向延伸的带状的主像素电极,与上述主像素电极连接、朝向上述第1源极配线及上述第2源极配线而沿着第1方向分别延伸的带状的副像素电极,以及由显现水平取向性的材料形成、将上述主像素电极及上述副像素电极覆盖的第1取向膜;第2基板,该第2基板具备:在夹着上述主像素电极的两侧沿着第2方向分别延伸的第2主共用电极,与上述第2主共用电极连接、在夹着上述副像素电极的两侧沿着第1方向分别延伸的第2副共用电极,以及由显现水平取向性的材料形成、将上述第2主共用电极及上述第2副共用电极覆盖的第2取向膜;以及液晶层,包含保持在上述第1基板与上述第2基板之间的液晶分子。



1. 一种液晶显示装置,其特征在于,具备:

第1基板,该第1基板具备:沿着第1方向分别延伸的栅极配线及辅助电容线,沿着与第1方向交叉的第2方向分别延伸的第1源极配线及第2源极配线,位于上述第1源极配线与上述第2源极配线之间、沿着第2方向延伸的带状的主像素电极,与上述主像素电极的沿着第2方向的大致中央部连接、朝向上述第1源极配线及上述第2源极配线而沿着第1方向分别延伸的带状的副像素电极,以及由显现水平取向性的材料形成、将上述主像素电极及上述副像素电极覆盖的第1取向膜;

第2基板,该第2基板具备:在夹着上述主像素电极的两侧、沿着第2方向分别延伸的第2主共用电极,与上述第2主共用电极连接、在夹着上述副像素电极的两侧沿着第1方向分别延伸的第2副共用电极,以及由显现水平取向性的材料形成、将上述第2主共用电极及上述第2副共用电极覆盖的第2取向膜;以及

液晶层,包含保持在上述第1基板与上述第2基板之间的液晶分子,

所述副像素电极与上述栅极配线或上述辅助电容线对置,具有大于等于上述辅助电容线的宽度。

2. 如权利要求1所述的液晶显示装置,其特征在于,

在上述主像素电极与上述第2主共用电极之间没有形成电场的状态下,上述液晶分子的初始取向方向与第2方向大致平行。

3. 如权利要求2所述的液晶显示装置,其特征在于,

上述第1基板还具备第1主共用电极,该第1主共用电极与上述第1源极配线及上述第2源极配线分别对置,沿着第2方向延伸,被上述第1取向膜覆盖,与上述第2主共用电极为同电位。

4. 如权利要求2所述的液晶显示装置,其特征在于,

上述副像素电极与上述辅助电容线对置,

上述第1基板还具备第1副共用电极,该第1副共用电极与上述栅极配线对置,沿着第1方向延伸,被上述第1取向膜覆盖,与上述第2主共用电极为同电位。

5. 如权利要求2所述的液晶显示装置,其特征在于,

上述副像素电极与上述辅助电容线对置,

上述第1基板还具备第1副共用电极及第1主共用电极,该第1副共用电极与上述栅极配线对置,沿着第1方向延伸,被上述第1取向膜覆盖,与上述第2主共用电极为同电位;该第1主共用电极与上述第1副共用电极连接,与上述第1源极配线及上述第2源极配线分别对置,沿着第2方向延伸,被上述第1取向膜覆盖。

6. 一种液晶显示装置,其特征在于,具备:

第1基板,该第1基板具备:沿着第1方向分别延伸的栅极配线及辅助电容线,沿着与第1方向交叉的第2方向分别延伸的第1源极配线及第2源极配线,位于上述第1源极配线与上述第2源极配线之间、沿着第2方向延伸的带状的主像素电极,与上述主像素电极的沿着第2方向的大致中央部连接、朝向上述第1源极配线及上述第2源极配线而沿着第1方向分别延伸的带状的副像素电极,与上述第1源极配线及上述第2源极配线分别对置、沿着第2方向延伸的第1主共用电极,以及由显现水平取向性的材料形成、将上述主像素电极、上述副像素电极及上述第1主共用电极覆盖的第1取向膜;

第2基板,该第2基板具备:在夹着上述副像素电极的两侧、沿着第1方向分别延伸的与上述第1主共用电极同电位的第2副共用电极,以及由显现水平取向性的材料形成、将上述第2副共用电极覆盖的第2取向膜;以及

液晶层,包含保持在上述第1基板与上述第2基板之间的液晶分子,

上述副像素电极从上述第1主共用电极离开,与上述栅极配线或上述辅助电容线对置,具有大于等于上述辅助电容线的宽度。

7.如权利要求6所述的液晶显示装置,其特征在于,

在上述主像素电极与上述第1主共用电极之间没有形成电场的状态下,上述液晶分子的初始取向方向与第2方向大致平行。

8.如权利要求7所述的液晶显示装置,其特征在于,

上述副像素电极与上述辅助电容线对置,

上述第1基板还具备第1副共用电极,该第1副共用电极与上述第1主共用电极连接,与上述栅极配线对置,沿着第1方向延伸,被上述第1取向膜覆盖。

9.一种液晶显示装置,其特征在于,具备:

第1基板,该第1基板具备:沿着第1方向分别延伸的栅极配线及辅助电容线,沿着与第1方向交叉的第2方向分别延伸的第1源极配线及第2源极配线,位于上述第1源极配线与上述第2源极配线之间、沿着第2方向延伸的带状的主像素电极,与上述主像素电极的沿着第2方向的大致中央部连接、朝向上述第1源极配线及上述第2源极配线而沿着第1方向分别延伸的带状的副像素电极,与上述栅极配线对置、沿着第1方向延伸的第1副共用电极,以及由显现水平取向性的材料形成、将上述主像素电极、上述副像素电极及上述第1副共用电极覆盖的第1取向膜;

第2基板,该第2基板具备:在夹着上述主像素电极的两侧、沿着第2方向分别延伸的与上述第1副共用电极同电位的第2主共用电极,以及由显现水平取向性的材料形成、将上述第2主共用电极覆盖的第2取向膜;以及

液晶层,包含保持在上述第1基板与上述第2基板之间的液晶分子,

上述副像素电极与上述辅助电容线对置,具有大于等于上述辅助电容线的宽度。

10.如权利要求9所述的液晶显示装置,其特征在于,

在上述主像素电极与上述第2主共用电极之间没有形成电场的状态下,上述液晶分子的初始取向方向与第2方向大致平行。

11.如权利要求10所述的液晶显示装置,其特征在于,

上述第1基板还具备第1主共用电极,该第1主共用电极与上述第1副共用电极连接,与上述第1源极配线及上述第2源极配线分别对置,沿着第2方向延伸,被上述第1取向膜覆盖。

12.如权利要求1~11中任一项所述的液晶显示装置,其特征在于,

上述副像素电极与上述主像素电极大致正交。

13.如权利要求12所述的液晶显示装置,其特征在于,

上述主像素电极位于上述第1源极配线与上述第2源极配线的大致中间。

14.如权利要求1~5、9~11中任一项所述的液晶显示装置,其特征在于,

上述第2主共用电极分别位于上述第1源极配线及上述第2源极配线的上方。

15.如权利要求1~8中任一项所述的液晶显示装置,其特征在于,

在上述副像素电极与上述辅助电容线对置的情况下,上述第2副共用电极位于上述栅极配线的上方。

16.如权利要求1~11中任一项所述的液晶显示装置,其特征在于,

上述第1取向膜使上述液晶分子初始取向的第1取向处理方向及上述第2取向膜使上述液晶分子初始取向的第2取向处理方向相互大致平行,

上述液晶分子在上述第1基板与上述第2基板之间呈喇叭形取向或呈平行取向。

17.如权利要求16所述的液晶显示装置,其特征在于,

还具备:第1偏光板,配置在上述第1基板的外表面上,具备第1偏光轴;以及第2偏光板,配置在第2基板的外表面上,具备与第1偏光轴处于正交尼克尔的位置关系的第2偏光轴;

上述第1偏光板的第1偏光轴与上述液晶分子的初始取向方向正交或平行。

18.如权利要求1~11中任一项所述的液晶显示装置,其特征在于,

上述第1基板具备用来进行电容耦合驱动的驱动机构。

液晶显示装置

技术领域

[0001] 本发明涉及液晶显示装置。

背景技术

[0002] 近年来,平面显示装置被不断地开发,其中,液晶显示装置因为轻量、薄型、低功耗等的优点而特别受到关注。特别是,在各像素中组装了开关元件的有源矩阵型液晶显示装置中,利用IPS(In-Plane Switching,平面转换)模式或FFS(Fringe Field Switching,边缘场切换)模式等的横电场(也包括边缘电场)的构造受到关注。这样的横电场模式的液晶显示装置具备形成在阵列基板上的像素电极和对置电极,用相对于阵列基板的主面大致平行的横电场将液晶分子开关。

[0003] 另一方面,还提出了在形成于阵列基板的像素电极与形成于对置基板的对置电极之间形成横电场或斜电场、将液晶分子开关的技术。

[0004] 现有技术文献

[0005] 专利文献1:日本特开2009-192822号公报

[0006] 专利文献2:日本特开平9-160041号公报

[0007] 专利文献3:US6657693B1

发明内容

[0008] 发明的概要

[0009] 发明要解决的技术问题

[0010] 本发明的目的是提供一种显示品质良好的液晶显示装置。

[0011] 用于解决技术问题的手段

[0012] 根据本技术方案,提供一种液晶显示装置,其特征在于,具备:第1基板,该第1基板具备:沿着第1方向分别延伸的栅极配线及辅助电容线,沿着与第1方向交叉的第2方向分别延伸的第1源极配线及第2源极配线,位于上述第1源极配线与上述第2源极配线之间、沿着第2方向延伸的带状的主像素电极,与上述主像素电极连接、朝向上述第1源极配线及上述第2源极配线而沿着第1方向分别延伸的带状的副像素电极,以及由显现水平取向性的材料形成、将上述主像素电极及上述副像素电极覆盖的第1取向膜;第2基板,该第2基板具备:在夹着上述主像素电极的两侧、沿着第2方向分别延伸的第2主共用电极,与上述第2主共用电极连接、在夹着上述副像素电极的两侧沿着第1方向分别延伸的第2副共用电极,以及由显现水平取向性的材料形成、将上述第2主共用电极及上述第2副共用电极覆盖的第2取向膜;以及液晶层,包含保持在上述第1基板与上述第2基板之间的液晶分子。

[0013] 根据本实施方式技术方案,提供一种液晶显示装置,其特征在于,具备:第1基板,该第1基板具备:沿着第1方向分别延伸的栅极配线及辅助电容线,沿着与第1方向交叉的第2方向分别延伸的第1源极配线及第2源极配线,位于上述第1源极配线与上述第2源极配线之间、沿着第2方向延伸的带状的主像素电极,与上述主像素电极连接、朝向上述第1源极配

线及上述第2源极配线而沿着第1方向分别延伸的带状的副像素电极,与上述第1源极配线及上述第2源极配线分别对置、沿着第2方向延伸的第1主共用电极,以及由显现水平取向性的材料形成、将上述主像素电极、上述副像素电极及上述第1主共用电极覆盖的第1取向膜;第2基板,该第2基板具备:在夹着上述副像素电极的两侧、沿着第1方向分别延伸的与上述第1主共用电极同电位的第2副共用电极,以及由显现水平取向性的材料形成、将上述第2副共用电极覆盖的第2取向膜;以及液晶层,包含保持在上述第1基板与上述第2基板之间的液晶分子。

[0014] 根据本实施方式技术方案,提供一种液晶显示装置,其特征在于,具备:第1基板,该第1基板具备:沿着第1方向分别延伸的栅极配线及辅助电容线,沿着与第1方向交叉的第2方向分别延伸的第1源极配线及第2源极配线,位于上述第1源极配线与上述第2源极配线之间、沿着第2方向延伸的带状的主像素电极,与上述主像素电极连接、朝向上述第1源极配线及上述第2源极配线而沿着第1方向分别延伸的带状的副像素电极,与上述栅极配线对置、沿着第1方向延伸的第1副共用电极,以及由显现水平取向性的材料形成、将上述主像素电极、上述副像素电极及上述第1副共用电极覆盖的第1取向膜;第2基板,该第2基板具备:在夹着上述主像素电极的两侧、沿着第2方向分别延伸的与上述第1副共用电极同电位的第2主共用电极,以及由显现水平取向性的材料形成、将上述第2主共用电极覆盖的第2取向膜;以及液晶层,包含保持在上述第1基板与上述第2基板之间的液晶分子。

附图说明

[0015] 图1是概略地表示本实施方式的液晶显示装置的结构图。

[0016] 图2是概略地表示图1所示的液晶显示面板的结构及等价电路的图。

[0017] 图3是关于本实施方式的基本结构将一像素中的最小的单位构成体概略地表示的平面图。

[0018] 图4是概略地表示包括开关元件的液晶显示面板的截面的剖视图。

[0019] 图5是概略地表示本实施方式的第1构成例的液晶显示面板的对置基板中的一像素的构造的平面图。

[0020] 图6是概略地表示将本实施方式的第1构成例的液晶显示面板的一像素从对置基板侧观察时的阵列基板的构造的平面图。

[0021] 图7是概略地表示本实施方式的第2构成例的液晶显示面板的对置基板中的一像素的构造的平面图。

[0022] 图8是概略地表示将本实施方式的第2构成例的液晶显示面板的一像素从对置基板侧观察时的阵列基板的构造的平面图。

[0023] 图9是概略地表示本实施方式的第3构成例的液晶显示面板的对置基板中的一像素的构造的平面图。

[0024] 图10是概略地表示将本实施方式的第3构成例的液晶显示面板的一像素从对置基板侧观察时的阵列基板的构造的平面图。

[0025] 图11是概略地表示将本实施方式的第4构成例的液晶显示面板的一像素从对置基板侧观察时的阵列基板的构造的平面图。

[0026] 图12是将用第1至第4构成例说明的阵列基板、和用第1至第3构成例说明的对置基

板的组合总结的图。

[0027] 图13是概略地表示本实施方式的变形之一的平面图。

具体实施方式

[0028] 以下,参照附图对本实施方式详细地说明。另外,在各图中,对于发挥相同或类似的功能的构成要素赋予相同的标号,省略重复的说明。

[0029] 图1是概略地表示本实施方式的液晶显示装置1的结构的图。

[0030] 即,液晶显示装置1具备有源矩阵型的液晶显示面板LPN、连接在液晶显示面板LPN上的驱动IC芯片2及柔性配线基板3、将液晶显示面板LPN照明的背光(back light)4等。

[0031] 液晶显示面板LPN具备作为第1基板的阵列基板AR、对置于阵列基板AR配置的作为第2基板的对置基板CT、和保持在这些阵列基板AR与对置基板CT之间的未图示的液晶层而构成。这样的液晶显示面板LPN具备显示图像的有源区ACT。该有源区ACT由配置为 $m \times n$ 个矩阵状的多个像素PX构成(其中, m 及 n 是正整数)。

[0032] 背光4在图示的例子中配置在阵列基板AR的背面侧。作为这样的背光4,能够应用各种形态,此外,作为光源而利用发光二极管(LED)的结构或利用冷阴极管(CCFL)的结构等都能够应用,关于详细的构造省略说明。

[0033] 图2是概略地表示图1所示的液晶显示面板LPN的结构及等价电路的图。

[0034] 液晶显示面板LPN在有源区ACT中具备 n 条栅极配线 $G(G1 \sim Gn)$ 、 n 条辅助电容线 $C(C1 \sim Cn)$ 、 m 条源极配线 $S(S1 \sim Sm)$ 等。栅极配线 G 及辅助电容线 C 例如沿着第1方向 X 大致直线地延伸。这些栅极配线 G 及辅助电容线 C 沿着与第1方向 X 交叉的第2方向 Y 隔开间隔而相邻,交替地并列配置。这里,第1方向 X 与第2方向 Y 相互正交。源极配线 S 与栅极配线 G 及辅助电容线 C 交叉。源极配线 S 沿着第2方向 Y 大致直线地延伸。另外,栅极配线 G 、辅助电容线 C 及源极配线 S 也可以并不一定直线地延伸,它们的一部分也可以弯曲。

[0035] 各栅极配线 G 被引出到有源区ACT的外侧,连接在栅极驱动器GD上。各源极配线 S 被引出到有源区ACT的外侧,连接在源极驱动器SD上。这些栅极驱动器GD及源极驱动器SD的至少一部分例如形成在阵列基板AR上,与内置有控制器的驱动IC芯片2连接。

[0036] 各像素PX具备开关元件SW、像素电极PE、共用电极CE等。保持电容Cs例如形成在辅助电容线 C 与像素电极PE之间。辅助电容线 C 与被施加辅助电容电压的电压施加部VCS电连接。

[0037] 另外,在本实施方式中,液晶显示面板LPN是像素电极PE形成在阵列基板AR上、而共用电极CE的至少一部分形成在对置基板CT上的结构,主要利用形成在这些像素电极PE与共用电极CE之间的电场将液晶层LQ的液晶分子开关。形成在像素电极PE与共用电极CE之间的电场是相对于由第1方向 X 和第2方向 Y 规定的 $X-Y$ 平面、或阵列基板AR的基板主面、或对置基板CT的基板主面而言稍稍倾斜的斜电场(或与基板主面大致平行的横电场)。

[0038] 开关元件SW例如由 n 沟道薄膜晶体管(TFT)构成。该开关元件SW与栅极配线 G 及源极配线 S 电连接。在有源区ACT中,形成有 $m \times n$ 个开关元件SW。

[0039] 像素电极PE配置在各像素PX上,电连接在开关元件SW上。在有源区ACT中形成有 $m \times n$ 个像素电极PE。共用电极CE例如是公共电位,经由液晶层LQ对多个像素PX的像素电极PE共用地配置。

[0040] 阵列基板AR具备用来对共用电极CE施加电压的供电部VS。该供电部VS例如形成在有源区ACT的外侧。共用电极CE中的形成在对置基板CT上的共用电极CE的至少一部分被引出到有源区ACT的外侧,经由未图示的导电部件与形成在阵列基板AR上的供电部VS电连接。另外,在共用电极CE的一部分形成在阵列基板AR上的情况下,形成在阵列基板AR上的共用电极CE的一部分例如在有源区ACT的外侧与供电部VS电连接。

[0041] 以下,对本实施方式的基本结构进行说明。

[0042] 图3是概略地表示一像素PX中的最小的单位构成体的平面图。

[0043] 像素电极PE具有主像素电极PA及副像素电极PB。这些主像素电极PA及副像素电极PB相互电连接。在本实施方式中,主像素电极PA及副像素电极PB都装备在阵列基板AR上。主像素电极PA沿着第2方向Y延伸。副像素电极PB沿着与第2方向Y不同的第1方向X延伸。

[0044] 在图示的例子中,像素电极PE形成为大致十字状。更具体地讲,主像素电极PA形成为在大致像素中央部沿着第2方向Y直线地延伸的带状。副像素电极PB形成为在像素中央部沿着第1方向X直线地延伸的带状。

[0045] 副像素电极PB结合在主像素电极PA的大致中央部(或主像素电极PA的沿着第2方向Y的长度的中间点附近),从主像素电极PA朝向其两侧即像素PX的左侧及右侧延伸。换言之,主像素电极PA结合在副像素电极PB的大致中央部(或副像素电极PB的沿着第1方向X的长度的中间点附近),从副像素电极PB朝向其两侧即像素PX的上侧及下侧延伸。这些主像素电极PA及副像素电极PB相互大致正交。像素电极PE例如与在副像素电极PB中省略了图示的开关元件电连接。

[0046] 共用电极CE具有主共用电极CA及副共用电极CB。这些主共用电极CA及副共用电极CB相互电连接。这样的共用电极CE与像素电极PE电绝缘。在本实施方式中,在共用电极CE中,主共用电极CA及副共用电极CB的至少一部分装备在对置基板CT上。

[0047] 主共用电极CA沿着第2方向Y延伸。该主共用电极CA配置在夹着主像素电极PA的两侧。此时,在X-Y平面内,主共用电极CA都不与主像素电极PA重叠,在主共用电极CA的各自与主像素电极PA之间形成大致相等的间隔。即,主像素电极PA位于相邻的主共用电极CA的大致中间。

[0048] 副共用电极CB沿着第1方向X延伸。副共用电极CB配置在夹着副像素电极PB的两侧。此时,在X-Y平面内,副共用电极CB都不与副像素电极PB重叠,在副共用电极CB的各自与副像素电极PB之间形成大致相等的间隔。即,副像素电极PB位于相邻的副共用电极CB的大致中间。

[0049] 在图示的例子中,主共用电极CA形成为沿着第2方向Y直线地延伸的带状。副共用电极CB形成为沿着第1方向X直线地延伸的带状。另外,主共用电极CA沿着第1方向X隔开间隔平行地排列有两条,以下,为了将它们区别,将图中的左侧的主共用电极称作CAL,将图中的右侧的主共用电极称作CAR。此外,副共用电极CB沿着第2方向Y隔开间隔平行地排列有两条,以下,为了将它们区别,将图中的上侧的主共用电极称作CBU,将图中的下侧的主共用电极称作CBB。主共用电极CAL及主共用电极CAR与副共用电极CBU及副共用电极CBB是同电位。在图示的例子中,主共用电极CAL及主共用电极CAR与副共用电极CBU及副共用电极CBB分别连接。

[0050] 主共用电极CAL及主共用电极CAR分别配置在该像素PX与左右相邻的像素间。即,

主共用电极CAL跨过图示的该像素PX与其左侧的像素(未图示)的边界而配置,主共用电极CAR跨过图示的该像素PX与其右侧的像素(未图示)的边界而配置。

[0051] 副共用电极CBU及主共用电极CBB分别配置在该像素PX与上下相邻的像素间。即,副共用电极CBU跨过图示的该像素PX与其上侧的像素(未图示)的边界而配置,副共用电极CBB跨过图示的该像素PX与其下侧的像素(未图示)的边界而配置。

[0052] 1条主像素电极PA位于相邻的主共用电极CAL及主共用电极CAR之间。因此,主共用电极CAL、主像素电极PA及主共用电极CAR沿着第1方向X依次配置。即,主像素电极PA和主共用电极CA沿着第1方向X交替地配置。这些主像素电极PA和主共用电极CAL及主共用电极CAR相互大致平行地配置。此外,主共用电极CAL和主像素电极PA的沿着第1方向X的距离与主共用电极CAR和主像素电极PA的沿着第1方向X的距离大致相同。

[0053] 1条副像素电极PB位于相邻的副共用电极CBU及副共用电极CBB之间。因此,副共用电极CBB、副像素电极PB及副共用电极CBU沿着第2方向Y依次配置。即,副像素电极PB和副共用电极CB沿着第2方向Y交替地配置。这些副像素电极PB和副共用电极CBB及副共用电极CBU相互大致平行地配置。此外,副共用电极CBB和副像素电极PB的沿着第2方向Y的距离与副共用电极CBU和副像素电极PB的沿着第2方向Y的距离大致相同。

[0054] 即,在图示的例子中,在一像素PX中,由像素电极PE和共用电极CE划分出的4个区域主要作为对显示有贡献的开口部或透射部形成。

[0055] 在这里所示的例子中,液晶分子LM的初始取向方向例如是与第2方向Y大致平行的方向。

[0056] 另外,这里没有详细叙述,但主共用电极CA的至少1个也可以与大致平行于主共用电极CA(或沿着第2方向Y)而延伸的源极配线S对置。此外,副像素电极PB及副共用电极CB的任1个也可以与大致平行于它们(或沿着第1方向X)而延伸的栅极配线G或辅助电容线C对置。

[0057] 此外,在后面详细叙述,主共用电极CA可以包括装备在阵列基板AR上的第1主共用电极CA1、以及装备在对置基板CT上的第2主共用电极CA2的至少一方。此外,副共用电极CB也可以包括装备在阵列基板AR上的第1副共用电极CB1、以及装备在对置基板CT上的第2副共用电极CB2的至少一方。第1主共用电极CA1、第2主共用电极CA2、第1副共用电极CB1及第2副共用电极CB2都是同电位。

[0058] 图4是概略地表示包括开关元件SW的液晶显示面板LPN的截面的剖视图。另外,这里省略共用电极的图示,仅图示说明所需要的部位。

[0059] 在构成液晶显示面板LPN的阵列基板AR的背面侧配置有背光4。

[0060] 阵列基板AR例如使用玻璃基板或塑料基板等具有光透射性的第1绝缘基板10形成。该阵列基板AR在第1绝缘基板10的与对置基板CT对置的一侧,具备开关元件SW、像素电极PE、第1取向膜AL1等。

[0061] 在图示的例子中,开关元件SW是顶栅型的薄膜晶体管,但也可以是底栅型的薄膜晶体管。此外,开关元件SW的半导体层SC例如由多晶硅形成,但也可以由非晶硅形成。

[0062] 半导体层SC在夹着沟道区域SCC的两侧分别具有源极区域SCS及漏极区域SCD。另外,在第1绝缘基板10与半导体层SC之间,可以夹着作为绝缘膜的底涂覆层。半导体层SC被栅极绝缘膜11覆盖。此外,栅极绝缘膜11也配置在第1绝缘基板10之上。

[0063] 开关元件SW的栅极电极WG形成在栅极绝缘膜11之上,位于半导体层SC的沟道区域SCC的上方。此外,栅极配线G及辅助电容线C也形成在栅极绝缘膜11之上。这些栅极电极WG、栅极配线G及辅助电容线C能够使用相同材料用相同工序形成。栅极电极WG与栅极配线G电连接。

[0064] 栅极电极WG、栅极配线G及辅助电容线C被第1层间绝缘膜12覆盖。此外,该第1层间绝缘膜12也配置在栅极绝缘膜11之上。这些栅极绝缘膜11及第1层间绝缘膜12例如由氧化硅及氮化硅等的无机类材料形成。

[0065] 开关元件SW的源极电极WS及漏极电极WD形成在第1层间绝缘膜12之上。此外,源极配线S也形成在第1层间绝缘膜12之上。这些源极电极WS、漏极电极WD及源极配线S能够使用相同材料用相同工序形成。源极电极WS与源极配线S电连接。

[0066] 源极电极WS穿过将栅极绝缘膜11及第1层间绝缘膜12贯通的接触孔而接触在半导体层SC的源极区域SCS上。漏极电极WD穿过将栅极绝缘膜11及第1层间绝缘膜12贯通的接触孔而接触在半导体层SC的漏极区域SCD上。这些栅极电极WG、栅极配线G、辅助电容线C、源极电极WS、漏极电极WD及源极配线S例如由钼、铝、钨、钛等的导电材料形成。

[0067] 这样的结构的开关元件SW被第2层间绝缘膜13覆盖。即,源极电极WS、漏极电极WD及源极配线S被第2层间绝缘膜13覆盖。此外,该第2层间绝缘膜13也配置在第1层间绝缘膜12之上。该第2层间绝缘膜13例如由紫外线硬化型树脂或热硬化型树脂等的各种有机材料形成。

[0068] 像素电极PE形成在第2层间绝缘膜13之上。虽然没有详细叙述,但构成像素电极PE的主像素电极PA及副像素电极PB形成在第2层间绝缘膜13之上。该像素电极PE经由将第2层间绝缘膜13贯通的接触孔而连接在漏极电极WD上。这样的像素电极PE例如由铟锡氧化物(ITO)或铟锌氧化物(IZO)等具有光透射性的导电材料形成,但也可以由铝等的其他金属材料形成。

[0069] 第1取向膜AL1配置在阵列基板AR的与对置基板CT对置的面上,遍及有源区ACT的大致整体而延伸。该第1取向膜AL1将像素电极PE覆盖,也配置在第2层间绝缘膜13之上。这样的第1取向膜AL1由显现水平取向性的材料形成。

[0070] 另外,阵列基板AR也有还作为共用电极的一部分而具备第1主共用电极及第1副共用电极的情况。

[0071] 另一方面,对置基板CT例如使用玻璃基板或塑料基板等具有光透射性的第2绝缘基板20而形成。该对置基板CT在第2绝缘基板20的与阵列基板AR对置的一侧,具有省略了图示的共用电极中的第2主共用电极及第2副共用电极的至少一方、以及第2取向膜AL2等。此外,该对置基板CT虽然省略了图示,但也可以配置有将各像素PX划分的(或与源极配线S、栅极配线G、辅助电容线C、开关元件SW等的配线部对置而配置的)黑矩阵、与各像素PX对应配置的滤色器层、缓和黑矩阵及滤色器层的表面的凹凸的影响的覆膜(over coat)层等。

[0072] 共用电极例如由ITO、IZO等的具有光透射性的导电材料形成。

[0073] 第2取向膜AL2配置在对置基板CT的与阵列基板AR对置的面上,遍及有源区ACT的大致整体而延伸。该第2取向膜AL2将共用电极等覆盖。这样的第2取向膜AL2由显现水平取向性的材料形成。

[0074] 对这些第1取向膜AL1及第2取向膜AL2采取使液晶分子LM初始取向的取向处理(例

如,摩擦处理或光取向处理)。第1取向膜AL1使液晶分子LM初始取向的第1取向处理方向PD1与第2取向膜AL2使液晶分子LM初始取向的第2取向处理方向PD2平行。在图3(A)所示的例子中,第1取向处理方向PD1与第2取向处理方向PD2相互大致平行,都是相同的朝向。在图3(B)所示的例子中,第1取向处理方向PD1与第2取向处理方向PD2相互大致平行,是相互相反朝向。

[0075] 上述那样的阵列基板AR和对置基板CT配置为,使各自的第1取向膜AL1及第2取向膜AL2对置。此时,在阵列基板AR的第1取向膜AL1与对置基板CT的第2取向膜AL2之间,配置有例如由树脂材料一体地形成在一个基板上的柱状间隔件(spacer),由此,形成规定的单元间隙(cell gap),例如2~7 μ m的单元间隙。阵列基板AR和对置基板CT在形成有规定的单元间隙的状态下通过有源区ACT的外侧的密封件贴合。

[0076] 液晶层LQ被保持在阵列基板AR与对置基板CT之间形成的单元间隙中,配置在第1取向膜AL1与第2取向膜AL2之间。液晶层LQ包含液晶分子LM。这样的液晶层LQ例如由介电常数各向异性为正(正型)的液晶材料构成。

[0077] 在阵列基板AR的外表面、即构成阵列基板AR的第1绝缘基板10的外表面上,通过粘接剂等粘贴着第1光学元件OD1。该第1光学元件OD1位于液晶显示面板LPN的与背光4对置的一侧,控制从背光4向液晶显示面板LPN入射的入射光的偏光状态。该第1光学元件OD1包括具有第1偏光轴AX1的第1偏光板PL1。另外,也可以在第1偏光板PL1与第1绝缘基板10之间配置相位差板等的其他光学元件。

[0078] 在对置基板CT的外表面、即构成对置基板CT的第2绝缘基板20的外表面上,通过粘接剂等粘贴着第2光学元件OD2。该第2光学元件OD2位于液晶显示面板LPN的显示面侧,控制从液晶显示面板LPN出射的出射光的偏光状态。该第2光学元件OD2包括具有第2偏光轴AX2的第2偏光板PL2。另外,也可以在第2偏光板PL2与第2绝缘基板20之间配置相位差板等的其他光学元件。

[0079] 第1偏光板PL1的第1偏光轴AX1和第2偏光板PL2的第2偏光轴AX2处于正交尼克尔的位置关系。此时,一方的偏光板例如配置为,其偏光轴与液晶分子LM的初始取向方向即第1取向处理方向PD1或第2取向处理方向PD2平行或正交。在初始取向方向与第2方向Y平行的情况下,一方的偏光板的偏光轴与第2方向Y平行、或与第1方向X平行。

[0080] 在图3中,在由图3(a)表示的例子中,第1偏光板PL1配置为,其第1偏光轴AX1相对于液晶分子LM的初始取向方向即第2方向Y正交,此外,第2偏光板PL2配置为,其第2偏光轴AX2相对于液晶分子LM的初始取向方向为平行。此外,在图3中,在由图3(b)表示的例子中,第2偏光板PL2配置为,其第2偏光轴AX2相对于液晶分子LM的初始取向方向即第2方向Y正交,此外,第1偏光板PL1配置为,其第1偏光轴AX1相对于液晶分子LM的初始取向方向为平行。

[0081] 由此,实现常黑模式。

[0082] 接着,对上述结构的液晶显示面板LPN的动作进行说明。

[0083] 即,当对液晶层LQ没有施加电压的状态即在像素电极PE与共用电极CE之间没有形成电场的无电场时(关闭时),如在图3中用虚线表示那样,液晶层LQ的液晶分子LM取向为,其长轴朝向第1取向膜AL1的第1取向处理方向PD1及第2取向膜AL2的第2取向处理方向PD2。这样的关闭时相当于初始取向状态,关闭时的液晶分子LM的取向方向相当于初始取向方

向。

[0084] 另外,严格地讲,液晶分子LM并不限于与X-Y平面平行地取向,预倾斜(pretilt)的情况较多。因此,所谓液晶分子LM的严格的初始取向方向,是将关闭时的液晶分子LM的取向方向正投影到X-Y平面上的方向。但是,为了使说明变简略,以下设液晶分子LM平行于X-Y平面而取向、设在与X-Y平面平行的面内旋转而进行说明。

[0085] 这里,第1取向处理方向PD1及第2取向处理方向PD2都是与第2方向Y大致平行的方向。在关闭时,液晶分子LM如在图3中用虚线表示那样初始取向,以使其长轴朝向与第2方向Y大致平行的方向。即,液晶分子LM的初始取向方向与第2方向Y平行(或相对于第2方向Y为 0°)。

[0086] 在如图示的例子那样、第1取向处理方向PD1及第2取向处理方向PD2平行且是相同的朝向的情况下,在液晶层LQ的截面中,液晶分子LM在液晶层LQ的中间部附近以大致水平(预倾角大致为零)的方式取向,以这里为边界、在第1取向膜AL1的附近及第2取向膜AL2的附近具有为对称那样的预倾角而进行取向(喇叭形(splay)取向)。在这样液晶分子LM进行了喇叭形取向的状态下,在从基板的法线方向进行了倾斜的方向中,也通过第1取向膜AL1的附近的液晶分子LM和第2取向膜AL2的附近的液晶分子LM光学地补偿。因而,在第1取向处理方向PD1及第2取向处理方向PD2相互平行且是相同朝向的情况下,黑显示的情况下漏光较少,能够实现高对比度,能够提高显示品质。

[0087] 另外,在第1取向处理方向PD1及第2取向处理方向PD2相互平行且是相反朝向的情况下,在液晶层LQ的截面中,液晶分子LM在第1取向膜AL1的附近、第2取向膜AL2的附近及液晶层LQ的中间部具有大致均匀的预倾角而取向(平行(homogeneous)取向)。

[0088] 来自背光4的背光光的一部分透射第1偏光板PL1而向液晶显示面板LPN入射。入射到液晶显示面板LPN的光是与第1偏光板PL1的第1偏光轴AX1正交的直线偏光。这样的直线偏光的偏光状态在穿过关闭时的液晶显示面板LPN时几乎不变化。因此,透射液晶显示面板LPN后的直线偏光被相对于第1偏光板PL1处于正交尼克尔的位置关系的第2偏光板PL2吸收(黑显示)。

[0089] 另一方面,在对液晶层LQ施加了电压的状态、即在像素电极PE与共用电极CE之间形成了电位差的状态(开启时)下,在像素电极PE与共用电极CE之间形成与基板大致平行的横电场(或斜电场)。液晶分子LM受到电场的影响,其长轴如图中的实线所示那样在与X-Y平面大致平行的平面内旋转。

[0090] 在图3所示的例子中,像素电极PE与主共用电极CAL之间的区域中的下侧一半区域内的液晶分子LM相对于第2方向Y顺时针旋转,朝向图中的左下而取向,此外,上侧一半的区域内的液晶分子LM相对于第2方向Y逆时针旋转,朝向图中的左上而取向。像素电极PE与主共用电极CAR之间的区域中的下侧一半的区域内的液晶分子LM相对于第2方向Y逆时针旋转,朝向图中的右下而取向,上侧一半的区域内的液晶分子LM相对于第2方向Y顺时针旋转,朝向图中的右上而取向。

[0091] 这样,在各像素PX中,在像素电极PE与共用电极CE之间形成了电场的状态下,液晶分子LM的取向方向以与像素电极PE重叠的位置为边界而被分为多个方向,在各个取向方向上形成域。即,在一个像素PX中形成多个域。

[0092] 在这样的开启时,与第1偏光板PL1的第1偏光轴AX1正交的直线偏光向液晶显示面

板LPN入射,其偏光状态在穿过液晶层LQ时根据液晶分子LM的取向状态而变化。在这样的开启时,穿过液晶层LQ后的至少一部分的光透射第2偏光板PL2(白显示)。

[0093] 根据这样的本实施方式,由于能够在一像素内形成4个域,所以能够对4方向上的视野角进行光学补偿,能够实现宽视角化。因而,没有灰阶反转,能够实现较高的透射率的显示,能够提供显示品质良好的液晶显示装置。

[0094] 此外,在一像素内,通过对由像素电极PE和共用电极CE划分的4个区域分别将开口部的面积设定为大致相同,从而各区域的透射率为大致相同,透射各个开口部的光相互光学地补偿,能够遍及大的视野角范围实现均匀的显示。

[0095] 此外,与液晶分子的初始取向状态为相对于基板垂直的垂直取向型的液晶显示装置相比,确认了本实施方式在中间灰阶也视野角较大、亮度较明亮。

[0096] 另外,在开启时,在像素电极PE的主像素电极PA附近及副像素电极PB附近、或共用电极CE的主共用电极CA附近及副共用电极CB附近,几乎不形成横电场(或者不形成足够驱动液晶分子LM的电场),所以液晶分子LM与关闭时同样,几乎不从初始取向方向运动。因此,如上述那样,即使像素电极PE及共用电极CE由光透射性的导电材料形成,在这些区域中背光光也几乎不透射,在开启时几乎不对显示有贡献。因而,像素电极PE及共用电极CE并不一定需要通过透明的导电材料形成,也可以使用铝或银等的导电材料形成。

[0097] 此外,在发生了阵列基板AR与对置基板CT的匹配偏差时,有夹着像素电极PE的两侧的与共用电极CE的距离产生差异的情况。但是,这样的匹配偏差在全部的像素PX中共同地发生,所以在像素PX间的电场分布中没有不同,给图像的显示带来的影响极小。

[0098] 此外,上述一像素PX中的最小的单位构成体并不限定于正方形,向第2方向Y或第1方向X的伸缩没有限制,也可以是矩形。即,能够通过单位构成体其自身或将单位构成体组合来设计希望的像素尺寸。即使这样自由地设计单位构成体的尺寸,液晶分子LM也通过在电极间产生的电场而与基板水平地取向,所以给相对于基板的法线方向的延迟(retardation)带来的影响较小。因而,几乎没有像素尺寸的变更给亮度及视野角带来的影响。

[0099] 另一方面,在初始取向状态相对于基板垂直地取向、通过施加电压而水平地取向的垂直取向型的液晶显示装置的情况下,如果在电极间产生的电场强度在像素内不同,则液晶分子相对于基板的倾斜的程度也不同,所以给相对于基板的法线方向的延迟带来的影响较大。因而,像素尺寸的变更给亮度及视野角带来的影响较大。因此,假设在该单位构成体中采用垂直取向型的液晶分子的情况下,为了使像素内的电场强度及电场分布变均匀,需要使单位构成体为正方形。

[0100] 接着,对本实施方式的一构成例进行说明。

[0101] <<第1构成例>>

[0102] 首先,对本实施方式的第1构成例进行说明。

[0103] 图5是概略地表示本实施方式的第1构成例的液晶显示面板LPN的对置基板CT1中的一像素PX的构造的平面图。

[0104] 在该第1构成例中,共用电极CE具备作为主共用电极而装备在对置基板CT1上的第2主共用电极CA2、以及作为副共用电极而装备在对置基板CT1上的第2副共用电极CB2。这些第2主共用电极CA2及第2副共用电极CB2被第2取向膜AL2覆盖。

[0105] 即,图示的对置基板CT1具备沿着第2方向Y直线地延伸的带状的第2主共用电极CA2、和沿着第1方向X直线地延伸的带状的第2副共用电极CB2。这些第2主共用电极CA2及第2副共用电极CB2电连接。在图示的例子中,第2主共用电极CA2及第2副共用电极CB2一体地(或连续地)形成。即,在对置基板CT1中,共用电极CE以栅格状形成。

[0106] 另外,图示的第2主共用电极CA2沿着第1方向X隔开间隔而平行地排列两条,以下,为了将它们区别,将图中的左侧的第2主共用电极称作CAL2,将图中的右侧的第2主共用电极称作CAR2。此外,图示的第2副共用电极CB2沿着第2方向Y隔开间隔而平行地排列两条,以下,为了将它们区别,将图中的上侧的第2副共用电极称作CBU2,将图中的下侧的第2副共用电极称作CBB2。这些第2主共用电极CAL2及第2主共用电极CAR2与第2副共用电极CBU2及第2副共用电极CBB2相连。

[0107] 这样的结构的共用电极CE虽然没有详细叙述但被引出到有源区的外侧,经由导电部件与形成在阵列基板上的供电部电连接,被供电公共电位。

[0108] 接着,对适合与图5所示的对置基板CT1组合的阵列基板AR1进行说明。

[0109] 图6是概略地表示将本实施方式的第1构成例的液晶显示面板LPN的一像素PX从对置基板CT1侧观察时的阵列基板AR1的构造的平面图。另外,为了说明像素电极PE与共用电极CE的位置关系,将共用电极CE用虚线图示。此外,仅图示一像素PX的说明中所需要的结构,省略了开关元件等的图示。

[0110] 阵列基板AR1具备沿着第1方向X延伸的辅助电容线C1、沿着第1方向X延伸的栅极配线G1及栅极配线G2、沿着第2方向Y延伸的源极配线S1及源极配线S2、和像素电极PE。辅助电容线C1、栅极配线G1及栅极配线G2形成在栅极绝缘膜11之上,被第1层间绝缘膜12覆盖。源极配线S1及源极配线S2形成在第1层间绝缘膜12之上,被第2层间绝缘膜13覆盖。像素电极PE形成在第2层间绝缘膜13之上。

[0111] 在图示的例子中,像素PX相当于图中的用虚线表示的区域,是沿着第2方向Y的长度比沿着第1方向X的长度长的长方形状。此外,在图示的例子中,在像素PX中,源极配线S1配置在左侧端部,源极配线S2配置在右侧端部。严格地讲,源极配线S1跨过该像素PX与在其左侧相邻的像素的边界而配置,源极配线S2跨过该像素PX与在其右侧相邻的像素的边界而配置。此外,在像素PX中,栅极配线G1配置在上侧端部,栅极配线G2配置在下侧端部,辅助电容线C1配置在大致像素中央部。即,栅极配线G1和辅助电容线C1的沿着第2方向Y的间隔与栅极配线G2和辅助电容线C1的沿着第2方向Y的间隔大致相同。

[0112] 像素电极PE配置在源极配线S1与源极配线S2之间、或栅极配线G1与栅极配线G2之间,电连接在省略了图示的开关元件上。这样的像素电极PE具有沿着第2方向Y直线地延伸的带状的主像素电极PA、以及沿着第1方向X直线地延伸的带状的副像素电极PB。这些主像素电极PA及副像素电极PB电连接。在图示的例子中,主像素电极PA及副像素电极PB一体地(或连续地)形成。即,在阵列基板AR1中,像素电极PE以十字状形成。此外,主像素电极PA及副像素电极PB都被第1取向膜AL1覆盖。

[0113] 主像素电极PA位于比相邻的源极配线S1及源极配线S2的各自的正上方的位置更靠像素PX的内侧,配置在源极配线S1与源极配线S2的大致中间。这样的主像素电极PA从像素PX的上侧端部附近延伸到下侧端部附近。

[0114] 副像素电极PB配置在大致像素中央部,与主像素电极PA交叉。这样的副像素电极

PB从主像素电极PA的大致中央部起朝向其两侧,即朝向主像素电极PA的左侧的源极配线S1及主像素电极PA的右侧的源极配线S2分别直线地延伸。这样的副像素电极PB从像素PX的左侧端部附近起延伸到右侧端部附近。

[0115] 在该第1构成例中,副像素电极PB与辅助电容线C1对置。在图示的例子中,副像素电极PB配置在辅助电容线C1的上方。在副像素电极PB与辅助电容线C1之间,作为绝缘膜而夹着第1层间绝缘膜12及第2层间绝缘膜13。

[0116] 关于该副像素电极PB的沿着第1方向X的长度,在副像素电极PB将辅助电容线C1覆盖的情况下,大于等于位于源极配线S1与源极配线S2之间的辅助电容线C1的沿着第1方向X的长度。

[0117] 此外,关于副像素电极PB的沿着第2方向Y的宽度,在将副像素电极PB在辅助电容线C1上与未图示的开关元件电连接的结构的情况下,设定为宽度较宽。在副像素电极PB将辅助电容线C1覆盖的情况下,副像素电极PB的宽度大于等于辅助电容线C1的宽度。

[0118] 如上述那样,在栅极配线G1配置在像素的上侧端部、辅助电容线C1配置在大致像素中央部的结构中,可以配置为,副像素电极PB将位于源极配线S1与源极配线S2之间的辅助电容线C1覆盖。

[0119] 此外,也可以是辅助电容线C1配置在像素PX的上侧端部或下侧端部,栅极配线G1配置在大致像素中央部。在此情况下,副像素电极PB也可以与栅极配线G1对置(或者,副像素电极PB也可以配置在栅极配线G1的上方)。

[0120] 另一方面,在共用电极CE中,第2主共用电极CAL2及第2主共用电极CAR2配置在夹着主像素电极PA的正上方的位置的两侧,此外,第2副共用电极CBU2及第2副共用电极CBB2配置在夹着副像素电极PB的正上方的位置的两侧。换言之,主像素电极PA配置在第2主共用电极CAL2与第2主共用电极CAR2之间,副像素电极PB配置在第2副共用电极CBU2与第2副共用电极CBB2之间。

[0121] 在图示的例子中,第2主共用电极CAL2配置在像素PX的左侧端部,对置于源极配线S1(或者,第2主共用电极CAL2配置在源极配线S1的上方)。此外,第2主共用电极CAR2配置在像素PX的右侧端部,对置于源极配线S2(或者,第2主共用电极CAR2配置在源极配线S2的上方)。此外,第2副共用电极CBU2配置在像素PX的上侧端部,对置于栅极配线G1(或者,第2副共用电极CBU2配置在栅极配线G1的上方)。此外,第2副共用电极CBB2配置在像素PX的下侧端部,对置于栅极配线G2(或者,第2副共用电极CBB2配置在栅极配线G2的上方)。

[0122] 根据这样的第1构成例,如上述那样,由于能够在一像素内形成4个域,所以能够对4个方向上的视野角进行光学补偿,能够实现宽视角化。

[0123] 此外,第2主共用电极CAL2及第2主共用电极CAR2分别与源极配线S1及源极配线S2对置。特别是,在第2主共用电极CAL2及第2主共用电极CAR2分别配置在源极配线S1及源极配线S2的上方的情况下,与第2主共用电极CAL2及第2主共用电极CAR2配置在比源极配线S1及源极配线S2靠主像素电极PA侧的情况相比,能够将对显示有贡献的开口部扩大,能够提高像素PX的透射率。

[0124] 此外,通过将第2主共用电极CAL2及第2主共用电极CAR2分别配置在源极配线S1及源极配线S2的上方,能够扩大主像素电极PA与第2主共用电极CAL2及第2主共用电极CAR2之间的距离,能够形成更接近于水平的横电场。因此,还能够维持作为以往的结构1PS模式

等的优点的宽视角化。

[0125] 进而,由于像素电极PE的副像素电极PB与辅助电容线或栅极配线对置而配置,所以能够将来自辅助电容线或栅极配线的不希望的电场遮蔽。因此,能够抑制从辅助电容线或栅极配线对液晶层LQ施加不希望的偏压,能够抑制影像残留等的显示不良的发生。因而,能够提供显示品质更好的液晶显示装置。

[0126] <<第2构成例>>

[0127] 接着,对本实施方式的第2构成例进行说明。另外,对于与第1构成例相同的结构赋予相同的参照标号,省略详细的说明。

[0128] 图7是概略地表示本实施方式的第2构成例的液晶显示面板LPN的对置基板CT2中的一像素PX的构造的平面图。

[0129] 在该第2构成例中,共用电极CE具有作为主共用电极而装备在后述的阵列基板上的第1主共用电极CA1、以及作为副共用电极而装备在对置基板CT2上的第2副共用电极CB2。该第2副共用电极CB2被第2取向膜AL2覆盖。

[0130] 即,图示的对置基板CT2具备沿着第1方向X直线地延伸的带状的第2副共用电极CB2,不具备主共用电极。即,在对置基板CT2中,共用电极CE形成为在第1方向X上延伸的条状。另外,图示的第2副共用电极CB2沿着第2方向Y隔开间隔而平行地排列两条,以下,为了将它们区别,将图中的上侧的第2副共用电极称作CBU2,将图中的下侧的第2副共用电极称作CBB2。

[0131] 这样的共用电极CE的第2副共用电极CB2虽然没有详细叙述但被引出到有源区的外侧,经由导电部件与形成在阵列基板上的供电部电连接,被供电公共电位。

[0132] 接着,对适合与图7所示的对置基板CT2组合的阵列基板AR2进行说明。

[0133] 图8是概略地表示将本实施方式的第2构成例的液晶显示面板LPN的一像素PX从对置基板CT2侧观察时的阵列基板AR2的构造的平面图。另外,为了说明像素电极PE与共用电极CE的位置关系,用虚线图示了共用电极CE。此外,仅图示在一像素PX的说明中所需要的结构,省略了开关元件等的图示。

[0134] 阵列基板AR2与阵列基板AR1同样,具备沿着第1方向X延伸的辅助电容线C1、沿着第1方向X延伸的栅极配线G1及栅极配线G2、沿着第2方向Y延伸的源极配线S1及源极配线S2、和像素电极PE。像素电极PE被第1取向膜AL1覆盖。进而,阵列基板AR2具备沿着第2方向Y直线地延伸的带状的第1主共用电极CA1来作为共用电极CE的一部分。该第1主共用电极CA1与第2副共用电极CB2为同电位。

[0135] 另外,图示的第1主共用电极CA1沿着第1方向X隔开间隔而平行地排列两条,以下,为了将它们区别,将图中的左侧的第1主共用电极称作CAL1,将图中的右侧的第1主共用电极称作CAR1。这些第1主共用电极CAL1及第1主共用电极CAR1例如与像素电极PE同样,形成在第2层间绝缘膜13之上,被第1取向膜AL1覆盖。在此情况下,第1主共用电极CAL1及第1主共用电极CAR1能够使用与像素电极PE相同的材料(例如1T0等)用相同的工序形成。

[0136] 在图示的例子中,第1主共用电极CAL1配置在像素PX的左侧端部,与源极配线S1对置(或者,第1主共用电极CAL1配置在源极配线S1的上方)。此外,第1主共用电极CAR1配置在像素PX的右侧端部,与源极配线S2对置(或者,第1主共用电极CAR1配置在源极配线S2的上方)。在第1主共用电极CAL1及第1主共用电极CAR1与源极配线S1及源极配线S2之间,作为绝

缘膜而夹着第2层间绝缘膜13。

[0137] 这些第1主共用电极CAL1及第1主共用电极CAR1分别在有源区内直线地延伸,被引出到有源区的外侧,与形成在阵列基板AR2上的供电部电连接,被供电公共电位。此外在,第1主共用电极CAL1及第1主共用电极CAR1分别在有源区内将源极配线S1及源极配线S2覆盖的情况下,对于第1主共用电极CAL1及第1主共用电极CAR1的沿着第1方向X的宽度而言,大于等于源极配线S1及源极配线S2的沿着第1方向X的宽度。

[0138] 像素电极PE与第1构成例同样,配置在栅极配线G1与栅极配线G2之间。或者,像素电极PE配置在源极配线S1与源极配线S2之间,即第1主共用电极CAL1与第1主共用电极CAR1之间。该像素电极PE具有主像素电极PA及副像素电极PB。

[0139] 主像素电极PA配置在第1主共用电极CAL1与第1主共用电极CAR1的大致中间的位置。该主像素电极PA朝向栅极配线G1及栅极配线G2延伸。

[0140] 副像素电极PB配置在栅极配线G1与栅极配线G2的大致中间的位置。该副像素电极PB朝向第1主共用电极CAL1及第1主共用电极CAR1延伸。但是,在像素电极PE与第1主共用电极CAL1及第1主共用电极CAR1都形成在第2层间绝缘膜13之上的情况下,副像素电极PB不接触在第1主共用电极CAL1及第1主共用电极CAR1上而配置(或者,副像素电极PB从第1主共用电极CAL1及第1主共用电极CAR1离开而配置)。此外,该副像素电极PB与辅助电容线C1对置(或者,副像素电极PB配置在辅助电容线C1的上方)。

[0141] 另外,也可以是,辅助电容线C1配置在像素PX的上侧端部或下侧端部,栅极配线G1配置在大致像素中央部。在此情况下,副像素电极PB也可以与栅极配线G1对置(或者,副像素电极PB也可以配置在栅极配线G1的上方)。

[0142] 另一方面,在共用电极CE中,第2副共用电极CBU2及第2副共用电极CBB2配置在夹着副像素电极PB的正上方的位置的两侧。换言之,主像素电极PA配置在第1主共用电极CAL1与第1主共用电极CAR1之间,副像素电极PB配置在第2副共用电极CBU2与第2副共用电极CBB2之间。

[0143] 在图示的例子中,第2副共用电极CBU2配置在像素PX的上侧端部,对置于栅极配线G1(或者,第2副共用电极CBU2配置在栅极配线G1的上方)。此外,第2副共用电极CBB2配置在像素PX的下侧端部,对置于栅极配线G2(或者,第2副共用电极CBB2配置在栅极配线G2的上方)。

[0144] 根据这样的第2构成例,如上述那样,能够在一像素内形成4个域,所以能够对4方向上的视野角进行光学补偿,能够实现宽视角化。此外,除了在第1构成例中说明的效果以外,由于共用电极CE的第1主共用电极CA1的至少1个与源极配线对置而配置,所以能够将来自源极配线的不希望的电场遮蔽。因此,能够抑制从源极配线对液晶层LQ施加不希望的偏压,能够抑制串扰(例如在该像素PX被设定为显示黑色的像素电位的状态下,当向连接在该像素PX上的源极配线供给显示白色的像素电位时,从该像素PX的一部分发生漏光而导致亮度的上升的现象)等的显示不良的发生。因而,能够提供显示品质更好的液晶显示装置。

[0145] 另外,在该第2构成例中说明的阵列基板AR2也可以与在第1构成例中说明的对置基板CT1组合。在此情况下,共用电极CE成为如下结构:作为主共用电极而具有装备在阵列基板AR2上的第1主共用电极CA1及装备在对置基板CT1上的第2主共用电极CA2。在这样的第1主共用电极CA1和第2主共用电极CA2夹着液晶层而对置的区域中,能够抑制不希望的纵电

场(即,沿着基板主面的法线方向的电场)的发生。

[0146] <<第3构成例>>

[0147] 接着,对本实施方式的第3构成例进行说明。另外,对于与第1构成例相同的结构赋予相同的参照标号,省略详细的说明。

[0148] 图9是概略地表示本实施方式的第3构成例的液晶显示面板LPN的对置基板CT3中的一像素PX的构造的平面图。

[0149] 在该第3构成例中,共用电极CE具有作为主共用电极装备在对置基板CT3上的第2主共用电极CA2、以及作为副共用电极装备在后述的阵列基板上的第1副共用电极CB1。该第2主共用电极CA2被第2取向膜AL2覆盖。

[0150] 即,图示的对置基板CT3具备沿着第2方向Y直线地延伸的带状的第2主共用电极CA2,不具备副共用电极。即,在对置基板CT3中,共用电极CE形成为在第2方向Y上延伸的条状。另外,图示的第2主共用电极CA2沿着第1方向X隔开间隔而平行地排列两条,以下,为了将它们区别,将图中的左侧的第2主共用电极称作CAL2,将图中的右侧的第2主共用电极称作CAR2。

[0151] 这样的共用电极CE的第2主共用电极CA2虽然没有详细叙述但被引出到有源区的外侧,经由导电部件与形成在阵列基板上的供电部电连接,被供电公共电位。

[0152] 接着,对适合与图9所示的对置基板CT3组合的阵列基板AR3进行说明。

[0153] 图10是概略地表示将本实施方式的第3构成例的液晶显示面板LPN的一像素PX从对置基板CT3侧观察时的阵列基板AR3的构造的平面图。另外,为了说明像素电极PE与共用电极CE的位置关系,将共用电极CE用虚线图示。此外,仅图示在一像素PX的说明中所需要的结构,省略了开关元件等的图示。

[0154] 阵列基板AR3与阵列基板AR1同样,具备沿着第1方向X延伸的辅助电容线C1、沿着第1方向X延伸的栅极配线G1及栅极配线G2、沿着第2方向Y延伸的源极配线S1及源极配线S2、和像素电极PE。像素电极PE被第1取向膜AL1覆盖。进而,阵列基板AR3具备沿着第1方向X直线地延伸的带状的第1副共用电极CB1来作为共用电极CE的一部分。该第1副共用电极CB1与第2主共用电极CA2是同电位。

[0155] 另外,图示的第1副共用电极CB1沿着第2方向Y隔开间隔而平行地排列两条,以下,为了将它们区别,将图中的上侧的第1副共用电极称作CBU1,将图中的下侧的第1副共用电极称作CBB1。这些第1副共用电极CBU1及第1副共用电极CBB1例如与像素电极PE同样,形成在第2层间绝缘膜13之上,被第1取向膜AL1覆盖。在此情况下,第1副共用电极CBU1及第1副共用电极CBB1能够使用与像素电极PE相同的材料(例如ITO等)用相同的工序形成。

[0156] 在图示的例子中,第1副共用电极CBU1配置在像素PX的上侧端部,与栅极配线G1对置(或者,第1副共用电极CBU1配置在栅极配线G1的上方)。此外,第1副共用电极CBB1配置在像素PX的下侧端部,与栅极配线G2对置(或者,第1副共用电极CBB1配置在栅极配线G2的上方)。在第1副共用电极CBU1及第1副共用电极CBB1与栅极配线G1及栅极配线G2之间,作为绝缘膜而夹着第1层间绝缘膜12及第2层间绝缘膜13。

[0157] 这些第1副共用电极CBU1及第1副共用电极CBB1分别在有源区内直线地延伸,被引出到有源区的外侧,与形成在阵列基板AR3上的供电部电连接,被供电公共电位。此外,在第1副共用电极CBU1及第1副共用电极CBB1分别在有源区内将栅极配线G1及栅极配线G2覆盖

的情况下,对于第1副共用电极CBU1及第1副共用电极CBB1的沿着第2方向Y的宽度而言,大于等于栅极配线G1及栅极配线G2的沿着第2方向Y的宽度。

[0158] 像素电极PE与第1构成例同样,配置在源极配线S1与源极配线S2之间。或者,像素电极PE配置在栅极配线G1与栅极配线G2之间,即配置在第1副共用电极CBU1与第1副共用电极CBB1之间。该像素电极PE具有主像素电极PA及副像素电极PB。

[0159] 主像素电极PA配置在源极配线S1与源极配线S2的大致中间的位置。该主像素电极PA朝向第1副共用电极CBU1及第1副共用电极CBB1延伸。但是,在像素电极PE与第1副共用电极CBU1及第1副共用电极CBB1一起形成在第2层间绝缘膜13之上的情况下,主像素电极PA不接触在第1副共用电极CBU1及第1副共用电极CBB1上而配置(或者,主像素电极PA从第1副共用电极CBU1及第1副共用电极CBB1离开而配置)。

[0160] 副像素电极PB配置在第1副共用电极CBU1与第1副共用电极CBB1的大致中间的位置。该副像素电极PB朝向源极配线S1及源极配线S2延伸。此外,该副像素电极PB与辅助电容线C1对置(或者,副像素电极PB配置在辅助电容线C1的上方)。

[0161] 另外,也可以是,辅助电容线C1配置在像素PX的上侧端部或下侧端部,栅极配线G1配置在大致像素中央部。在此情况下,副像素电极PB也可以与栅极配线G1对置(或者,副像素电极PB也可以配置在栅极配线G1的上方),第1副共用电极CBU1或第1副共用电极CBB1也可以与辅助电容线C1对置(或者,第1副共用电极CBU1或第1副共用电极CBB1也可以配置在辅助电容线C1的上方)。

[0162] 另一方面,在共用电极CE中,第2主共用电极CAL2及第2主共用电极CAR2配置在夹着主像素电极PA的正上方的位置的两侧。换言之,主像素电极PA配置在第2主共用电极CAL2与第2主共用电极CAR2之间,副像素电极PB配置在第1副共用电极CBU1与第1副共用电极CBB1之间。

[0163] 在图示的例子中,第2主共用电极CAL2配置在像素PX的左侧端部,与源极配线S1对置(或者,第2主共用电极CAL2配置在源极配线S1的上方)。此外,第2主共用电极CAR2配置在像素PX的右侧端部,与源极配线S2对置(或者,第2主共用电极CAR2配置在源极配线S2的上方)。

[0164] 根据这样的第3构成例,如上述那样,由于能够在一像素内形成4个域,所以能够对4个方向上的视野角进行光学补偿,能够实现宽视角化。此外,除了在第1构成例中说明的效果以外,由于共用电极CE的第1副共用电极CB1与栅极配线对置而配置,所以能够将来自栅极配线的不希望的电场遮蔽。因此,能够抑制从栅极配线对液晶层LQ施加不希望的偏压,能够抑制影像残留等的显示不良的发生。因而,能够提供显示品质更好的液晶显示装置。

[0165] 另外,在该第3构成例中说明的阵列基板AR3也可以与在第1构成例中说明的对置基板CT1组合。在此情况下,共用电极CE成为如下结构:作为副共用电极而具有装备在阵列基板AR3上的第1副共用电极CB1及装备在对置基板CT1上的第2副共用电极CB2。在这样的第1副共用电极CB1与第2副共用电极CB2夹着液晶层而对置的区域中,能够抑制不希望的纵电场(即,沿着基板主面的法线方向的电场)的发生。

[0166] <<第4构成例>>

[0167] 接着,对本实施方式的第4构成例进行说明。另外,对与第1构成例相同的结构赋予相同的参照标号,省略详细的说明。

[0168] 图11是概略地表示将本实施方式的第4构成例的液晶显示面板LPN的一像素PX从对置基板CT的侧观察时的阵列基板AR4的构造的平面图。另外,仅图示一像素PX中的说明所需要的结构,省略了开关元件等的图示。

[0169] 在该第4构成例中,共用电极CE具有作为主共用电极装备在阵列基板AR4上的第1主共用电极CA1、以及作为副共用电极装备在阵列基板AR4上的第1副共用电极CB1。

[0170] 阵列基板AR4与阵列基板AR1同样,具备沿着第1方向X延伸的辅助电容线C1、沿着第1方向X延伸的栅极配线G1及栅极配线G2、沿着第2方向Y延伸的源极配线S1及源极配线S2、和像素电极PE。像素电极PE被第1取向膜AL1覆盖。进而,阵列基板AR4具备如下共用电极CE,该共用电极CE具有沿着第2方向Y直线地延伸的带状的第1主共用电极CA1(CAL1及CAR1)及沿着第1方向X直线地延伸的带状的第1副共用电极CB1(CBU1及CBB1)。即,在阵列基板AR4中,共用电极CE以栅格状形成。关于第1主共用电极CA1的结构,是在阵列基板AR2中说明那样的。关于第1副共用电极CB1的结构,是在阵列基板AR3中说明那样的。

[0171] 这样的共用电极CE的第1主共用电极CA1及第1副共用电极CB1虽没有详细叙述但被引出到有源区的外侧,经由导电部件与形成在阵列基板AR4上的供电部电连接,被供电公共电位。

[0172] 在该第4构成例中说明的阵列基板AR4与在第1构成例中说明的对置基板CT1、在第2构成例中说明的对置基板CT2、以及在第3构成例中说明的对置基板CT3的哪个都能够组合。

[0173] 关于在上述第1至第4构成例中说明的阵列基板AR1、阵列基板AR2、阵列基板AR3及阵列基板AR4、与在上述第1至第3构成例中说明的对置基板CT1、对置基板CT2及对置基板CT3的组合,汇总到图12中。图中的斜线相当于不能实现本实施方式的基本结构的组合,图中的双层圈(◎)相当于在各构成例中说明的组合,图中的白圈(○)相当于在各构成例中可能的组合。

[0174] 接着,关于本实施方式的进一步的变形,简单地说明一像素PX的结构。

[0175] 图13是概略地表示本实施方式的变形之一的平面图。

[0176] 像素电极PE具有沿着第2方向Y延伸且沿着第1方向X隔开间隔而平行地排列的两条主像素电极PA、沿着第1方向X延伸且与两条主像素电极PA交叉并配置在大致像素中央部的副像素电极PB。这样的像素电极PE装备在阵列基板上。

[0177] 共用电极CE具有沿着第2方向Y延伸的主共用电极CA及沿着第1方向X延伸的副共用电极CB。主共用电极CA配置在两条主像素电极PA的各自的两侧。即,交替地配置有三条主共用电极CA和两条主像素电极PA。副共用电极CB夹着副像素电极PB而配置在两侧。即,副像素电极PB与两条副共用电极CB交替地配置。关于这样的共用电极CE,主共用电极CA及副共用电极CB的至少一部分也能装备在对置基板上。

[0178] 在这样的结构中,在一像素PX内形成8个区域,在开启时,液晶分子取向为由图中的箭头表示的方向。在这样的结构中也能够得到与上述各构成例同样的效果。

[0179] 上述本实施方式特别适合于进行电容耦合驱动(CC驱动)的结构。即,在电容耦合驱动(CC驱动)中,通过经由各像素的保持电容Cs将辅助电容信号叠加在像素电极PE上,使其达到规定的电压,所以在使保持电容Cs与像素电容大致相等的情况下,能够将信号电压振幅大致减半。上述栅极驱动器GD、源极驱动器SD、内置有控制器的驱动IC芯片2等作为用

来进行这样的CC驱动的驱动机构发挥功能,装备在阵列基板AR上。

[0180] 根据采用了这样的CC驱动的结构,能够降低耗电,并且能够抑制显示品质的劣化。

[0181] 如以上说明,根据本实施方式,能够提供显示品质良好的液晶显示装置。

[0182] 另外,说明了本发明的一些实施方式,但这些实施方式是作为例子提示的,并不是要限定发明的范围。这些新的实施方式能够以其他各种形态实施,在不脱离发明的主旨的范围内能够进行各种省略、替换、变更。这些实施方式及其变形包含在发明的技术范围及主旨中,并且包含在权利要求书所记载的发明和其等同的范围中。

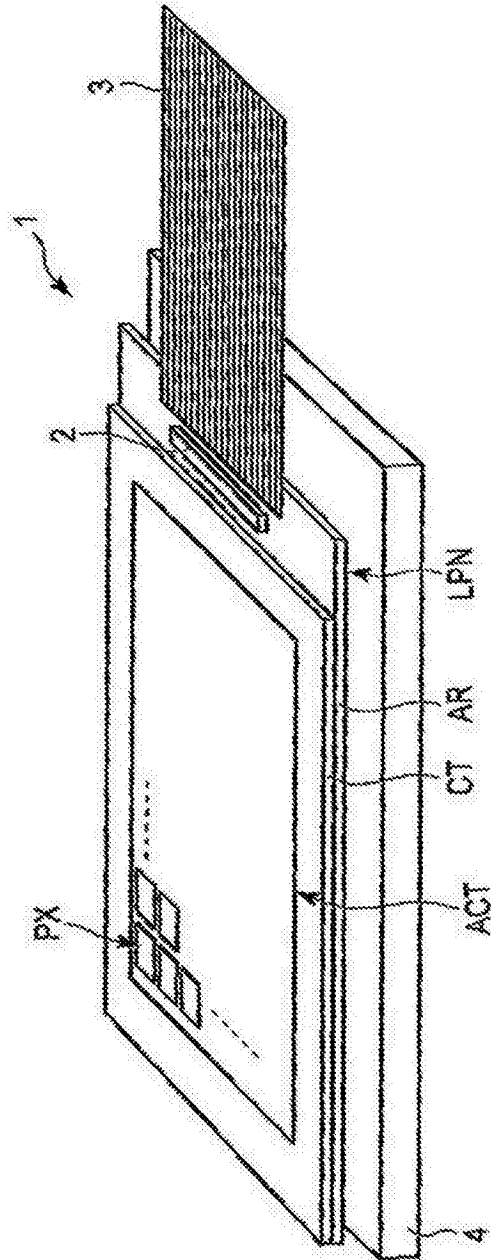


图1

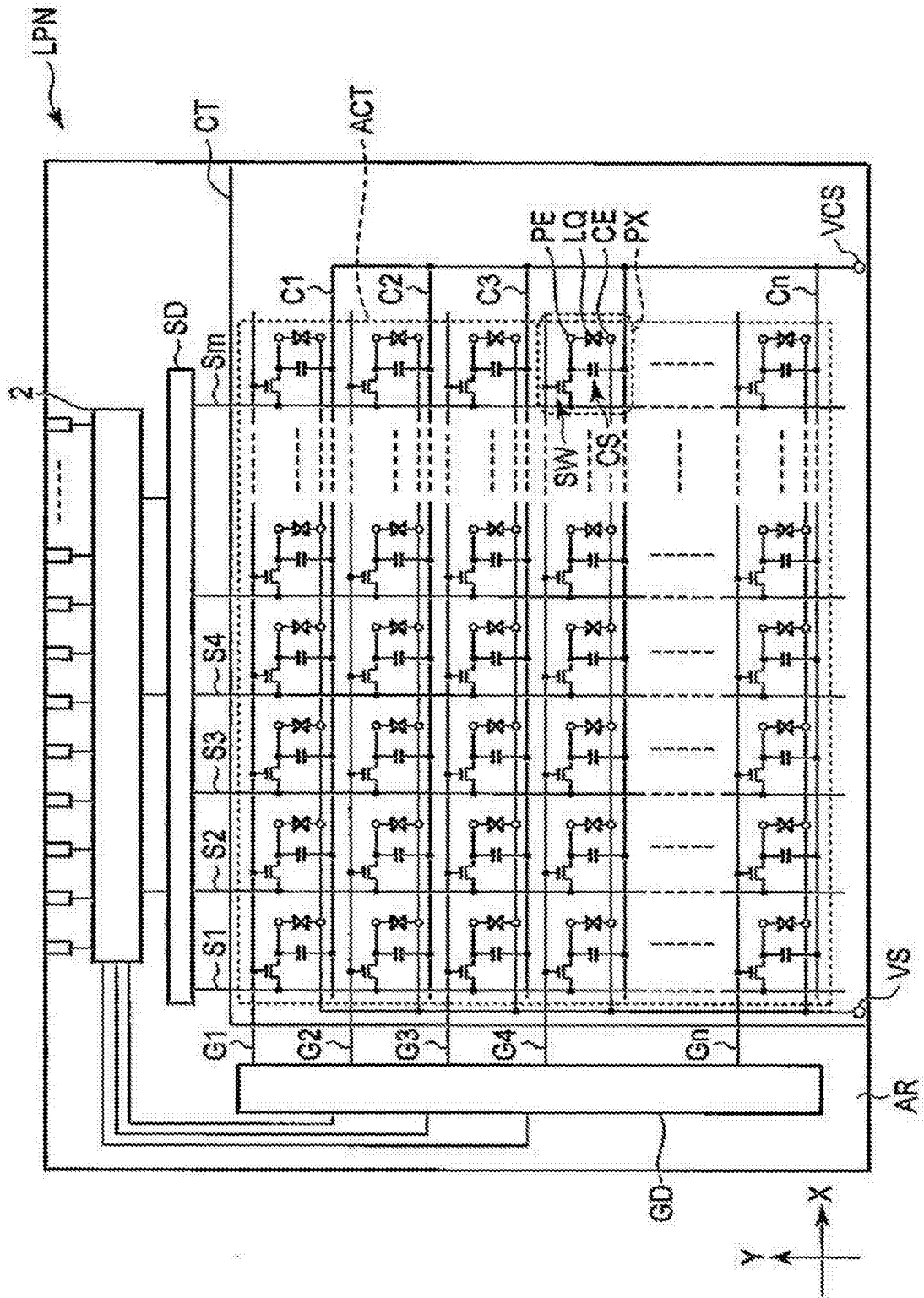


图2

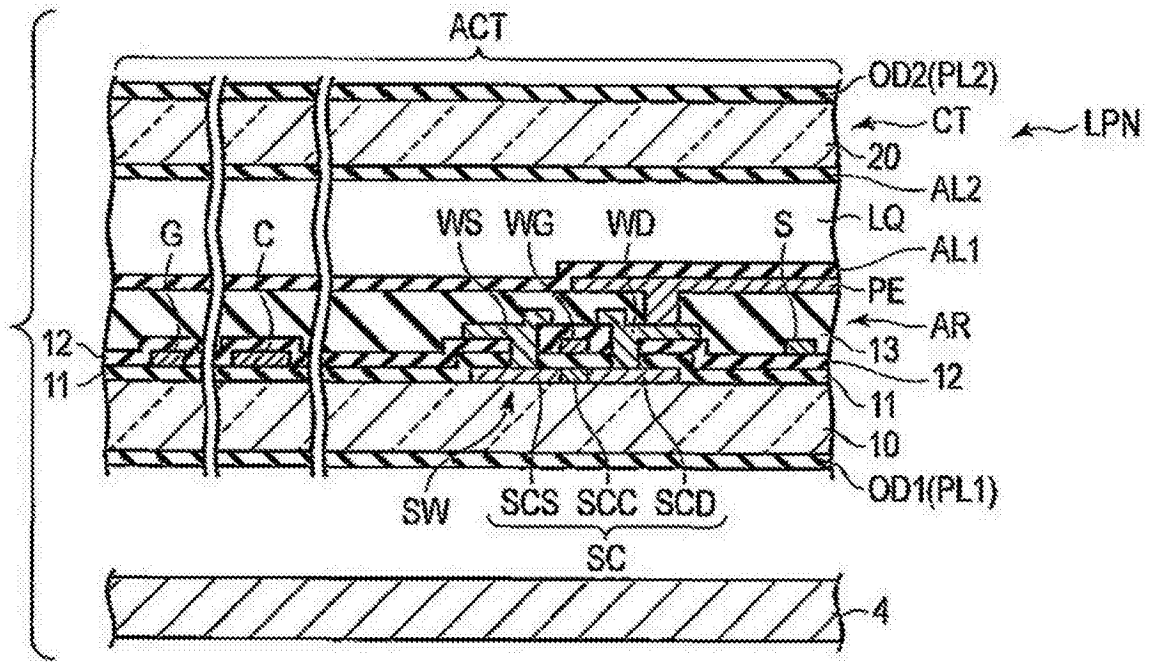


图4

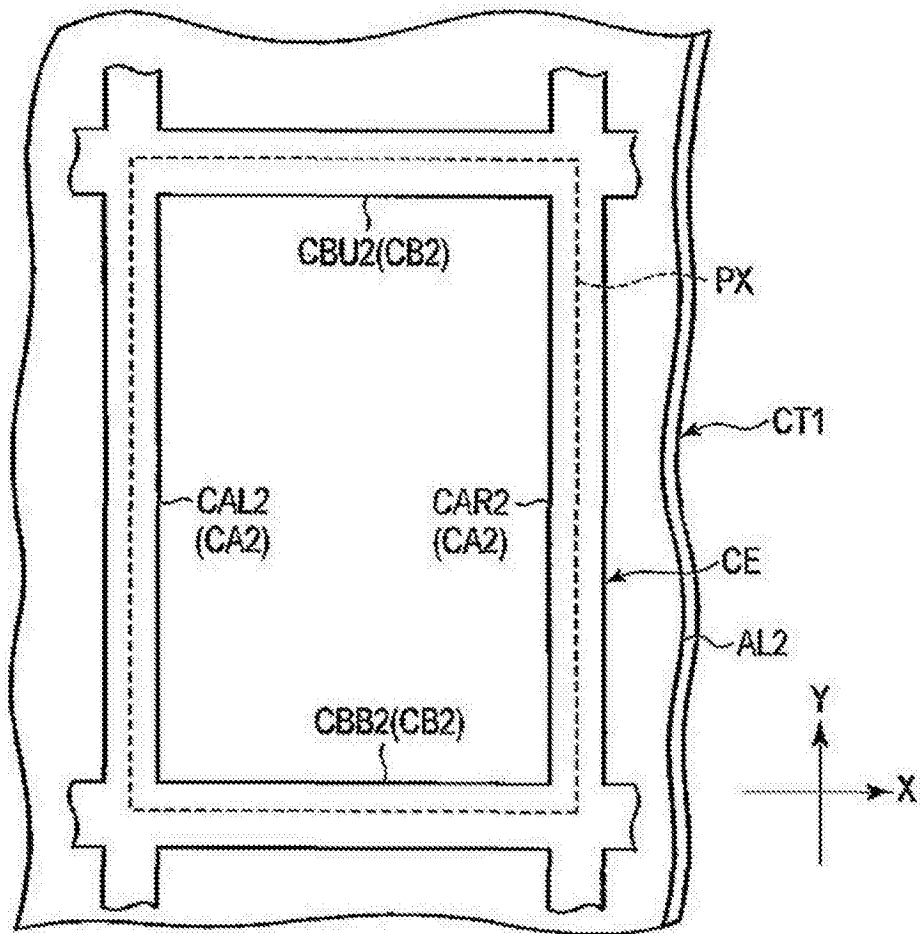


图5

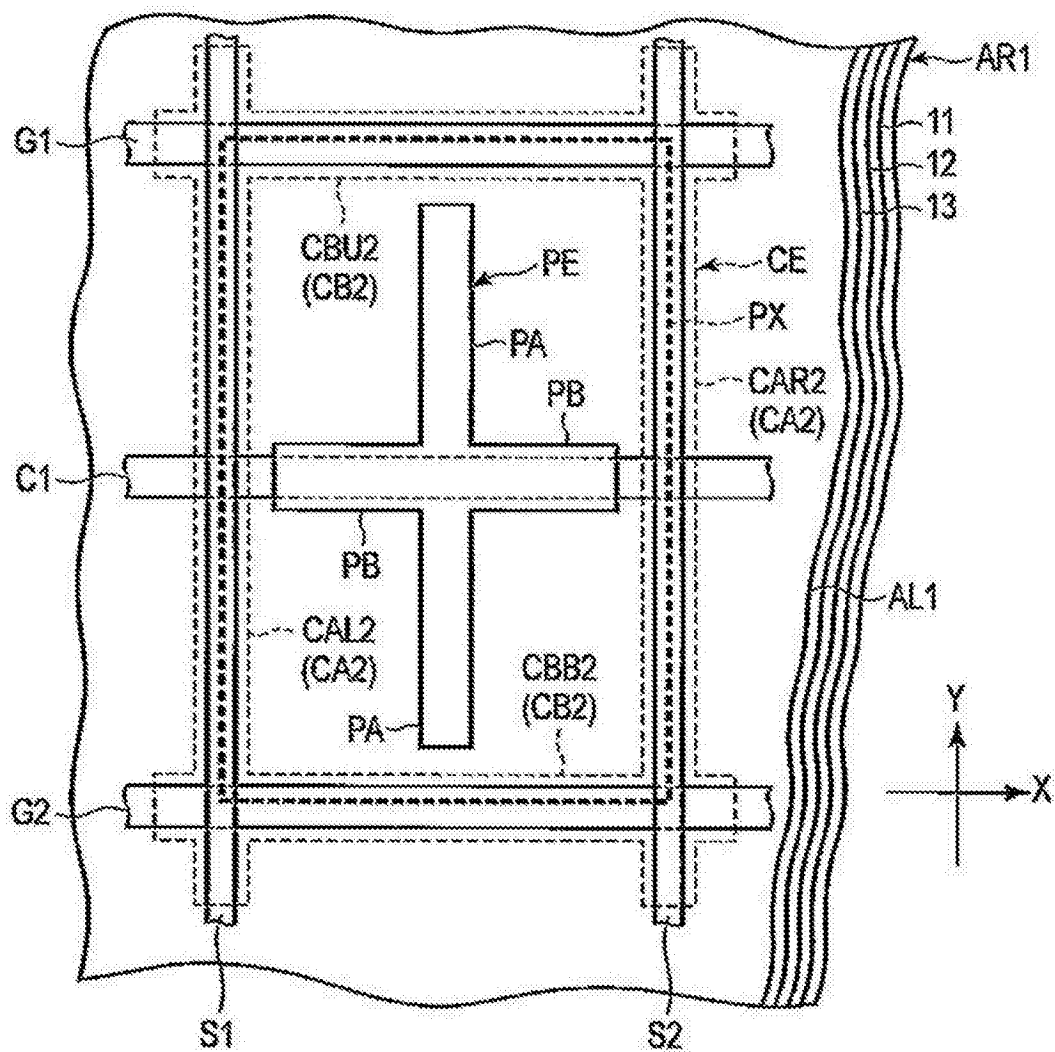


图6

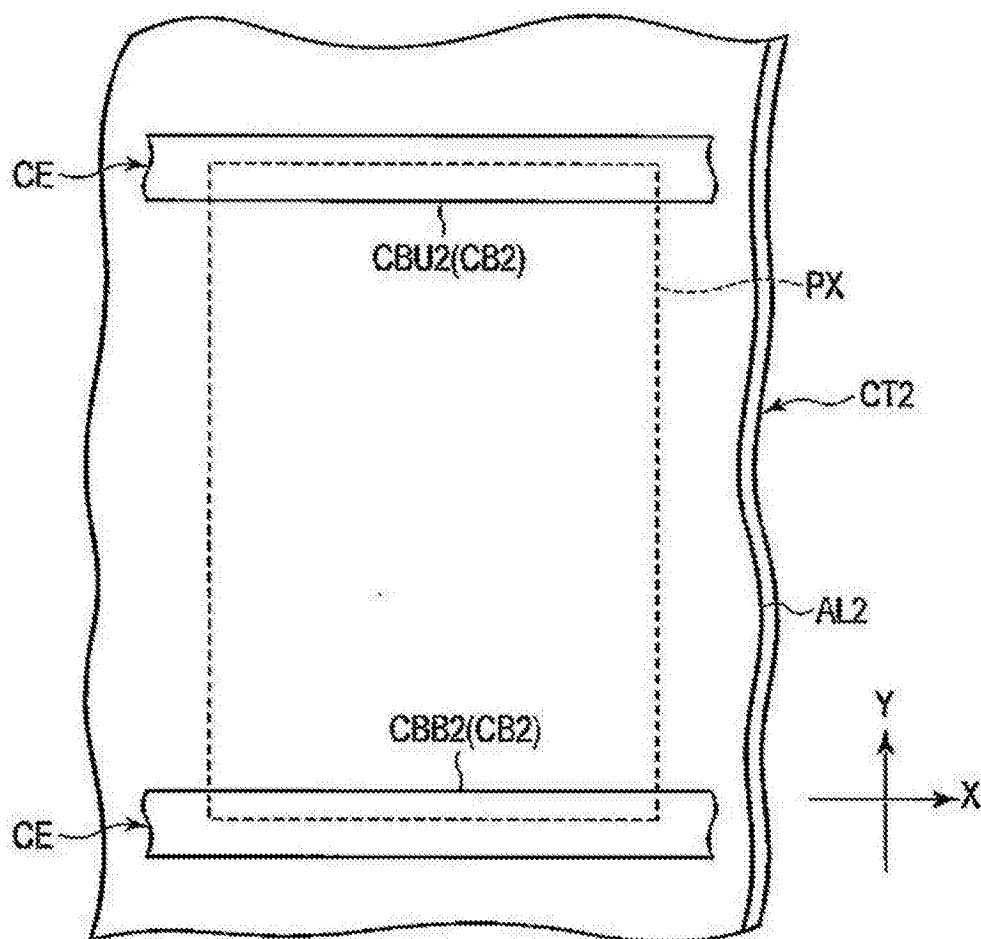


图7

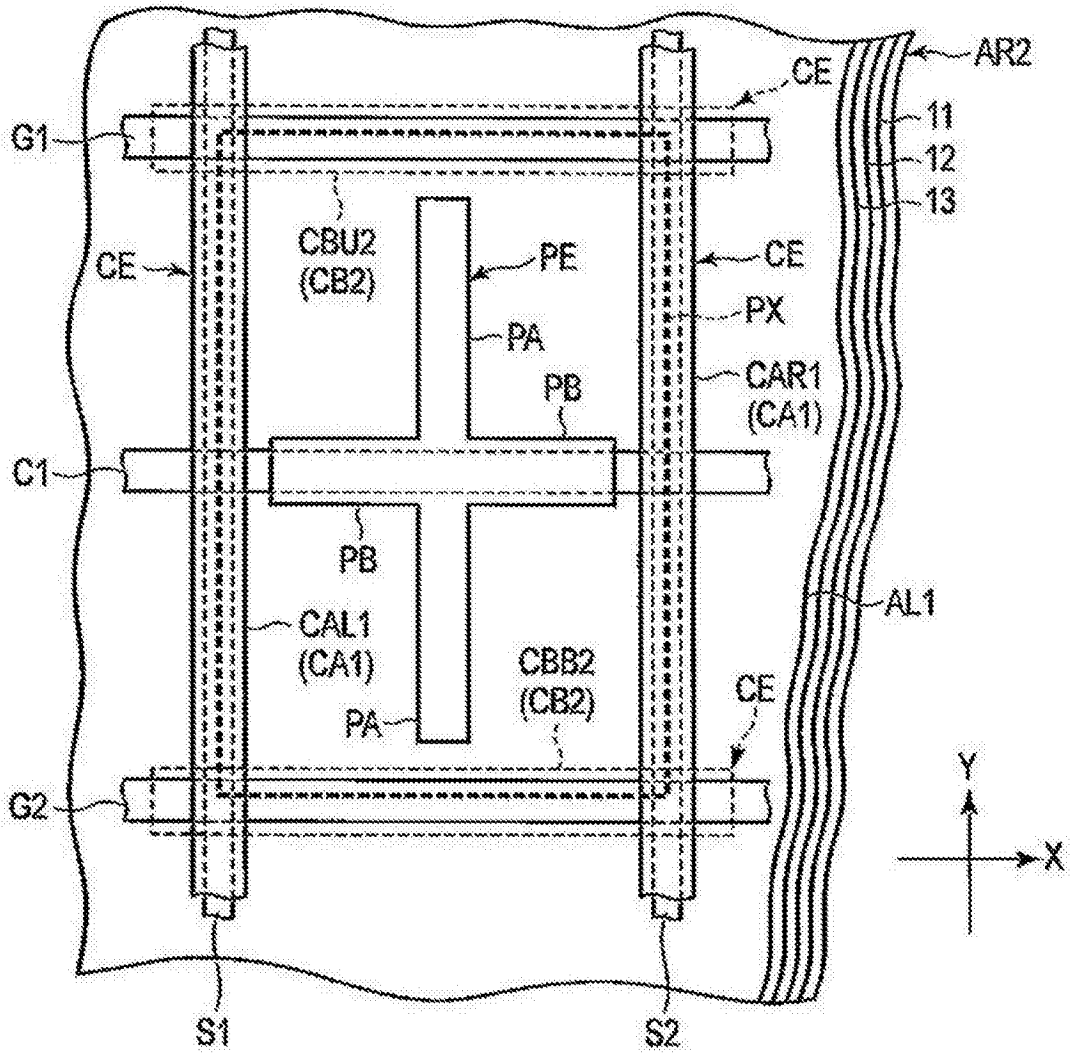


图8

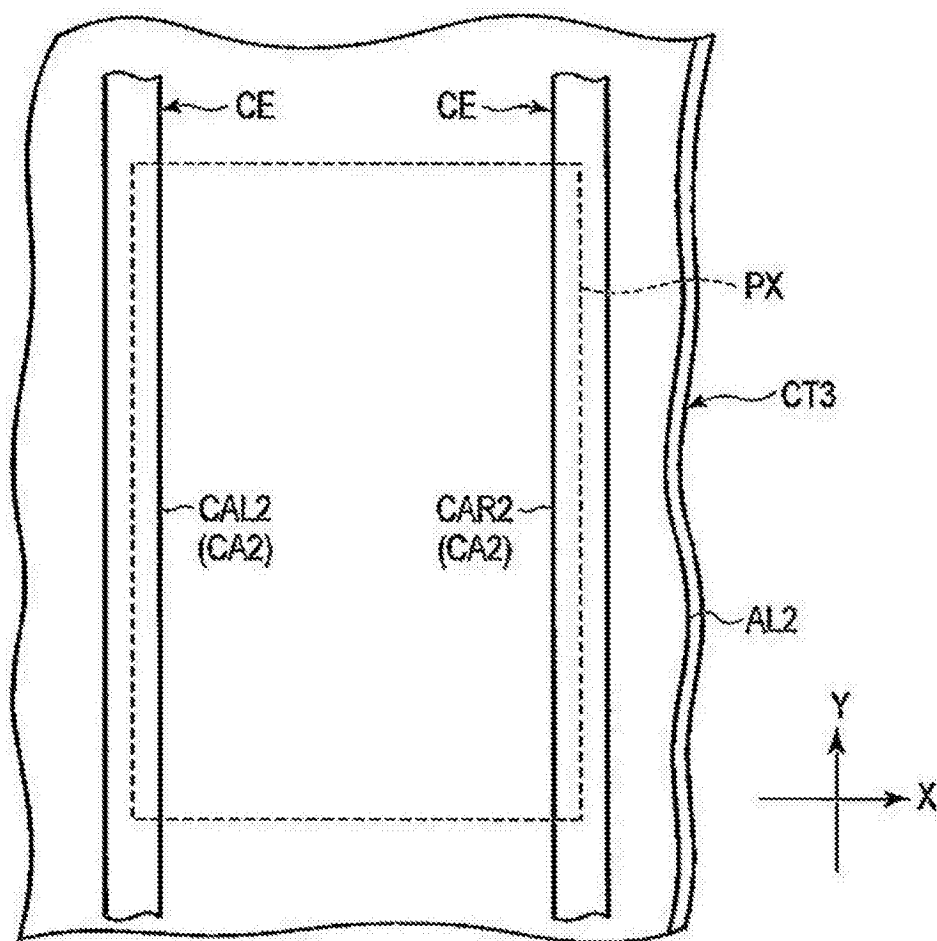


图9

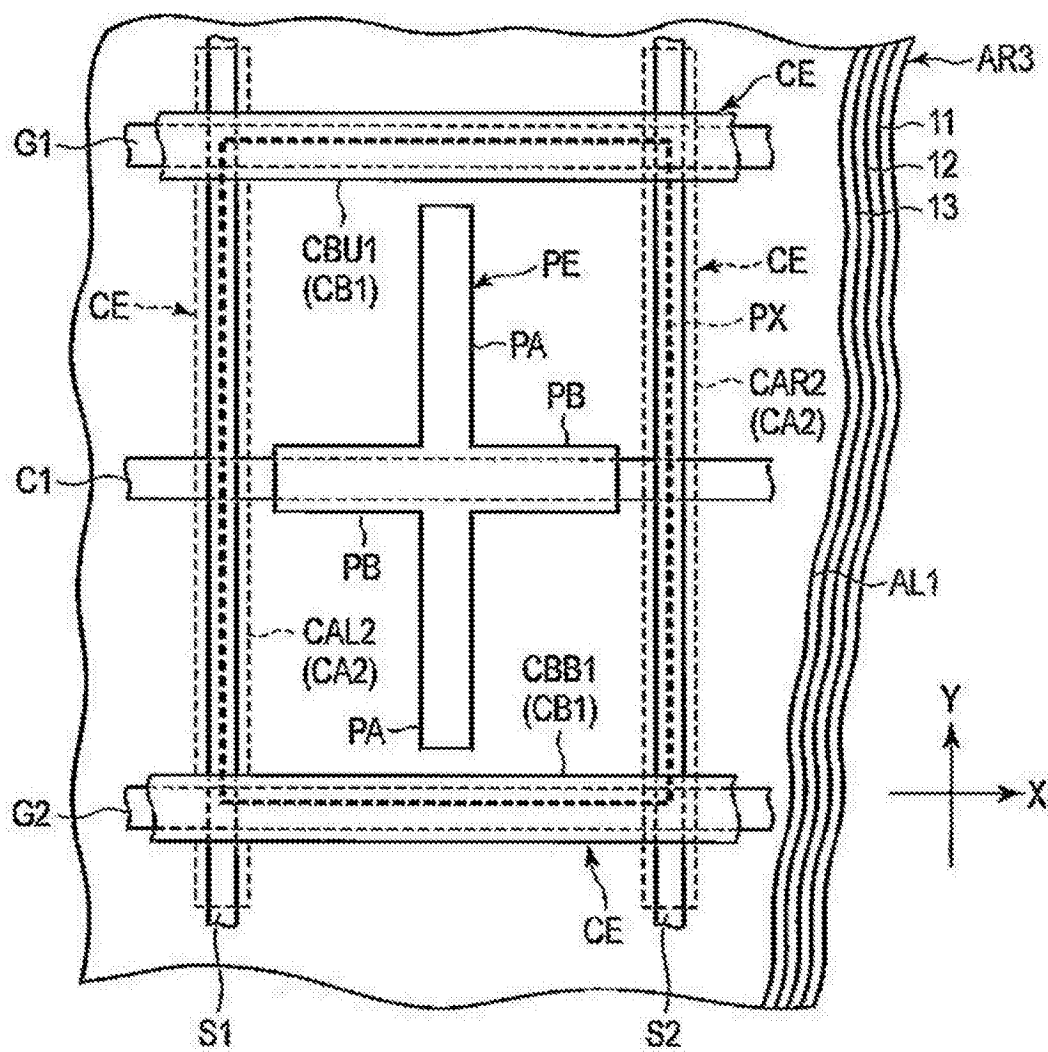


图10

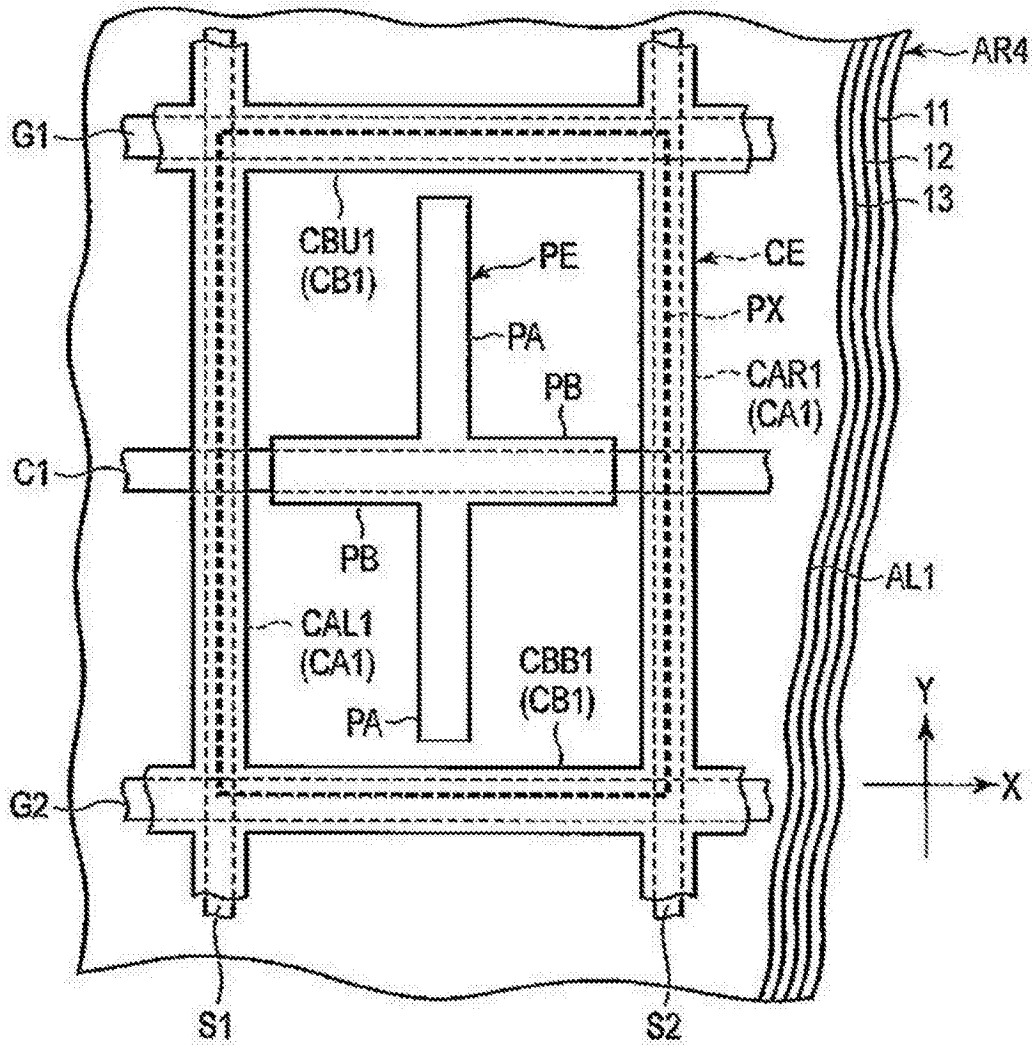


图11

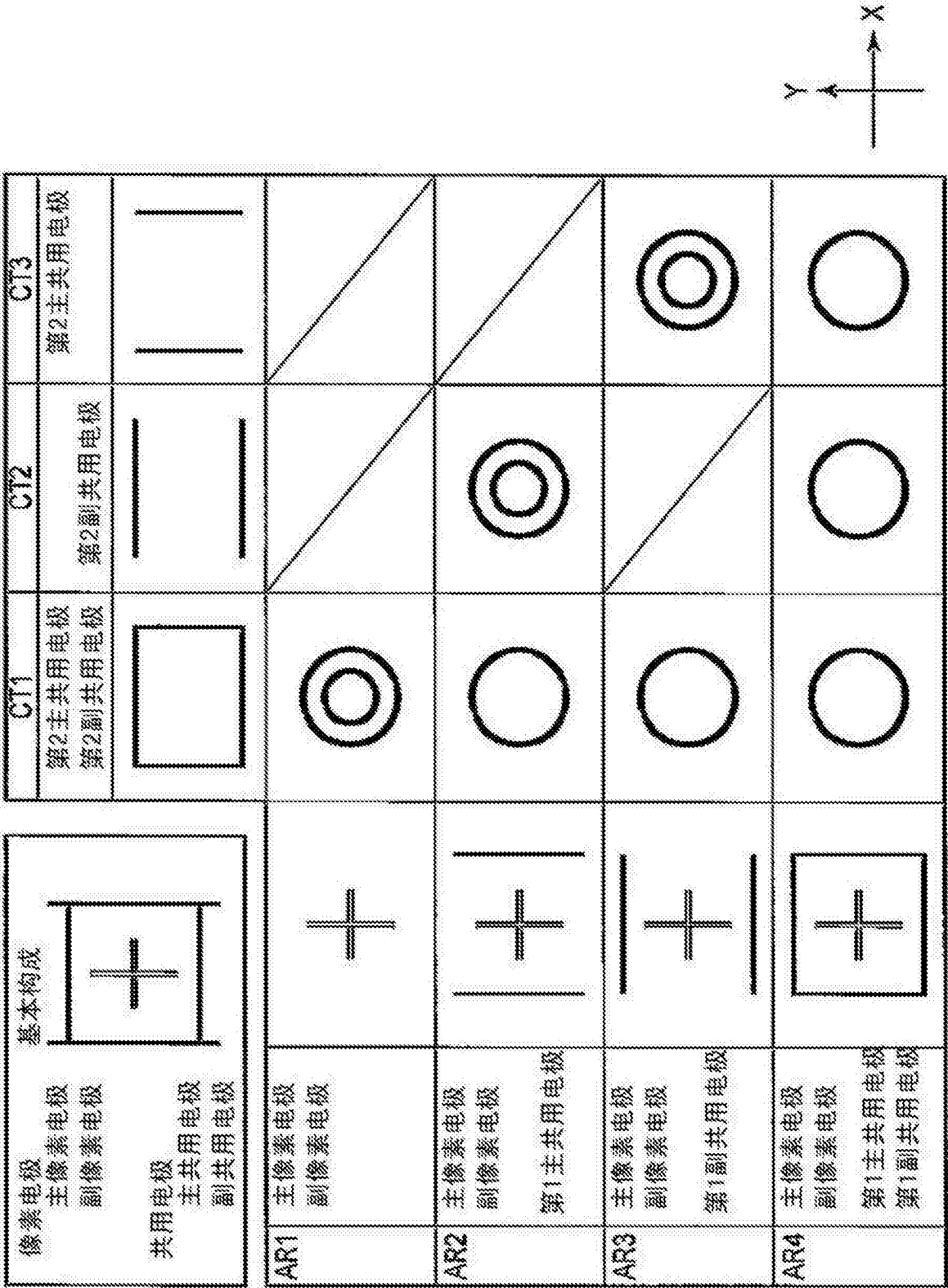


图12

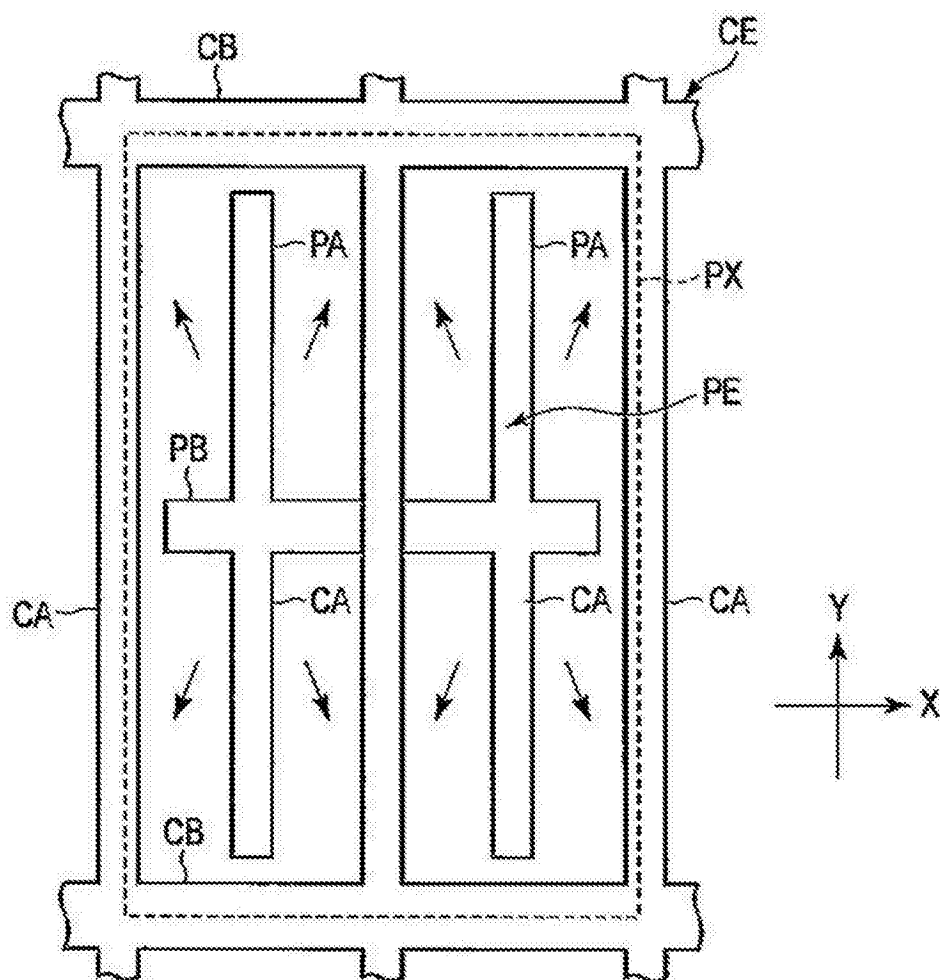


图13

专利名称(译)	液晶显示装置		
公开(公告)号	CN103460124B	公开(公告)日	2016-08-10
申请号	CN201280016433.5	申请日	2012-02-15
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	株式会社日本显示器		
当前申请(专利权)人(译)	株式会社日本显示器		
[标]发明人	广泽仁 武田有广 森本浩和		
发明人	广泽仁 武田有广 森本浩和		
IPC分类号	G02F1/1362 G02F1/1343		
CPC分类号	G09G3/3611 G02F1/133707 G02F1/134336 G02F1/134363 G02F1/136213 G02F1/1368 G02F2001/134318		
审查员(译)	李雪莹		
优先权	2011086561 2011-04-08 JP		
其他公开文献	CN103460124A		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示装置，其特征在于，具备：第1基板，该第1基板具备：沿着第1方向分别延伸的栅极配线及辅助电容线，沿着与第1方向交叉的第2方向分别延伸的第1源极配线及第2源极配线，位于上述第1源极配线与上述第2源极配线之间、沿着第2方向延伸的带状的主像素电极，与上述主像素电极连接、朝向上述第1源极配线及上述第2源极配线而沿着第1方向分别延伸的带状的副像素电极，以及由显现水平取向性的材料形成、将上述主像素电极及上述副像素电极覆盖的第1取向膜；第2基板，该第2基板具备：在夹着上述主像素电极的两侧沿着第2方向分别延伸的第2主共用电极，与上述第2主共用电极连接、在夹着上述副像素电极的两侧沿着第1方向分别延伸的第2副共用电极，以及由显现水平取向性的材料形成、将上述第2主共用电极及上述第2副共用电极覆盖的第2取向膜；以及液晶层，包含保持在上述第1基板与上述第2基板之间的液晶分子。

