



(12) 发明专利申请

(10) 申请公布号 CN 103460124 A

(43) 申请公布日 2013. 12. 18

(21) 申请号 201280016433. 5

(74) 专利代理机构 永新专利商标代理有限公司
72002

(22) 申请日 2012. 02. 15

代理人 徐殿军

(30) 优先权数据

2011-086561 2011. 04. 08 JP

(51) Int. Cl.

G02F 1/1362 (2006. 01)

(85) PCT申请进入国家阶段日

G02F 1/1343 (2006. 01)

2013. 09. 29

(86) PCT申请的申请数据

PCT/JP2012/053545 2012. 02. 15

(87) PCT申请的公布数据

W02012/137541 JA 2012. 10. 11

(71) 申请人 株式会社日本显示器

地址 日本东京

(72) 发明人 广泽仁 武田有广 森本浩和

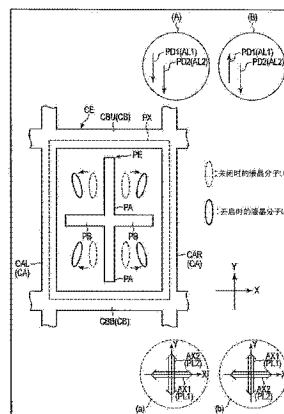
权利要求书3页 说明书17页 附图13页

(54) 发明名称

液晶显示装置

(57) 摘要

一种液晶显示装置,其特征在于,具备:第1基板,该第1基板具备:沿着第1方向分别延伸的栅极配线及辅助电容线,沿着与第1方向交叉的第2方向分别延伸的第1源极配线及第2源极配线,位于上述第1源极配线与上述第2源极配线之间、沿着第2方向延伸的带状的主像素电极,与上述主像素电极连接、朝向上述第1源极配线及上述第2源极配线而沿着第1方向分别延伸的带状的副像素电极,以及由显现水平取向性的材料形成、将上述主像素电极及上述副像素电极覆盖的第1取向膜;第2基板,该第2基板具备:在夹着上述主像素电极的两侧沿着第2方向分别延伸的第2主共用电极,与上述第2主共用电极连接、在夹着上述副像素电极的两侧沿着第1方向分别延伸的第2副共用电极,以及由显现水平取向性的材料形成、将上述第2主共用电极及上述第2副共用电极覆盖的第2取向膜;以及液晶层,包含保持在上述第1基板与上述第2基板之间的液晶分子。



1. 一种液晶显示装置,其特征在于,具备:

第1基板,该第1基板具备:沿着第1方向分别延伸的栅极配线及辅助电容线,沿着与第1方向交叉的第2方向分别延伸的第1源极配线及第2源极配线,位于上述第1源极配线与上述第2源极配线之间、沿着第2方向延伸的带状的主像素电极,与上述主像素电极连接、朝向上述第1源极配线及上述第2源极配线而沿着第1方向分别延伸的带状的副像素电极,以及由显现水平取向性的材料形成、将上述主像素电极及上述副像素电极覆盖的第1取向膜;

第2基板,该第2基板具备:在夹着上述主像素电极的两侧、沿着第2方向分别延伸的第2主共用电极,与上述第2主共用电极连接、在夹着上述副像素电极的两侧沿着第1方向分别延伸的第2副共用电极,以及由显现水平取向性的材料形成、将上述第2主共用电极及上述第2副共用电极覆盖的第2取向膜;以及

液晶层,包含保持在上述第1基板与上述第2基板之间的液晶分子。

2. 如权利要求1所述的液晶显示装置,其特征在于,

在上述主像素电极与上述第2主共用电极之间没有形成电场的状态下,上述液晶分子的初始取向方向与第2方向大致平行。

3. 如权利要求2所述的液晶显示装置,其特征在于,

上述第1基板还具备第1主共用电极,该第1主共用电极与上述第1源极配线及上述第2源极配线分别对置,沿着第2方向延伸,被上述第1取向膜覆盖,与上述第2主共用电极为同电位。

4. 如权利要求2所述的液晶显示装置,其特征在于,

上述第1基板还具备第1副共用电极,该第1副共用电极与上述栅极配线对置,沿着第1方向延伸,被上述第1取向膜覆盖,与上述第2主共用电极为同电位。

5. 如权利要求2所述的液晶显示装置,其特征在于,

上述第1基板还具备第1副共用电极及第1主共用电极,该第1副共用电极与上述栅极配线对置,沿着第1方向延伸,被上述第1取向膜覆盖,与上述第2主共用电极为同电位;该第1主共用电极与上述第1副共用电极连接,与上述第1源极配线及上述第2源极配线分别对置,沿着第2方向延伸,被上述第1取向膜覆盖。

6. 一种液晶显示装置,其特征在于,具备:

第1基板,该第1基板具备:沿着第1方向分别延伸的栅极配线及辅助电容线,沿着与第1方向交叉的第2方向分别延伸的第1源极配线及第2源极配线,位于上述第1源极配线与上述第2源极配线之间、沿着第2方向延伸的带状的主像素电极,与上述主像素电极连接、朝向上述第1源极配线及上述第2源极配线而沿着第1方向分别延伸的带状的副像素电极,与上述第1源极配线及上述第2源极配线分别对置、沿着第2方向延伸的第1主共用电极,以及由显现水平取向性的材料形成、将上述主像素电极、上述副像素电极及上述第1主共用电极覆盖的第1取向膜;

第2基板,该第2基板具备:在夹着上述副像素电极的两侧、沿着第1方向分别延伸的与上述第1主共用电极同电位的第2副共用电极,以及由显现水平取向性的材料形成、将上述第2副共用电极覆盖的第2取向膜;以及

液晶层,包含保持在上述第1基板与上述第2基板之间的液晶分子。

7. 如权利要求 6 所述的液晶显示装置,其特征在于,

在上述主像素电极与上述第 1 主共用电极之间没有形成电场的状态下,上述液晶分子的初始取向方向与第 2 方向大致平行。

8. 如权利要求 7 所述的液晶显示装置,其特征在于,

上述第 1 基板还具备第 1 副共用电极,该第 1 副共用电极与上述第 1 主共用电极连接,与上述栅极配线对置,沿着第 1 方向延伸,被上述第 1 取向膜覆盖。

9. 一种液晶显示装置,其特征在于,具备:

第 1 基板,该第 1 基板具备:沿着第 1 方向分别延伸的栅极配线及辅助电容线,沿着与第 1 方向交叉的第 2 方向分别延伸的第 1 源极配线及第 2 源极配线,位于上述第 1 源极配线与上述第 2 源极配线之间、沿着第 2 方向延伸的带状的主像素电极,与上述主像素电极连接、朝向上述第 1 源极配线及上述第 2 源极配线而沿着第 1 方向分别延伸的带状的副像素电极,与上述栅极配线对置、沿着第 1 方向延伸的第 1 副共用电极,以及由显现水平取向性的材料形成、将上述主像素电极、上述副像素电极及上述第 1 副共用电极覆盖的第 1 取向膜;

第 2 基板,该第 2 基板具备:在夹着上述主像素电极的两侧、沿着第 2 方向分别延伸的与上述第 1 副共用电极同电位的第 2 主共用电极,以及由显现水平取向性的材料形成、将上述第 2 主共用电极覆盖的第 2 取向膜;以及

液晶层,包含保持在上述第 1 基板与上述第 2 基板之间的液晶分子。

10. 如权利要求 9 所述的液晶显示装置,其特征在于,

在上述主像素电极与上述第 2 主共用电极之间没有形成电场的状态下,上述液晶分子的初始取向方向与第 2 方向大致平行。

11. 如权利要求 10 所述的液晶显示装置,其特征在于,

上述第 1 基板还具备第 1 主共用电极,该第 1 主共用电极与上述第 1 副共用电极连接,与上述第 1 源极配线及上述第 2 源极配线分别对置,沿着第 2 方向延伸,被上述第 1 取向膜覆盖。

12. 如权利要求 1~11 中任一项所述的液晶显示装置,其特征在于,
上述副像素电极位于上述辅助电容线的上方。

13. 如权利要求 12 所述的液晶显示装置,其特征在于,
上述副像素电极结合在上述主像素电极的沿着第 2 方向的大致中央部。

14. 如权利要求 13 所述的液晶显示装置,其特征在于,
上述副像素电极与上述主像素电极大致正交。

15. 如权利要求 14 所述的液晶显示装置,其特征在于,
上述主像素电极位于上述第 1 源极配线与上述第 2 源极配线的大致中间。

16. 如权利要求 1~5、9~11 中任一项所述的液晶显示装置,其特征在于,
上述第 2 主共用电极分别位于上述第 1 源极配线及上述第 2 源极配线的上方。

17. 如权利要求 16 所述的液晶显示装置,其特征在于,
上述第 2 副共用电极位于上述栅极配线的上方。

18. 如权利要求 1~11 中任一项所述的液晶显示装置,其特征在于,
上述第 1 取向膜使上述液晶分子初始取向的第 1 取向处理方向及上述第 2 取向膜使上

述液晶分子初始取向的第 2 取向处理方向相互大致平行，

上述液晶分子在上述第 1 基板与上述第 2 基板之间呈喇叭形取向或呈平行取向。

19. 如权利要求 18 所述的液晶显示装置，其特征在于，

还具备：第 1 偏光板，配置在上述第 1 基板的外表面上，具备第 1 偏光轴；以及第 2 偏光板，配置在第 2 基板的外表面上，具备与第 1 偏光轴处于正交尼克尔的位置关系的第 2 偏光轴；

上述第 1 偏光板的第 1 偏光轴与上述液晶分子的初始取向方向正交或平行。

20. 如权利要求 1～11 中任一项所述的液晶显示装置，其特征在于，

上述第 1 基板具备用来进行电容耦合驱动的驱动机构。

液晶显示装置

技术领域

[0001] 本发明涉及液晶显示装置。

背景技术

[0002] 近年来,平面显示装置被不断地开发,其中,液晶显示装置因为轻量、薄型、低功耗等的优点而特别受到关注。特别是,在各像素中组装了开关元件的有源矩阵型液晶显示装置中,利用 IPS (In-Plane Switching,平面转换) 模式或 FFS (Fringe Field Switching,边缘场切换) 模式等的横电场(也包括边缘电场)的构造受到关注。这样的横电场模式的液晶显示装置具备形成在阵列基板上的像素电极和对置电极,用相对于阵列基板的主面大致平行的横电场将液晶分子开关。

[0003] 另一方面,还提出了在形成于阵列基板的像素电极与形成于对置基板的对置电极之间形成横电场或斜电场、将液晶分子开关的技术。

[0004] 现有技术文献

[0005] 专利文献 1 :日本特开 2009 — 192822 号公报

[0006] 专利文献 2 :日本特开平 9 — 160041 号公报

[0007] 专利文献 3 :US6657693B1

发明内容

[0008] 发明的概要

[0009] 发明要解决的技术问题

[0010] 本发明的目的是提供一种显示品质良好的液晶显示装置。

[0011] 用于解决技术问题的手段

[0012] 根据本技术方案,提供一种液晶显示装置,其特征在于,具备 :第 1 基板,该第 1 基板具备 :沿着第 1 方向分别延伸的栅极配线及辅助电容线,沿着与第 1 方向交叉的第 2 方向分别延伸的第 1 源极配线及第 2 源极配线,位于上述第 1 源极配线与上述第 2 源极配线之间、沿着第 2 方向延伸的带状的主像素电极,与上述主像素电极连接、朝向上述第 1 源极配线及上述第 2 源极配线而沿着第 1 方向分别延伸的带状的副像素电极,以及由显现水平取向性的材料形成、将上述主像素电极及上述副像素电极覆盖的第 1 取向膜 ;第 2 基板,该第 2 基板具备 :在夹着上述主像素电极的两侧、沿着第 2 方向分别延伸的第 2 主共用电极,与上述第 2 主共用电极连接、在夹着上述副像素电极的两侧沿着第 1 方向分别延伸的第 2 副共用电极,以及由显现水平取向性的材料形成、将上述第 2 主共用电极及上述第 2 副共用电极覆盖的第 2 取向膜 ;以及液晶层,包含保持在上述第 1 基板与上述第 2 基板之间的液晶分子。

[0013] 根据本实施方式技术方案,提供一种液晶显示装置,其特征在于,具备 :第 1 基板,该第 1 基板具备 :沿着第 1 方向分别延伸的栅极配线及辅助电容线,沿着与第 1 方向交叉的第 2 方向分别延伸的第 1 源极配线及第 2 源极配线,位于上述第 1 源极配线与上述第 2 源

极配线之间、沿着第 2 方向延伸的带状的主像素电极,与上述主像素电极连接、朝向上述第 1 源极配线及上述第 2 源极配线而沿着第 1 方向分别延伸的带状的副像素电极,与上述第 1 源极配线及上述第 2 源极配线分别对置、沿着第 2 方向延伸的第 1 主共用电极,以及由显现水平取向性的材料形成、将上述主像素电极、上述副像素电极及上述第 1 主共用电极覆盖的第 1 取向膜;第 2 基板,该第 2 基板具备:在夹着上述副像素电极的两侧、沿着第 1 方向分别延伸的与上述第 1 主共用电极同电位的第 2 副共用电极,以及由显现水平取向性的材料形成、将上述第 2 副共用电极覆盖的第 2 取向膜;以及液晶层,包含保持在上述第 1 基板与上述第 2 基板之间的液晶分子。

[0014] 根据本实施方式技术方案,提供一种液晶显示装置,其特征在于,具备:第 1 基板,该第 1 基板具备:沿着第 1 方向分别延伸的栅极配线及辅助电容线,沿着与第 1 方向交叉的第 2 方向分别延伸的第 1 源极配线及第 2 源极配线,位于上述第 1 源极配线与上述第 2 源极配线之间、沿着第 2 方向延伸的带状的主像素电极,与上述主像素电极连接、朝向上述第 1 源极配线及上述第 2 源极配线而沿着第 1 方向分别延伸的带状的副像素电极,与上述栅极配线对置、沿着第 1 方向延伸的第 1 副共用电极,以及由显现水平取向性的材料形成、将上述主像素电极、上述副像素电极及上述第 1 副共用电极覆盖的第 1 取向膜;第 2 基板,该第 2 基板具备:在夹着上述主像素电极的两侧、沿着第 2 方向分别延伸的与上述第 1 副共用电极同电位的第 2 主共用电极,以及由显现水平取向性的材料形成、将上述第 2 主共用电极覆盖的第 2 取向膜;以及液晶层,包含保持在上述第 1 基板与上述第 2 基板之间的液晶分子。

附图说明

[0015] 图 1 是概略地表示本实施方式的液晶显示装置的结构图。

[0016] 图 2 是概略地表示图 1 所示的液晶显示面板的结构及等价电路的图。

[0017] 图 3 是关于本实施方式的基本结构将一像素中的最小的单位构成体概略地表示的平面图。

[0018] 图 4 是概略地表示包括开关元件的液晶显示面板的截面的剖视图。

[0019] 图 5 是概略地表示本实施方式的第 1 构成例的液晶显示面板的对置基板中的一像素的构造的平面图。

[0020] 图 6 是概略地表示将本实施方式的第 1 构成例的液晶显示面板的一像素从对置基板侧观察时的阵列基板的构造的平面图。

[0021] 图 7 是概略地表示本实施方式的第 2 构成例的液晶显示面板的对置基板中的一像素的构造的平面图。

[0022] 图 8 是概略地表示将本实施方式的第 2 构成例的液晶显示面板的一像素从对置基板侧观察时的阵列基板的构造的平面图。

[0023] 图 9 是概略地表示本实施方式的第 3 构成例的液晶显示面板的对置基板中的一像素的构造的平面图。

[0024] 图 10 是概略地表示将本实施方式的第 3 构成例的液晶显示面板的一像素从对置基板侧观察时的阵列基板的构造的平面图。

[0025] 图 11 是概略地表示将本实施方式的第 4 构成例的液晶显示面板的一像素从对置基板侧观察时的阵列基板的构造的平面图。

[0026] 图 12 是将用第 1 至第 4 构成例说明的阵列基板、和用第 1 至第 3 构成例说明的对置基板的组合总结的图。

[0027] 图 13 是概略地表示本实施方式的变形之一的平面图。

具体实施方式

[0028] 以下,参照附图对本实施方式详细地说明。另外,在各图中,对于发挥相同或类似的功能的构成要素赋予相同的标号,省略重复的说明。

[0029] 图 1 是概略地表示本实施方式的液晶显示装置 1 的结构的图。

[0030] 即,液晶显示装置 1 具备有源矩阵型的液晶显示面板 LPN、连接在液晶显示面板 LPN 上的驱动 IC 芯片 2 及柔性配线基板 3、将液晶显示面板 LPN 照明的背光(back light) 4 等。

[0031] 液晶显示面板 LPN 具备作为第 1 基板的阵列基板 AR、对置于阵列基板 AR 配置的作为第 2 基板的对置基板 CT、和保持在这些阵列基板 AR 与对置基板 CT 之间的未图示的液晶层而构成。这样的液晶显示面板 LPN 具备显示图像的有源区 ACT。该有源区 ACT 由配置为 $m \times n$ 个矩阵状的多个像素 PX 构成(其中, m 及 n 是正整数)。

[0032] 背光 4 在图示的例子中配置在阵列基板 AR 的背面侧。作为这样的背光 4,能够应用各种形态,此外,作为光源而利用发光二极管(LED)的结构或利用冷阴极管(CCFL)的结构等都能够应用,关于详细的构造省略说明。

[0033] 图 2 是概略地表示图 1 所示的液晶显示面板 LPN 的结构及等价电路的图。

[0034] 液晶显示面板 LPN 在有源区 ACT 中具备 n 条栅极配线 G ($G1 \sim Gn$)、 n 条辅助电容线 C ($C1 \sim Cn$)、 m 条源极配线 S ($S1 \sim Sm$) 等。栅极配线 G 及辅助电容线 C 例如沿着第 1 方向 X 大致直线地延伸。这些栅极配线 G 及辅助电容线 C 沿着与第 1 方向 X 交叉的第 2 方向 Y 隔开间隔而相邻,交替地并列配置。这里,第 1 方向 X 与第 2 方向 Y 相互正交。源极配线 S 与栅极配线 G 及辅助电容线 C 交叉。源极配线 S 沿着第 2 方向 Y 大致直线地延伸。另外,栅极配线 G 、辅助电容线 C 及源极配线 S 也可以并不一定直线地延伸,它们的一部分也可以弯曲。

[0035] 各栅极配线 G 被引出到有源区 ACT 的外侧,连接在栅极驱动器 GD 上。各源极配线 S 被引出到有源区 ACT 的外侧,连接在源极驱动器 SD 上。这些栅极驱动器 GD 及源极驱动器 SD 的至少一部分例如形成在阵列基板 AR 上,与内置有控制器的驱动 IC 芯片 2 连接。

[0036] 各像素 PX 具备开关元件 SW、像素电极 PE、共用电极 CE 等。保持电容 Cs 例如形成在辅助电容线 C 与像素电极 PE 之间。辅助电容线 C 与被施加辅助电容电压的电压施加部 VCS 电连接。

[0037] 另外,在本实施方式中,液晶显示面板 LPN 是像素电极 PE 形成在阵列基板 AR 上、而共用电极 CE 的至少一部分形成在对置基板 CT 上的结构,主要利用形成在这些像素电极 PE 与共用电极 CE 之间的电场将液晶层 LQ 的液晶分子开关。形成在像素电极 PE 与共用电极 CE 之间的电场是相对于由第 1 方向 X 和第 2 方向 Y 规定的 $X-Y$ 平面、或阵列基板 AR 的基板主面、或对置基板 CT 的基板主面而言稍稍倾斜的斜电场(或与基板主面大致平行的横电场)。

[0038] 开关元件 SW 例如由 n 沟道薄膜晶体管(TFT)构成。该开关元件 SW 与栅极配线 G

及源极配线 S 电连接。在有源区 ACT 中,形成有 $m \times n$ 个开关元件 SW。

[0039] 像素电极 PE 配置在各像素 PX 上,电连接在开关元件 SW 上。在有源区 ACT 中形成有 $m \times n$ 个像素电极 PE。共用电极 CE 例如是公共电位,经由液晶层 LQ 对多个像素 PX 的像素电极 PE 共用地配置。

[0040] 阵列基板 AR 具备用来对共用电极 CE 施加电压的供电部 VS。该供电部 VS 例如形成在有源区 ACT 的外侧。共用电极 CE 中的形成在对置基板 CT 上的共用电极 CE 的至少一部分被引出到有源区 ACT 的外侧,经由未图示的导电部件与形成在阵列基板 AR 上的供电部 VS 电连接。另外,在共用电极 CE 的一部分形成在阵列基板 AR 上的情况下,形成在阵列基板 AR 上的共用电极 CE 的一部分例如在有源区 ACT 的外侧与供电部 VS 电连接。

[0041] 以下,对本实施方式的基本结构进行说明。

[0042] 图 3 是概略地表示一像素 PX 中的最小的单位构成体的平面图。

[0043] 像素电极 PE 具有主像素电极 PA 及副像素电极 PB。这些主像素电极 PA 及副像素电极 PB 相互电连接。在本实施方式中,主像素电极 PA 及副像素电极 PB 都装备在阵列基板 AR 上。主像素电极 PA 沿着第 2 方向 Y 延伸。副像素电极 PB 沿着与第 2 方向 Y 不同的第 1 方向 X 延伸。

[0044] 在图示的例子中,像素电极 PE 形成为大致十字状。更具体地讲,主像素电极 PA 形成为在大致像素中央部沿着第 2 方向 Y 直线地延伸的带状。副像素电极 PB 形成为在像素中央部沿着第 1 方向 X 直线地延伸的带状。

[0045] 副像素电极 PB 结合在主像素电极 PA 的大致中央部(或主像素电极 PA 的沿着第 2 方向 Y 的长度的中间点附近),从主像素电极 PA 朝向其两侧即像素 PX 的左侧及右侧延伸。换言之,主像素电极 PA 结合在副像素电极 PB 的大致中央部(或副像素电极 PB 的沿着第 1 方向 X 的长度的中间点附近),从副像素电极 PB 朝向其两侧即像素 PX 的上侧及下侧延伸。这些主像素电极 PA 及副像素电极 PB 相互大致正交。像素电极 PE 例如与在副像素电极 PB 中省略了图示的开关元件电连接。

[0046] 共用电极 CE 具有主共用电极 CA 及副共用电极 CB。这些主共用电极 CA 及副共用电极 CB 相互电连接。这样的共用电极 CE 与像素电极 PE 电绝缘。在本实施方式中,在共用电极 CE 中,主共用电极 CA 及副共用电极 CB 的至少一部分装备在对置基板 CT 上。

[0047] 主共用电极 CA 沿着第 2 方向 Y 延伸。该主共用电极 CA 配置在夹着主像素电极 PA 的两侧。此时,在 X-Y 平面内,主共用电极 CA 都不与主像素电极 PA 重叠,在主共用电极 CA 的各自与主像素电极 PA 之间形成大致相等的间隔。即,主像素电极 PA 位于相邻的主共用电极 CA 的大致中间。

[0048] 副共用电极 CB 沿着第 1 方向 X 延伸。副共用电极 CB 配置在夹着副像素电极 PB 的两侧。此时,在 X-Y 平面内,副共用电极 CB 都不与副像素电极 PB 重叠,在副共用电极 CB 的各自与副像素电极 PB 之间形成大致相等的间隔。即,副像素电极 PB 位于相邻的副共用电极 CB 的大致中间。

[0049] 在图示的例子中,主共用电极 CA 形成为沿着第 2 方向 Y 直线地延伸的带状。副共用电极 CB 形成为沿着第 1 方向 X 直线地延伸的带状。另外,主共用电极 CA 沿着第 1 方向 X 隔开间隔平行地排列有两条,以下,为了将它们区别,将图中的左侧的主共用电极称作 CAL,将图中的右侧的主共用电极称作 CAR。此外,副共用电极 CB 沿着第 2 方向 Y 隔开间隔平行

地排列有两条,以下,为了将它们区别,将图中的上侧的主共用电极称作 CBU,将图中的下侧的主共用电极称作 CBB。主共用电极 CAL 及主共用电极 CAR 与副共用电极 CBU 及副共用电极 CBB 是同电位。在图示的例子中,主共用电极 CAL 及主共用电极 CAR 与副共用电极 CBU 及副共用电极 CBB 分别连接。

[0050] 主共用电极 CAL 及主共用电极 CAR 分别配置在该像素 PX 与左右相邻的像素间。即,主共用电极 CAL 跨过图示的该像素 PX 与其左侧的像素(未图示)的边界而配置,主共用电极 CAR 跨过图示的该像素 PX 与其右侧的像素(未图示)的边界而配置。

[0051] 副共用电极 CBU 及主共用电极 CBB 分别配置在该像素 PX 与上下相邻的像素间。即,副共用电极 CBU 跨过图示的该像素 PX 与其上侧的像素(未图示)的边界而配置,副共用电极 CBB 跨过图示的该像素 PX 与其下侧的像素(未图示)的边界而配置。

[0052] 1 条主像素电极 PA 位于相邻的主共用电极 CAL 及主共用电极 CAR 之间。因此,主共用电极 CAL、主像素电极 PA 及主共用电极 CAR 沿着第 1 方向 X 依次配置。即,主像素电极 PA 和主共用电极 CA 沿着第 1 方向 X 交替地配置。这些主像素电极 PA 和主共用电极 CAL 及主共用电极 CAR 相互大致平行地配置。此外,主共用电极 CAL 和主像素电极 PA 的沿着第 1 方向 X 的距离与主共用电极 CAR 和主像素电极 PA 的沿着第 1 方向 X 的距离大致相同。

[0053] 1 条副像素电极 PB 位于相邻的副共用电极 CBU 及副共用电极 CBB 之间。因此,副共用电极 CBB、副像素电极 PB 及副共用电极 CBU 沿着第 2 方向 Y 依次配置。即,副像素电极 PB 和副共用电极 CB 沿着第 2 方向 Y 交替地配置。这些副像素电极 PB 和副共用电极 CBB 及副共用电极 CBU 相互大致平行地配置。此外,副共用电极 CBB 和副像素电极 PB 的沿着第 2 方向 Y 的距离与副共用电极 CBU 和副像素电极 PB 的沿着第 2 方向 Y 的距离大致相同。

[0054] 即,在图示的例子中,在一像素 PX 中,由像素电极 PE 和共用电极 CE 划分出的 4 个区域主要作为对显示有贡献的开口部或透射部形成。

[0055] 在这里所示的例子中,液晶分子 LM 的初始取向方向例如是与第 2 方向 Y 大致平行的方向。

[0056] 另外,这里没有详细叙述,但主共用电极 CA 的至少 1 个也可以与大致平行于主共用电极 CA (或沿着第 2 方向 Y) 而延伸的源极配线 S 对置。此外,副像素电极 PB 及副共用电极 CB 的任 1 个也可以与大致平行于它们(或沿着第 1 方向 X) 而延伸的栅极配线 G 或辅助电容线 C 对置。

[0057] 此外,在后面详细叙述,主共用电极 CA 可以包括装备在阵列基板 AR 上的第 1 主共用电极 CA1、以及装备在对置基板 CT 上的第 2 主共用电极 CA2 的至少一方。此外,副共用电极 CB 也可以包括装备在阵列基板 AR 上的第 1 副共用电极 CB1、以及装备在对置基板 CT 上的第 2 副共用电极 CB2 的至少一方。第 1 主共用电极 CA1、第 2 主共用电极 CA2、第 1 副共用电极 CB1 及第 2 副共用电极 CB2 都是同电位。

[0058] 图 4 是概略地表示包括开关元件 SW 的液晶显示面板 LPN 的截面的剖视图。另外,这里省略共用电极的图示,仅图示说明所需要的部位。

[0059] 在构成液晶显示面板 LPN 的阵列基板 AR 的背面侧配置有背光 4。

[0060] 阵列基板 AR 例如使用玻璃基板或塑料基板等具有光透射性的第 1 绝缘基板 10 形成。该阵列基板 AR 在第 1 绝缘基板 10 的与对置基板 CT 对置的一侧,具备开关元件 SW、像素电极 PE、第 1 取向膜 AL1 等。

[0061] 在图示的例子中,开关元件 SW 是顶栅型的薄膜晶体管,但也可以是底栅型的薄膜晶体管。此外,开关元件 SW 的半导体层 SC 例如由多晶硅形成,但也可以由非晶硅形成。

[0062] 半导体层 SC 在夹着沟道区域 SCC 的两侧分别具有源极区域 SCS 及漏极区域 SCD。另外,在第 1 绝缘基板 10 与半导体层 SC 之间,可以夹着作为绝缘膜的底涂覆层。半导体层 SC 被栅极绝缘膜 11 覆盖。此外,栅极绝缘膜 11 也配置在第 1 绝缘基板 10 之上。

[0063] 开关元件 SW 的栅极电极 WG 形成在栅极绝缘膜 11 之上,位于半导体层 SC 的沟道区域 SCC 的上方。此外,栅极配线 G 及辅助电容线 C 也形成在栅极绝缘膜 11 之上。这些栅极电极 WG、栅极配线 G 及辅助电容线 C 能够使用相同材料用相同工序形成。栅极电极 WG 与栅极配线 G 电连接。

[0064] 栅极电极 WG、栅极配线 G 及辅助电容线 C 被第 1 层间绝缘膜 12 覆盖。此外,该第 1 层间绝缘膜 12 也配置在栅极绝缘膜 11 之上。这些栅极绝缘膜 11 及第 1 层间绝缘膜 12 例如由氧化硅及氮化硅等的无机类材料形成。

[0065] 开关元件 SW 的源极电极 WS 及漏极电极 WD 形成在第 1 层间绝缘膜 12 之上。此外,源极配线 S 也形成在第 1 层间绝缘膜 12 之上。这些源极电极 WS、漏极电极 WD 及源极配线 S 能够使用相同材料用相同工序形成。源极电极 WS 与源极配线 S 电连接。

[0066] 源极电极 WS 穿过将栅极绝缘膜 11 及第 1 层间绝缘膜 12 贯通的接触孔而接触在半导体层 SC 的源极区域 SCS 上。漏极电极 WD 穿过将栅极绝缘膜 11 及第 1 层间绝缘膜 12 贯通的接触孔而接触在半导体层 SC 的漏极区域 SCD 上。这些栅极电极 WG、栅极配线 G、辅助电容线 C、源极电极 WS、漏极电极 WD 及源极配线 S 例如由钼、铝、钨、钛等的导电材料形成。

[0067] 这样的结构的开关元件 SW 被第 2 层间绝缘膜 13 覆盖。即,源极电极 WS、漏极电极 WD 及源极配线 S 被第 2 层间绝缘膜 13 覆盖。此外,该第 2 层间绝缘膜 13 也配置在第 1 层间绝缘膜 12 之上。该第 2 层间绝缘膜 13 例如由紫外线硬化型树脂或热硬化型树脂等的各种有机材料形成。

[0068] 像素电极 PE 形成在第 2 层间绝缘膜 13 之上。虽然没有详细叙述,但构成像素电极 PE 的主像素电极 PA 及副像素电极 PB 形成在第 2 层间绝缘膜 13 之上。该像素电极 PE 经由将第 2 层间绝缘膜 13 贯通的接触孔而连接在漏极电极 WD 上。这样的像素电极 PE 例如由铟锡氧化物(ITO)或铟锌氧化物(IZO)等具有光透射性的导电材料形成,但也可以由铝等的其他金属材料形成。

[0069] 第 1 取向膜 AL1 配置在阵列基板 AR 的与对置基板 CT 对置的面上,遍及有源区 ACT 的大致整体而延伸。该第 1 取向膜 AL1 将像素电极 PE 覆盖,也配置在第 2 层间绝缘膜 13 之上。这样的第 1 取向膜 AL1 由显现水平取向性的材料形成。

[0070] 另外,阵列基板 AR 也有还作为共用电极的一部分而具备第 1 主共用电极及第 1 副共用电极的情况。

[0071] 另一方面,对置基板 CT 例如使用玻璃基板或塑料基板等具有光透射性的第 2 绝缘基板 20 而形成。该对置基板 CT 在第 2 绝缘基板 20 的与阵列基板 AR 对置的一侧,具有省略了图示的共用电极中的第 2 主共用电极及第 2 副共用电极的至少一方、以及第 2 取向膜 AL2 等。此外,该对置基板 CT 虽然省略了图示,但也可以配置有将各像素 PX 划分的(或与源极配线 S、栅极配线 G、辅助电容线 C、开关元件 SW 等的配线部对置而配置的)黑矩阵、与各像素 PX 对应配置的滤色器层、缓和黑矩阵及滤色器层的表面的凹凸的影响的覆膜(over

coat) 层等。

[0072] 共用电极例如由 ITO、IZO 等的具有光透射性的导电材料形成。

[0073] 第 2 取向膜 AL2 配置在对置基板 CT 的与阵列基板 AR 对置的面上, 遍及有源区 ACT 的大致整体而延伸。该第 2 取向膜 AL2 将共用电极等覆盖。这样的第 2 取向膜 AL2 由显现水平取向性的材料形成。

[0074] 对这些第 1 取向膜 AL1 及第 2 取向膜 AL2 采取使液晶分子 LM 初始取向的取向处理(例如, 摩擦处理或光取向处理)。第 1 取向膜 AL1 使液晶分子 LM 初始取向的第 1 取向处理方向 PD1 与第 2 取向膜 AL2 使液晶分子 LM 初始取向的第 2 取向处理方向 PD2 平行。在图 3 (A)所示的例子中, 第 1 取向处理方向 PD1 与第 2 取向处理方向 PD2 相互大致平行, 都是相同的朝向。在图 3 (B)所示的例子中, 第 1 取向处理方向 PD1 与第 2 取向处理方向 PD2 相互大致平行, 是相互相反朝向。

[0075] 上述那样的阵列基板 AR 和对置基板 CT 配置为, 使各自的第 1 取向膜 AL1 及第 2 取向膜 AL2 对置。此时, 在阵列基板 AR 的第 1 取向膜 AL1 与对置基板 CT 的第 2 取向膜 AL2 之间, 配置有例如由树脂材料一体地形成在一个基板上的柱状间隔件(spacer), 由此, 形成规定的单元间隙(cell gap), 例如 $2 \sim 7 \mu\text{m}$ 的单元间隙。阵列基板 AR 和对置基板 CT 在形成有规定的单元间隙的状态下通过有源区 ACT 的外侧的密封件贴合。

[0076] 液晶层 LQ 被保持在阵列基板 AR 与对置基板 CT 之间形成的单元间隙中, 配置在第 1 取向膜 AL1 与第 2 取向膜 AL2 之间。液晶层 LQ 包含液晶分子 LM。这样的液晶层 LQ 例如由介电常数各向异性为正(正型)的液晶材料构成。

[0077] 在阵列基板 AR 的外表面、即构成阵列基板 AR 的第 1 绝缘基板 10 的外表面上, 通过粘接剂等粘贴着第 1 光学元件 OD1。该第 1 光学元件 OD1 位于液晶显示面板 LPN 的与背光 4 对置的一侧, 控制从背光 4 向液晶显示面板 LPN 入射的入射光的偏光状态。该第 1 光学元件 OD1 包括具有第 1 偏光轴 AX1 的第 1 偏光板 PL1。另外, 也可以在第 1 偏光板 PL1 与第 1 绝缘基板 10 之间配置相位差板等的其他光学元件。

[0078] 在对置基板 CT 的外表面、即构成对置基板 CT 的第 2 绝缘基板 20 的外表面上, 通过粘接剂等粘贴着第 2 光学元件 OD2。该第 2 光学元件 OD2 位于液晶显示面板 LPN 的显示面侧, 控制从液晶显示面板 LPN 出射的出射光的偏光状态。该第 2 光学元件 OD2 包括具有第 2 偏光轴 AX2 的第 2 偏光板 PL2。另外, 也可以在第 2 偏光板 PL2 与第 2 绝缘基板 20 之间配置相位差板等的其他光学元件。

[0079] 第 1 偏光板 PL1 的第 1 偏光轴 AX1 和第 2 偏光板 PL2 的第 2 偏光轴 AX2 处于正交尼克尔的位置关系。此时, 一方的偏光板例如配置为, 其偏光轴与液晶分子 LM 的初始取向方向即第 1 取向处理方向 PD1 或第 2 取向处理方向 PD2 平行或正交。在初始取向方向与第 2 方向 Y 平行的情况下, 一方的偏光板的偏光轴与第 2 方向 Y 平行、或与第 1 方向 X 平行。

[0080] 在图 3 中, 在由图 3 (a)表示的例子中, 第 1 偏光板 PL1 配置为, 其第 1 偏光轴 AX1 相对于液晶分子 LM 的初始取向方向即第 2 方向 Y 正交, 此外, 第 2 偏光板 PL2 配置为, 其第 2 偏光轴 AX2 相对于液晶分子 LM 的初始取向方向为平行。此外, 在图 3 中, 在由图 3 (b)表示的例子中, 第 2 偏光板 PL2 配置为, 其第 2 偏光轴 AX2 相对于液晶分子 LM 的初始取向方向即第 2 方向 Y 正交, 此外, 第 1 偏光板 PL1 配置为, 其第 1 偏光轴 AX1 相对于液晶分子 LM 的初始取向方向为平行。

[0081] 由此,实现常黑模式。

[0082] 接着,对上述结构的液晶显示面板 LPN 的动作进行说明。

[0083] 即,当对液晶层 LQ 没有施加电压的状态即在像素电极 PE 与共用电极 CE 之间没有形成电场的无电场时(关闭时),如在图 3 中用虚线表示那样,液晶层 LQ 的液晶分子 LM 取向为,其长轴朝向第 1 取向膜 AL1 的第 1 取向处理方向 PD1 及第 2 取向膜 AL2 的第 2 取向处理方向 PD2。这样的关闭时相当于初始取向状态,关闭时的液晶分子 LM 的取向方向相当于初始取向方向。

[0084] 另外,严格地讲,液晶分子 LM 并不限于与 X-Y 平面平行地取向,预倾斜(pretilt)的情况较多。因此,所谓液晶分子 LM 的严格的初始取向方向,是将关闭时的液晶分子 LM 的取向方向正投影到 X-Y 平面上的方向。但是,为了使说明变简略,以下设液晶分子 LM 平行于 X-Y 平面而取向、设在与 X-Y 平面平行的面内旋转而进行说明。

[0085] 这里,第 1 取向处理方向 PD1 及第 2 取向处理方向 PD2 都是与第 2 方向 Y 大致平行的方向。在关闭时,液晶分子 LM 如在图 3 中用虚线表示那样初始取向,以使其长轴朝向与第 2 方向 Y 大致平行的方向。即,液晶分子 LM 的初始取向方向与第 2 方向 Y 平行(或相对于第 2 方向 Y 为 0°)。

[0086] 在如图示的例子那样、第 1 取向处理方向 PD1 及第 2 取向处理方向 PD2 平行且是相同的朝向的情况下,在液晶层 LQ 的截面中,液晶分子 LM 在液晶层 LQ 的中间部附近以大致水平(预倾角大致为零)的方式取向,以这里为边界、在第 1 取向膜 AL1 的附近及第 2 取向膜 AL2 的附近具有为对称那样的预倾角而进行取向(喇叭形(splay)取向)。在这样液晶分子 LM 进行了喇叭形取向的状态下,在从基板的法线方向进行了倾斜的方向中,也通过第 1 取向膜 AL1 的附近的液晶分子 LM 和第 2 取向膜 AL2 的附近的液晶分子 LM 光学地补偿。因而,在第 1 取向处理方向 PD1 及第 2 取向处理方向 PD2 相互平行且是相同朝向的情况下,黑显示的情况下漏光较少,能够实现高对比度,能够提高显示品质。

[0087] 另外,在第 1 取向处理方向 PD1 及第 2 取向处理方向 PD2 相互平行且是相反朝向的情况下,在液晶层 LQ 的截面中,液晶分子 LM 在第 1 取向膜 AL1 的附近、第 2 取向膜 AL2 的附近及液晶层 LQ 的中间部具有大致均匀的预倾角而取向(平行(homogeneous)取向)。

[0088] 来自背光 4 的背光光的一部分透射第 1 偏光板 PL1 而向液晶显示面板 LPN 入射。入射到液晶显示面板 LPN 的光是与第 1 偏光板 PL1 的第 1 偏光轴 AX1 正交的直线偏光。这样的直线偏光的偏光状态在穿过关闭时的液晶显示面板 LPN 时几乎不变化。因此,透射液晶显示面板 LPN 后的直线偏光被相对于第 1 偏光板 PL1 处于正交尼克尔的位置关系的第 2 偏光板 PL2 吸收(黑显示)。

[0089] 另一方面,在对液晶层 LQ 施加了电压的状态、即在像素电极 PE 与共用电极 CE 之间形成了电位差的状态(开启时)下,在像素电极 PE 与共用电极 CE 之间形成与基板大致平行的横电场(或斜电场)。液晶分子 LM 受到电场的影响,其长轴如图中的实线所示那样在与 X-Y 平面大致平行的平面内旋转。

[0090] 在图 3 所示的例子中,像素电极 PE 与主共用电极 CAL 之间的区域中的下侧一半区域内的液晶分子 LM 相对于第 2 方向 Y 顺时针旋转,朝向图中的左下而取向,此外,上侧一半的区域内的液晶分子 LM 相对于第 2 方向 Y 逆时针旋转,朝向图中的左上而取向。像素电极 PE 与主共用电极 CAR 之间的区域中的下侧一半的区域内的液晶分子 LM 相对于第 2 方向 Y

逆时针旋转,朝向图中的右下而取向,上侧一半的区域内的液晶分子 LM 相对于第 2 方向 Y 顺时针旋转,朝向图中的右上而取向。

[0091] 这样,在各像素 PX 中,在像素电极 PE 与共用电极 CE 之间形成了电场的状态下,液晶分子 LM 的取向方向以与像素电极 PE 重叠的位置为边界而被分为多个方向,在各个取向方向上形成域。即,在一个像素 PX 中形成多个域。

[0092] 在这样的开启时,与第 1 偏光板 PL1 的第 1 偏光轴 AX1 正交的直线偏光向液晶显示面板 LPN 入射,其偏光状态在穿过液晶层 LQ 时根据液晶分子 LM 的取向状态而变化。在这样的开启时,穿过液晶层 LQ 后的至少一部分的光透射第 2 偏光板 PL2 (白显示)。

[0093] 根据这样的本实施方式,由于能够在一像素内形成 4 个域,所以能够对 4 方向上的视野角进行光学补偿,能够实现宽视角化。因而,没有灰阶反转,能够实现较高的透射率的显示,能够提供显示品质良好的液晶显示装置。

[0094] 此外,在一像素内,通过对由像素电极 PE 和共用电极 CE 划分的 4 个区域分别将开口部的面积设定为大致相同,从而各区域的透射率为大致相同,透射各个开口部的光相互光学地补偿,能够遍及大的视野角范围实现均匀的显示。

[0095] 此外,与液晶分子的初始取向状态为相对于基板垂直的垂直取向型的液晶显示装置相比,确认了本实施方式在中间灰阶也视野角较大、亮度较明亮。

[0096] 另外,在开启时,在像素电极 PE 的主像素电极 PA 附近及副像素电极 PB 附近、或共用电极 CE 的主共用电极 CA 附近及副共用电极 CB 附近,几乎不形成横电场(或者不形成足够驱动液晶分子 LM 的电场),所以液晶分子 LM 与关闭时同样,几乎不从初始取向方向运动。因此,如上述那样,即使像素电极 PE 及共用电极 CE 由光透射性的导电材料形成,在这些区域中背光光也几乎不透射,在开启时几乎不对显示有贡献。因而,像素电极 PE 及共用电极 CE 并不一定需要通过透明的导电材料形成,也可以使用铝或银等的导电材料形成。

[0097] 此外,在发生了阵列基板 AR 与对置基板 CT 的匹配偏差时,有夹着像素电极 PE 的两侧的与共用电极 CE 的距离产生差异的情况。但是,这样的匹配偏差在全部的像素 PX 中共同地发生,所以在像素 PX 间的电场分布中没有不同,给图像的显示带来的影响极小。

[0098] 此外,上述一像素 PX 中的最小的单位构成体并不限于正方形,向第 2 方向 Y 或第 1 方向 X 的伸缩没有限制,也可以是矩形。即,能够通过单位构成体其自身或将单位构成体组合来设计希望的像素尺寸。即使这样自由地设计单位构成体的尺寸,液晶分子 LM 也通过在电极间产生的电场而与基板水平地取向,所以给相对于基板的法线方向的延迟(retardation)带来的影响较小。因而,几乎没有像素尺寸的变更给亮度及视野角带来的影响。

[0099] 另一方面,在初始取向状态相对于基板垂直地取向、通过施加电压而水平地取向的垂直取向型的液晶显示装置的情况下,如果在电极间产生的电场强度在像素内不同,则液晶分子相对于基板的倾斜的程度也不同,所以给相对于基板的法线方向的延迟带来的影响较大。因而,像素尺寸的变更给亮度及视野角带来的影响较大。因此,假设在该单位构成体中采用垂直取向型的液晶分子的情况下,为了使像素内的电场强度及电场分布变均匀,需要使单位构成体为正方形。

[0100] 接着,对本实施方式的一构成例进行说明。

[0101] << 第 1 构成例 >>

[0102] 首先,对本实施方式的第 1 构成例进行说明。

[0103] 图 5 是概略地表示本实施方式的第 1 构成例的液晶显示面板 LPN 的对置基板 CT1 中的一像素 PX 的构造的平面图。

[0104] 在该第 1 构成例中,共用电极 CE 具备作为主共用电极而装备在对置基板 CT1 上的第 2 主共用电极 CA2、以及作为副共用电极而装备在对置基板 CT1 上的第 2 副共用电极 CB2。这些第 2 主共用电极 CA2 及第 2 副共用电极 CB2 被第 2 取向膜 AL2 覆盖。

[0105] 即,图示的对置基板 CT1 具备沿着第 2 方向 Y 直线地延伸的带状的第 2 主共用电极 CA2、和沿着第 1 方向 X 直线地延伸的带状的第 2 副共用电极 CB2。这些第 2 主共用电极 CA2 及第 2 副共用电极 CB2 电连接。在图示的例子中,第 2 主共用电极 CA2 及第 2 副共用电极 CB2 一体地(或连续地)形成。即,在对置基板 CT1 中,共用电极 CE 以栅格状形成。

[0106] 另外,图示的第 2 主共用电极 CA2 沿着第 1 方向 X 隔开间隔而平行地排列两条,以下,为了将它们区别,将图中的左侧的第 2 主共用电极称作 CAL2,将图中的右侧的第 2 主共用电极称作 CAR2。此外,图示的第 2 副共用电极 CB2 沿着第 2 方向 Y 隔开间隔而平行地排列两条,以下,为了将它们区别,将图中的上侧的第 2 副共用电极称作 CBU2,将图中的下侧的第 2 副共用电极称作 CBB2。这些第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 与第 2 副共用电极 CBU2 及第 2 副共用电极 CBB2 相连。

[0107] 这样的结构的共用电极 CE 虽然没有详细叙述但被引出到有源区的外侧,经由导电部件与形成在阵列基板上的供电部电连接,被供电公共电位。

[0108] 接着,对适合与图 5 所示的对置基板 CT1 组合的阵列基板 AR1 进行说明。

[0109] 图 6 是概略地表示将本实施方式的第 1 构成例的液晶显示面板 LPN 的一像素 PX 从对置基板 CT1 侧观察时的阵列基板 AR1 的构造的平面图。另外,为了说明像素电极 PE 与共用电极 CE 的位置关系,将共用电极 CE 用虚线图示。此外,仅图示一像素 PX 的说明中所需要的结构,省略了开关元件等的图示。

[0110] 阵列基板 AR1 具备沿着第 1 方向 X 延伸的辅助电容线 C1、沿着第 1 方向 X 延伸的栅极配线 G1 及栅极配线 G2、沿着第 2 方向 Y 延伸的源极配线 S1 及源极配线 S2、和像素电极 PE。辅助电容线 C1、栅极配线 G1 及栅极配线 G2 形成在栅极绝缘膜 11 之上,被第 1 层间绝缘膜 12 覆盖。源极配线 S1 及源极配线 S2 形成在第 1 层间绝缘膜 12 之上,被第 2 层间绝缘膜 13 覆盖。像素电极 PE 形成在第 2 层间绝缘膜 13 之上。

[0111] 在图示的例子中,像素 PX 相当于图中的用虚线表示的区域,是沿着第 2 方向 Y 的长度比沿着第 1 方向 X 的长度长的长方形状。此外,在图示的例子中,在像素 PX 中,源极配线 S1 配置在左侧端部,源极配线 S2 配置在右侧端部。严格地讲,源极配线 S1 跨过该像素 PX 与在其左侧相邻的像素的边界而配置,源极配线 S2 跨过该像素 PX 与在其右侧相邻的像素的边界而配置。此外,在像素 PX 中,栅极配线 G1 配置在上侧端部,栅极配线 G2 配置在下侧端部,辅助电容线 C1 配置在大致像素中央部。即,栅极配线 G1 和辅助电容线 C1 的沿着第 2 方向 Y 的间隔与栅极配线 G2 和辅助电容线 C1 的沿着第 2 方向 Y 的间隔大致相同。

[0112] 像素电极 PE 配置在源极配线 S1 与源极配线 S2 之间、或栅极配线 G1 与栅极配线 G2 之间,电连接在省略了图示的开关元件上。这样的像素电极 PE 具有沿着第 2 方向 Y 直线地延伸的带状的主像素电极 PA、以及沿着第 1 方向 X 直线地延伸的带状的副像素电极 PB。这些主像素电极 PA 及副像素电极 PB 电连接。在图示的例子中,主像素电极 PA 及副像素电

极 PB 一体地(或连续地)形成。即,在阵列基板 AR1 中,像素电极 PE 以十字状形成。此外,主像素电极 PA 及副像素电极 PB 都被第 1 取向膜 AL1 覆盖。

[0113] 主像素电极 PA 位于比相邻的源极配线 S1 及源极配线 S2 的各自的正上方的位置更靠像素 PX 的内侧,配置在源极配线 S1 与源极配线 S2 的大致中间。这样的主像素电极 PA 从像素 PX 的上侧端部附近延伸到下侧端部附近。

[0114] 副像素电极 PB 配置在大致像素中央部,与主像素电极 PA 交叉。这样的副像素电极 PB 从主像素电极 PA 的大致中央部起朝向其两侧,即朝向主像素电极 PA 的左侧的源极配线 S1 及主像素电极 PA 的右侧的源极配线 S2 分别直线地延伸。这样的副像素电极 PB 从像素 PX 的左侧端部附近起延伸到右侧端部附近。

[0115] 在该第 1 构成例中,副像素电极 PB 与辅助电容线 C1 对置。在图示的例子中,副像素电极 PB 配置在辅助电容线 C1 的上方。在副像素电极 PB 与辅助电容线 C1 之间,作为绝缘膜而夹着第 1 层间绝缘膜 12 及第 2 层间绝缘膜 13。

[0116] 关于该副像素电极 PB 的沿着第 1 方向 X 的长度,在副像素电极 PB 将辅助电容线 C1 覆盖的情况下,大于等于位于源极配线 S1 与源极配线 S2 之间的辅助电容线 C1 的沿着第 1 方向 X 的长度。

[0117] 此外,关于副像素电极 PB 的沿着第 2 方向 Y 的宽度,在将副像素电极 PB 在辅助电容线 C1 上与未图示的开关元件电连接的结构的情况下,设定为宽度较宽。在副像素电极 PB 将辅助电容线 C1 覆盖的情况下,副像素电极 PB 的宽度大于等于辅助电容线 C1 的宽度。

[0118] 如上述那样,在栅极配线 G1 配置在像素的上侧端部、辅助电容线 C1 配置在大致像素中央部的结构中,可以配置为,副像素电极 PB 将位于源极配线 S1 与源极配线 S2 之间的辅助电容线 C1 覆盖。

[0119] 此外,也可以是辅助电容线 C1 配置在像素 PX 的上侧端部或下侧端部,栅极配线 G1 配置在大致像素中央部。在此情况下,副像素电极 PB 也可以与栅极配线 G1 对置(或者,副像素电极 PB 也可以配置在栅极配线 G1 的上方)。

[0120] 另一方面,在共用电极 CE 中,第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 配置在夹着主像素电极 PA 的正上方的位置的两侧,此外,第 2 副共用电极 CBU2 及第 2 副共用电极 CBB2 配置在夹着副像素电极 PB 的正上方的位置的两侧。换言之,主像素电极 PA 配置在第 2 主共用电极 CAL2 与第 2 主共用电极 CAR2 之间,副像素电极 PB 配置在第 2 副共用电极 CBU2 与第 2 副共用电极 CBB2 之间。

[0121] 在图示的例子中,第 2 主共用电极 CAL2 配置在像素 PX 的左侧端部,对置于源极配线 S1 (或者,第 2 主共用电极 CAL2 配置在源极配线 S1 的上方)。此外,第 2 主共用电极 CAR2 配置在像素 PX 的右侧端部,对置于源极配线 S2 (或者,第 2 主共用电极 CAR2 配置在源极配线 S2 的上方)。此外,第 2 副共用电极 CBU2 配置在像素 PX 的上侧端部,对置于栅极配线 G1 (或者,第 2 副共用电极 CBU2 配置在栅极配线 G1 的上方)。此外,第 2 副共用电极 CBB2 配置在像素 PX 的下侧端部,对置于栅极配线 G2 (或者,第 2 副共用电极 CBB2 配置在栅极配线 G2 的上方)。

[0122] 根据这样的第 1 构成例,如上述那样,由于能够在一像素内形成 4 个域,所以能够对 4 个方向上的视野角进行光学补偿,能够实现宽视角化。

[0123] 此外,第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 分别与源极配线 S1 及源极配

线 S2 对置。特别是,在第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 分别配置在源极配线 S1 及源极配线 S2 的上方的情况下,与第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 配置在比源极配线 S1 及源极配线 S2 靠主像素电极 PA 侧的情况相比,能够将对显示有贡献的开口部扩大,能够提高像素 PX 的透射率。

[0124] 此外,通过将第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 分别配置在源极配线 S1 及源极配线 S2 的上方,能够扩大主像素电极 PA 与第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 之间的距离,能够形成更接近于水平的横电场。因此,还能够维持作为以往的结构 IPS 模式等的优点的宽视角化。

[0125] 进而,由于像素电极 PE 的副像素电极 PB 与辅助电容线或栅极配线对置而配置,所以能够将来自辅助电容线或栅极配线的不希望的电场遮蔽。因此,能够抑制从辅助电容线或栅极配线对液晶层 LQ 施加不希望的偏压,能够抑制影像残留等的显示不良的发生。因而,能够提供显示品质更好的液晶显示装置。

[0126] << 第 2 构成例 >>

[0127] 接着,对本实施方式的第 2 构成例进行说明。另外,对于与第 1 构成例相同的结构赋予相同的参照标号,省略详细的说明。

[0128] 图 7 是概略地表示本实施方式的第 2 构成例的液晶显示面板 LPN 的对置基板 CT2 中的一像素 PX 的构造的平面图。

[0129] 在该第 2 构成例中,共用电极 CE 具有作为主共用电极而装备在后述的阵列基板上的第 1 主共用电极 CA1、以及作为副共用电极而装备在对置基板 CT2 上的第 2 副共用电极 CB2。该第 2 副共用电极 CB2 被第 2 取向膜 AL2 覆盖。

[0130] 即,图示的对置基板 CT2 具备沿着第 1 方向 X 直线地延伸的带状的第 2 副共用电极 CB2,不具备主共用电极。即,在对置基板 CT2 中,共用电极 CE 形成为在第 1 方向 X 上延伸的条状。另外,图示的第 2 副共用电极 CB2 沿着第 2 方向 Y 隔开间隔而平行地排列两条,以下,为了将它们区别,将图中的上侧的第 2 副共用电极称作 CBU2,将图中的下侧的第 2 副共用电极称作 CBB2。

[0131] 这样的共用电极 CE 的第 2 副共用电极 CB2 虽然没有详细叙述但被引出到有源区的外侧,经由导电部件与形成在阵列基板上的供电部电连接,被供电公共电位。

[0132] 接着,对适合与图 7 所示的对置基板 CT2 组合的阵列基板 AR2 进行说明。

[0133] 图 8 是概略地表示将本实施方式的第 2 构成例的液晶显示面板 LPN 的一像素 PX 从对置基板 CT2 侧观察时的阵列基板 AR2 的构造的平面图。另外,为了说明像素电极 PE 与共用电极 CE 的位置关系,用虚线图示了共用电极 CE。此外,仅图示在一像素 PX 的说明中所需要的结构,省略了开关元件等的图示。

[0134] 阵列基板 AR2 与阵列基板 AR1 同样,具备沿着第 1 方向 X 延伸的辅助电容线 C1、沿着第 1 方向 X 延伸的栅极配线 G1 及栅极配线 G2、沿着第 2 方向 Y 延伸的源极配线 S1 及源极配线 S2、和像素电极 PE。像素电极 PE 被第 1 取向膜 AL1 覆盖。进而,阵列基板 AR2 具备沿着第 2 方向 Y 直线地延伸的带状的第 1 主共用电极 CA1 来作为共用电极 CE 的一部分。该第 1 主共用电极 CA1 与第 2 副共用电极 CB2 为同电位。

[0135] 另外,图示的第 1 主共用电极 CA1 沿着第 1 方向 X 隔开间隔而平行地排列两条,以下,为了将它们区别,将图中的左侧的第 1 主共用电极称作 CAL1,将图中的右侧的第 1 主共

用电极称作 CAR1。这些第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 例如与像素电极 PE 同样,形成在第 2 层间绝缘膜 13 之上,被第 1 取向膜 AL1 覆盖。在此情况下,第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 能够使用与像素电极 PE 相同的材料(例如 ITO 等)用相同的工序形成。

[0136] 在图示的例子中,第 1 主共用电极 CAL1 配置在像素 PX 的左侧端部,与源极配线 S1 对置(或者,第 1 主共用电极 CAL1 配置在源极配线 S1 的上方)。此外,第 1 主共用电极 CAR1 配置在像素 PX 的右侧端部,与源极配线 S2 对置(或者,第 1 主共用电极 CAR1 配置在源极配线 S2 的上方)。在第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 与源极配线 S1 及源极配线 S2 之间,作为绝缘膜而夹着第 2 层间绝缘膜 13。

[0137] 这些第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 分别在有源区内直线地延伸,被引出到有源区的外侧,与形成在阵列基板 AR2 上的供电部电连接,被供电公共电位。此外,第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 分别在有源区内将源极配线 S1 及源极配线 S2 覆盖的情况下,对于第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 的沿着第 1 方向 X 的宽度而言,大于等于源极配线 S1 及源极配线 S2 的沿着第 1 方向 X 的宽度。

[0138] 像素电极 PE 与第 1 构成例同样,配置在栅极配线 G1 与栅极配线 G2 之间。或者,像素电极 PE 配置在源极配线 S1 与源极配线 S2 之间,即第 1 主共用电极 CAL1 与第 1 主共用电极 CAR1 之间。该像素电极 PE 具有主像素电极 PA 及副像素电极 PB。

[0139] 主像素电极 PA 配置在第 1 主共用电极 CAL1 与第 1 主共用电极 CAR1 的大致中间的位置。该主像素电极 PA 朝向栅极配线 G1 及栅极配线 G2 延伸。

[0140] 副像素电极 PB 配置在栅极配线 G1 与栅极配线 G2 的大致中间的位置。该副像素电极 PB 朝向第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 延伸。但是,在像素电极 PE 与第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 都形成在第 2 层间绝缘膜 13 之上的情况下,副像素电极 PB 不接触在第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 上而配置(或者,副像素电极 PB 从第 1 主共用电极 CAL1 及第 1 主共用电极 CAR1 离开而配置)。此外,该副像素电极 PB 与辅助电容线 C1 对置(或者,副像素电极 PB 配置在辅助电容线 C1 的上方)。

[0141] 另外,也可以是,辅助电容线 C1 配置在像素 PX 的上侧端部或下侧端部,栅极配线 G1 配置在大致像素中央部。在此情况下,副像素电极 PB 也可以与栅极配线 G1 对置(或者,副像素电极 PB 也可以配置在栅极配线 G1 的上方)。

[0142] 另一方面,在共用电极 CE 中,第 2 副共用电极 CBU2 及第 2 副共用电极 CBB2 配置在夹着副像素电极 PB 的正上方的位置的两侧。换言之,主像素电极 PA 配置在第 1 主共用电极 CAL1 与第 1 主共用电极 CAR1 之间,副像素电极 PB 配置在第 2 副共用电极 CBU2 与第 2 副共用电极 CBB2 之间。

[0143] 在图示的例子中,第 2 副共用电极 CBU2 配置在像素 PX 的上侧端部,对置于栅极配线 G1 (或者,第 2 副共用电极 CBU2 配置在栅极配线 G1 的上方)。此外,第 2 副共用电极 CBB2 配置在像素 PX 的下侧端部,对置于栅极配线 G2 (或者,第 2 副共用电极 CBB2 配置在栅极配线 G2 的上方)。

[0144] 根据这样的第 2 构成例,如上述那样,能够在一像素内形成 4 个域,所以能够对 4 方向上的视野角进行光学补偿,能够实现宽视角化。此外,除了在第 1 构成例中说明的效果以外,由于共用电极 CE 的第 1 主共用电极 CA1 的至少 1 个与源极配线对置而配置,所以能

够将来自源极配线的不希望的电场遮蔽。因此,能够抑制从源极配线对液晶层 LQ 施加不希望的偏压,能够抑制串扰(例如在该像素 PX 被设定为显示黑色的像素电位的状态下,当向连接在该像素 PX 上的源极配线供给显示白色的像素电位时,从该像素 PX 的一部分发生漏光而导致亮度的上升的现象)等的显示不良的发生。因而,能够提供显示品质更好的液晶显示装置。

[0145] 另外,在该第 2 构成例中说明的阵列基板 AR2 也可以与在第 1 构成例中说明的对置基板 CT1 组合。在此情况下,共用电极 CE 成为如下结构:作为主共用电极而具有装备在阵列基板 AR2 上的第 1 主共用电极 CA1 及装备在对置基板 CT1 上的第 2 主共用电极 CA2。在这样的第 1 主共用电极 CA1 和第 2 主共用电极 CA2 夹着液晶层而对置的区域中,能够抑制不希望的纵电场(即,沿着基板主面的法线方向的电场)的发生。

[0146] << 第 3 构成例 >>

[0147] 接着,对本实施方式的第 3 构成例进行说明。另外,对于与第 1 构成例相同的结构赋予相同的参照标号,省略详细的说明。

[0148] 图 9 是概略地表示本实施方式的第 3 构成例的液晶显示面板 LPN 的对置基板 CT3 中的一像素 PX 的构造的平面图。

[0149] 在该第 3 构成例中,共用电极 CE 具有作为主共用电极装备在对置基板 CT3 上的第 2 主共用电极 CA2、以及作为副共用电极装备在后述的阵列基板上的第 1 副共用电极 CB1。该第 2 主共用电极 CA2 被第 2 取向膜 AL2 覆盖。

[0150] 即,图示的对置基板 CT3 具备沿着第 2 方向 Y 直线地延伸的带状的第 2 主共用电极 CA2,不具备副共用电极。即,在对置基板 CT3 中,共用电极 CE 形成为在第 2 方向 Y 上延伸的条状。另外,图示的第 2 主共用电极 CA2 沿着第 1 方向 X 隔开间隔而平行地排列两条,以下,为了将它们区别,将图中的左侧的第 2 主共用电极称作 CAL2,将图中的右侧的第 2 主共用电极称作 CAR2。

[0151] 这样的共用电极 CE 的第 2 主共用电极 CA2 虽然没有详细叙述但被引出到有源区的外侧,经由导电部件与形成在阵列基板上的供电部电连接,被供电公共电位。

[0152] 接着,对适合与图 9 所示的对置基板 CT3 组合的阵列基板 AR3 进行说明。

[0153] 图 10 是概略地表示将本实施方式的第 3 构成例的液晶显示面板 LPN 的一像素 PX 从对置基板 CT3 侧观察时的阵列基板 AR3 的构造的平面图。另外,为了说明像素电极 PE 与共用电极 CE 的位置关系,将共用电极 CE 用虚线图示。此外,仅图示在一像素 PX 的说明中所需要的结构,省略了开关元件等的图示。

[0154] 阵列基板 AR3 与阵列基板 AR1 同样,具备沿着第 1 方向 X 延伸的辅助电容线 C1、沿着第 1 方向 X 延伸的栅极配线 G1 及栅极配线 G2、沿着第 2 方向 Y 延伸的源极配线 S1 及源极配线 S2、和像素电极 PE。像素电极 PE 被第 1 取向膜 AL1 覆盖。进而,阵列基板 AR3 具备沿着第 1 方向 X 直线地延伸的带状的第 1 副共用电极 CB1 来作为共用电极 CE 的一部分。该第 1 副共用电极 CB1 与第 2 主共用电极 CA2 是同电位。

[0155] 另外,图示的第 1 副共用电极 CB1 沿着第 2 方向 Y 隔开间隔而平行地排列两条,以下,为了将它们区别,将图中的上侧的第 1 副共用电极称作 CBU1,将图中的下侧的第 1 副共用电极称作 CBB1。这些第 1 副共用电极 CBU1 及第 1 副共用电极 CBB1 例如与像素电极 PE 同样,形成在第 2 层间绝缘膜 13 之上,被第 1 取向膜 AL1 覆盖。在此情况下,第 1 副共用电

极 CBU1 及第 1 副共用电极 CBB1 能够使用与像素电极 PE 相同的材料(例如 ITO 等)用相同的工序形成。

[0156] 在图示的例子中,第 1 副共用电极 CBU1 配置在像素 PX 的上侧端部,与栅极配线 G1 对置(或者,第 1 副共用电极 CBU1 配置在栅极配线 G1 的上方)。此外,第 1 副共用电极 CBB1 配置在像素 PX 的下侧端部,与栅极配线 G2 对置(或者,第 1 副共用电极 CBB1 配置在栅极配线 G2 的上方)。在第 1 副共用电极 CBU1 及第 1 副共用电极 CBB1 与栅极配线 G1 及栅极配线 G2 之间,作为绝缘膜而夹着第 1 层间绝缘膜 12 及第 2 层间绝缘膜 13。

[0157] 这些第 1 副共用电极 CBU1 及第 1 副共用电极 CBB1 分别在有源区内直线地延伸,被引出到有源区的外侧,与形成在阵列基板 AR3 上的供电部电连接,被供电公共电位。此外,在第 1 副共用电极 CBU1 及第 1 副共用电极 CBB1 分别在有源区内将栅极配线 G1 及栅极配线 G2 覆盖的情况下,对于第 1 副共用电极 CBU1 及第 1 副共用电极 CBB1 的沿着第 2 方向 Y 的宽度而言,大于等于栅极配线 G1 及栅极配线 G2 的沿着第 2 方向 Y 的宽度。

[0158] 像素电极 PE 与第 1 构成例同样,配置在源极配线 S1 与源极配线 S2 之间。或者,像素电极 PE 配置在栅极配线 G1 与栅极配线 G2 之间,即配置在第 1 副共用电极 CBU1 与第 1 副共用电极 CBB1 之间。该像素电极 PE 具有主像素电极 PA 及副像素电极 PB。

[0159] 主像素电极 PA 配置在源极配线 S1 与源极配线 S2 的大致中间的位置。该主像素电极 PA 朝向第 1 副共用电极 CBU1 及第 1 副共用电极 CBB1 延伸。但是,在像素电极 PE 与第 1 副共用电极 CBU1 及第 1 副共用电极 CBB1 一起形成在第 2 层间绝缘膜 13 之上的情况下,主像素电极 PA 不接触在第 1 副共用电极 CBU1 及第 1 副共用电极 CBB1 上而配置(或者,主像素电极 PA 从第 1 副共用电极 CBU1 及第 1 副共用电极 CBB1 离开而配置)。

[0160] 副像素电极 PB 配置在第 1 副共用电极 CBU1 与第 1 副共用电极 CBB1 的大致中间的位置。该副像素电极 PB 朝向源极配线 S1 及源极配线 S2 延伸。此外,该副像素电极 PB 与辅助电容线 C1 对置(或者,副像素电极 PB 配置在辅助电容线 C1 的上方)。

[0161] 另外,也可以是,辅助电容线 C1 配置在像素 PX 的上侧端部或下侧端部,栅极配线 G1 配置在大致像素中央部。在此情况下,副像素电极 PB 也可以与栅极配线 G1 对置(或者,副像素电极 PB 也可以配置在栅极配线 G1 的上方),第 1 副共用电极 CBU1 或第 1 副共用电极 CBB1 也可以与辅助电容线 C1 对置(或者,第 1 副共用电极 CBU1 或第 1 副共用电极 CBB1 也可以配置在辅助电容线 C1 的上方)。

[0162] 另一方面,在共用电极 CE 中,第 2 主共用电极 CAL2 及第 2 主共用电极 CAR2 配置在夹着主像素电极 PA 的正上方的位置的两侧。换言之,主像素电极 PA 配置在第 2 主共用电极 CAL2 与第 2 主共用电极 CAR2 之间,副像素电极 PB 配置在第 1 副共用电极 CBU1 与第 1 副共用电极 CBB1 之间。

[0163] 在图示的例子中,第 2 主共用电极 CAL2 配置在像素 PX 的左侧端部,与源极配线 S1 对置(或者,第 2 主共用电极 CAL2 配置在源极配线 S1 的上方)。此外,第 2 主共用电极 CAR2 配置在像素 PX 的右侧端部,与源极配线 S2 对置(或者,第 2 主共用电极 CAR2 配置在源极配线 S2 的上方)。

[0164] 根据这样的第 3 构成例,如上述那样,由于能够在一像素内形成 4 个域,所以能够对 4 个方向上的视野角进行光学补偿,能够实现宽视角化。此外,除了在第 1 构成例中说明的效果以外,由于共用电极 CE 的第 1 副共用电极 CB1 与栅极配线对置而配置,所以能够将

来自栅极配线的不希望的电场遮蔽。因此,能够抑制从栅极配线对液晶层 LQ 施加不希望的偏压,能够抑制影像残留等的显示不良的发生。因而,能够提供显示品质更好的液晶显示装置。

[0165] 另外,在该第 3 构成例中说明的阵列基板 AR3 也可以与在第 1 构成例中说明的对置基板 CT1 组合。在此情况下,共用电极 CE 成为如下结构:作为副共用电极而具有装备在阵列基板 AR3 上的第 1 副共用电极 CB1 及装备在对置基板 CT1 上的第 2 副共用电极 CB2。在这样的第 1 副共用电极 CB1 与第 2 副共用电极 CB2 夹着液晶层而对置的区域中,能够抑制不希望的纵电场(即,沿着基板主面的法线方向的电场)的发生。

[0166] << 第 4 构成例 >>

[0167] 接着,对本实施方式的第 4 构成例进行说明。另外,对与第 1 构成例相同的结构赋予相同的参照标号,省略详细的说明。

[0168] 图 11 是概略地表示将本实施方式的第 4 构成例的液晶显示面板 LPN 的一像素 PX 从对置基板 CT 的侧观察时的阵列基板 AR4 的构造的平面图。另外,仅图示一像素 PX 中的说明所需要的结构,省略了开关元件等的图示。

[0169] 在该第 4 构成例中,共用电极 CE 具有作为主共用电极装备在阵列基板 AR4 上的第 1 主共用电极 CA1、以及作为副共用电极装备在阵列基板 AR4 上的第 1 副共用电极 CB1。

[0170] 阵列基板 AR4 与阵列基板 AR1 同样,具备沿着第 1 方向 X 延伸的辅助电容线 C1、沿着第 1 方向 X 延伸的栅极配线 G1 及栅极配线 G2、沿着第 2 方向 Y 延伸的源极配线 S1 及源极配线 S2、和像素电极 PE。像素电极 PE 被第 1 取向膜 AL1 覆盖。进而,阵列基板 AR4 具备如下共用电极 CE,该共用电极 CE 具有沿着第 2 方向 Y 直线地延伸的带状的第 1 主共用电极 CA1 (CAL1 及 CAR1) 及沿着第 1 方向 X 直线地延伸的带状的第 1 副共用电极 CB1 (CBU1 及 CBB1)。即,在阵列基板 AR4 中,共用电极 CE 以栅格状形成。关于第 1 主共用电极 CA1 的结构,是在阵列基板 AR2 中说明那样的。关于第 1 副共用电极 CB1 的结构,是在阵列基板 AR3 中说明那样的。

[0171] 这样的共用电极 CE 的第 1 主共用电极 CA1 及第 1 副共用电极 CB1 虽没有详细叙述但被引出到有源区的外侧,经由导电部件与形成在阵列基板 AR4 上的供电部电连接,被供电公共电位。

[0172] 在该第 4 构成例中说明的阵列基板 AR4 与在第 1 构成例中说明的对置基板 CT1、在第 2 构成例中说明的对置基板 CT2、以及在第 3 构成例中说明的对置基板 CT3 的哪个都能够组合。

[0173] 关于在上述第 1 至第 4 构成例中说明的阵列基板 AR1、阵列基板 AR2、阵列基板 AR3 及阵列基板 AR4、与在上述第 1 至第 3 构成例中说明的对置基板 CT1、对置基板 CT2 及对置基板 CT3 的组合,汇总到图 12 中。图中的斜线相当于不能实现本实施方式的基本结构的组合,图中的双层圈(◎)相当于在各构成例中说明的组合,图中的白圈(○)相当于在各构成例中可能的组合。

[0174] 接着,关于本实施方式的进一步的变形,简单地说明一像素 PX 的结构。

[0175] 图 13 是概略地表示本实施方式的变形之一的平面图。

[0176] 像素电极 PE 具有沿着第 2 方向 Y 延伸且沿着第 1 方向 X 隔开间隔而平行地排列的两条主像素电极 PA、沿着第 1 方向 X 延伸且与两条主像素电极 PA 交叉并配置在大致像素

中央部的副像素电极 PB。这样的像素电极 PE 装备在阵列基板上。

[0177] 共用电极 CE 具有沿着第 2 方向 Y 延伸的主共用电极 CA 及沿着第 1 方向 X 延伸的副共用电极 CB。主共用电极 CA 配置在两条主像素电极 PA 的各自的两侧。即,交替地配置有三条主共用电极 CA 和两条主像素电极 PA。副共用电极 CB 夹着副像素电极 PB 而配置在两侧。即,副像素电极 PB 与两条副共用电极 CB 交替地配置。关于这样的共用电极 CE,主共用电极 CA 及副共用电极 CB 的至少一部分也能装备在对置基板上。

[0178] 在这样的结构中,在一像素 PX 内形成 8 个区域,在开启时,液晶分子取向为由图中的箭头表示的方向。在这样的结构中也能够得到与上述各构成例同样的效果。

[0179] 上述本实施方式特别适合于进行电容耦合驱动(CC 驱动)的结构。即,在电容耦合驱动(CC 驱动)中,通过经由各像素的保持电容 Cs 将辅助电容信号叠加在像素电极 PE 上,使其达到规定的电压,所以在使保持电容 Cs 与像素电容大致相等的情况下,能够将信号电压振幅大致减半。上述栅极驱动器 GD、源极驱动器 SD、内置有控制器的驱动 IC 芯片 2 等作为用来进行这样的 CC 驱动的驱动机构发挥功能,装备在阵列基板 AR 上。

[0180] 根据采用了这样的 CC 驱动的结构,能够降低耗电,并且能够抑制显示品质的劣化。

[0181] 如以上说明,根据本实施方式,能够提供显示品质良好的液晶显示装置。

[0182] 另外,说明了本发明的一些实施方式,但这些实施方式是作为例子提示的,并不是要限定发明的范围。这些新的实施方式能够以其他各种形态实施,在不脱离发明的主旨的范围内能够进行各种省略、替换、变更。这些实施方式及其变形包含在发明的技术范围及主旨中,并且包含在权利要求书所记载的发明和其等同的范围中。

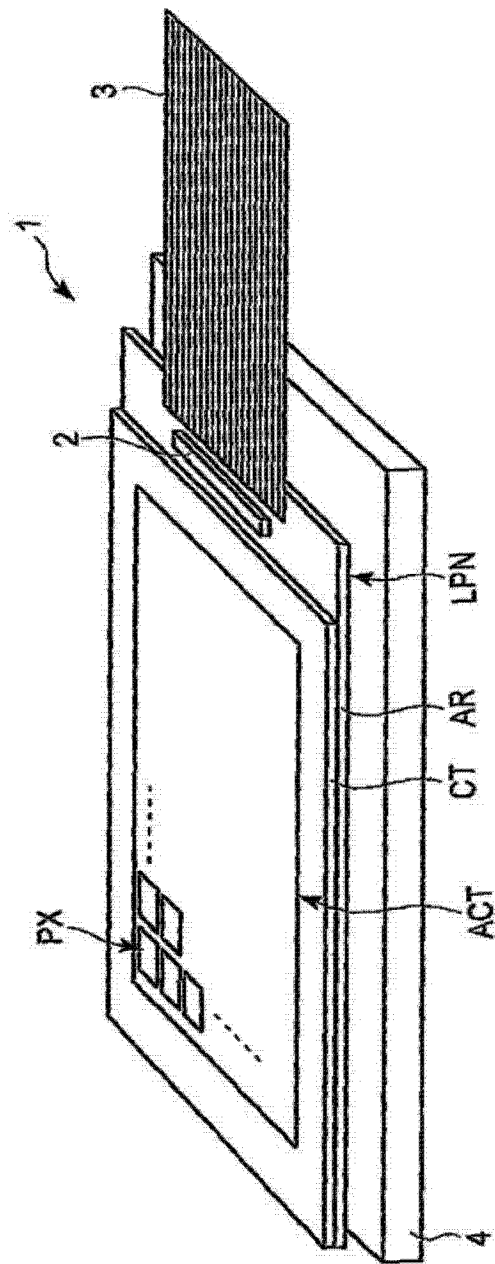


图 1

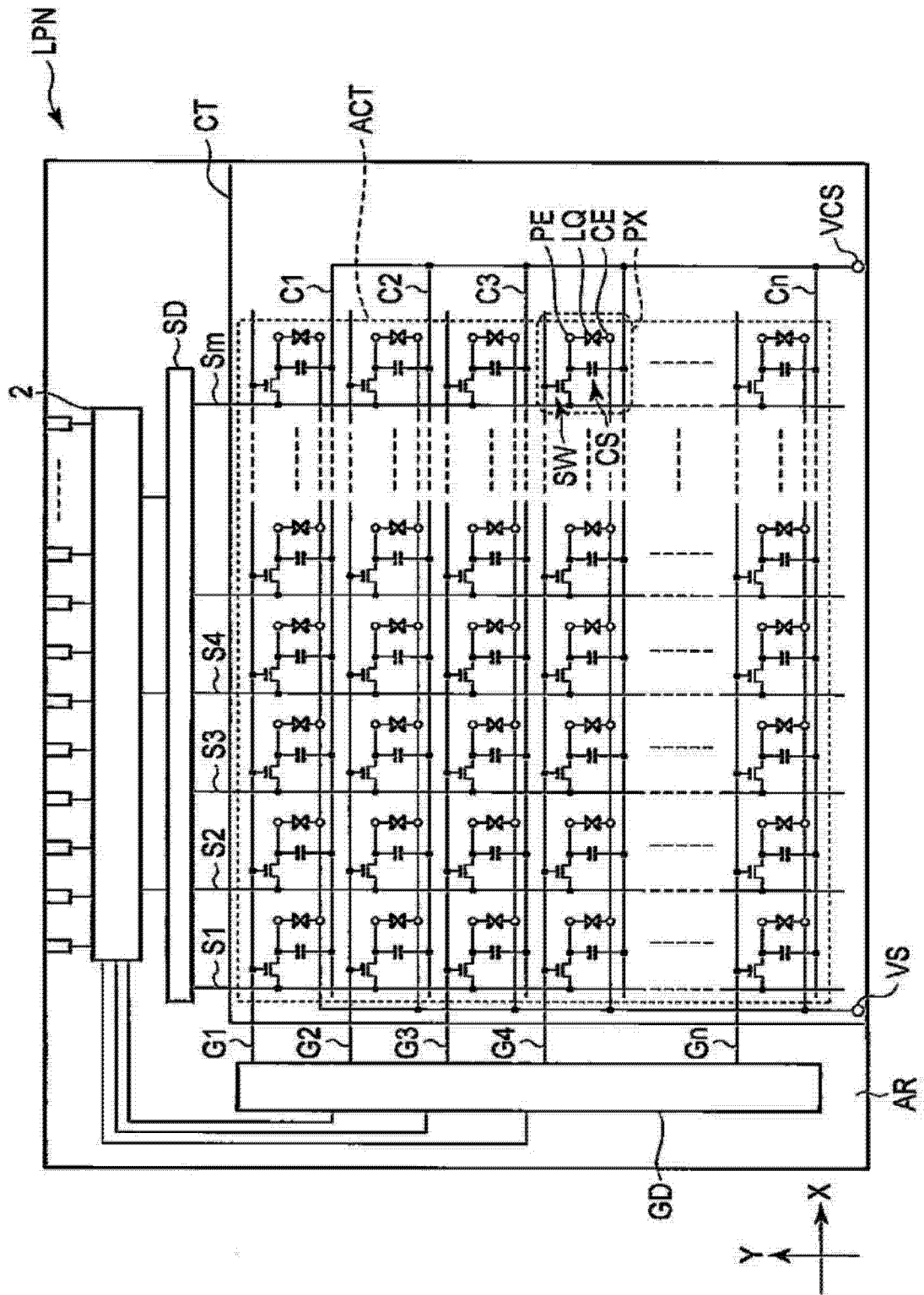


图 2

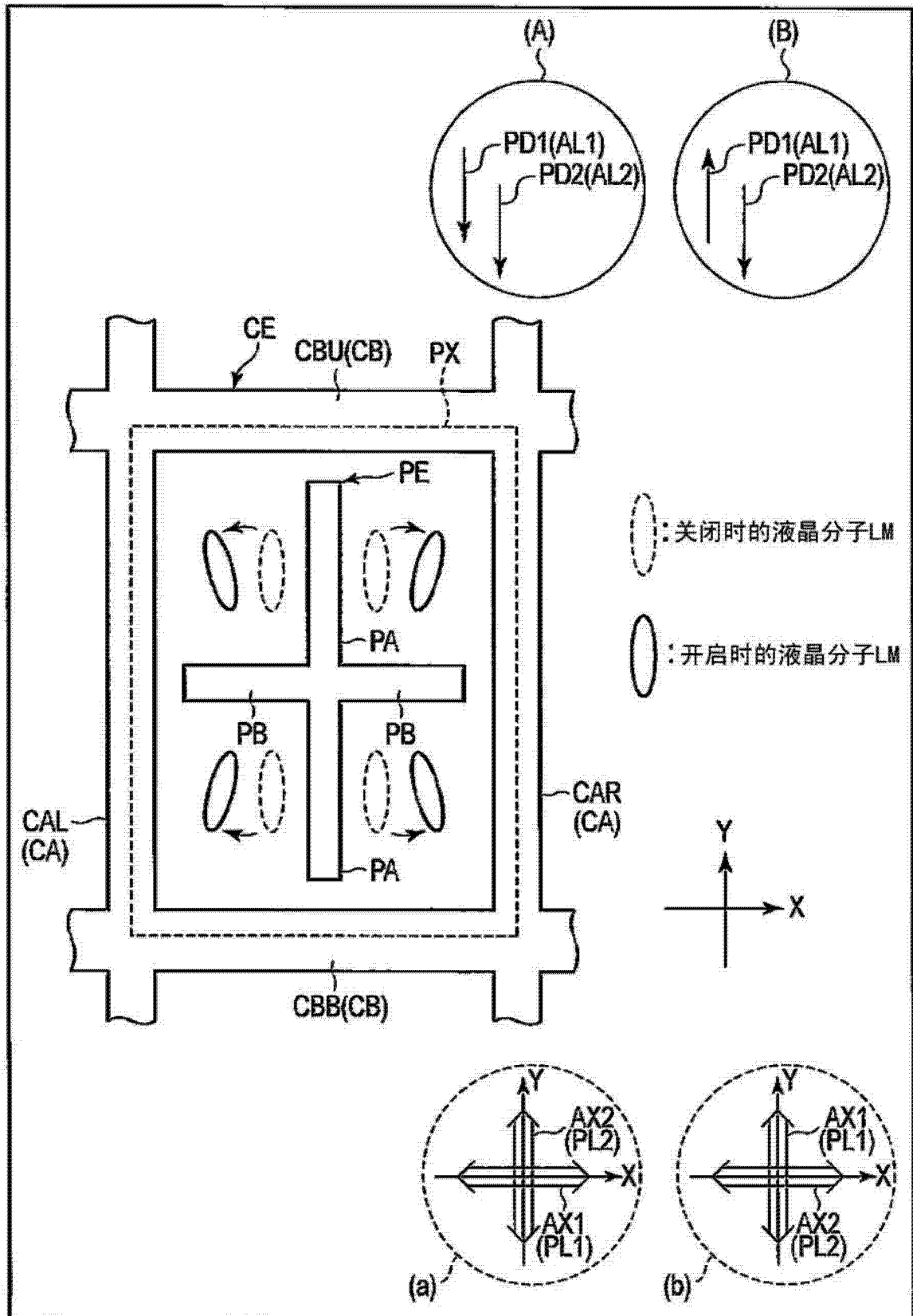


图 3

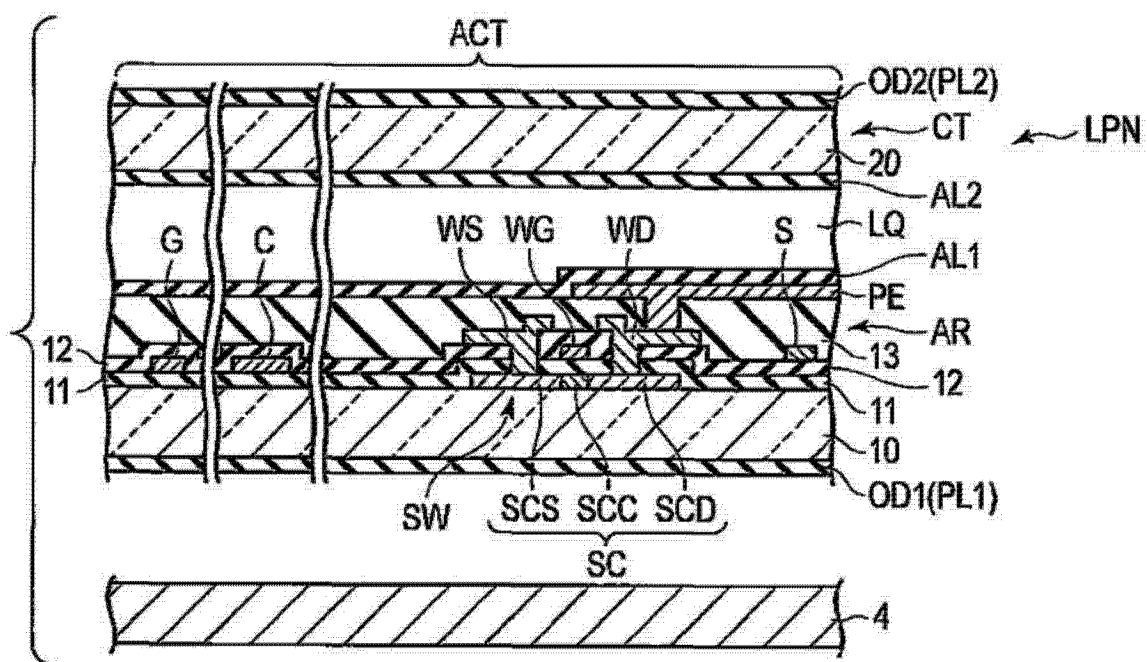


图 4

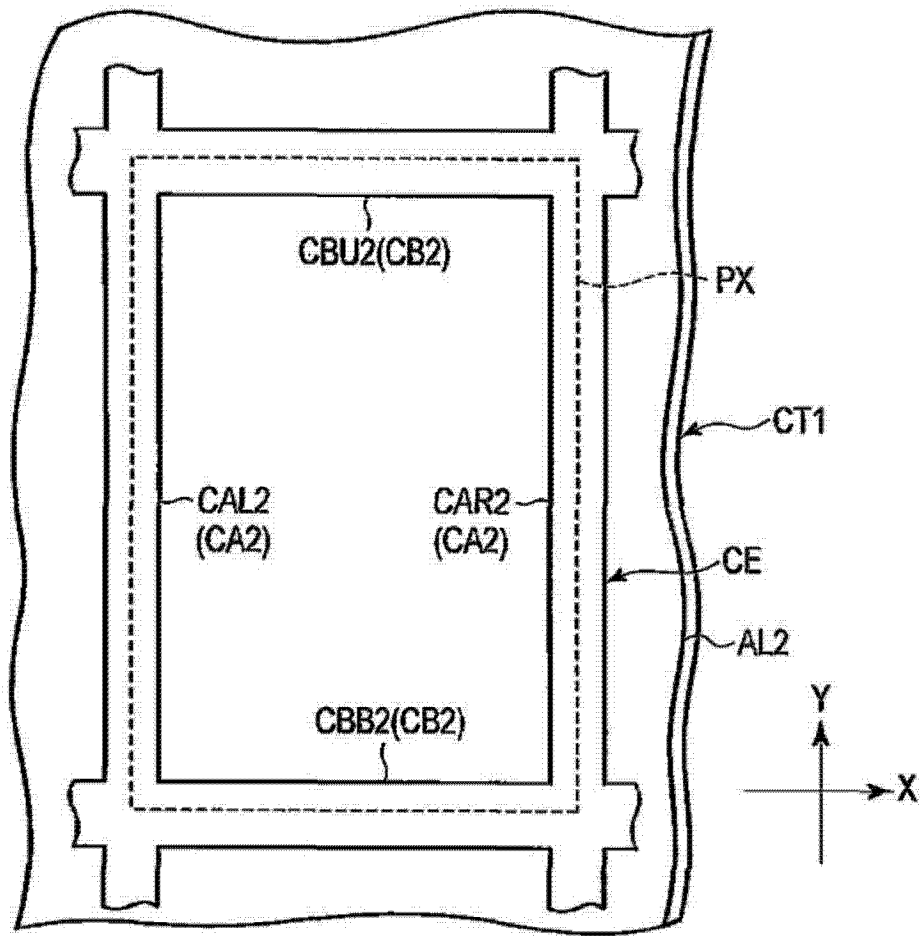


图 5

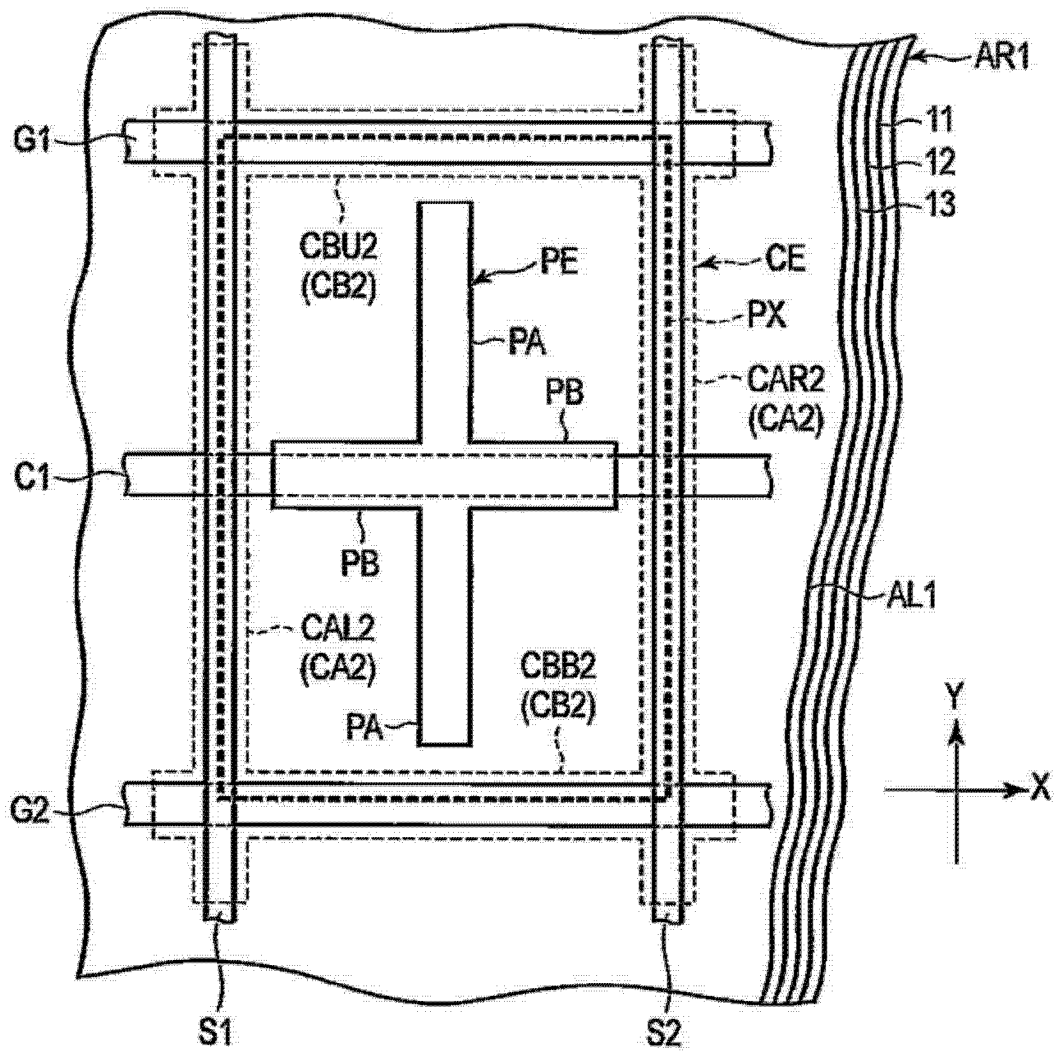


图 6

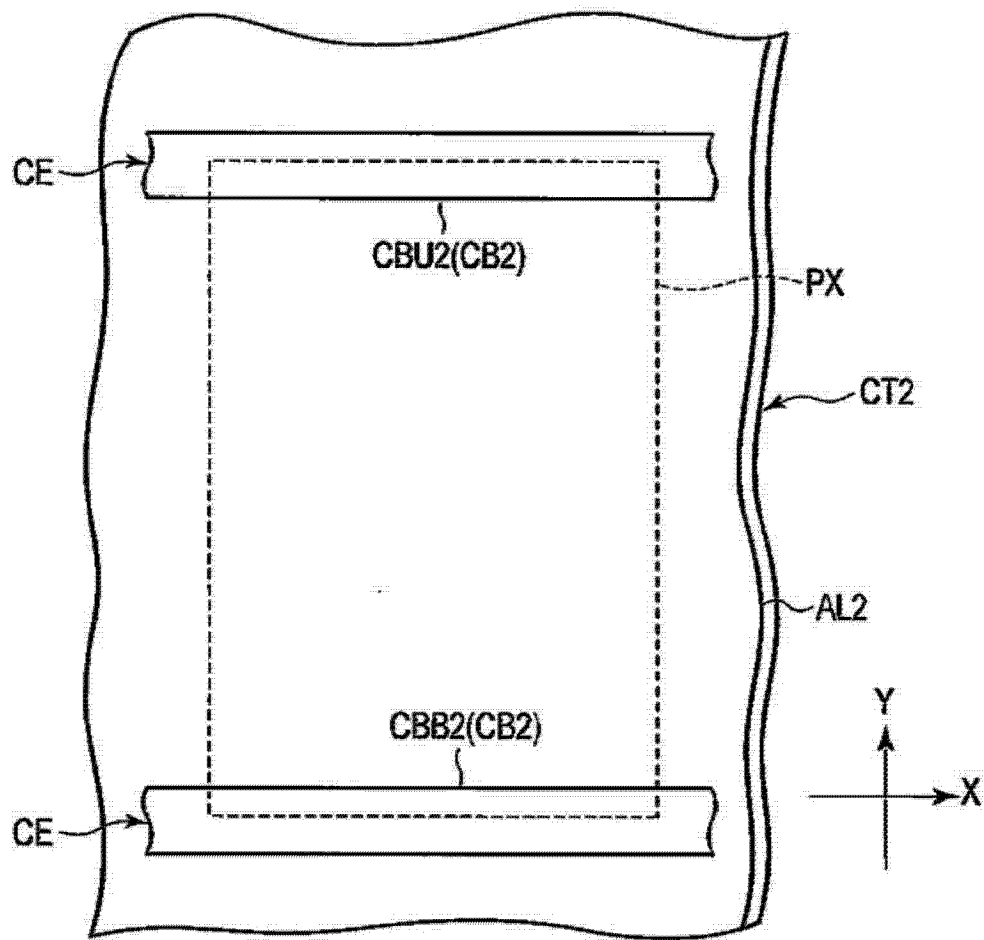


图 7

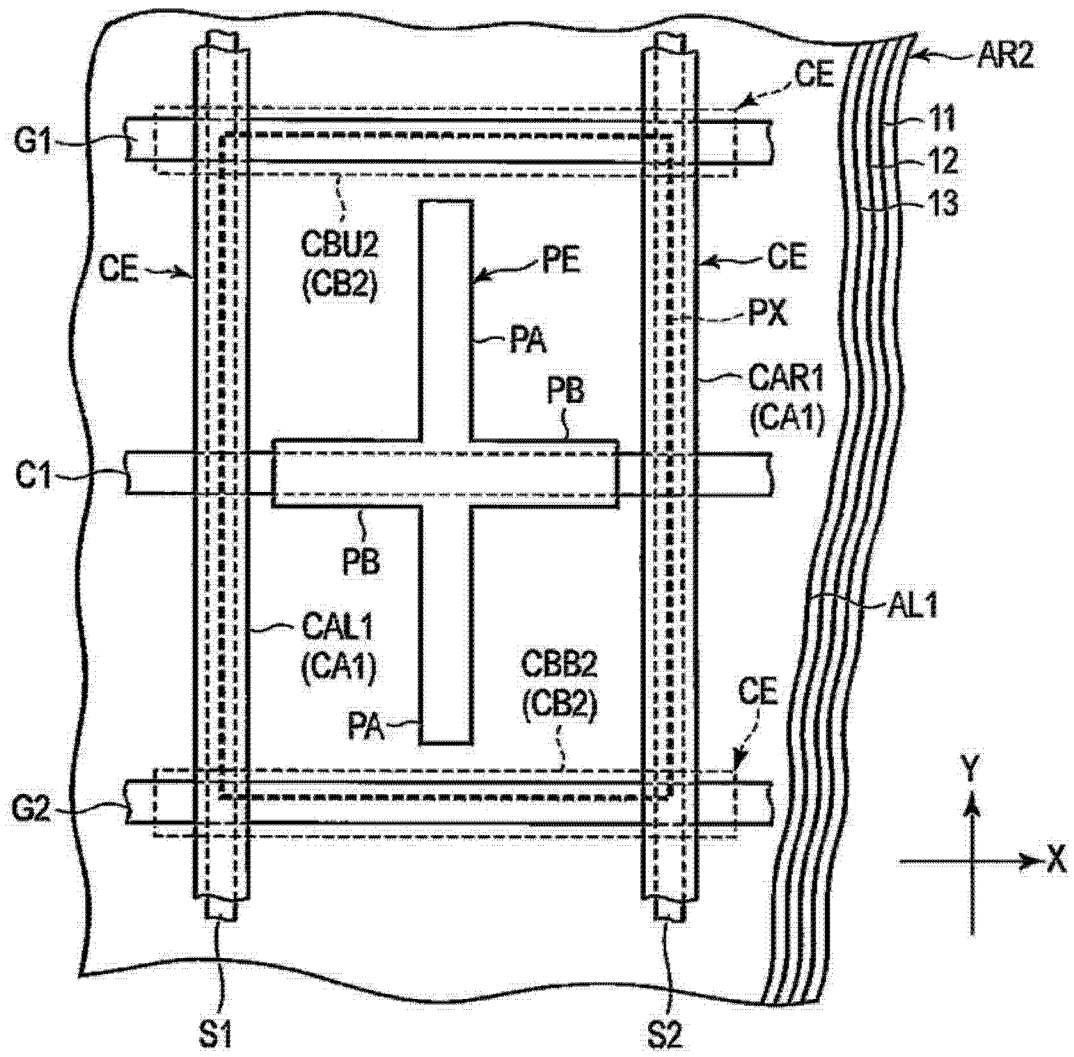


图 8

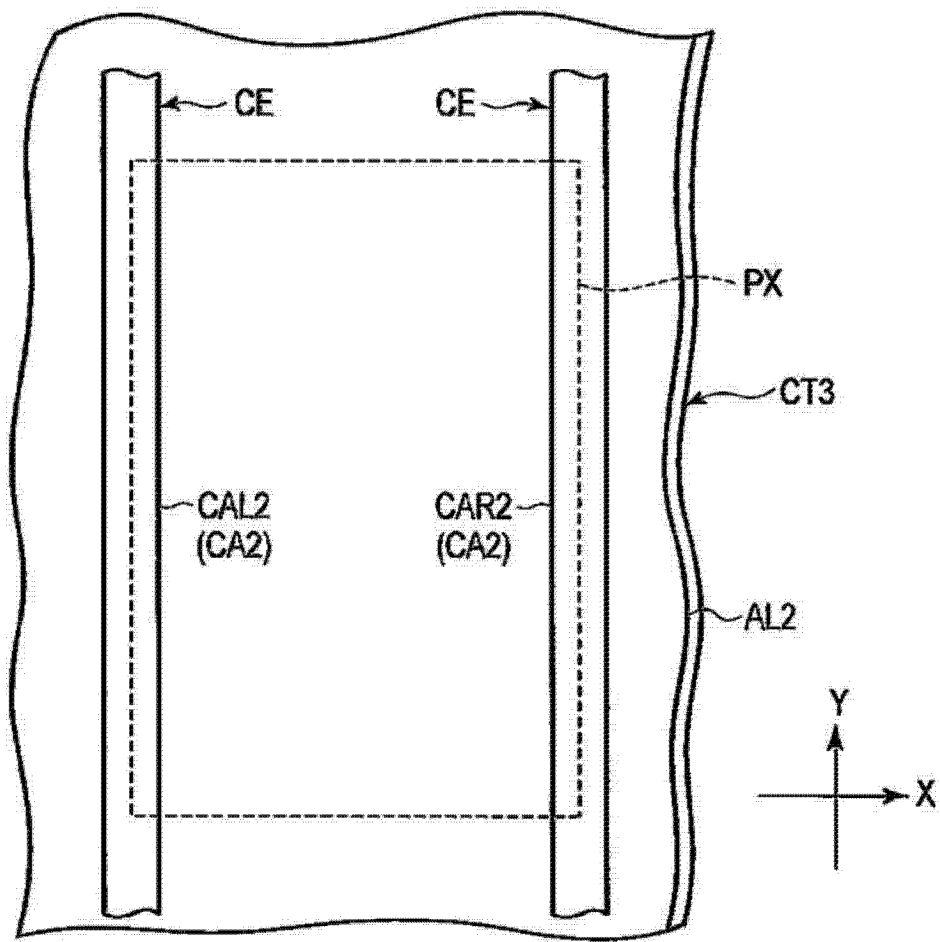


图 9

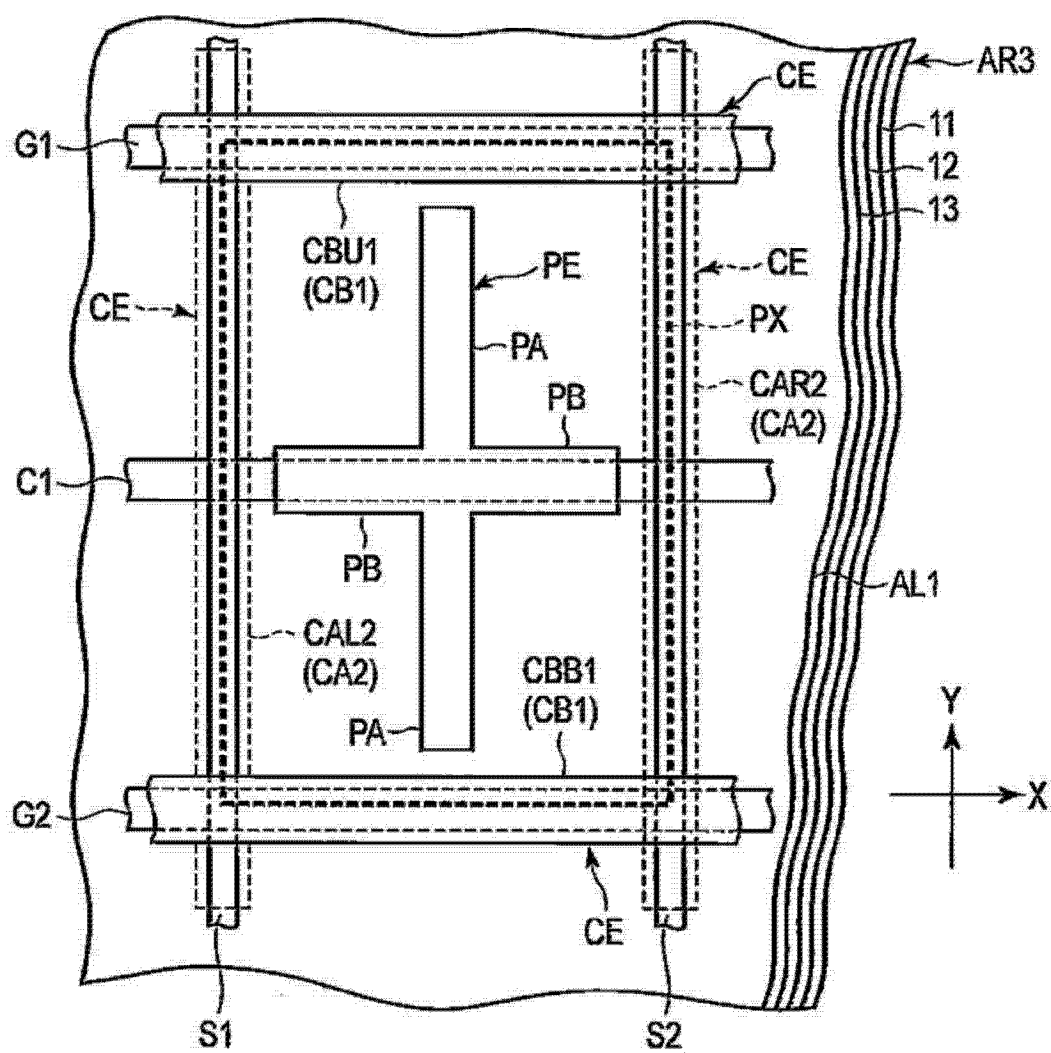


图 10

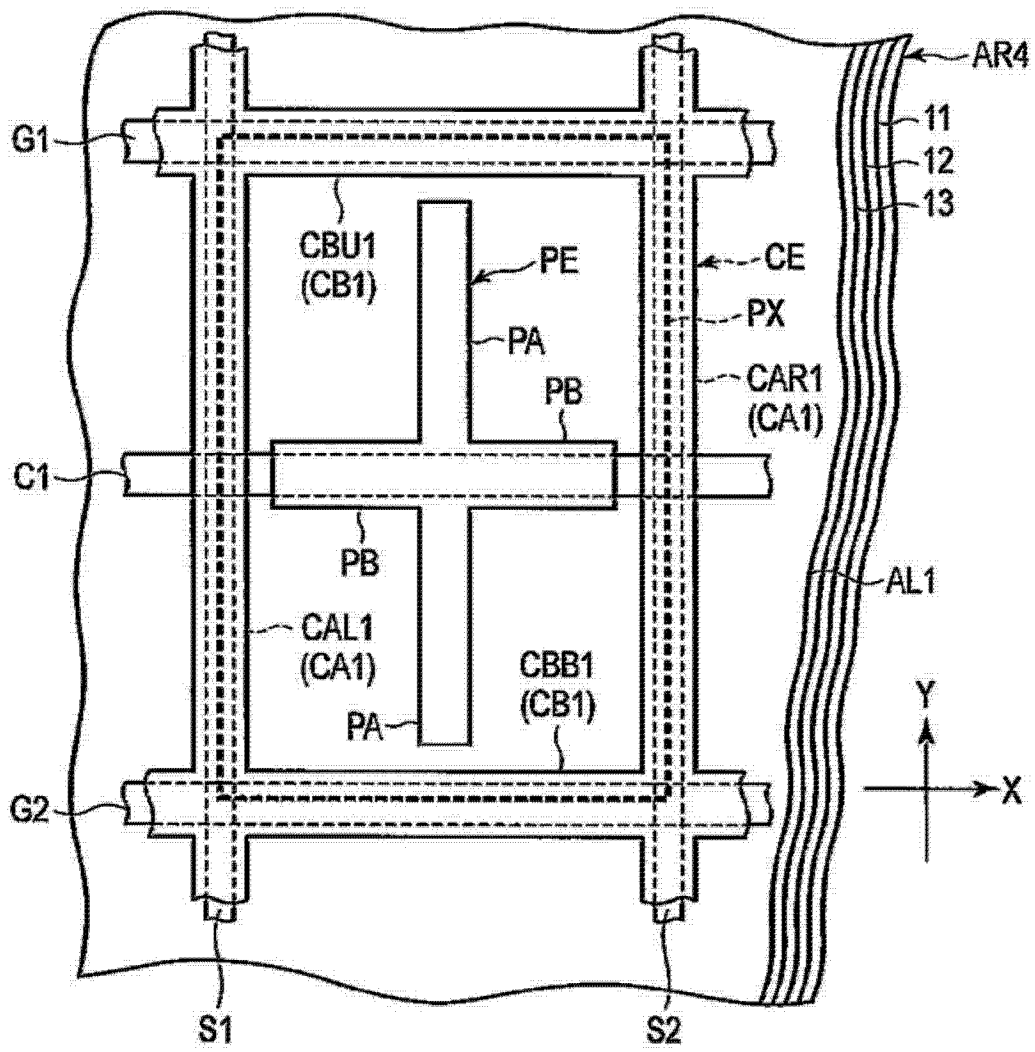


图 11

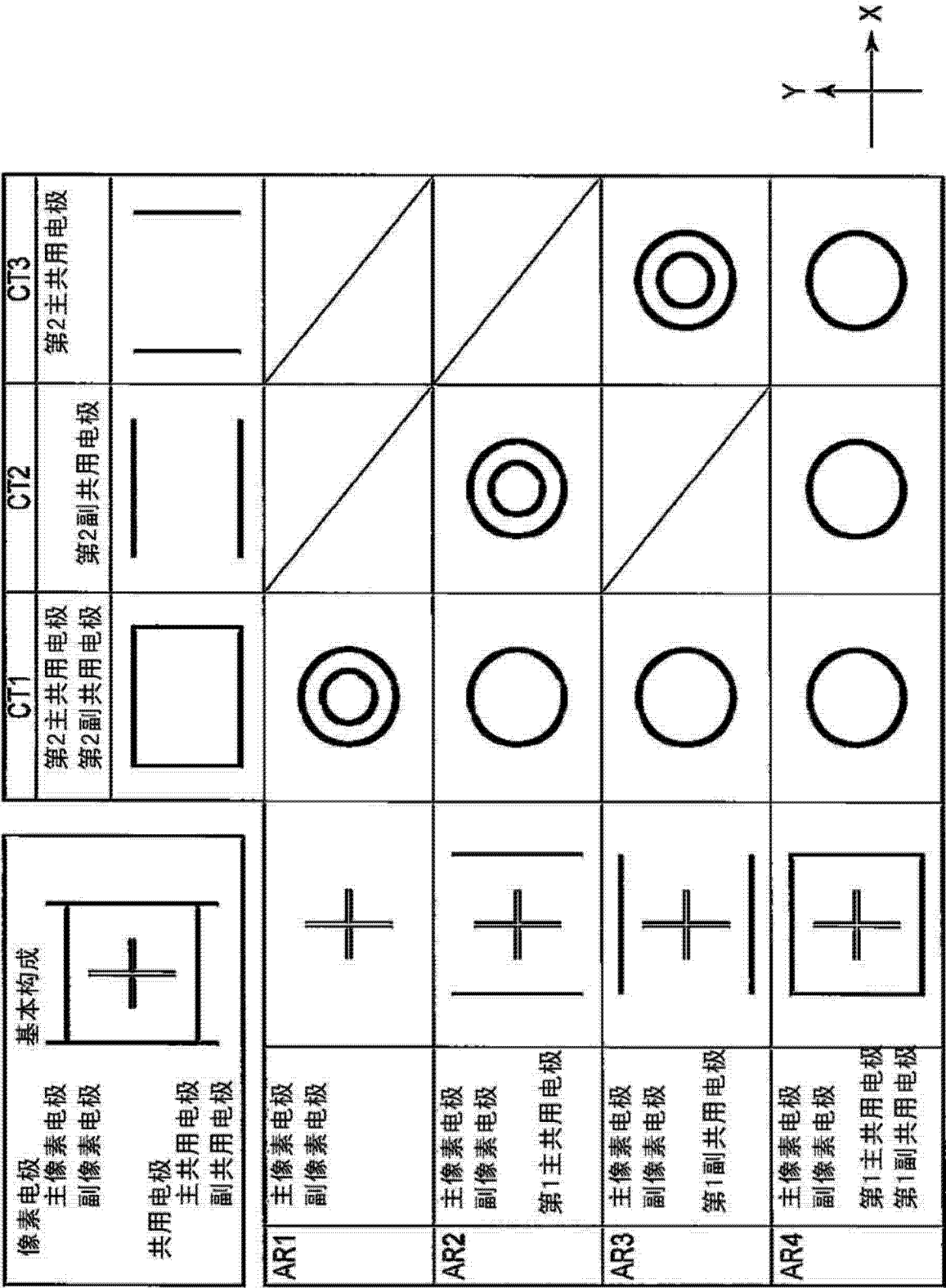


图 12

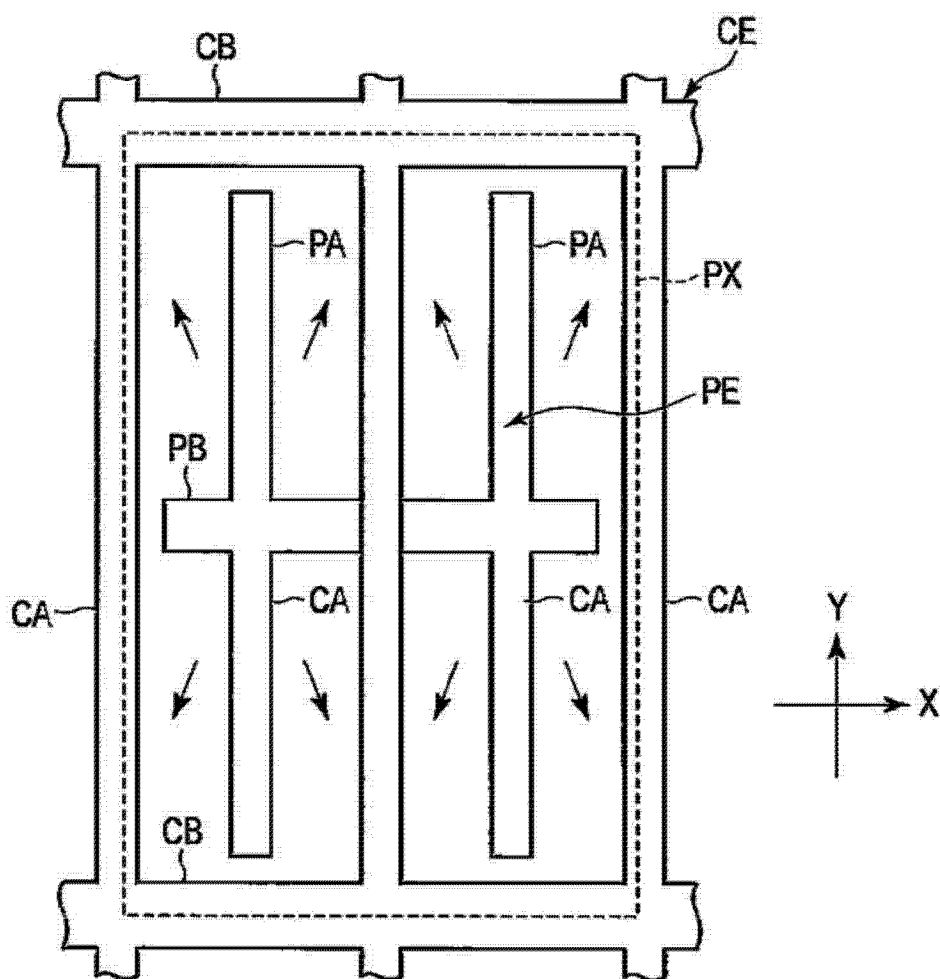


图 13

专利名称(译)	液晶显示装置		
公开(公告)号	CN103460124A	公开(公告)日	2013-12-18
申请号	CN201280016433.5	申请日	2012-02-15
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	株式会社日本显示器		
当前申请(专利权)人(译)	株式会社日本显示器		
[标]发明人	广泽仁 武田有广 森本浩和		
发明人	广泽仁 武田有广 森本浩和		
IPC分类号	G02F1/1362 G02F1/1343		
CPC分类号	G09G3/3611 G02F1/133707 G02F1/134336 G02F1/134363 G02F1/136213 G02F1/1368 G02F2001/134318		
优先权	2011086561 2011-04-08 JP		
其他公开文献	CN103460124B		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示装置，其特征在于，具备：第1基板，该第1基板具备：沿着第1方向分别延伸的栅极配线及辅助电容线，沿着与第1方向交叉的第2方向分别延伸的第1源极配线及第2源极配线，位于上述第1源极配线与上述第2源极配线之间、沿着第2方向延伸的带状的主像素电极，与上述主像素电极连接、朝向上述第1源极配线及上述第2源极配线而沿着第1方向分别延伸的带状的副像素电极，以及由显现水平取向性的材料形成、将上述主像素电极及上述副像素电极覆盖的第1取向膜；第2基板，该第2基板具备：在夹着上述主像素电极的两侧沿着第2方向分别延伸的第2主共用电极，与上述第2主共用电极连接、在夹着上述副像素电极的两侧沿着第1方向分别延伸的第2副共用电极，以及由显现水平取向性的材料形成、将上述第2主共用电极及上述第2副共用电极覆盖的第2取向膜；以及液晶层，包含保持在上述第1基板与上述第2基板之间的液晶分子。

