



(12)发明专利申请

(10)申请公布号 CN 109192167 A

(43)申请公布日 2019.01.11

(21)申请号 201811188170.1

(22)申请日 2018.10.12

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 石龙强 陈书志

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

G09G 3/36(2006.01)

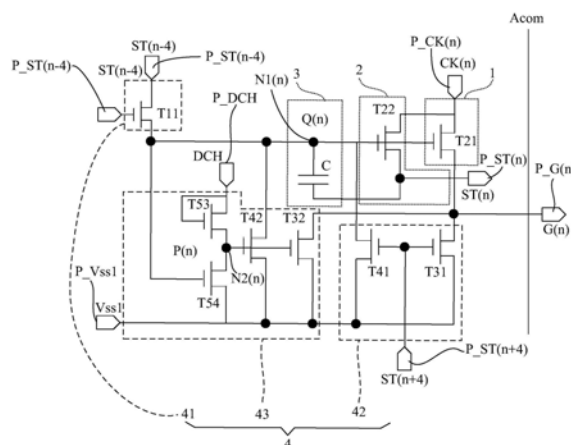
权利要求书3页 说明书6页 附图4页

(54)发明名称

阵列基板行驱动电路及液晶显示器

(57)摘要

本发明公开一种阵列基板行驱动电路及液晶显示器,所述阵列基板行驱动电路,其中一第n级子电路包括:一上拉单元,电性连接于一第n级第一节点、一第n级时钟端口及一第n级扫描端口之间;一下传单元,电性连接于所述第n级第一节点、所述第n级时钟端口与一第n级触发端口之间;一自举单元,电性连接于所述第n级第一节点与所述第n级触发端口之间;及一控制模块,电性连接于所述第n级第一节点、所述第n级扫描端口、一第n-4级触发端口、一第n+4级触发端口、一低位端口及一直流端口之间。



1. 一种阵列基板行驱动电路,其特征在于:包括级联的多级子电路,在所述多级子电路中的一第n级子电路包括:

一上拉单元,电性连接于一第n级第一节点、一第n级时钟端口及一第n级扫描端口之间;

一下传单元,电性连接于所述第n级第一节点、所述第n级时钟端口及一第n级触发端口之间;

一自举单元,电性连接于所述第n级第一节点与所述第n级触发端口之间;及

一控制模块,电性连接于所述第n级第一节点、所述第n级扫描端口、一第n-4级触发端口、一第n+4级触发端口、一低位端口及一直流端口之间。

2. 如权利要求1所述的阵列基板行驱动电路,其特征在于:所述自举单元与所述下传单元相互耦合为一体。

3. 如权利要求1所述的阵列基板行驱动电路,其特征在于:所述自举单元包括一电容器,所述电容器的二端电性连接所述第n级第一节点及所述第n级触发端口。

4. 如权利要求1所述的阵列基板行驱动电路,其特征在于:所述上拉单元包括一第一开关管,所述第一开关管的一控制端电性连接所述第n级第一节点,所述第一开关管的一第一端电性连接所述第n级时钟端口,所述第一开关管的一第二端电性连接所述第n级扫描端口。

5. 如权利要求1所述的阵列基板行驱动电路,其特征在于:所述下传单元包括一第二开关管,所述第二开关管的一控制端电性连接所述第n级第一节点,所述第二开关管的一第一端电性连接所述第n级时钟端口,所述第二开关管的一第二端电性连接所述第n级触发端口。

6. 如权利要求1所述的阵列基板行驱动电路,其特征在于:所述控制模块可包括一上拉控制单元、一下拉单元及一下拉维持单元;其中所述上拉控制单元电性连接于所述第n-4级触发端口与所述第n级第一节点之间;所述下拉单元电性连接于所述第n级第一节点、所述第n级扫描端口、所述第n+4级触发端口及所述低位端口之间;所述下拉维持单元电性连接于所述第n级第一节点、所述第n级扫描端口、所述低位端口及所述直流端口之间。

7. 如权利要求6所述的阵列基板行驱动电路,其特征在于:所述上拉控制单元包括一第三开关管,所述第三开关管的一控制端及一第一端电性连接所述第n-4级触发端口,所述第三开关管的一第二端电性连接所述第n级第一节点。

8. 如权利要求6所述的阵列基板行驱动电路,其特征在于:所述下拉单元包括一第四开关管及一第五开关管,所述第四开关管的一控制端及所述第五开关管的一控制端电性连接所述第n+4级触发端口,所述第四开关管的一第一端及所述第五开关管的一第一端电性连接所述低位端口,所述第四开关管的一第二端电性连接所述第n级扫描端口,所述第五开关管的一第二端电性连接所述第n级第一节点。

9. 如权利要求6所述的阵列基板行驱动电路,其特征在于:所述下拉维持单元包括一第六开关管、一第七开关管、一第八开关管及一第九开关管,所述第六开关管的一控制端及所述第七开关管的一控制端电性连接一第n级第二节点,第六开关管的一第一端、所述第七开关管的一第一端及所述第九开关管的一第一端电性连接所述低位端口,所述第六开关管的一第二端电性连接所述第n级扫描端口,所述第七开关管的一第二端及所述第九开关管的

一控制端电性连接所述第 n 级第一节点,所述第八开关管的一控制端及一第一端电性连接所述直流端口,所述第八开关管的一第二端及所述第九开关管的一第二端电性连接所述第 n 级第二节点。

10. 一种液晶显示器,其特征在于:包括一阵列基板行驱动电路,所述阵列基板行驱动电路包括级联的多级子电路,在所述多级子电路中的一第 n 级子电路包括:

一上拉单元,电性连接于一第 n 级第一节点、一第 n 级时钟端口及一第 n 级扫描端口之间;

一下传单元,电性连接于所述第 n 级第一节点、所述第 n 级时钟端口及一第 n 级触发端口之间;

一自举单元,电性连接于所述第 n 级第一节点与所述第 n 级触发端口之间;及一控制模块,电性连接于所述第 n 级第一节点、所述第 n 级扫描端口、一第 $n-4$ 级触发端口、一第 $n+4$ 级触发端口、一低位端口及一直流端口之间。

11. 如权利要求10所述的液晶显示器,其特征在于:所述自举单元与所述下传单元相互耦合为一体。

12. 如权利要求10所述的液晶显示器,其特征在于:所述自举单元包括一电容器,所述电容器的二端电性连接所述第 n 级第一节点及所述第 n 级触发端口。

13. 如权利要求10所述的液晶显示器,其特征在于:所述上拉单元包括一第一开关管,所述第一开关管的一控制端电性连接所述第 n 级第一节点,所述第一开关管的一第一端电性连接所述第 n 级时钟端口,所述第一开关管的一第二端电性连接所述第 n 级扫描端口。

14. 如权利要求10所述的液晶显示器,其特征在于:所述下传单元包括一第二开关管,所述第二开关管的一控制端电性连接所述第 n 级第一节点,所述第二开关管的一第一端电性连接所述第 n 级时钟端口,所述第二开关管的一第二端电性连接所述第 n 级触发端口。

15. 如权利要求10所述的液晶显示器,其特征在于:所述控制模块可包括一上拉控制单元、一下拉单元及一下拉维持单元;其中所述上拉控制单元电性连接于所述第 $n-4$ 级触发端口与所述第 n 级第一节点之间;所述下拉单元电性连接于所述第 n 级第一节点、所述第 n 级扫描端口、所述第 $n+4$ 级触发端口及所述低位端口之间;所述下拉维持单元电性连接于所述第 n 级第一节点、所述第 n 级扫描端口、所述低位端口及所述直流端口之间。

16. 如权利要求15所述的液晶显示器,其特征在于:所述上拉控制单元包括一第三开关管,所述第三开关管的一控制端及一第一端电性连接所述第 $n-4$ 级触发端口,所述第三开关管的一第二端电性连接所述第 n 级第一节点。

17. 如权利要求15所述的液晶显示器,其特征在于:所述下拉单元包括一第四开关管及一第五开关管,所述第四开关管的一控制端及所述第五开关管的一控制端电性连接所述第 $n+4$ 级触发端口,所述第四开关管的一第一端及所述第五开关管的一第一端电性连接所述低位端口,所述第四开关管的一第二端电性连接所述第 n 级扫描端口,所述第五开关管的一第二端电性连接所述第 n 级第一节点。

18. 如权利要求15所述的液晶显示器,其特征在于:所述下拉维持单元包括一第六开关管、一第七开关管、一第八开关管及一第九开关管,所述第六开关管的一控制端及所述第七开关管的一控制端电性连接一第 n 级第二节点,第六开关管的一第一端、所述第七开关管的一第一端及所述第九开关管的一第一端电性连接所述低位端口,所述第六开关管的一第二

端电性连接所述第n级扫描端口,所述第七开关管的一第二端及所述第九开关管的一控制端电性连接所述第n级第一节点,所述第八开关管的一控制端及一第一端电性连接所述直流端口,所述第八开关管的一第二端及所述第九开关管的一第二端电性连接所述第n级第二节点。

阵列基板行驱动电路及液晶显示器

技术领域

[0001] 本发明涉及液晶显示领域,特别是有涉及一种阵列基板行驱动电路及液晶显示器。

背景技术

[0002] 在显示驱动技术中,阵列基板行驱动 (Gate Driver on Array,GOA) 技术有利于制作窄边框的产品及降低成本,例如:在GOA驱动电路中,通常含有多级GOA驱动模块,用于驱动多行的像素单元。

[0003] 如图1所示,在薄膜晶体管 (Thin Film Transistor,TFT) 的平面结构图中,闸极 (gate) G是由第一金属层 (M1) 制备,有源 (active) 部分A为铟镓锌氧化物 (Indium Gallium Zinc Oxide,IGZO),源极 (source) S和漏极 (drain) D是由第二金属层 (M2) 制备。

[0004] 如图2所示,如将IGZO薄膜晶体管用于制作GOA驱动模块,利用电容器的耦合效应,可快速地传输高频时钟信号CK (N),以便产生扫描信号G (N) 及触发信号ST (N)。举例而言,在现有GOA驱动模块中,至少包括二薄膜晶体管T21及T22,一共电位线Acom可由所述薄膜晶体管T21的第一金属层M1制得,一电容器Cb的一端可由所述薄膜晶体管T21的第二金属层M2制得,因而,在所述共电位线Acom与电容器Cb之间有大范围的侧向重叠区域。但是,由于IGZO-GOA制程很容易累积静电,在所述共电位线Acom与电容器Cb之间的大范围侧向重叠区域将会大幅增加不同金属层 (如M1与M2) 的静电击伤风险,从而导致GOA电路的功能失效。

[0005] 有鉴于此,有必要提供一种阵列基板行驱动 (GOA) 电路,以解决现有技术所存在的问题。

发明内容

[0006] 本发明的一目的在于提供一种阵列基板行驱动电路,以有效降低静电击伤电路风险。

[0007] 本发明的另一目的在于提供一种液晶显示器,以有效降低静电击伤电路风险。

[0008] 为了达成本发明的前述目的,本发明的一方面提供一种阵列基板行驱动电路,包括级联的多级子电路,在所述多级子电路中的一第n级子电路可包括:一上拉单元,电性连接于一第n级第一节点、一第n级时钟端口及一第n级扫描端口之间;一下传单元,电性连接于所述第n级第一节点、所述第n级时钟端口及一第n级触发端口之间;一自举单元,电性连接于所述第n级第一节点与所述第n级触发端口之间;及一控制模块,电性连接于所述第n级第一节点、所述第n级扫描端口、一第n-4级触发端口、一第n+4级触发端口、一低位端口及一直流端口之间。

[0009] 为了达成本发明的前述目的,本发明的另一方面提供一种液晶显示器,包括一阵列基板行驱动电路,所述阵列基板行驱动电路包括级联的多级子电路,在所述多级子电路中的一第n级子电路可包括:一上拉单元,电性连接于一第n级第一节点、一第n级时钟端口及一第n级扫描端口之间;一下传单元,电性连接于所述第n级第一节点、所述第n级时钟端

口与一第n级触发端口之间；一自举单元，电性连接于所述第n级第一节点与所述第n级触发端口之间；及一控制模块，电性连接于所述第n级第一节点、所述第n级扫描端口、一第n-4级触发端口、一第n+4级触发端口、一低位端口及一直流端口之间。

[0010] 在本发明的一实施例中，所述自举单元与所述下传单元可相互耦合为一体。

[0011] 在本发明的一实施例中，所述自举单元可包括一电容器，所述电容器的二端电性连接所述第n级第一节点及所述第n级触发端口。

[0012] 在本发明的一实施例中，所述上拉单元可包括一第一开关管，所述第一开关管的一控制端电性连接所述第n级第一节点，所述第一开关管的第一端电性连接所述第n级时钟端口，所述第一开关管的第二端电性连接所述第n级扫描端口。

[0013] 在本发明的一实施例中，所述下传单元可包括一第二开关管，所述第二开关管的一控制端电性连接所述第n级第一节点，所述第二开关管的第一端电性连接所述第n级时钟端口，所述第二开关管的第二端电性连接所述第n级触发端口。

[0014] 在本发明的一实施例中，所述控制模块可包括一上拉控制单元、一下拉单元及一下拉维持单元；其中所述上拉控制单元电性连接于所述第n-4级触发端口与所述第n级第一节点之间；所述下拉单元电性连接于所述第n级第一节点、所述第n级扫描端口、所述第n+4级触发端口及所述低位端口之间；所述下拉维持单元电性连接于所述第n级第一节点、所述第n级扫描端口、所述低位端口及所述直流端口之间。

[0015] 在本发明的一实施例中，所述上拉控制单元可包括一第三开关管，所述第三开关管的一控制端及一第一端电性连接所述第n-4级触发端口，所述第三开关管的第二端电性连接所述第n级第一节点。

[0016] 在本发明的一实施例中，所述下拉单元可包括一第四开关管及一第五开关管，所述第四开关管的一控制端及所述第五开关管的一控制端电性连接所述第n+4级触发端口，所述第四开关管的第一端及所述第五开关管的第一端电性连接所述低位端口，所述第四开关管的第二端电性连接所述第n级扫描端口，所述第五开关管的第二端电性连接所述第n级第一节点。

[0017] 在本发明的一实施例中，所述下拉维持单元可包括一第六开关管、一第七开关管、一第八开关管及一第九开关管，所述第六开关管的一控制端及所述第七开关管的一控制端电性连接一第n级第二节点，第六开关管的第一端、所述第七开关管的第一端及所述第九开关管的第一端电性连接所述低位端口，所述第六开关管的第二端电性连接所述第n级扫描端口，所述第七开关管的第二端及所述第九开关管的一控制端电性连接所述第n级第一节点，所述第八开关管的一控制端及一第一端电性连接所述直流端口，所述第八开关管的第二端及所述第九开关管的第二端电性连接所述第n级第二节点。

[0018] 在本发明的一实施例中，所述上拉单元邻近一共电位线。

[0019] 与现有技术相比较，本发明的阵列基板行驱动电路及液晶显示器的上拉单元与自举单元相互分离，所述自举单元中的电容器可以远离所述共电位线，所述共电位线与电容器之间更有所述上拉单元辅以阻绝作用，所述自举单元的电容器与所述第n级扫描端口未直接连接，本发明的所述共电位线与电容器之间无大范围侧向重叠区域，从而，可以有效降低静电击伤电路的风险。

附图说明

[0020] 图1是一现有的薄膜晶体管的平面示意图。

[0021] 图2是一现有的GOA驱动模块的部份平面示意图。

[0022] 图3是本发明一实施例的阵列基板行驱动电路的示意图。

[0023] 图4是本发明一实施例的阵列基板行驱动电路的子电路的部份平面示意图。

具体实施方式

[0024] 以下各实施例的说明是参考附加的图式,用以例示本发明可用以实施的特定实施例。再者,本发明所提到的方向用语,例如上、下、顶、底、前、后、左、右、内、外、侧面、周围、中央、水平、横向、垂直、纵向、轴向、径向、最上层或最下层等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。

[0025] 请参阅图3所示,本发明的一方面包括一种阵列基板行驱动电路,可包括级联(cascade)的多级子电路,在此仅以一第 n 级子电路为例说明,例如 n 可为一正整数,用以代表级联的多级子电路中的一个,其余级别的子电路与第 n 级子电路相同,这是本领域技术人员可以理解的,在此不另赘述。在所述多级子电路中的第 n 级子电路可包括:一上拉单元1、一下传单元2、一自举单元3及一控制模块4。以下举例说明本发明实施例的阵列基板行驱动电路的实施态样,但不以此为限。

[0026] 请再参阅图3所示,所述上拉单元1可电性连接于一第 n 级第一节点 $N1(n)$ 、一第 n 级时钟端口 $P_CK(n)$ 及一第 n 级扫描端口 $P_G(n)$ 之间,用以拉高一第 n 级扫描信号 $G(n)$ 的电位,以作为一行扫描信号。可以理解的是,所述第 n 级时钟端口 $P_CK(n)$ 可用以传输一第 n 级时钟信号 $CK(n)$;所述第 n 级扫描端口 $P_G(n)$ 可用以传输所述第 n 级扫描信号 $G(n)$,用于驱动多行像素单元中的第 n 行像素单元;所述第 n 级第一节点 $N1(n)$ 可用以产生一第 n 级扫描电位信号 $Q(n)$ 。

[0027] 在本发明一实施例中,如图3所示,所述上拉单元1可包括一第一开关管 $T21$,所述第一开关管 $T21$ 可以是薄膜晶体管(TFT),如:有源(active)部分为铟镓锌氧化物(IGZO)且具有闸极(gate)、源极(source)和漏极(drain)的薄膜晶体管,所述闸极可由第一层金属制备,所述有源部分可为铟镓锌氧化物,所述源极和漏极可由第二层金属制备;所述第一开关管 $T21$ 的一控制端(如闸极)电性连接所述第 n 级第一节点 $N1(n)$,所述第一开关管 $T21$ 的第一端(如源极和漏极中的一个)电性连接所述第 n 级时钟端口 $P_CK(n)$,所述第一开关管 $T21$ 的第二端(如源极和漏极中的另一个)电性连接所述第 n 级扫描端口 $P_G(n)$ 。

[0028] 可以理解的是,如图3所示,所述上拉单元1邻近一公共电位线 $Acom$,所述公共电位线 $Acom$ 用以传输一直流电位,以作为一显示屏(display screen)的一有效显示区(effective display area)的一基准电位(reference potential)。

[0029] 请再参阅图3所示,所述下传单元2可电性连接于所述第 n 级第一节点 $N1(n)$ 、所述第 n 级时钟端口 $P_CK(n)$ 及一第 n 级触发端口 $P_ST(n)$ 之间,用以产生一第 n 级触发信号 $ST(n)$ 。可以理解的是,第 n 级触发端口 $P_ST(n)$ 可用以传输所述第 n 级触发信号 $ST(n)$ 。

[0030] 在本发明一实施例中,所述下传单元2可包括一第二开关管 $T22$,所述第二开关管 $T22$ 可以是薄膜晶体管,如:有源部分为铟镓锌氧化物且具有闸极、源极和漏极的薄膜晶体管,所述第二开关管 $T22$ 的一控制端电性连接所述第 n 级第一节点 $N1(n)$,所述第二开关管

T22的一第一端电性连接所述第n级时钟端口P_{CK}(n),所述第二开关管T22的一第二端电性连接所述第n级触发端口P_{ST}(n)。

[0031] 请再参阅图3所示,所述自举单元3可电性连接于所述第n级第一节点N1(n)与所述第n级触发端口P_{ST}(n)之间,用以提升所述第n级扫描电位信号Q(n)的电位。所述自举单元3可由具有电压提升功能的元件或电路构成,例如:所述自举单元3可包括一电容器C,所述电容器C的二端电性连接所述第n级第一节点N1(n)及所述第n级触发端口P_{ST}(n),以利用所述电容器C的电容耦合效应,使所述第n级扫描电位信号Q(n)的电位升得更高,但不以此为限,其余可以升高所述第n级扫描电位信号Q(n)的电位的元件或电路也可以被使用辅助维稳所述第n级扫描信号G(n)。

[0032] 在本发明一实施例中,如图4所示,所述自举单元3与所述下传单元2可相互耦合为一体,例如:所述下传单元2的所述第二开关管T22的闸极可由一第一金属层制备,所述第二开关管T22的有源部分可为铟镓锌氧化物,所述第二开关管T22的源极和漏极可由一第二金属层制备,所述自举单元3的所述电容器C的一端可由所述第二金属层制备,所述电容器C的另一端可由另一金属层制备。从而,所述自举单元3与所述下传单元2可以因为共用所述第二金属层而相互耦合为一体。

[0033] 请再参阅图3所示,所述控制模块4可电性连接于所述第n级第一节点N1(n)、所述第n级扫描端口P_G(n)、一第n-4级触发端口P_{ST}(n-4)、一第n+4级触发端口P_{ST}(n+4)、一低位端口P_{Vss1}及一直流端口P_{DCH}之间。

[0034] 可以理解的是,所述第n-4级触发端口P_{ST}(n-4),可用以传输一第n-4级触发信号ST(n-4),所述第n-4级触发信号ST(n-4)来自所述第n级子电路向前(forward)4级的第n-4级子电路中的触发端口P_{ST}(n-4)。所述第n+4级触发端口P_{ST}(n+4)可用以传输一第n+4级触发信号ST(n+4),所述第n+4级触发信号ST(n+4)来自所述第n级子电路向后(backward)4级的第n+4级子电路中的触发端口ST(n+4)。所述低位端口P_{Vss1}可用以传输一低电位直流信号Vss1,如:一恒压负电位信号等;所述直流端口P_{DCH}可用以传输一直流信号DCH,如:一恒压高电位信号等。

[0035] 举例而言,如图3所示,所述控制模块4可包括一上拉控制单元41、一下拉单元42及一下拉维持单元43。所述上拉控制单元41可电性连接于所述第n-4级触发端口P_{ST}(n-4)与所述第n级第一节点N1(n)之间,用于为所述第n级第一节点N1(n)的第n级扫描电位信号Q(n)实施预充电。

[0036] 在本发明一实施例中,如图3所示,所述上拉控制单元41可包括一第三开关管T11,所述第三开关管T11可以是薄膜晶体管,如:有源部分为铟镓锌氧化物且具有闸极、源极和漏极的薄膜晶体管,所述第三开关管T11的一控制端及一第一端电性连接所述第n-4级触发端口P_{ST}(n-4),所述第三开关管T11的一第二端电性连接所述第n级第一节点N1(n)。

[0037] 请再参阅图3所示,所述下拉单元42可电性连接于所述第n级第一节点N1(n)、所述第n级扫描端口P_G(n)、所述第n+4级触发端口P_{ST}(n+4)及所述低位端口P_{Vss1}之间,用于拉低所述第n级扫描电位信号Q(n)、第n级扫描信号G(n)至所述低电位直流信号Vss1的电位。

[0038] 在本发明一实施例中,如图3所示,所述下拉单元42可包括一第四开关管T31及一第五开关管T41,所述第四开关管T31及第五开关管T41可以是薄膜晶体管,如:有源部分为

铟镓锌氧化物且具有闸极、源极和漏极的薄膜晶体管,所述第四开关管T31的一控制端及所述第五开关管T41的一控制端电性连接所述第 $n+4$ 级触发端口P_ST($n+4$),所述第四开关管T31的一第一端及所述第五开关管T41的一第一端电性连接所述低位端口P_Vss1,所述第四开关管T31的一第二端电性连接所述第 n 级扫描端口P_G(n),所述第五开关管T41的一第二端电性连接所述第 n 级第一节点N1(n)。

[0039] 请再参阅图3所示,所述下拉维持单元43可电性连接于所述第 n 级第一节点N1(n)、所述第 n 级扫描端口P_G(n)、所述低位端口P_Vss1及所述直流端口P_DCH之间,可以控制所述第 n 级扫描电位信号Q(n)、第 n 级扫描信号G(n)的电位维持于所述低电位直流信号Vss1的电位。

[0040] 在本发明一实施例中,如图3所示,所述下拉维持单元43可包括一第六开关管T32、一第七开关管T42、一第八开关管T53及一第九开关管T54,所述第六开关管T32、第七开关管T42、第八开关管T53及第九开关管T54可以是薄膜晶体管,如:有源部分为铟镓锌氧化物且具有闸极、源极和漏极的薄膜晶体管,所述第六开关管T32的一控制端及所述第七开关管T42的一控制端电性连接一第 n 级第二节点N2(n),第六开关管T32的一第一端、所述第七开关管T42的一第一端及所述第九开关管T54的一第一端电性连接所述低位端口P_Vss1,所述第六开关管T32的一第二端电性连接所述第 n 级扫描端口P_G(n),所述第七开关管T42的一第二端及所述第九开关管T54的一控制端电性连接所述第 n 级第一节点N1(n),所述第八开关管T53的一控制端及一第一端电性连接所述直流端口P_DCH,所述第八开关管T53的一第二端及所述第九开关管T54的一第二端电性连接所述第 n 级第二节点N2(n)。

[0041] 可以理解的是,所述第 n 级第二节点N2(n)可用以产生一第 n 级下拉维持电位P(n)。

[0042] 此外,本发明的另一方面还可包括一种液晶显示器,所述液晶显示器可包括如上所述的阵列基板行驱动电路实施例,其实施方式请参阅上述内容,在此不另赘述。以下举例说明运作情况,但不以此为限。

[0043] 请再参照图3所示,本发明上述实施例的阵列基板行驱动电路及液晶显示器实际运作时,例如:当所述第 n 级时钟信号CK(n)由低电位变为高电位时,所述第 n 级扫描电位信号Q(n)为高电位,所述第二开关管T22开始打开(ON),所述第 n 级触发信号ST(n)将由低电位变为高电位;通过所述电容器C的电容耦合效应电位,所述第 n 级扫描电位信号Q(n)会变得更,从而使得所述第一开关管T21、第二开关管T22打开的更好,有利第 n 级时钟信号CK(n)的更快传输。

[0044] 特别注意的是,如图4所示,由于所述自举单元3与所述下传单元2相互耦合为一体,使得所述共电位线Acom远离所述自举单元3中的电容器C。相较于现有GOA驱动模块的共电位线Acom与电容器Cb之间的大范围侧向重叠区域所导致的不同金属层的静电击伤风险(如图2所示),由于本发明的上拉单元1与自举单元3相互分离,所述自举单元3中的电容器C可以远离所述共电位线Acom,所述共电位线Acom与电容器C之间更有所述上拉单元1辅以阻绝作用,所述自举单元3的电容器C与所述第 n 级扫描端口P_G(n)也未直接连接,本发明上述实施例的所述共电位线Acom与电容器C之间也无大范围侧向重叠区域,从而,本发明阵列基板行驱动电路及液晶显示器可以有效降低静电击伤电路的风险。

[0045] 本发明已由上述相关实施例加以描述,然而上述实施例仅为实施本发明的范例。必需指出的是,已公开的实施例并未限制本发明的范围。相反地,包含于权利要求书的精神

及范围的修改及均等设置均包括于本发明的范围内。

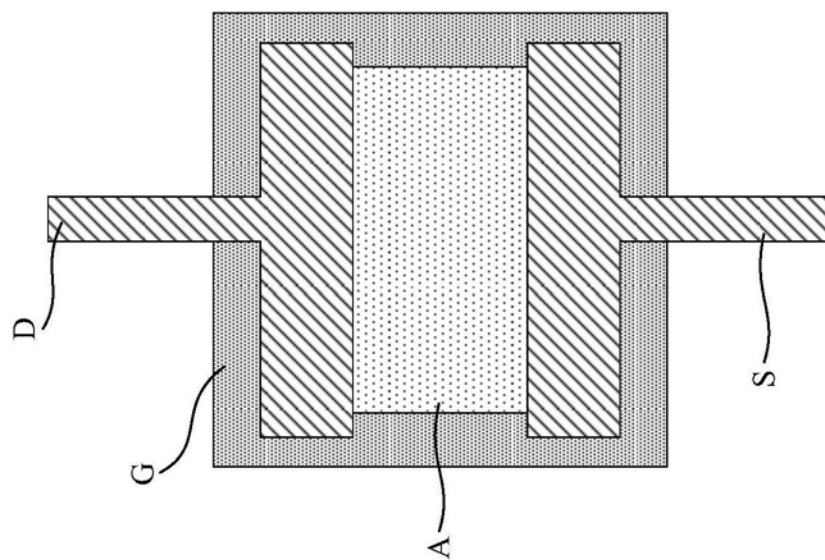


图1

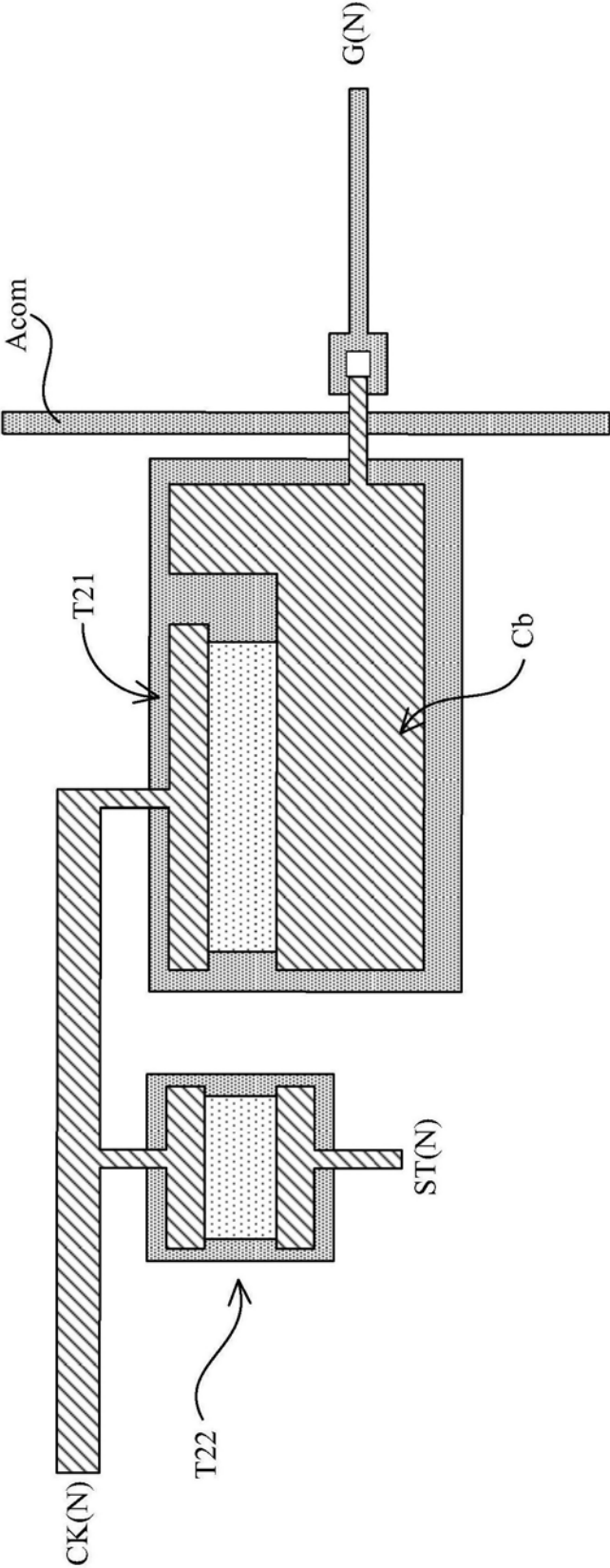


图2

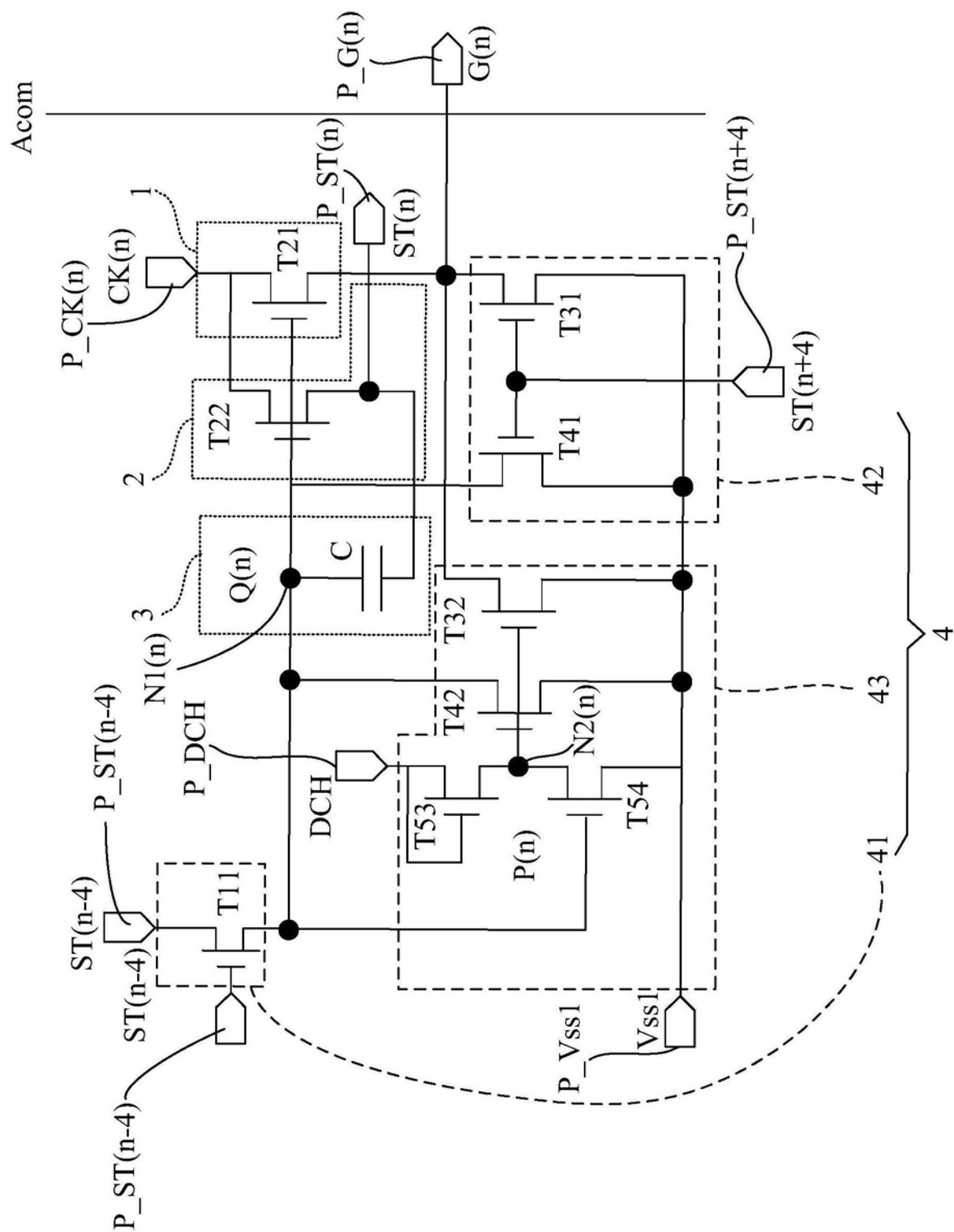


图3

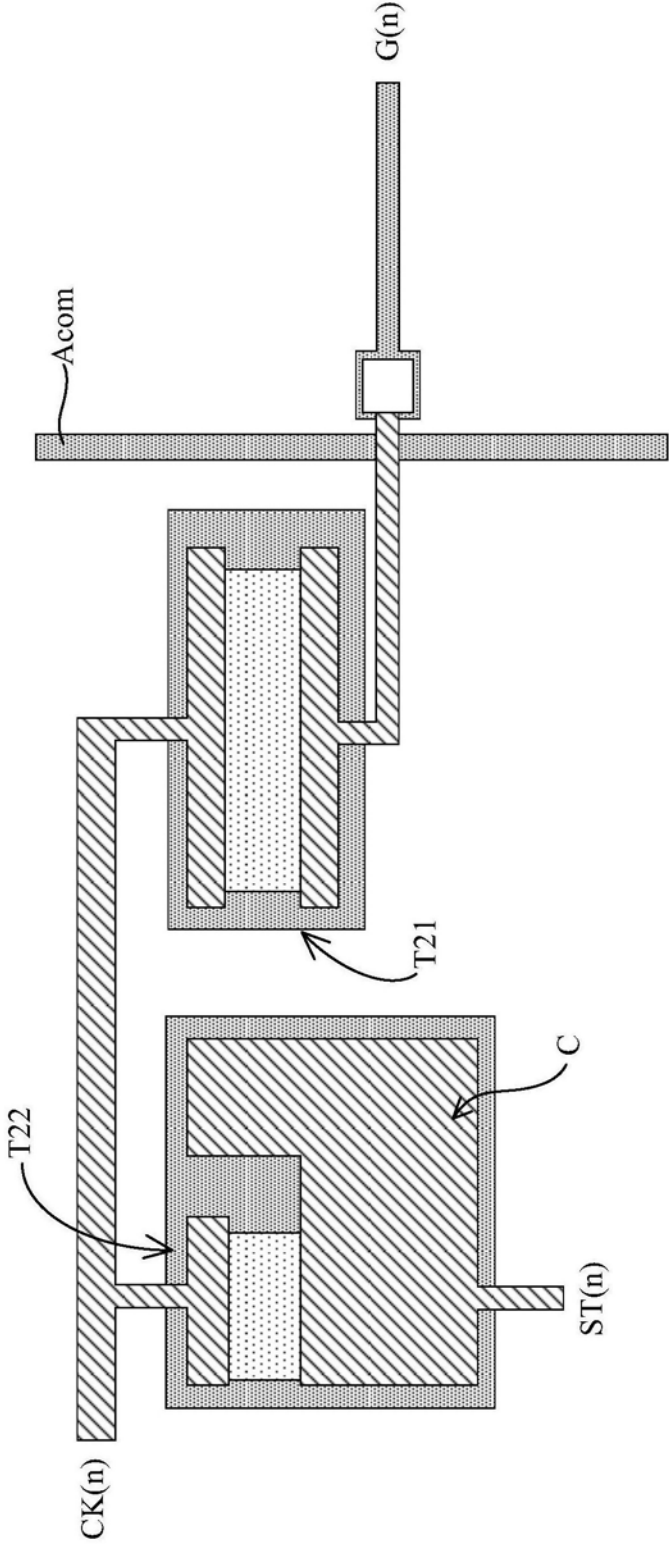


图4

[illegible]