



(12)发明专利申请

(10)申请公布号 CN 108614378 A

(43)申请公布日 2018.10.02

(21)申请号 201810432405.0

(22)申请日 2018.05.08

(71)申请人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明
大道9-2号

(72)发明人 罗平 罗东

(74)专利代理机构 广州三环专利商标代理有限
公司 44202

代理人 郝传鑫 熊永强

(51)Int.Cl.

G02F 1/1345(2006.01)

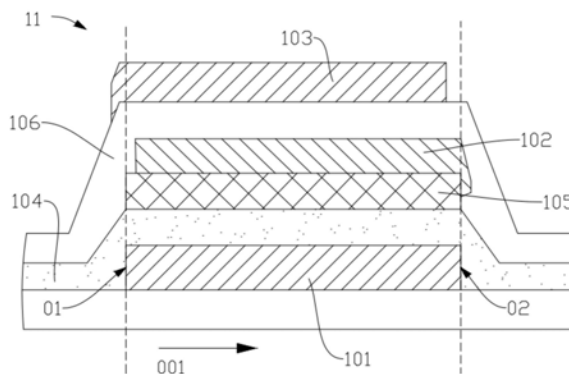
权利要求书1页 说明书5页 附图2页

(54)发明名称

阵列基板、液晶显示器及电子设备

(57)摘要

本申请涉及一种阵列基板,所述阵列基板的扇出区内依次层叠有相互绝缘的第一金属线、第二金属线和公共电极线,在所述第一金属线延伸路径的任意截面上,所述第一金属线包含第一方向上的第一端点和第二端点,所述第二金属线在所述第一方向上不超过所述第一端点,所述公共电极线在所述第一方向上不超过所述第二端点。所述第二金属线和公共电极线在所述第一方向上形成交错层叠的结构,在出现切割不良的情况下可以避免二者的导通,保证所述阵列基板不会因此出现短路故障。本申请还涉及装备有上述阵列基板的液晶显示器和电子装置。



1. 一种阵列基板,其特征在于,包括扇出区,所述扇出区内层叠有相互绝缘的第一金属线、第二金属线和公共电极线,所述第二金属线位于所述第一金属线和所述公共电极线之间,在垂直于所述第一金属线延伸路径的任意截面上,所述第一金属线包含第一方向上的第一端点和第二端点,所述第二金属线在所述第一方向上不超过所述第一端点,所述公共电极线在所述第一方向上不超过所述第二端点。

2. 如权利要求1所述阵列基板,其特征在于,所述第二金属线在所述第一方向的长度尺寸与所述第一金属线在所述第一方向上的长度尺寸相同。

3. 如权利要求2所述阵列基板,其特征在于,所述公共电极线在所述第一方向的长度尺寸与所述第一金属线在所述第一方向上的长度尺寸相同。

4. 如权利要求1所述阵列基板,其特征在于,在垂直于所述第一金属线延伸路径的截面上,所述第一金属线呈梯形,所述梯形一对平行边中的长边两端分别为所述第一端点和所述第二端点,与所述长边对应的短边两端分别为第三端点和第四端点,其中所述第三端点位于所述第一端点一侧,所述第二金属线在所述第一方向上不超过所述第三端点。

5. 如权利要求4所述阵列基板,其特征在于,所述第二金属线在所述第一方向上最靠近所述第三端点处为第五端点,所述第五端点与所述第三端点在所述第一方向上为间隔设置。

6. 如权利要求4所述阵列基板,其特征在于,所述公共电极线在所述第一方向上最靠近所述第四端点处为第六端点,所述第六端点与所述第四端点在所述第一方向上为间隔设置。

7. 如权利要求1~6任一项所述阵列基板,其特征在于,所述第一金属线与所述第二金属线之间设有层叠的绝缘层和半导体层,所述绝缘层位于所述第一金属线和所述半导体层之间。

8. 如权利要求7项所述阵列基板,其特征在于,所述第二金属线与所述公共电极线之间层叠有保护层。

9. 一种液晶显示器,其特征在于,包括权利要求1~8任一项所述阵列基板。

10. 一种电子设备,其特征在于,包括权利要求9所述液晶显示器。

阵列基板、液晶显示器及电子设备

技术领域

[0001] 本申请涉及液晶面板领域,尤其涉及一种扇出区双层金属走线的阵列基板,以及装备所述阵列基板的液晶显示器,和装备所述液晶显示器的电子设备。

背景技术

[0002] 在当前液晶显示器行业普遍追求窄边框、大屏占比的环境下,液晶显示器的一个重要组成部分的阵列基板成为大家研究的主要对象。阵列基板在边框处设有扇出区,时序控制器通过扇出区的走线将扫描信号和数据信号传递给各个像素,实现液晶显示器的显示功能。

[0003] 为减小扇出区的尺寸,部分阵列基板采取双层金属线走线的方式,来缩减走线在扇出区中的总面积。即两根金属线层叠设置,且均连接于同一像素单元。但双层走线会因为线宽的制造精度,或切割不良等原因,造成金属线与表层公共电极之间的短路,对阵列基板造成损害。

发明内容

[0004] 本申请提出一种电路优化的阵列基板,能够有效防止因设置双层金属线而形成短路的问题。本申请包括如下技术方案:

[0005] 一种阵列基板,包括扇出区,所述扇出区内层叠有相互绝缘的第一金属线、第二金属线和公共电极线,所述第二金属线位于所述第一金属线和所述公共电极线之间,在垂直于所述第一金属线延伸路径的任意截面上,所述第一金属线包含第一方向上的第一端点和第二端点,所述第二金属线在所述第一方向上不超过所述第一端点,所述公共电极线在所述第一方向上不超过所述第二端点。

[0006] 其中,所述第二金属线在所述第一方向的长度尺寸与所述第一金属线在所述第一方向上的长度尺寸相同。

[0007] 其中,所述公共电极线在所述第一方向的长度尺寸与所述第一金属线在所述第一方向上的长度尺寸相同。

[0008] 其中,在垂直于所述第一金属线延伸路径的截面上,所述第一金属线呈梯形,所述梯形一对平行边中的长边两端分别为所述第一端点和所述第二端点,与所述长边对应的短边两端分别为第三端点和第四端点,其中所述第三端点位于所述第一端点一侧,所述第二金属线在所述第一方向上不超过所述第三端点。

[0009] 其中,所述第二金属线在所述第一方向上最靠近所述第三端点处为第五端点,所述第五端点与所述第三端点在所述第一方向上为间隔设置。

[0010] 其中,所述公共电极线在所述第一方向上最靠近所述第四端点处为第六端点,所述第六端点与所述第四端点在所述第一方向上为间隔设置。

[0011] 其中,所述第一金属线与所述第二金属线之间设有层叠的绝缘层和半导体层,所述绝缘层位于所述第一金属线和所述半导体层之间。

[0012] 其中,所述第二金属线与所述公共电极线之间层叠有保护层。

[0013] 本申请还涉及一种液晶显示器以及一种电子设备,所述液晶显示器包括上述的阵列基板,并装备于所述电子设备之中。

[0014] 在本申请所述阵列基板的所述扇出区内,通过相互绝缘且层叠的所述第一金属线和所述第二金属线实现对像素单元的数据传输功能,通过与所述第二金属线绝缘层叠的所述公共电极线来平衡所述第一金属线和所述第二金属线之间形成的电场,避免出现负载效应(loadingeffect)。同时,在垂直于所述第一金属线延伸路径的任意截面上,将所述第一金属线沿所述第一方向的两端点,即所述第一端点和所述第二端点进行标记,控制所述第二金属线在所述第一方向上不超过所述第一端点,同时控制所述公共电极线在所述第一方向上不超过所述第二端点。这样设置可以保证所述第二金属线和公共电极线在所述第一方向上形成交错层叠的结构,在所述扇出区的制程中若出现切割不良,交错层叠的所述第二金属线和所述公共电极线可以相互避开,保证所述阵列基板不会因此出现短路故障。从而提高了所述阵列基板的良品率。

附图说明

[0015] 图1是本申请所述阵列基板的示意图;

[0016] 图2是本申请所述扇出线的剖面示意图;

[0017] 图3是本申请所述扇出线另一实施例的剖面示意图。

具体实施方式

[0018] 下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本申请的一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动的前提下所获得的所有其它实施例,都属于本申请保护的范围。

[0019] 请参阅图1所示的阵列基板100。所述阵列基板100包括有扇出区10。所述扇出区10位于所述阵列基板100显示区的边缘处,所述扇出区10内设多条扇出线11,所述扇出线11用于连接时序控制器20和像素单元30,实现所述时序控制器20对所述像素单元30的扫描信号和数据信号的传输控制。具体的,对于单个所述扇出线11,见图2,所述扇出线11包括内层叠并相互绝缘的第一金属线101、第二金属线102和公共电极线103。所述第一金属线101和所述第二金属线102并联以实现所述扇出线11的传输功能。在图2的实施例中,所述第一金属线101与所述第二金属线102之间设有层叠的绝缘层104和半导体层105,其中所述绝缘层104位于所述第一金属线101和所述半导体层105之间。所述第二金属线102位于所述第一金属线101和所述公共电极线103之间。所述第二金属线102与所述公共电极线103之间设有绝缘的保护层106。可以理解的,所述阵列基板100在显示区边缘设置了所述扇出区10,所述时序控制器20通过所述扇出线11将扫描信号和数据信号传递给各个所述像素单元30,进而实现液晶显示器的显示功能。

[0020] 可以理解的,在另一些实施例中,所述第一金属线101与所述第二金属线102之间,或所述第二金属线102与所述公共电极线103之间,还可以层叠有其他的层结构,或者对所述绝缘层104、所述半导体层105以及所述保护层106进行等效替换等。只要在所述扇出区10

内所述第一金属线101和所述第二金属线102之间,或所述第二金属线102与所述公共电极线103之间为绝缘设置,均属于本申请所述阵列基板100所要求保护的技术范围。

[0021] 图2为垂直于所述扇出线11的延伸路径的任意截面。在图2所示截面中,所述第一金属线101包含第一方向001上的第一端点01和第二端点02。即所述第一金属线101在所述第一方向001上的长度尺寸存在01和02两个端点。所述第二金属线102和所述公共电极线103交错层叠于所述第一金属线101上,其中所述第二金属线102在所述第一方向001上对所述第一金属线101的覆盖不超过所述第一端点01,所述公共电极线103在所述第一方向001上对所述第一金属线101的覆盖不超过所述第二端点02。

[0022] 从图2可知,所述第二金属线102层叠于所述绝缘层104和所述半导体层105之上。由于所述第一金属线101存在厚度,所述第二金属线102和所述绝缘层104、所述半导体层105将至少存在一段坡度段。所述第二金属线102需要通过光刻制程来进行图形化的制作。由于光刻工艺的精度控制难度较大,在对所述第二金属线102进行图案化时,可能因为图案化制程的控制精度不足,造成对坡度段上的所述第二金属线102的切割较深,伤及所述半导体层105甚至所述绝缘层104。行业内称类似的切割不良为“undercut”。在所述扇出线11出现undercut之后,会在所述第二金属线102、所述半导体层105和所述绝缘层104之间形成一个竖直方向的缺口。在所述保护层106的制作过程中,所述保护层106用于覆盖所述第二金属线102。但对于竖直方向的缺口,所述保护层106往往无法对所述第二金属线102进行保护。由此,当制作所述公共电极线103时,如果所述公共电极线103在所述第一方向001上对所述第二金属线102形成了覆盖,所述公共电极线103会进入竖直方向缺口的位置,从而与所述第二金属线102造成导通。整个所述阵列基板100会因此出现短路的故障。

[0023] 采用本申请所述阵列基板100的设置后,由于所述第二金属线102与所述公共电极线103的交替层叠设置,使得所述第二金属线102在所述第一端点01处,因为在所述第一方向001上未超过所述第一端点01,使得所述第二金属线102不会在超过所述第一端点01的位置出现坡度,进而不会在靠近所述第一端点01的位置上发生undercut现象;另一方面,在所述第二端点02的位置,所述第二金属线102可能也会出现undercut缺陷,但由于所述公共电极线103在所述第一方向001上未超过所述第二端点02,因此所述公共电极线103也不会同发生在所述第二端点02处的undercut发生关联,从物理结构上避免了所述公共电极线103与所述第二金属线102之间的短路问题。由此,本申请所述阵列基板100因为所述第二金属线102与所述公共电极线103之间的交替层叠设置,而获得了更高的可靠性,避免undercut造成的短路缺陷。

[0024] 一种实施例,所述第二金属线102在所述第一方向001上的长度尺寸与所述第一金属线101在所述第一方向001上的尺寸相同。所述第一金属线101和所述第二金属线102为并联方式连通于所述时序控制器20和所述像素单元30之间。这样的设置是为了通过两层金属的并联来减小所述扇出线11的电阻。可以理解的,为了最小化所述第一金属线101和所述第二金属线102的尺寸,需要在制作工艺的极限条件下将所述第一金属线101和所述第二金属线102的线宽控制到最窄。也即在所述第一方向001上所述第一金属线101和所述第二金属线102的长度尺寸均为最小。另一方面,当所述第一金属线101和所述第二金属线102并联时,其并联电路的最小电阻值应该出现在所述第一金属线101和所述第二金属线102阻值相同的情况下。也即所述第一金属线101与所述第二金属线102在所述第一方向001上的尺寸

相同。

[0025] 进一步的,为了最小化所述第一金属线101和所述第二金属线102之间的过载效应(loadingeffect),所述公共电极线103也需要与所述第一金属线101和所述第二金属线102设置为宽度相同。即所述公共电极线103在所述第一方向001上的长度尺寸也与所述第一金属线101在所述第一方向001上的尺寸相同。另一方面,所述公共电极线103是与所述阵列基板100内的所述像素单元30上的像素电极、所述阵列基板100内的扫描线以及数据线等同一道工序制成。具体的,所述公共电极线103是在显影液显影过程中制成。为了保证所述阵列基板100中显影液在显影过程中的浓度值平均,以获得宽度尺寸相同的扫描线和数据线等,需要在所述扇出区10中制作出同等宽度的所述扇出线11,以防止所述扇出区10内的显影液浓度过高而影响所述阵列基板100的制作精度。因此,在所述扇出区10内,所述公共电极线103的宽度尺寸也与所述第一金属线101和所述第二金属线102的宽度相同。

[0026] 理论上,在垂直于所述扇出线11的延伸路径任意截面上,所述第一金属线101和所述第二金属线102都应被制造为矩形,以使得所述扇出线11能获得最佳的传导效果。但是由于工艺制程的限制,在垂直于所述扇出线11的延伸路径的截面上,所述第一金属线101和所述第二金属线102往往均呈现为梯形(见图3)。对于所述梯形,存在两相对的平行边。可以理解的,其中平行边的长边两端分别为所述第一端点01和所述第二端点02。而平行边中的短边也存在两个端点,分别为第三端点03和第四端点04。其中,所述第三端点03位于所述第一端点01一侧,也即所述第三端点03相对于所述第四端点04更靠近所述第一端点01。相应的,所述第四端点04位于所述第二端点02一侧。对于实际形状为梯形的所述第一金属线101和所述第二金属线102,需要将所述第二金属线102和所述公共电极线103的交错层叠设置起点进行相应的调整。即所述第二金属线102在所述第一方向001上不超过所述第三端点03,所述公共电极线103在所述第一方向001上部超过所述第四端点04。这样设置后才能保证所述第二金属线102和所述公共电极线103能够严格实现交错层叠。

[0027] 进一步的,所述第二金属线102在所述第一方向001上最靠近所述第三端点03处为第五端点05。可以理解的,所述第五端点05在所述第二金属线102上。为了避免所述第五端点05与所述第三端点03重合时,在所述第五端点05处出现undercut仍可能存在所述公共电极线103与所述第五端点05导通的情况,所述第五端点05需要与所述第三端点03在所述第一方向001上设置为间隔一段距离a。

[0028] 相应的,所述公共电极线103在所述第一方向001上最靠近所述第四端点04处为第六端点06。所述第六端点06也为所述公共电极线103上的一个端点。所述第六端点06与所述第四端点04在所述第一方向001上也为间隔设置,隔开一段距离b。可以理解的,在所述第四端点04位置如果出现undercut,所述第六端点06如果恰好与所述第四端点04重合,仍存在所述公共电极103与所述第二金属线102在所述第六端点06处导通的隐患。而所述第六端点06在与所述第四端点04间隔一段距离设置后,能够避免此类极端情况的发生。

[0029] 本申请还涉及一种液晶显示器以及一种电子设备,其中所述液晶显示器包括本申请所述阵列基板100,所述电子设备包括有装备所述阵列基板100的所述液晶显示器。可以理解的,所述液晶显示器因为装备了所述阵列基板100,其在所述扇出区10内因为undercut而造成的所述扇出线11短路问题得以控制,因而所述液晶显示器以及装备了所述液晶显示器的电子设备均因为所述阵列基板100而具备了更高的可靠性和使用寿命。

[0030] 可以理解的,本申请实施方式涉及的电子设备可以是任何具备通信和存储功能的设备,例如:平板电脑、手机、电子阅读器、遥控器、个人计算机(PersonalComputer,PC)、笔记本电脑、车载设备、网络电视、可穿戴设备等具有网络功能的智能设备。

[0031] 以上所述的实施方式,并不构成对该技术方案保护范围的限定。任何在上述实施方式的精神和原则之内所作的修改、等同替换和改进等,均应包含在该技术方案的保护范围之内。

100 →

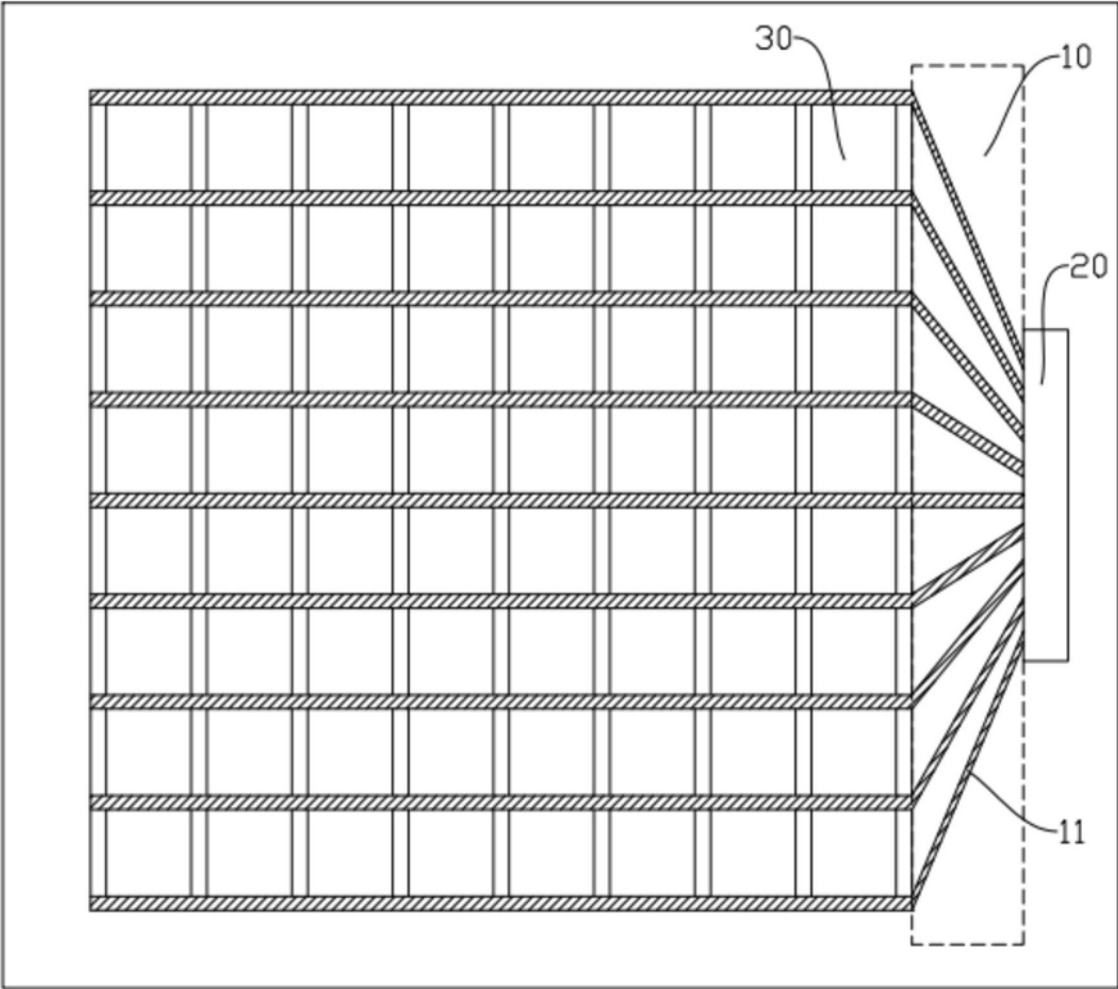


图1

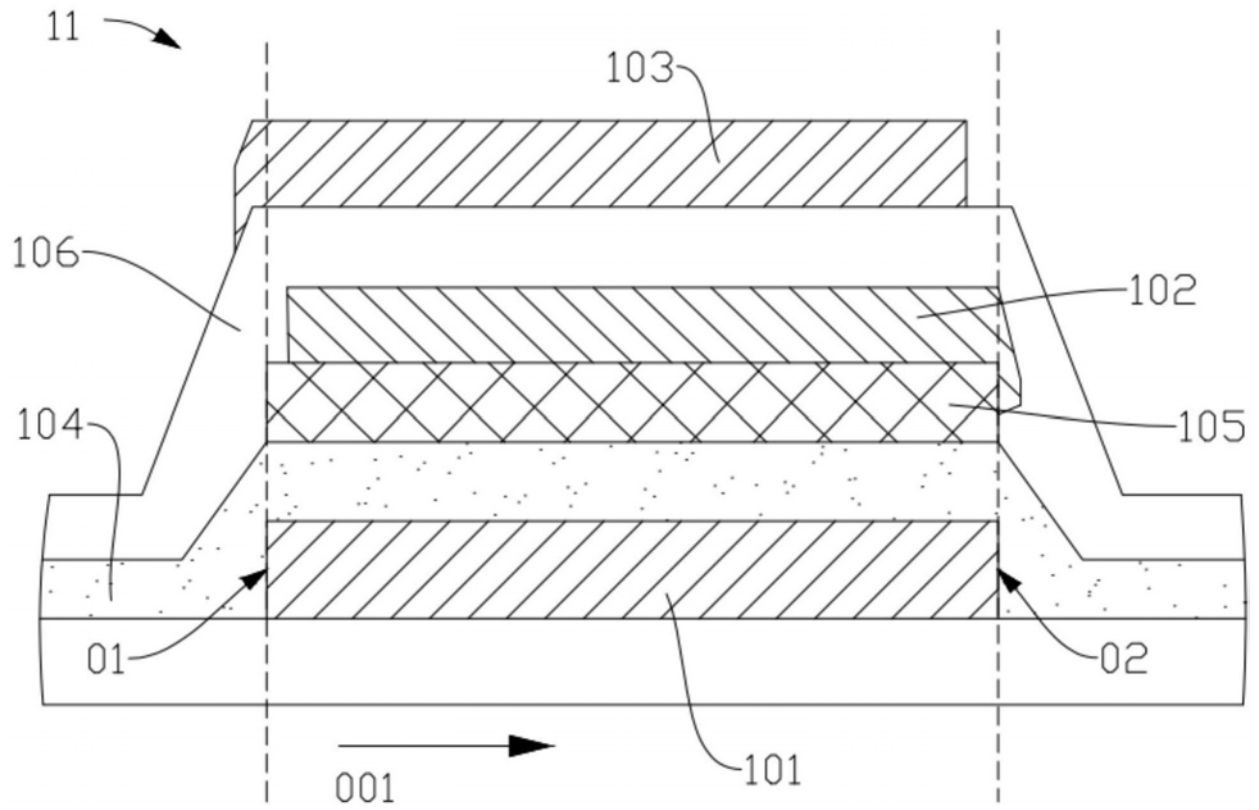


图2

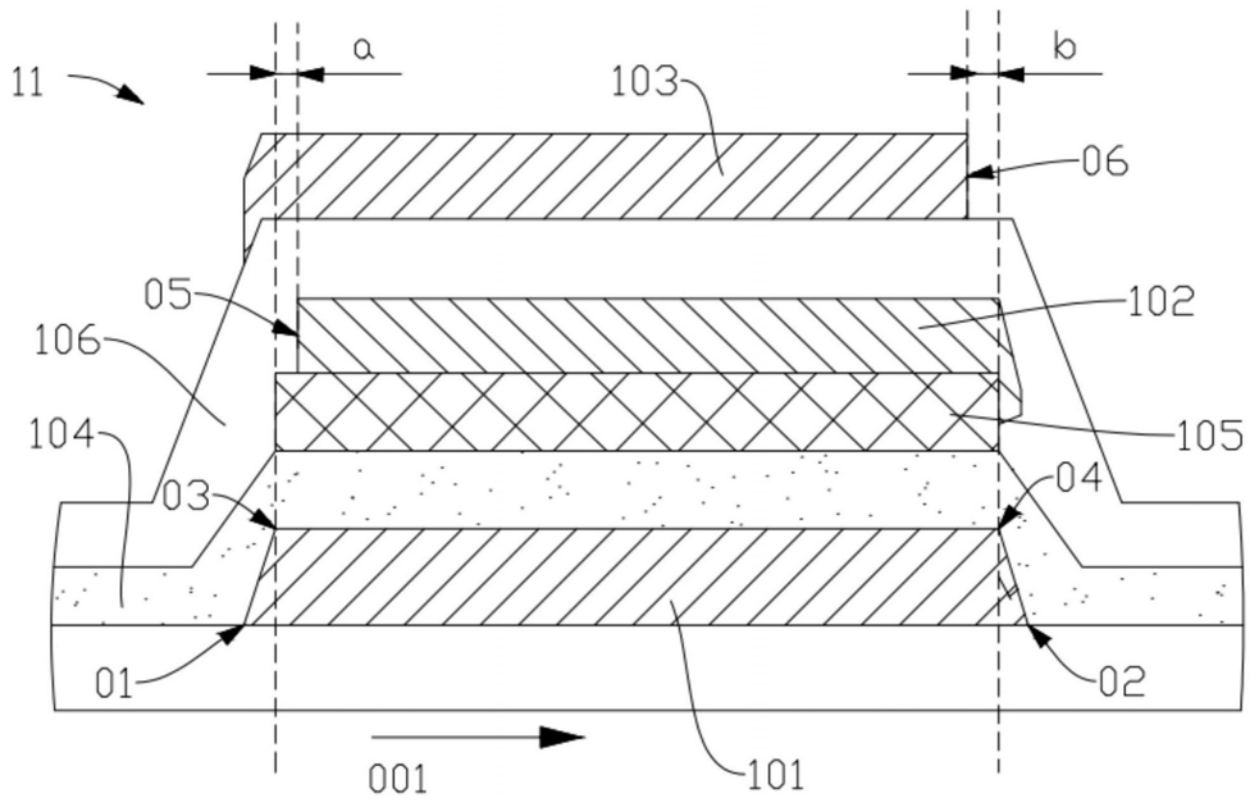


图3

专利名称(译)	阵列基板、液晶显示器及电子设备		
公开(公告)号	CN108614378A	公开(公告)日	2018-10-02
申请号	CN201810432405.0	申请日	2018-05-08
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	罗平 罗东		
发明人	罗平 罗东		
IPC分类号	G02F1/1345		
CPC分类号	G02F1/13452		
代理人(译)	熊永强		
外部链接	Espacenet SIPO		

摘要(译)

本申请涉及一种阵列基板，所述阵列基板的扇出区内依次层叠有相互绝缘的第一金属线、第二金属线和公共电极线，在所述第一金属线延伸路径的任意截面上，所述第一金属线包含第一方向上的第一端点和第二端点，所述第二金属线在所述第一方向上不超过所述第一端点，所述公共电极线在所述第一方向上不超过所述第二端点。所述第二金属线和公共电极线在所述第一方向上形成交错层叠的结构，在出现切割不良的情况下可以避免二者的导通，保证所述阵列基板不会因此出现短路故障。本申请还涉及装备有上述阵列基板的液晶显示器和电子装置。

