



(12) 发明专利申请

(10) 申请公布号 CN 102929022 A

(43) 申请公布日 2013. 02. 13

(21) 申请号 201210407103. 0

(22) 申请日 2012. 10. 23

(71) 申请人 友达光电股份有限公司

地址 中国台湾新竹科学工业园区新竹市力行二路 1 号

(72) 发明人 张祖翰 黄国有 陈勃学 陈茂松

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51) Int. Cl.

G02F 1/1333 (2006. 01)

G02F 1/1362 (2006. 01)

G02F 1/1368 (2006. 01)

H01L 21/77 (2006. 01)

H01L 27/02 (2006. 01)

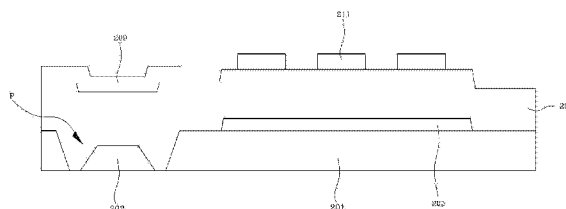
权利要求书 1 页 说明书 5 页 附图 4 页

(54) 发明名称

一种液晶显示设备及其制造方法

(57) 摘要

本发明提供了一种液晶显示设备及其制造方法。该液晶显示设备包括：栅极绝缘层，具有一沟槽；数据线，位于所述沟槽内；像素，位于所述栅极绝缘层的上方；第一保护层，位于所述数据线的上方以及所述像素的上方；以及共通电极层，位于所述第一保护层的上方，该像素上方的共通电极层呈现一预设图案。采用本发明，在栅极绝缘层挖出一沟槽，并将数据线沉积于该沟槽内，然后形成一图案化的第一保护层在数据线的上方和像素的上方，从而可有效地缩小数据线 with 像素之间的段差，避免 PI rubbing 不良情形的发生，而且还可维持第一保护层的厚度不被减薄，因此不会增加 RC 负荷。



1. 一种液晶显示设备的制造方法,其特征在于,该制造方法包括以下步骤:
形成一栅极绝缘层;
在所述栅极绝缘层挖出一沟槽;
沉积一数据线于所述沟槽内;
形成一像素于所述栅极绝缘层的上方;
形成一图案化的第一保护层于所述数据线的上方以及所述像素的上方;以及
形成一图案化的共通电极层于所述第一保护层的上方,其中,所述像素上方的共通电极层呈现一预设图案。
2. 根据权利要求1所述的制造方法,其特征在于,所述第一保护层为一非晶硅层。
3. 根据权利要求1所述的制造方法,其特征在于,所述共通电极层的材质为铟锡氧化物。
4. 一种液晶显示设备的制造方法,其特征在于,该制造方法包括以下步骤:
形成一栅极绝缘层;
在所述栅极绝缘层挖出一沟槽;
沉积一数据线于所述沟槽内;
形成一像素于所述栅极绝缘层的上方;
填注一第二保护层于所述沟槽,以包围所述数据线;
形成一图案化的第一保护层于所述第二保护层的上方以及所述像素的上方;以及
形成一图案化的共通电极层于所述第一保护层的上方,其中,所述像素上方的共通电极层呈现一预设图案,
其中,藉由所述第一保护层和所述第二保护层对所述数据线进行保护。
5. 根据权利要求4所述的制造方法,其特征在于,所述第一保护层的材质为氧化铝,所述第二保护层的材质为铟镓锌氧化物或聚合物复合层。
6. 根据权利要求4所述的制造方法,其特征在于,所述共通电极层的材质为铟锡氧化物。
7. 一种液晶显示设备,其特征在于,所述液晶显示设备包括:
一栅极绝缘层,具有一沟槽;
一数据线,位于所述沟槽内;
一像素,位于所述栅极绝缘层的上方;
一第一保护层,位于所述数据线的上方以及所述像素的上方;以及
一共通电极层,位于所述第一保护层的上方,其中,所述像素上方的共通电极层呈现一预设图案。
8. 根据权利要求7所述的液晶显示设备,其特征在于,所述液晶显示设备还包括:
一第二保护层,位于所述数据线与所述第一保护层之间,藉由所述第一保护层和所述第二保护层对所述数据线进行保护。
9. 根据权利要求7所述的液晶显示设备,其特征在于,所述第一保护层的材质为氧化铝,所述第二保护层的材质为铟镓锌氧化物或聚合物复合层。
10. 根据权利要求7所述的液晶显示设备,其特征在于,所述共通电极层的材质为铟锡氧化物。

一种液晶显示设备及其制造方法

技术领域

[0001] 本发明涉及液晶显示技术领域,尤其涉及一种液晶显示设备以及该液晶显示设备的制造方法。

背景技术

[0002] 当前,影响液晶显示器发光效果的参数之一为像素开口率(像素的透光面积与像素面积之比率),例如,像素开口率增加时,液晶显示器的耗电更低,亮度更高。在传统的薄膜晶体管液晶显示器(Thin Film Transistor Liquid Crystal Display, LCD)设计中,为了增加像素开口率,一种解决方案是在于,将像素电极(pixel electrode),诸如铟锡氧化物(Indium Tin Oxide, ITO)透明电极,的面积增加,且与栅极电路以及源极/漏极电路重叠,便可使像素开口率增加大约 10%~20% 左右。然而,该设计将会像素电极更趋于接近数据线(data line)。一旦像素电极与数据线过于接近,二者间将进一步产生较大的寄生电容(parasitic capacitance)。

[0003] 另一方面,通常在像素电极与数据线之间设置较高介电常数的介电质,如,氮化硅薄膜。较高的介电常数将导致寄生电容增大。如果该寄生电容的电容值过高,将进一步致使像素电极上充饱的电荷在下一个画面转换前,受到数据线传送不同电压的影响,从而产生串音效应(cross talk)。为此,可设置一保护层,藉由共通电极线与像素电极之间的距离增大来降低寄生电容的影响,但二者间的距离增大同时也会减小其存储电容。若要维持总的存储电容保持不变,势必会增加与存储电容相关的电极表面积,而电极表面积的增加将反过来降低了像素开口率。

[0004] 此外, AHVA (Advanced Hyper Viewing Angle, 超视角高清晰技术)通过增加 PEP (Photo Engraving Process, 完成一次黄光制程称之为一个 PEP)的数量,改善 a-Si 薄膜晶体管的像素开口率,从而提供超高分辨率的高画质图像效果。但是,此种设计方案将会使数据线与像素之间的段差过大,造成 Cell 段制程时易出现 PI rubbing (PI 膜取向)不良的情形。如果将数据线上方的保护层减薄,降低数据线与像素之间的段差,虽然 PI rubbing 不良现象可得到改善,但随之而来的是数据线与共通电极之间的距离缩短,增加了 RC 负荷。

[0005] 有鉴于此,如何设计一种改进的液晶显示设备,在无需减薄数据线上方的保护层厚度的同时,还可减小数据线与像素之间的段差,避免 PI rubbing 不良情形的发生,是业内相关技术人员亟待解决的课题。

发明内容

[0006] 针对现有技术中的液晶显示设备所存在的上述缺陷,本发明提供了一种新颖的液晶显示设备及其制造方法。

[0007] 依据本发明的一个方面,提供了一种液晶显示设备的制造方法,包括以下步骤:

[0008] 形成一栅极绝缘层;

[0009] 在所述栅极绝缘层挖出一沟槽;

- [0010] 沉积一数据线于所述沟槽内；
- [0011] 形成一像素于所述栅极绝缘层的上方；
- [0012] 形成一图案化的第一保护层于所述数据线的上方以及所述像素的上方；以及
- [0013] 形成一图案化的共通电极层于所述第一保护层的上方，其中，所述像素上方的共通电极层呈现一预设图案。
- [0014] 优选地，第一保护层为一非晶硅层。
- [0015] 优选地，共通电极层的材质为铟锡氧化物。
- [0016] 依据本发明的另一个方面，提供了一种液晶显示设备的制造方法，包括以下步骤：
- [0017] 形成一栅极绝缘层；
- [0018] 在所述栅极绝缘层挖出一沟槽；
- [0019] 沉积一数据线于所述沟槽内；
- [0020] 形成一像素于所述栅极绝缘层的上方；
- [0021] 填注一第二保护层于所述沟槽，以包围所述数据线；
- [0022] 形成一图案化的第一保护层于所述第二保护层的上方以及所述像素的上方；以及
- [0023] 形成一图案化的共通电极层于所述第一保护层的上方，其中，所述像素上方的共通电极层呈现一预设图案，
- [0024] 其中，藉由所述第一保护层和所述第二保护层对所述数据线进行保护。
- [0025] 优选地，第一保护层的材质为氧化铝，第二保护层的材质为铟镓锌氧化物或聚合物复合层。
- [0026] 优选地，共通电极层的材质为铟锡氧化物。
- [0027] 依据本发明的又一个方面，提供了一种液晶显示设备，包括：
- [0028] 一栅极绝缘层，具有一沟槽；
- [0029] 一数据线，位于所述沟槽内；
- [0030] 一像素，位于所述栅极绝缘层的上方；
- [0031] 一第一保护层，位于所述数据线的上方以及所述像素的上方；以及
- [0032] 一共通电极层，位于所述第一保护层的上方，其中，所述像素上方的共通电极层呈现一预设图案。
- [0033] 优选地，该液晶显示设备还包括：一第二保护层，位于所述数据线与所述第一保护层之间，藉由所述第一保护层和所述第二保护层对所述数据线进行保护。
- [0034] 优选地，第一保护层的材质为氧化铝，第二保护层的材质为铟镓锌氧化物或聚合物复合层。
- [0035] 优选地，共通电极层的材质为铟锡氧化物。
- [0036] 采用本发明的液晶显示设备及其制造方法，在栅极绝缘层挖出一沟槽，并将数据线沉积于该沟槽内，然后形成一图案化的第一保护层在数据线的上方和像素的上方，从而可有效地缩小数据线与所述像素之间的段差，避免 PI rubbing 不良情形的发生，而且还可维持第一保护层的厚度不被减薄，因此不会增加 RC 负荷。

附图说明

[0037] 读者在参照附图阅读了本发明的具体实施方式以后,将会更清楚地了解本发明的各个方面。其中,

[0038] 图 1 示出现有技术中的一种液晶显示设备的结构框图;

[0039] 图 2 为依据本发明的一实施方式的液晶显示设备的结构框图;

[0040] 图 3A~3E 示出用来制造图 2 中的液晶显示设备的一具体实施例的分解步骤示意图;以及

[0041] 图 4A~4F 示出用来制造图 2 中的液晶显示设备的另一具体实施例的分解步骤示意图。

具体实施方式

[0042] 为了使本申请所揭示的技术内容更加详尽与完备,可参照附图以及本发明的下述各种具体实施例,附图中相同的标记代表相同或相似的组件。然而,本领域的普通技术人员应当理解,下文中所提供的实施例并非用来限制本发明所涵盖的范围。此外,附图仅仅用于示意性地加以说明,并未依照其原尺寸进行绘制。

[0043] 下面参照附图,对本发明各个方面的具体实施方式作进一步的详细描述。

[0044] 图 1 示出现有技术中的一种液晶显示设备的结构框图。参照图 1,该液晶显示设备包括一栅极绝缘层(Gate Insulated Layer) 101、一数据线 103 和一像素 105。其中,数据线 103 位于栅极绝缘层 101 的上方,且对应于液晶显示设备的非显示区域;像素 105 亦位于栅极绝缘层 101 的上方,且对应于液晶显示设备的显示区域(Active Area, AA)。

[0045] 此外,在数据线 103 和像素 105 的上方,沉积有一图案化的保护层 107,通过该保护层 107 对数据线 103 和像素 105 进行保护。接着,在保护层 107 的上方沉积一共通电极层,按照非显示区域和显示区域的位置区分,该共通电极层包括共通电极部 109 和共通电极部 111。如图 1 所示,非显示区域所对应的共通电极部 109 为连续型的,显示区域对应的共通电极部 111 呈现为一预设图案。

[0046] 如前文所述,液晶显示设备通过增加 PEP 的数量,可改善 a-Si 薄膜晶体管的像素开口率,从而提供超高分辨率的高画质图像效果。但是,此种设计会使数据线 103 与像素 105 之间的段差过大,造成 Cell 段制程易出现 PI rubbing 不良的情形。为了缓解数据线 103 与像素 105 之间的段差过大,虽然可借助减薄数据线 103 上方的保护层 107,但随之而来会缩短数据线 103 与共通电极 109 之间的距离,增加 RC 负荷。

[0047] 为了有效地改进或消除上述缺陷,本发明提出了一种液晶显示设备以及该液晶显示设备的制造方法。图 2 为依据本发明的一实施方式的液晶显示设备的结构框图。

[0048] 参照图 2,本发明的液晶显示设备包括一栅极绝缘层 201、一数据线 203、一像素 205、一第一保护层 207 和一共通电极层。

[0049] 其中,栅极绝缘层 201 具有一沟槽 P,例如,该沟槽 P 为一倒梯形结构。数据线 203 位于栅极绝缘层 201 的沟槽 P 内。像素 205 位于栅极绝缘层 201 的上方。第一保护层 207 位于数据线 203 的上方以及像素 205 的上方。共通电极层根据数据线 203 和像素 205 的不同位置,可分别标示为共通电极部 209 和共通电极部 211。例如,该共通电极层的材质为铟锡氧化物。位于像素 205 上方的共通电极部 211 呈现一预设图案。在一实施例中,第一保护层 207 可先填充栅极绝缘层 201 的沟槽 P,然后在数据线 203 的上方形成一平坦表面。同

时,第一保护层 207 也沉积于像素 205 的上方,从而藉由该第一保护层 207 对数据线 203 和像素 205 进行保护。

[0050] 从图 2 以及上面的描述可知,数据线 203 位于栅极绝缘层 201 的沟槽 P 内,而像素 205 仍然形成于栅极绝缘层 201 的上方,如此一来,数据线 203 与像素 205 之间的段差可有效地减小,而且第一保护层 207 的厚度并没有减薄,因此也不会增加 RC 负荷。反观传统液晶显示设备的结构(如图 1 所示),数据线与像素同时沉积在栅极绝缘层的上方,数据线与像素间的段差较大,因而容易出现 PI rubbing 不良的情形。

[0051] 在一具体实施例中,本发明的液晶显示设备还包括一第二保护层 213,该第二保护层 213 设置于数据线 203 与第一保护层 207 之间,藉由该第一保护层 207 和第二保护层 213 对数据线 203 进行保护。例如,可先使用不同于第一保护层 207 材质的第二保护层 213 填充栅极绝缘层 201 的沟槽 P,然后再将第一保护层 207 沉积于第二保护层 213 的上方。举例来说,第一保护层 207 的材质可为氧化铝,第二保护层 213 的材质可为铟镓锌氧化物或聚合物复合层。在下文中,将结合图 4A~4F 予以详细描述。

[0052] 图 3A~3E 示出用来制造图 2 中的液晶显示设备的一具体实施例的分解步骤示意图。

[0053] 在图 2 的液晶显示设备的制造方法中,首先,形成一栅极绝缘层 201,然后在该栅极绝缘层 201 上开挖出一沟槽 P,如图 3A 所示。接着,在图 3B 和 3C 中,于栅极绝缘层 201 的沟槽 P 内沉积一数据线 203,并在栅极绝缘层 201 的非沟槽处沉积一像素 205。例如,该像素 205 位于液晶显示设备的显示区,该数据线 203 位于液晶显示设备的非显示区。

[0054] 参照图 3D,当数据线 203 和像素 205 沉积于栅极绝缘层 201 的对应位置后,再形成图案化的第一保护层 207 于数据线 203 的上方以及像素 205 的上方。例如,第一保护层的材质为非晶硅。然后,形成图案化的共通电极层于该第一保护层 207 的上方,如图 3E 所示,数据线 203 上方的第一保护层 207 之上的共通电极层部分为一连续的共通电极部 209,而像素 205 上方的共通电极层部分为呈现一预设图案的共通电极部 211。从图 3C~3E 可以知晓,相比于现有技术,数据线 203 与像素 205 之间的段差显著地减小了,因而可有效改善 Cell 制程中的 PI rubbing 不良情形。

[0055] 图 4A~4F 示出用来制造图 2 中的液晶显示设备的另一具体实施例的分解步骤示意图。

[0056] 类似于图 3A~3C,在图 4A~4C 的制程步骤中,首先形成一栅极绝缘层 201,在该栅极绝缘层 201 上开挖出一沟槽 P(如图 3A 所示)。接着,于栅极绝缘层 201 的沟槽 P 内沉积一数据线 203(如图 3B 所示)。然后,在栅极绝缘层 201 的非沟槽处沉积一像素 205(如图 3C 所示)。例如,该像素 205 位于液晶显示设备的显示区,而该数据线 203 位于液晶显示设备的非显示区。应当理解,在其它的一些实施例中,也可先在栅极绝缘层 201 的非沟槽处沉积一像素 205,然后在栅极绝缘层 201 的沟槽内沉积一数据线 203。

[0057] 在图 4D 中,填注一第二保护层 213 于栅极绝缘层 201 的沟槽 P,以包围沟槽 P 内的数据线 203,例如,该第二保护层的材质可为铟镓锌氧化物(IGZO)或聚合物复合层。然后,在图 4E 和 4F 中,形成一图案化的第一保护层 207 于第二保护层 213 的上方以及像素 205 的上方,并且形成一图案化的共通电极层于第一保护层 207 的上方。如此一来,可藉由第一保护层 207 和第二保护层 213 对数据线 203 进行保护。

[0058] 采用本发明的液晶显示设备及其制造方法,在栅极绝缘层挖出一沟槽,并将数据线沉积于该沟槽内,然后形成一图案化的第一保护层在数据线的上方和像素的上方,从而可有效地缩小数据线与像素之间的段差,避免 PI rubbing 不良情形的发生,而且还可维持第一保护层的厚度不被减薄,因此不会增加 RC 负荷。

[0059] 上文中,参照附图描述了本发明的具体实施方式。但是,本领域中的普通技术人员能够理解,在不偏离本发明的精神和范围的情况下,还可以对本发明的具体实施方式作各种变更和替换。这些变更和替换都落在本发明权利要求书所限定的范围内。

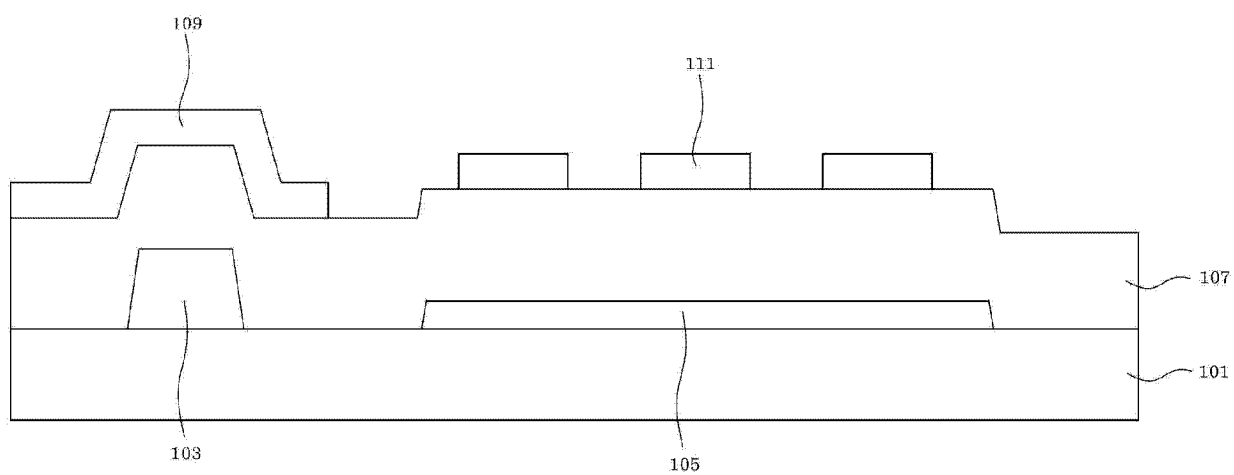


图 1

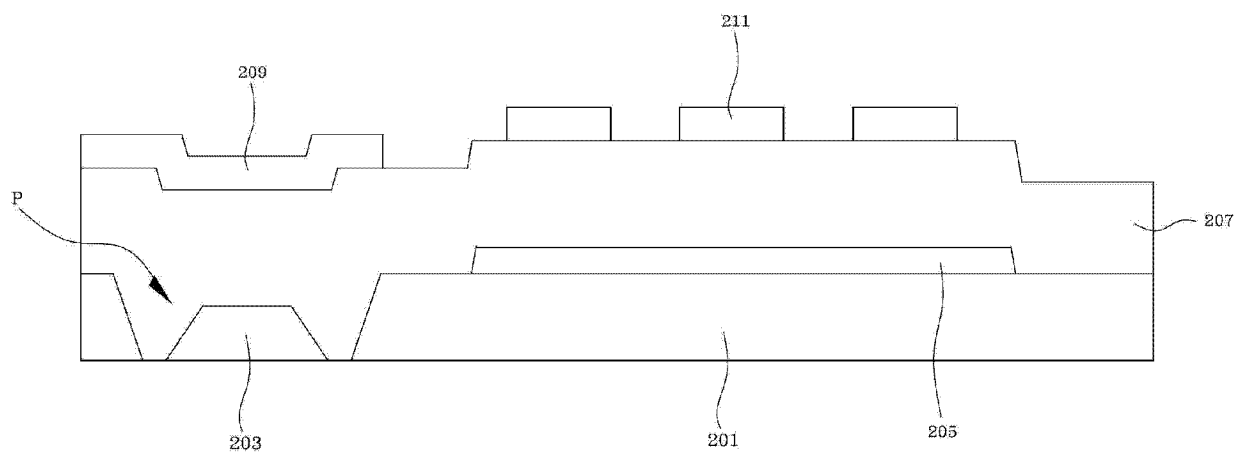


图 2



图 3A



图 3B

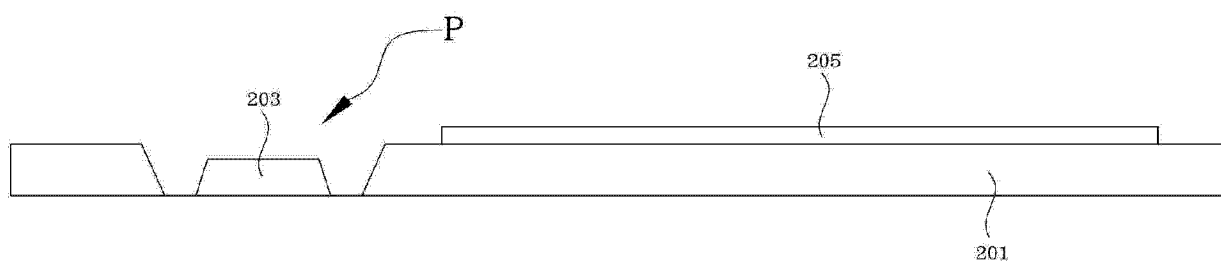


图 3C

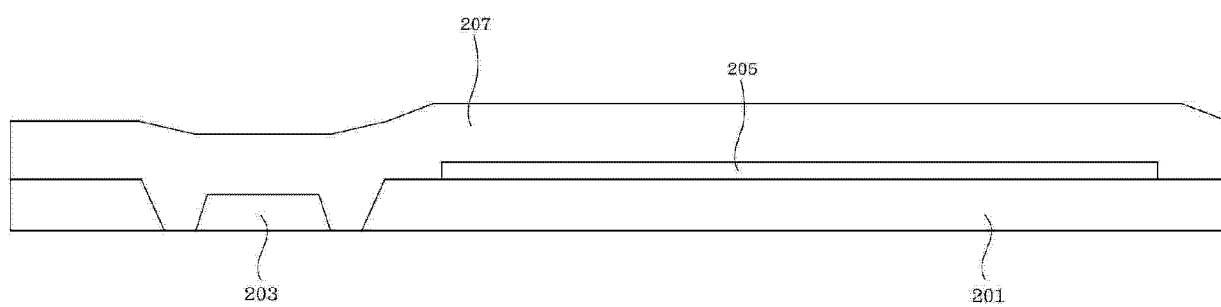


图 3D

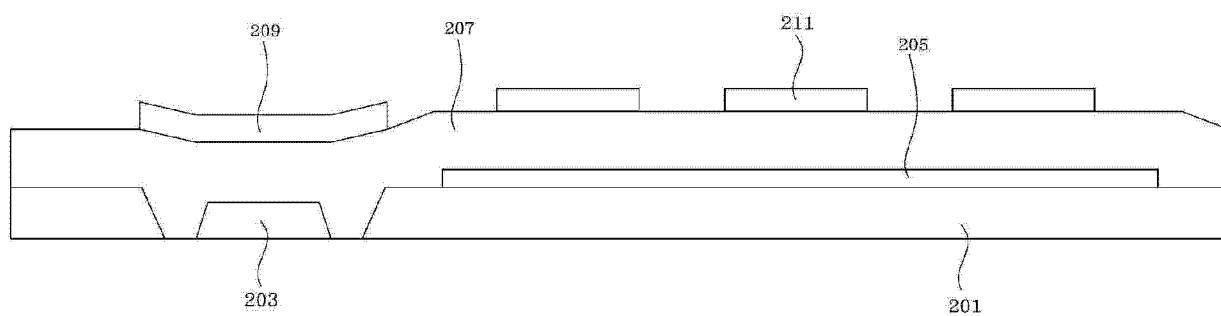


图 3E



图 4A



图 4B

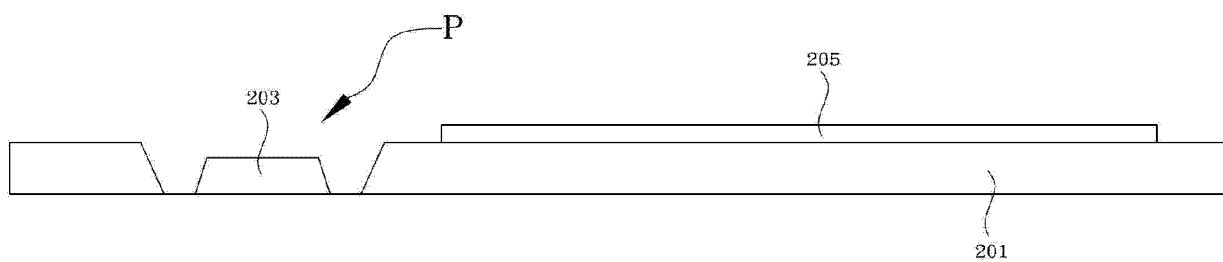


图 4C

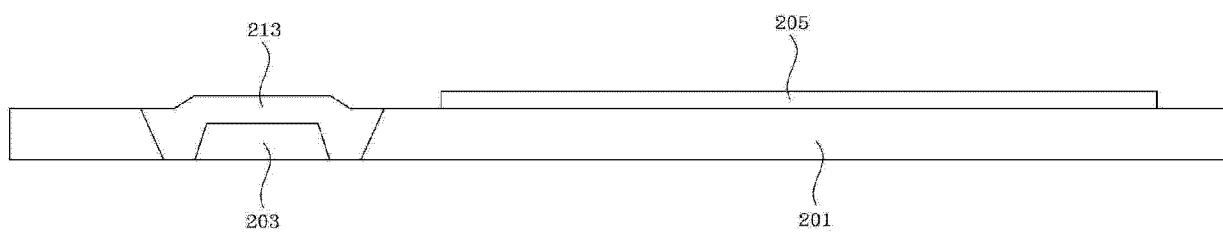


图 4D

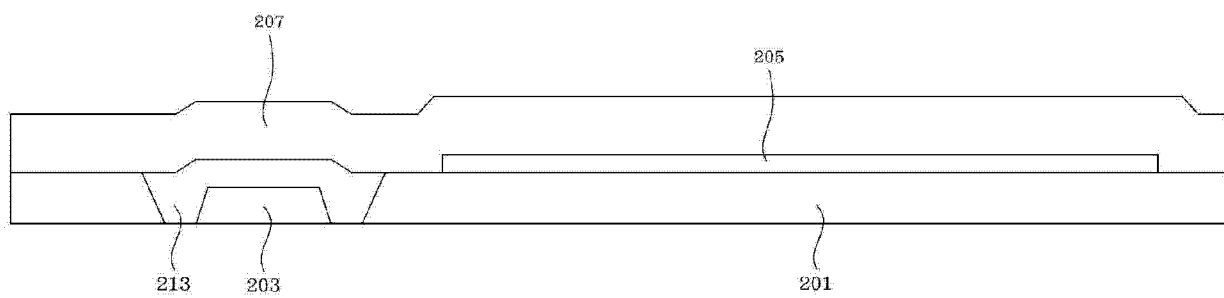


图 4E

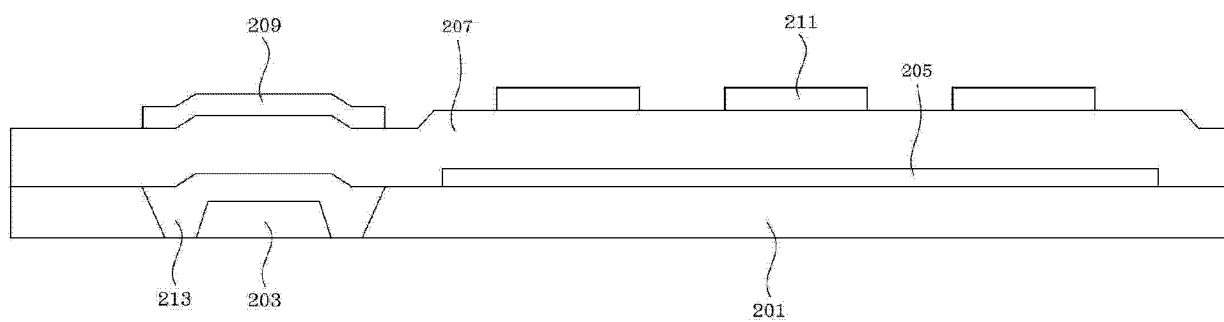


图 4F

专利名称(译)	一种液晶显示设备及其制造方法		
公开(公告)号	CN102929022A	公开(公告)日	2013-02-13
申请号	CN201210407103.0	申请日	2012-10-23
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	张祖翰 黄国有 陈勃学 陈茂松		
发明人	张祖翰 黄国有 陈勃学 陈茂松		
IPC分类号	G02F1/1333 G02F1/1362 G02F1/1368 H01L21/77 H01L27/02		
代理人(译)	徐金国		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种液晶显示设备及其制造方法。该液晶显示设备包括：栅极绝缘层，具有一沟槽；数据线，位于所述沟槽内；像素，位于所述栅极绝缘层的上方；第一保护层，位于所述数据线的上方以及所述像素的上方；以及共通电极层，位于所述第一保护层的上方，该像素上方的共通电极层呈现一预设图案。采用本发明，在栅极绝缘层挖出一沟槽，并将数据线沉积于该沟槽内，然后形成一图案化的第一保护层在数据线的上方和像素的上方，从而可有效地缩小数据线与像素之间的段差，避免PI rubbing不良情形的发生，而且还可维持第一保护层的厚度不被减薄，因此不会增加RC负荷。

