



(12) 发明专利

(10) 授权公告号 CN 102750921 B

(45) 授权公告日 2014. 11. 26

(21) 申请号 201210228190. 3

(22) 申请日 2012. 07. 02

(30) 优先权数据

101110385 2012. 03. 26 TW

(73) 专利权人 友达光电股份有限公司

地址 中国台湾新竹科学工业园区新竹市力行二路 1 号

(72) 发明人 郭庭玮 林敬桓 郭家玮 刘竹育
杉浦规生

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 梁挥 王颖

(51) Int. Cl.

G09G 3/36 (2006. 01)

(56) 对比文件

TW 200830250 , 2008. 07. 16,

US 2006/0001634 A1, 2006. 01. 05,

审查员 晏静文

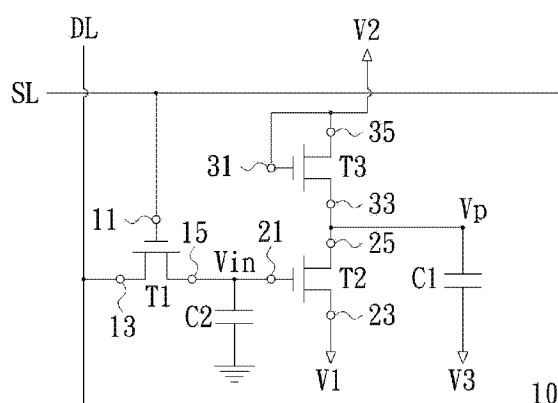
权利要求书2页 说明书7页 附图4页

(54) 发明名称

液晶显示器的像素电路及其驱动方法

(57) 摘要

一种液晶显示器的像素电路及其驱动方法, 包括有: 第一开关元件, 用以接收扫描信号与数据信号; 第二开关元件, 电性耦接于第一开关元件, 并用以接收第一电压; 第一分压元件, 电性耦接于第二开关元件, 并用以接收第二电压; 及第一电容器, 电性耦接于第一分压元件与第二开关元件。



1. 一种液晶显示器的像素电路,其特征在于,包括有:

一第一开关元件,用以接收一扫描信号与一数据信号;

一第二开关元件,电性耦接于该第一开关元件,并用以接收一第一电压;

一第一分压元件,电性耦接于该第二开关元件,并用以接收一第二电压;

一第一电容器,电性耦接于该第一分压元件与该第二开关元件;及

一第二分压元件,具有一漏极、一栅极与一源极,该第二分压元件的源极接收该第二电压,该第二分压元件的栅极与漏极共同电性耦接于该第一电容器的第一端;

其中该第一开关元件具有一漏极、一栅极与一源极,该第一开关元件的栅极接收该扫描信号,该第一开关元件的源极接收该数据信号;该第二开关元件具有一漏极、一栅极与一源极,该第二开关元件的栅极电性耦接于该第一开关元件的漏极,该第二开关元件的源极接收该第一电压;该第一分压元件具有一漏极、一栅极与一源极,该第一分压元件的漏极接收该第二电压,该第一分压元件的栅极电性耦接于该第一分压元件的漏极,该第一分压元件的源极电性耦接于该第二开关元件的漏极;该第一电容器具有一第一端与一第二端,该第一电容器的第一端电性耦接于该第二开关元件的漏极,该第一电容器的第二端接收一共用电压。

2. 如权利要求1所述的液晶显示器的像素电路,其特征在于,其中该第一电压、该第二电压与该共用电压为一直流电压。

3. 如权利要求1所述的液晶显示器的像素电路,其特征在于,其中该第一电压、该第二电压与该共用电压包括一交流电压。

4. 如权利要求1所述的液晶显示器的像素电路,其特征在于,其中第一像素电压的电压值由式子1或式子2决定:

$$(V2-V1)*(R1/(R1+R2)) \dots\dots\dots 1$$

$$(V2-V1)*(R1/(R1+R3)) \dots\dots\dots 2$$

其中V1为该第一电压的电压值,V2为该第二电压的电压值,R1为该第二开关元件的阻抗值,R2为该第一分压元件的阻抗值,R3为该第二分压元件的阻抗值。

5. 如权利要求1所述的液晶显示器的像素电路,其特征在于,其中于该第一开关元件与该第二开关元件关闭时,该第一电容器充电至第一像素电压,于该第一开关元件与该第二开关元件导通时,该第一电容器放电至第二像素电压。

6. 如权利要求5所述的液晶显示器的像素电路,其特征在于,其中该第二电压的电位高于该第一像素电压的电位,而该第一像素电压的电位高于该第一电压的电位。

7. 一种液晶显示器的像素电路的驱动方法,其特征在于,该像素电路包括有:一第一开关元件,用以接收一扫描信号与一数据信号;一第二开关元件,电性耦接于该第一开关元件;一第一分压元件,电性耦接于该第二开关元件;一第一电容器,电性耦接于该第一分压元件与该第二开关元件;及一第二分压元件,具有一漏极、一栅极与一源极,该第二分压元件的源极接收第二电压,该第二分压元件的栅极与漏极共同电性耦接于该第一电容器的第一端,其中该驱动方法包括有下列步骤:

提供一第一电压至该第二开关元件;

提供该第二电压至该第一分压元件;

于该第二开关元件关闭时,根据该第二开关元件与该第一分压元件的分压使该第一电

容器储存有一第一像素电压,以使该像素电路呈现一第一显示态;及

于该第二开关元件导通时,使该第一电容器根据该第一电压的电压值储存有一第二像素电压,以使该像素电路呈现一第二显示态;

其中该第一开关元件具有一漏极、一栅极与一源极,该第一开关元件的栅极接收该扫描信号,该第一开关元件的源极接收该数据信号;该第二开关元件具有一漏极、一栅极与一源极,该第二开关元件的栅极电性耦接于该第一开关元件的漏极,该第二开关元件的源极接收该第一电压;该第一分压元件具有一漏极、一栅极与一源极,该第一分压元件的漏极接收该第二电压,该第一分压元件的栅极电性耦接于该第一分压元件的漏极,该第一分压元件的源极电性耦接于该第二开关元件的漏极;该第一电容器具有一第一端与一第二端,该第一电容器的第一端电性耦接于该第二开关元件的漏极,该第一电容器的第二端接收一共用电压。

8. 如权利要求 7 所述的液晶显示器的像素电路的驱动方法,其特征在于,其中该第一像素电压的电压值由以下式子决定: $(V_2 - V_1) * (R_1 / (R_1 + R_2))$,其中 V_1 为该第一电压的电压值, V_2 为该第二电压的电压值, R_1 为该第二开关元件的阻抗值, R_2 为该第一分压元件的阻抗值。

9. 如权利要求 7 所述的液晶显示器的像素电路的驱动方法,其特征在于,其中该第一电压与该第二电压为一直流电压。

10. 如权利要求 7 所述的液晶显示器的像素电路的驱动方法,其特征在于,其中于一第 $N-1$ 帧、一第 N 帧或一第 $N+1$ 帧的时间内,该第一开关元件与该第二开关元件为关闭,而 N 为自然数。

11. 如权利要求 10 所述的液晶显示器的像素电路的驱动方法,其特征在于,其中于该第 $N-1$ 帧的时间内,对应驱动一第一色源背光点亮与关闭,于该第 N 帧的时间内,对应驱动一第二色源背光点亮与关闭,于该第 $N+1$ 帧的时间内,对应驱动一第三色源背光点亮与关闭,而 N 为自然数。

12. 如权利要求 10 所述的液晶显示器的像素电路的驱动方法,其特征在于,其中于该第 $N-1$ 帧、该第 N 帧或该第 $N+1$ 帧的时间内,对应驱动一第一色源、一第二色源与一第三色源的背光点亮与关闭,且该第一色源背光、该第二色源背光与该第三色源背光的点亮时间为彼此错开,而 N 为自然数。

液晶显示器的像素电路及其驱动方法

技术领域

[0001] 本发明是有关于一种像素电路,且特别是有关于一种液晶显示器的像素电路及其驱动方法。

背景技术

[0002] 在目前的液晶显示器中,像素结构通常由液晶介质、薄膜晶体管(Thin Film Transistor,TFT)背板与彩色滤光片等组件所构成。所述的 TFT 背板提供适当的电压至液晶分子以改变像素结构的光传导性。

[0003] 随着显示技术的发展,省电、高解析度与轻薄已成为液晶显示器的设计趋势之一。然而,随着解析度的提升,TFT 背板中的扫描线也随着增加。因此,在高解析度的显示环境下,扫描信号传递延迟的影响将更为明显,严重时,甚至可能造成液晶显示器的显示异常问题。

发明内容

[0004] 本发明提出一种液晶显示器的像素电路及其驱动方法,利用放电式的电路架构缩短像素电路的转态时间,以改善扫描信号传递延迟的影响所造成液晶显示器的显示异常问题。

[0005] 因此,本发明的液晶显示器的像素电路,包括 4 有:第一开关元件,用以接收扫描信号与数据信号;第二开关元件,电性耦接于所述的第一开关元件,并用以接收第一电压;第一分压元件,电性耦接于所述的第二开关元件,并用以接收第二电压;及第一电容器,电性耦接于所述的第一分压元件与第二开关元件。

[0006] 上述的液晶显示器的像素电路,其中该第一开关元件具有一漏极、一栅极与一源极,该第一开关元件的栅极接收该扫描信号,该第一开关元件的源极接收该数据信号;该第二开关元件具有一漏极、一栅极与一源极,该第二开关元件的栅极电性耦接于该第一开关元件的漏极,该第二开关元件的源极接收该第一电压;该第一分压元件具有一漏极、一栅极与一源极,该第一分压元件的漏极接收该第二电压,该第一分压元件的栅极电性耦接于该第一分压元件的漏极,该第一分压元件的源极电性耦接于该第二开关元件的漏极;该第一电容器具有一第一端与一第二端,该第一电容器的第一端电性耦接于该第二开关元件的漏极,该第一电容器的第二端接收一共用电压。

[0007] 上述的液晶显示器的像素电路,其中该第一电压、该第二电压与该共用电压为一直流电压。

[0008] 上述的液晶显示器的像素电路,其中该第一像素电压的电压值由以下式子决定: $(V2-V1)*(R1/(R1+R2))$,其中 $V1$ 为该第一电压的电压值, $V2$ 为该第二电压的电压值, $R1$ 为该第二开关元件的阻抗值, $R2$ 为该第一分压元件的阻抗值。

[0009] 上述的液晶显示器的像素电路,其中还包括有一第二分压元件,具有一漏极、一栅极与一源极,该第二分压元件的源极接收该第二电压,该第二分压元件的栅极与漏极共同

电性耦接于该第一电容器的第一端。

[0010] 上述的液晶显示器的像素电路,其中该第一电压、该第二电压与该共用电压包括一直流电压与一交流电压。

[0011] 上述的液晶显示器的像素电路,其中该第一像素电压的电压值由式子(1)或式子(2)决定: $(V2-V1)*(R1/(R1+R2))$(1); $(V2-V1)*(R1/(R1+R3))$(2),其中V1为该第一电压的电压值,V2为该第二电压的电压值,R1为该第二开关元件的阻抗值,R2为该第一分压元件的阻抗值,R3为该第二分压元件的阻抗值。

[0012] 上述的液晶显示器的像素电路,其中该第一分压元件与该第二分压元件包括由开关元件、电阻或二极管构成。

[0013] 上述的液晶显示器的像素电路,其中于该第一开关元件与该第二开关元件关闭时,该第一电容器充电至该第一像素电压,于该第一开关元件与该第二开关元件导通时,该第一电容器放电至该第二像素电压。

[0014] 上述的液晶显示器的像素电路,其中该第二电压的电位高于该第一像素电压的电位,而该第一像素电压的电位高于该第一电压的电位。

[0015] 另外,本发明的液晶显示器的像素电路的驱动方法,而像素电路包括有:第一开关元件,用以接收扫描信号与数据信号;第二开关元件电性耦接于第一开关元件;第一分压元件电性耦接于第二开关元件;及第一电容器电性耦接于第一分压元件与第二开关元件,其中所述的驱动方法包括有下列步骤:首先,提供第一电压至第二开关元件;提供第二电压至分压开关元件;接着,于所述的第二开关元件关闭时,根据第二开关元件与第一分压元件的分压使第一电容器储存有第一像素电压,以使像素电路呈现第一显示态;及于所述的第二开关元件导通时,使第一电容器根据第一电压的电压值储存有第二像素电压,以使像素电路呈现第二显示态。

[0016] 上述的液晶显示器的像素电路的驱动方法,其中该第一像素电压的电压值由以下式子决定: $(V2-V1)*(R1/(R1+R2))$,其中V1为该第一电压的电压值,V2为该第二电压的电压值,R1为该第二开关元件的阻抗值,R2为该第一分压元件的阻抗值。

[0017] 上述的液晶显示器的像素电路的驱动方法,其中该第一电压与该第二电压为一直流电压。

[0018] 上述的液晶显示器的像素电路的驱动方法,其中于一第N-1帧、一第N帧或一第N+1帧的时间内,该第一开关元件与该第二开关元件为关闭,而N为自然数。

[0019] 上述的液晶显示器的像素电路的驱动方法,其中于该第N-1帧的时间内,对应驱动一第一色源背光点亮与关闭,于该第N帧的时间内,对应驱动一第二色源背光点亮与关闭,于该第N+1帧的时间内,对应驱动一第三色源背光点亮与关闭,而N为自然数。

[0020] 上述的液晶显示器的像素电路的驱动方法,其中于该第N-1帧、该第N帧或该第N+1帧的时间内,对应驱动一第一色源、一第二色源与一第三色源的背光点亮与关闭,且该第一色源背光、该第二色源背光与该第三色源背光的点亮时间为彼此错开,而N为自然数。

[0021] 综上所述,本发明的液晶显示器的像素电路及其驱动方法,利用开关元件、分压元件与储能元件所构成的像素电路,并配合扫描信号、数据信号与低电压驱动方式使像素电路呈现对应的显示态。由于所述的像素电路可在线性区操作,因此对于扫描信号传递延迟的容忍度较大,借以在高解析度与高频环境下运作。另外,采用低电压驱动方式来降低像素

电路的功耗,进而符合目前的设计趋势。

[0022] 为让本发明的上述和其他目的、特征和优点能更明显易懂,下文特举较佳实施例,并配合所附附图,作详细说明如下。

附图说明

[0023] 图 1 为本发明第一实施例的电路方框图。

[0024] 图 2 为本发明第一实施例的信号波形示意图。

[0025] 图 3 为本发明第二实施例的电路方框图。

[0026] 图 4 为本发明第二实施例的信号波形示意图。

[0027] 图 5 为第一实施例的像素电路的驱动方法的步骤流程图。

[0028] 图 6 为本发明实施例的场序法控制对应的信号波形示意图。

[0029] 其中,附图标记:

[0030]	11 第一端	13 第二端
[0031]	15 第三端	21 第一端
[0032]	23 第二端	25 第三端
[0033]	31 第一端	33 第二端
[0034]	35 第三端	41 第一端
[0035]	43 第二端	45 第三端
[0036]	61 第 N-1 帧	63 第 N 帧
[0037]	65 第 N+1 帧	100 像素电路
[0038]	BB 第一色源背光	C1 电容器
[0039]	C2 电容器	D1 数据信号
[0040]	Frame 帧	G1 扫描信号
[0041]	GB 第二色源背光	SL 扫描线
[0042]	RB 第三色源背光	S1 数据信号
[0043]	DL 数据线	T1 开关元件
[0044]	T2 开关元件	T3 分压元件
[0045]	T4 分压元件	V1 电压
[0046]	V2 电压	V3 共用电压
[0047]	Vin 节点	Vp 节点
[0048]	S501~S507 方法步骤说明	

具体实施方式

[0049] 请参照图 1,图 1 为本发明第一实施例的电路方框图。如图 1 所示,本发明实施例的液晶显示器的像素电路 100 包括有开关元件 T1、开关元件 T2、分压元件 T3、电容器 C1 与电容器 C2。

[0050] 开关元件 T1 具有第一端 11、第二端 13 与第三端 15。开关元件 T1 可为 MOS 型的薄膜晶体管开关,但不以此为限。开关元件 T1 的第一端 11 为栅极。开关元件 T1 的第二端 13 为源极。开关元件 T1 的第三端 15 为漏极。开关元件 T1 的第一端 11 电性耦接于扫描线

SL。开关元件 T1 的第一端 11 接收扫描信号 G1(如图 2 所示)。开关元件 T1 的第二端 13 电性耦接于数据线 DL。开关元件 T1 的第二端 13 接收数据信号 D1(如图 2 所示)。

[0051] 开关元件 T2 具有第一端 21、第二端 23 与第三端 25。开关元件 T2 可为 MOS 型的薄膜晶体管开关,但不以此为限。开关元件 T2 的第一端 21 为栅极。开关元件 T2 的第二端 23 为源极。开关元件 T2 的第三端 25 为漏极。开关元件 T2 的第一端 21 电性耦接于开关元件 T1 的第三端 15。开关元件 T2 的第二端 23 接收电压 V1。

[0052] 电容器 C2 具有第一端(图中未标示)与第二端(图中未标示)。电容器 C2 的第一端分别电性耦接于开关元件 T2 的第一端 21、开关元件 T1 的第三端 15 与节点 Vin。电容器 C2 的第二端电性耦接于接地端。在本发明的另一个实施例中可省略电容器 C2。电容器 C2 可例如是储存电容。

[0053] 分压元件 T3 具有第一端 31、第二端 33 与第三端 35。分压元件 T3 可为 MOS 型的薄膜晶体管开关、二极管或电阻。分压元件 T3 的第一端 31 为栅极。分压元件 T3 的第二端 33 为源极。分压元件 T3 的第三端 35 为漏极。分压元件 T3 的第三端 35 接收电压 V2。分压元件 T3 的第一端 31 电性耦接于分压元件 T3 的第三端 35。分压元件 T3 的第二端 33 电性耦接于开关元件 T2 的第三端 25。另外,在本发明的另一个实施例中,当分压元件 T3 为二极管或电阻时,其可能具有两个连接端,以对应接收电压 V2 与电性耦接于开关元件 T2 的第三端 25。

[0054] 电容器 C1 具有第一端(图中未标示)与第二端(图中未标示)。电容器 C1 的第一端分别电性耦接于分压元件 T3 的第二端 33、开关元件 T2 的第三端 25 与节点 Vp。电容器 C1 的第二端接收共用电压 V3。所述的电压 V1、电压 V2 与共用电压 V3 可例如是直流电压。电容器 C1 可例如是液晶电容。另外,本发明实施例中的像素电路 100 所列出的各构件的电路架构、数量仅是举例说明,并不以此为限。

[0055] 接下来,大致说明像素电路 100 的动作过程。如图 1 所示,于开关元件 T1 关闭与开关元件 T2 关闭时,利用电压 V1、电压 V2、开关元件 T2 与分压元件 T3 所形成的分压关系,使电容器 C1 储存有第一像素电压(即节点 Vp 的端电压)。借此,像素电路 100 可呈现第一显示态(例如,亮态)。

[0056] 所述的第一像素电压的电压值可由以下式子决定: $(V2-V1)*(R1/(R1+R2))$, 其中 V1 为电压 V1 的电压值, V2 为电压 V2 的电压值, R1 为开关元件 T2 的阻抗值, R2 为分压元件 T3 的阻抗值。换句话说,电容器 C1 根据开关元件 T2 与分压元件 T3 的分压储存有第一像素电压。

[0057] 接着,于开关元件 T1 与开关元件 T2 导通时,利用电压 V1 的电压值或电位影响电容器 C1 的储存电压,以使电容器 C1 的储存电压放电(或者充电)至第二像素电压。换句话说,电容器 C1 根据电压 V1 的电压值储存有第二像素电压(即节点 Vp 的端电压)。借此,像素电路 100 可呈现第二显示态(例如,暗态)。另外,电压 V2 的电位高于第一像素电压的电位,而第一像素电压的电位高于电压 V1 的电位。

[0058] 由于开关元件 T2 不用操作在饱和区,也就是说,开关元件 T2 在线性区也可动作,所以开关元件 T2 不易受扫描信号延迟的影响而产生画面异常的现象。借此,像素电路 100 可符合高解析度(例如,1440 条扫描线与 2560 条数据线)与高频信号的使用需求。另外,电压 V1、电压 V2 与共用电压 V3 为直流电压,其中电压 V1 大约为 -5 伏特至 -10 伏特左右、

电压 V2 大约为 20 伏特至 40 伏特左右,换句话说,本发明实施例是以低电压驱动方式,所以电力消耗不高,借以符合低功耗的设计趋势。

[0059] 请一并参照图 1 与图 2,图 2 为本发明第一实施例的信号波形示意图,其中水平轴表示时间,而垂直轴表示电压。于扫描信号 G1 为低电位(例如,-6 伏特)时,开关元件 T1 与开关元件 T2 为关闭。电容器 C1 根据电压 V1 与电压 V2 的电压值储存有第一像素电压(例如,23 伏特)。于扫描信号 G1 为高电位(例如,12 伏特)时,开关元件 T1 与开关元件 T2 为导通。此时,电容器 C2 根据数据信号 D1 的高电位(例如,7 伏特)储存有一个电压值(例如,6 伏特),而电容器 C2 所储存的电压值即节点 Vin 的端电压。电容器 C1 根据电压 V1 的电压值储存有第二像素电压(例如,0.3 伏特)。然后,于扫描信号 G1 再次为低电位时,数据信号 D1 也回到低电位。

[0060] 值得一提的是,如图 2 所示,本发明第一实施例的像素电路 100 的像素电压变化(如节点 Vp 的端电压)是经由放电方式决定像素电路 100 的显示态,因此,相较于公知技术采用充电方式具有较快的反应速度。

[0061] 请参照图 3,图 3 为本发明第二实施例的电路方框图。如图 3 所示,本发明第二实施例的液晶显示器的像素电路 110 包括有开关元件 T1、开关元件 T2、分压元件 T3、分压元件 T4、电容器 C1 与电容器 C2。第二实施例与第一实施例不同之处在于:电压 V1 与电压 V2 可为直流电压或交流电压,部分电性耦接关系与第一实施例相同,以下不再赘述。同样的,在本发明的另一个实施例中亦可省略电容器 C2。

[0062] 分压元件 T4 具有第一端 41、第二端 43 与第三端 45,

[0063] 分压元件 T4 可为 MOS 型的薄膜晶体管开关、二极管或电阻。分压元件 T4 的第一端 41 为栅极。分压元件 T4 的第二端 43 为源极。分压元件 T4 的第三端 45 为漏极。分压元件 T4 的第二端 43 接收电压 V2 并电性耦接于分压元件 T3 的第一端 31 与第三端 35。分压元件 T4 的第一端 41 电性耦接于分压元件 T4 的第三端 45、电容器 C1 的第一端。另外,在本发明的另一个实施例中,当分压元件 T4 为二极管或电阻时,其可能具有两个连接端,以对应接收电压 V2 与电性耦接于电容器 C1 的第一端。

[0064] 同样的,第一像素电压的电压值可由式子 (1) 或式子 (2) 决定:

[0065] $(V2-V1)*(R1/(R1+R2)) \dots\dots\dots (1)$

[0066] $(V2-V1)*(R1/(R1+R3)) \dots\dots\dots (2)$

[0067] 其中所述的 V1 为电压 V1 的电压值,V2 为电压 V2 的电压值,R1 为开关元件 T2 的阻抗值,R2 为分压元件 T3 的阻抗值,R3 为分压元件 T4 的阻抗值。

[0068] 请一并参照图 3 与图 4,图 4 为本发明第二实施例的信号波形示意图,其中水平轴表示时间,而垂直轴表示电压。首先,于扫描信号 G1 的第一个脉冲前,开关元件 T1 与开关元件 T2 为关闭,电容器 C1 储存有第一像素电压,以使像素电路 110 呈现第一显示态。

[0069] 于扫描信号 G1 的第一个脉冲时,开关元件 T1 与开关元件 T2 为导通,电容器 C1 放电至第二像素电压,以使像素电路 110 呈现第二显示态。

[0070] 接下来,于扫描信号 G1 的第二个脉冲时,开关元件 T1 与开关元件 T2 为关闭,电容器 C1 储存有第一像素电压,以使像素电路 110 再次呈现第一显示态。

[0071] 请一并参照图 1 与图 5,图 5 为本发明第一实施例的像素电路的驱动方法的步骤流程图。如图 5 所示,首先,在步骤 S501 中,提供电压 V1 至开关元件 T2 的第二端 23(即源

极)。所述的电压 V1 可为直流电压。接着,在步骤 S503 中,提供电压 V2 至分压元件 T3 的第三端 35(即漏极)。所述的电压 V2 可为直流电压。另外,在本发明的另一个实施例中,步骤 S501 与 S503 的顺序可以交换,也可以合并为一个步骤。

[0072] 然后,在步骤 S505 中,于开关元件 T2 关闭时,根据开关元件 T2 与分压元件 T3 的分压使电容器 C1 储存有第一像素电压,以使像素电路 100 呈现第一显示态。

[0073] 接下来,在步骤 S507 中,于开关元件 T2 导通时,使电容器 C1 根据电压 V1 的电压值或电位储存有第二像素电压,以使像素电路 100 呈现第二显示态。较佳者,电容器 C1 是以放电方式到达第二像素电压。另外,本发明第一实施例的像素电路的驱动方法亦适用于第二实施例中的像素电路 110。

[0074] 本发明各实施例中像素电路的灰阶状态可透过场序法 (field sequential color) 控制的方式实现。请一并参照图 1 与图 6,图 6 为本发明实施例的场序法控制对应的信号波形示意图,其中水平轴表示时间,而垂直轴表示电压。

[0075] 首先,于第 N-1 帧 61 的时间内,开关元件 T1 与开关元件 T2 为关闭,以使像素电路 100 呈现亮态。此时,对应驱动第一色源背光 BB(例如,蓝色)点亮与关闭,并通过控制背光点亮与关闭的时间,以调配出像素电路 100 所需呈现的灰阶状态。所述的 N 为自然数。

[0076] 同样的,于第 N 帧 63 的时间内,开关元件 T1 与开关元件 T2 为关闭,以使像素电路 100 呈现亮态。此时,对应驱动第二色源背光 GB(例如,绿色)点亮与关闭,并通过控制背光点亮与关闭的时间,以调配出像素电路 100 所需呈现的灰阶状态。

[0077] 同样的,第 N+1 帧 65 的时间内,开关元件 T1 与开关元件 T2 为关闭,以使像素电路 100 呈现亮态。此时,对应驱动第三色源背光 R1(例如,红色)点亮与关闭,并通过控制背光点亮与关闭的时间,以调配出像素电路 100 所需呈现的灰阶状态。另外,所述的第一色源背光 BB、第二色源背光 GB 与 / 或第三色源背光 RB 可由背光模块(图中未示)产生。

[0078] 在本发明的另一个实施例中,可于一个帧的时间内,对应驱动第一色源背光 BB、第二色源背光 GB 与第三色源背光 RB 点亮与关闭,且第一色源背光 BB、第二色源背光 GB 与第三色源背光 RB 的点亮时间为彼此错开。或者,第一色源背光 BB、第二色源背光 GB 与第三色源背光 R1 的关闭时间为彼此错开。或者,第一色源背光 BB、第二色源背光 GB 与第三色源背光 RB 的点亮与关闭时间皆为彼此错开。

[0079] 举例来说,于第 N-1 帧 61 的时间内,开关元件 T1 与开关元件 T2 为关闭,以使像素电路 100 呈现亮态。此时,对应驱动第一色源背光 BB 点亮与关闭。接着,再对应驱动第二色源背光 GB 点亮与关闭。然后,再对应驱动第三色源背光 RB 点亮与关闭。另外,上述的色源背光的驱动方式仅为举例说明,并非用以限制色源背光的点亮顺序与数量。也就是说,于第 N-1 帧 61 的时间内,亦可只驱动一种或两种色源背光。

[0080] 综上所述,本发明的液晶显示器的像素电路及其驱动方法,利用开关元件、分压元件与储能元件所构成的像素电路,并配合扫描信号、数据信号与低电压驱动方式使像素电路呈现对应的显示态。由于所述的像素电路可在线性区操作,因此对于扫描信号传递延迟的容忍度较大,借以在高解析度与高频环境下运作。另外,采用低电压驱动方式来降低像素电路的功耗,进而符合目前的设计趋势。

[0081] 虽然本发明已以较佳实施例揭露如上,然其并非用以限定本发明,任何本领域技术人员,在不脱离本发明的精神和范围内,当可作些许的更动,因此本发明的保护范围当以

权利要求书为准。

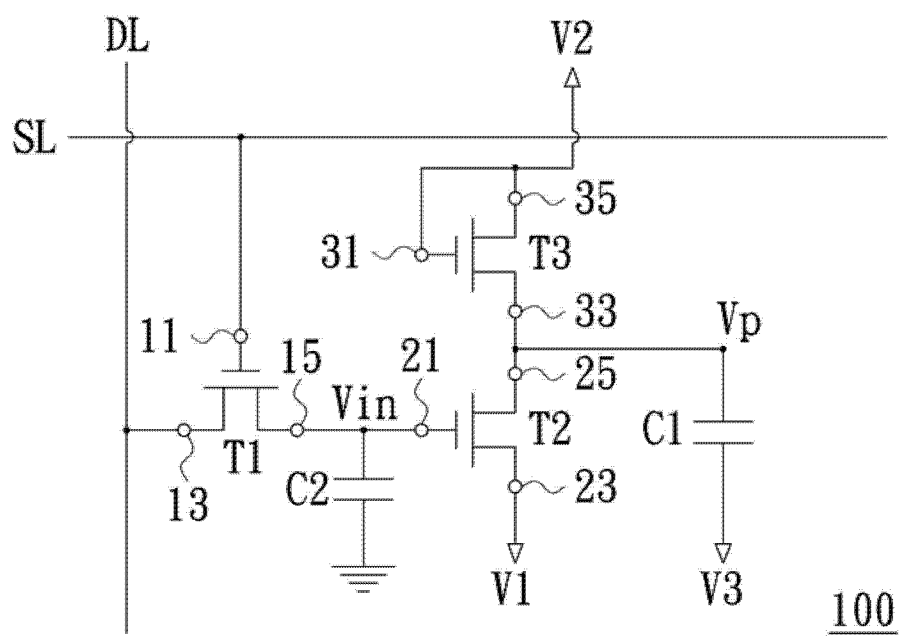


图 1

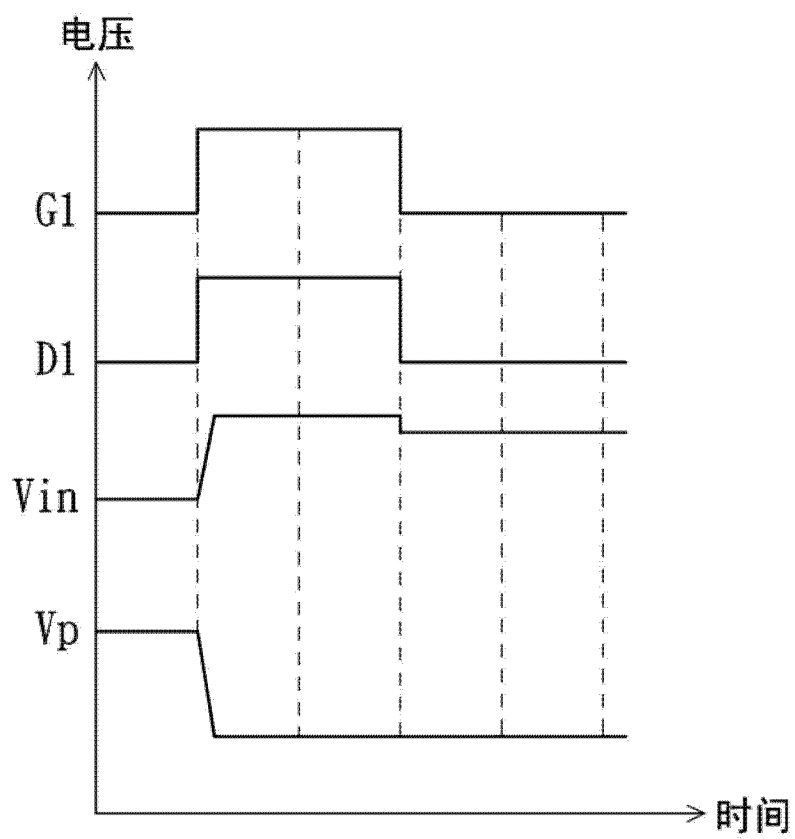


图 2

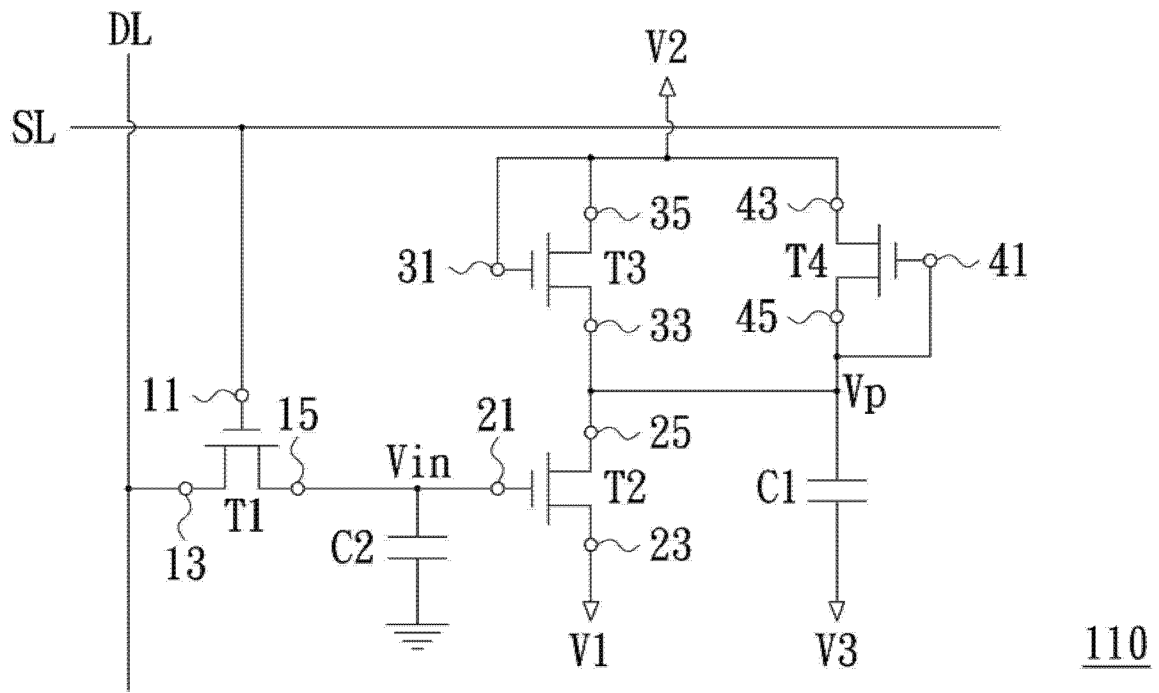


图 3

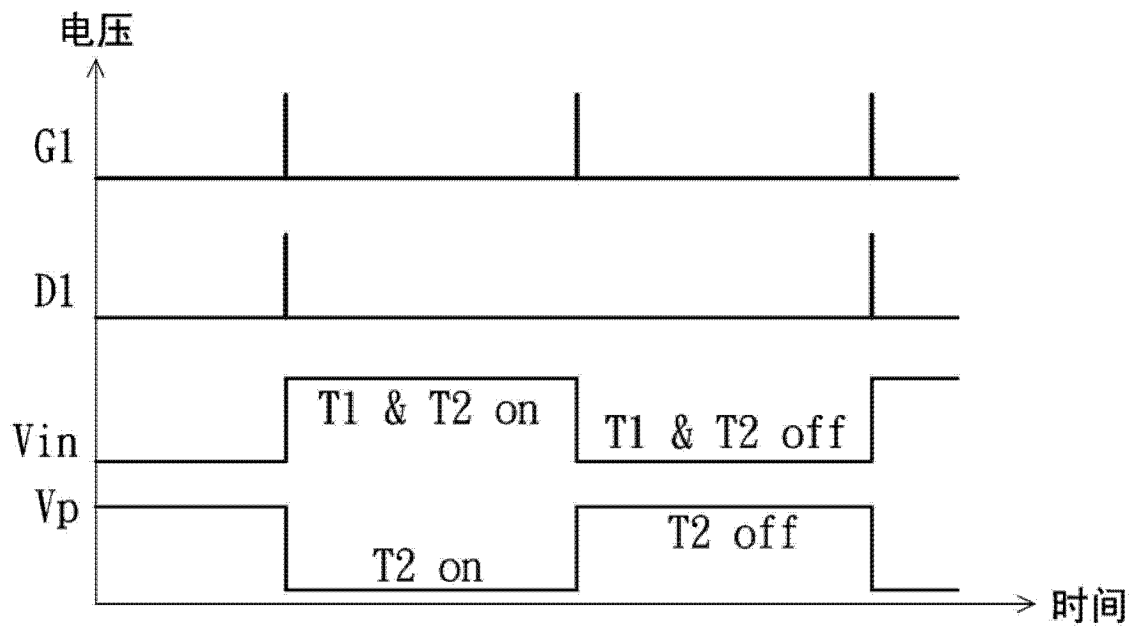


图 4

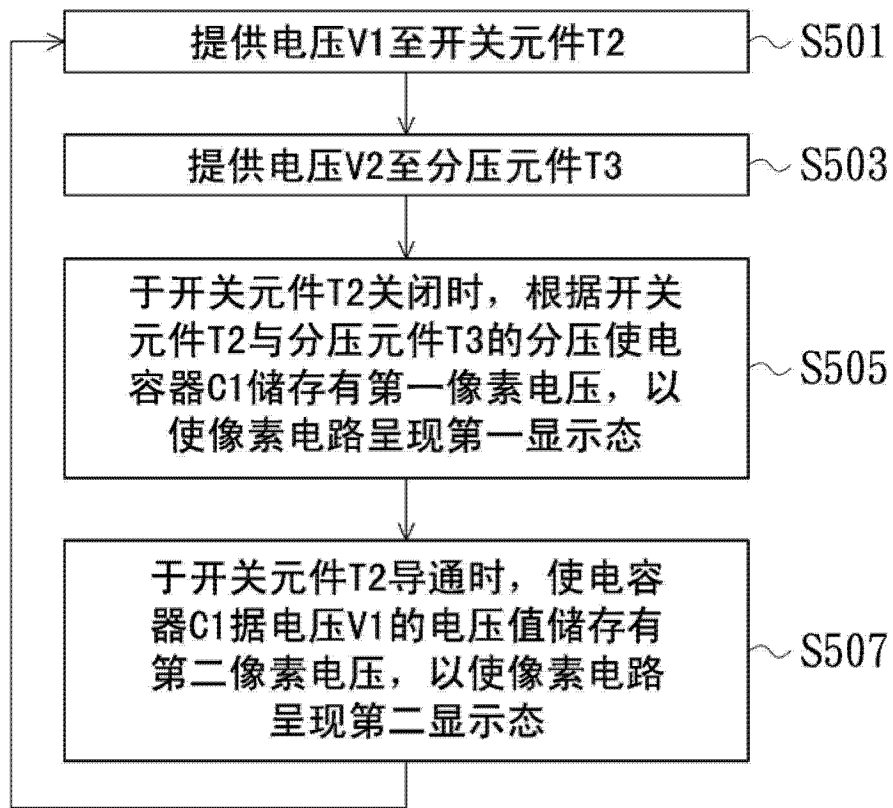


图 5

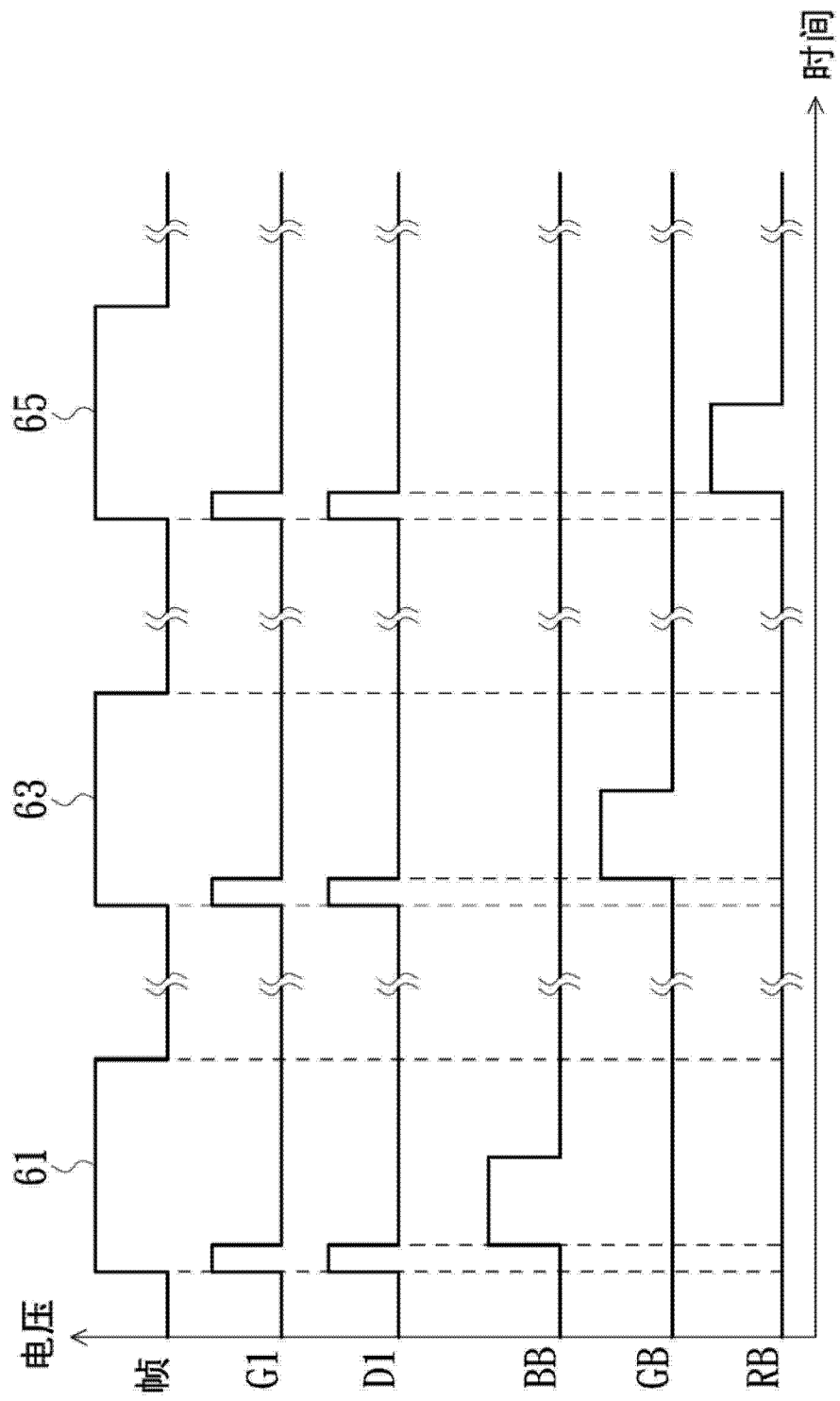


图 6

一种液晶显示器的像素电路及其驱动方法，包括有：第一开关元件，用以接收扫描信号与数据信号；第二开关元件，电性耦接于第一开关元件，并用以接收第一电压；第一分压元件，电性耦接于第二开关元件，并用以接收第二电压；及第一电容器，电性耦接于第一分压元件与第二开关元件。

