



(12)实用新型专利

(10)授权公告号 CN 209785530 U

(45)授权公告日 2019.12.13

(21)申请号 201821572191.9

(22)申请日 2018.09.26

(73)专利权人 福建华佳彩有限公司

地址 351100 福建省莆田市涵江区涵中西路1号

(72)发明人 不公告发明人

(74)专利代理机构 福州市景弘专利代理事务所 (普通合伙) 35219

代理人 林祥翔 徐剑兵

(51)Int.Cl.

G09G 3/3225(2016.01)

(ESM)同样的发明创造已同日申请发明专利

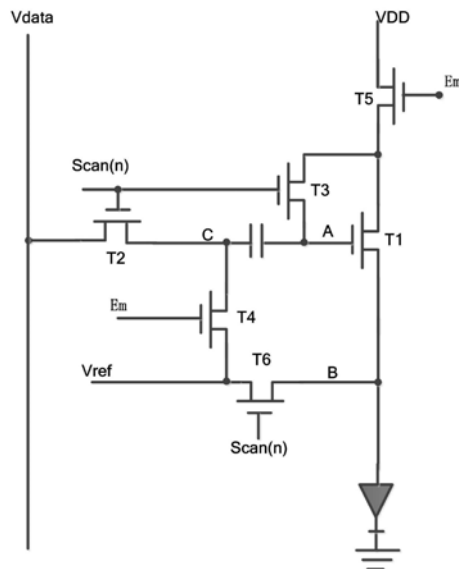
权利要求书1页 说明书3页 附图7页

(54)实用新型名称

一种像素补偿电路

(57)摘要

一种像素补偿电路,薄膜晶体管T1、T2、T4、T5、T6,所述T5的源端与工作电压VDD连接,控制端与控制信号Em连接,漏端与T1的源端连接,所述薄膜晶体管T1的源端与T2的漏端连接,T2的控制端接n级扫描信号,源端接工作电压Vdata;T1的控制端还与T4的源端连接,T4的控制端与控制信号Em连接,T4的漏端与T6的漏端连接,T6的源端与T1的漏端连接,控制端接n级扫描信号。解决液晶面板显示过程中,补偿显示电压使得液晶面板能够显示得更为均匀的问题。



1. 一种像素补偿电路,其特征在于,包括薄膜晶体管T1、T2、T4、T5、T6,所述T5的源端与工作电压VDD连接,控制端与控制信号Em连接,漏端与T1的源端连接,所述薄膜晶体管T1的源端与T2的漏端连接,T2的控制端接n级扫描信号,源端接工作电压Vdata;T1的控制端还与T4的源端连接,T4的控制端与控制信号Em连接,T4的漏端与T6的源端连接,T4的漏端还与参考电压Vref连接;T6的漏端与T1的漏端连接,控制端接n级扫描信号,还包括薄膜晶体管T3,所述T3的源端与T1的源端连接,漏端与T1的控制端连接,T3的控制端与n级扫描信号连接,还包括电容,所述电容的一端与T1的控制端连接,另一端与T4的源端连接。

一种像素补偿电路

技术领域

[0001] 本实用新型涉及液晶面板显示领域,尤其涉及一种液晶面板消除显示不均匀的电路设计。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,OLED)依驱动方式可分为被动式矩阵驱动(Passive Matrix OLED,PMOLED)和主动式矩阵驱动(Active Matrix OLED,AMOLED)两种。其中,PMOLED是当数据未写入时并不发光,只在数据写入期间发光。这种驱动方式结构简单、成本较低、较容易设计,主要适用于中小尺寸的显示器。

[0003] 最后,AM代表Active Matrix,是相对于Passive Matrix而言的,是指每个OLED像素的驱动方式。在Passive Matrix中,每个像素的控制是通过一个复杂的电极网络来实现的,从而实现某个像素的充放电,总体来说,Passive Matrix的控制方式相对速度较慢,控制精度也稍低。而与Passive Matrix不同,Active Matrix则是在每个LED上都加装了TFT和电容层,这样在某一行某一列通电激活相交的那个像素时,像素中的电容层能够在两次刷新之间保持充电状态,从而实现更快速和更精确的像素发光控制。

[0004] 由于AMOLED面板上的电压VDD于每个像素间都连接在一起,当驱动发光时,电压VDD上会有电流流过。考虑到VDD金属线本身具有阻抗,会有压降存在,造成每一像素的VDD会出现差异,导致不同像素间存在电流差异。如此一来,流经OLED的电流不同,所产生的亮度也不同,进而AMOLED面板不均匀。另外,由于制程的影响,每一像素中的薄膜晶体管的阈值电压均不相同,即使提供相同数值的电压Vdata,其所产生的电流仍然会有差异,这

[0005] 也将造成面板不均匀。此外,如果采用像素补偿电路对上述电压进行补偿,大部分补偿电路又会受限于扫描时间太短而影响补偿效果。

[0006] 有鉴于此,如何设计一种用于AMOLED面板的像素补偿电路,以有效地改进或消除上述面板不均匀等诸多缺陷,是业内相关技术人员亟待解决的一项课题。

发明内容

[0007] 为此,需要提供一种能够解决液晶面板显示过程中,补偿显示电压使得液晶面板能够显示得更为均匀的方法,

[0008] 为实现上述目的,发明人提供了一种像素补偿电路,薄膜晶体管T1、T2、T4、T5、T6,所述T5的源端与工作电压VDD连接,控制端与控制信号Em连接,漏端与T1的源端连接,所述薄膜晶体管T1的源端与T2的漏端连接,T2的控制端接n级扫描信号,源端接工作电压Vdata;T1的控制端还与T4的源端连接,T4的控制端与控制信号Em连接,T4的漏端与T6的漏端连接,T6的源端与T1的漏端连接,控制端接n级扫描信号。

[0009] 具体地,还包括薄膜晶体管T3,所述T3的源端与T1的源端连接,漏端与T1的控制端连接,T3的控制端与n级扫描信号连接。

[0010] 进一步地,还包括电容,所述电容的一端与T1的控制端连接,另一端与T4的源端

连接。

[0011] 区别于现有技术,上述技术方案本实用新型藉由五个开关、一个OLED device构成6T1C架构,从而将该像素补偿电路的运作时序依次划分为复位和阈值电压提取阶段期间、数据储存期间和发光期间,由于第四开关在复位和阈值电压提取期间、数据写入和发光期间均处于关断状态,OLED上并不会发光,延长了OLED的使用寿命。此外,T1晶体管在发光期间处于开通状态,流经OLED的电流第一晶体管的阈值电压无关,该补偿电路能补偿因TFT电性退化而造成驱动电流变化,以达到像素补偿和面板亮度均匀的效果。

附图说明

- [0012] 图1为具体实施方式所述的6T1C电路设计原理图;
- [0013] 图2为具体实施方式所述的补偿讯号示意图;
- [0014] 图3为具体实施方式所述的复位阶段示意图;
- [0015] 图4为具体实施方式所述的阈值电压提取阶段示意图;
- [0016] 图5为具体实施方式所述的电路工作时序图;
- [0017] 图6为具体实施方式所述的电路工作时序图;
- [0018] 图7为具体实施方式所述的仿真结果图。

具体实施方式

[0019] 为详细说明技术方案的技术内容、构造特征、所实现目的及效果,以下结合具体实施例并配合附图详予说明。

[0020] 图1所示的实施例中,展示了我们的6T1C电路示意图,薄膜晶体管T1、T2、T4、T5、T6,所述T5的源端与工作电压VDD连接,控制端与控制信号Em 连接,漏端与T1的源端连接,所述薄膜晶体管T1的源端与T2的漏端连接,T2的控制端接n级扫描信号,源端接工作电压Vdata;T1的控制端还与T4的源端连接,T4的控制端与控制信号Em连接,T4的漏端与T6的漏端连接,T6的源端与T1的漏端连接,控制端接n级扫描信号。具体地又如图1所示,还包括薄膜晶体管T3,所述T3的源端与T1的源端连接,漏端与T1的控制端连接,T3的控制端与n级扫描信号连接。进一步地,还包括电容,所述电容的一端与T1的控制端连接,另一端与T4的源端连接。上述设计方案即为图1所示的补偿电路原理图,总计六个TFT晶体管和一个电容,即6T1C设计,晶体管为N型结构。杉树OLED补偿电路可有效抑制驱动晶体管阈值电压变化和OVDD阻抗不均对OLED器件发光亮度的影响,具体原理将在下文中说明。

[0021] 图2是给出了本实用新型补偿讯号示意图,共计四个阶段,分别为复位阶段T1、阈值电压提取和数据写入阶段T2、维持阶段T3和发光期间T4。更具体地,在复位阶段,主要复位A和B点电压,在补偿阶段主要提取T1TFT的 V_{Th} ,在维持阶段,各电位电压不变,最后在发光阶段,在驱动OLED device时,提取OLED的驱动电压(阳极电压)实现对OLED device补偿。以下为各阶段的具体过程

[0022] 图3的实施例中展示了t1复位阶段:scan和Em讯号全部为高电位,T1~T6 TFT全部打开,此时C点电位为Vdata,A点电位为VDD,B点电位为Vref,其中VDD为高电压,保证T1TFT能够打开,Vref为低电位,保证OLED device 关闭,此阶段完成A、B和C节点电位的复位;此过程时间极短,故对不同讯号间的串扰影响较小。

[0023] 图4展示了 t_2 阈值电压提取阶段的工作模式:T5和T4TFT关闭,其它 TFT仍正常打开,C和B点电压维持不变,分别为Vdata和Vref电压,而A点电压发生变化,A点在这个阶段的起始电压为VDD,由于T1TFT打开,A点电压会慢慢变低,A点电压会经T3、T1和T6流向Vref,当A点和B点电压差 $V_{gs}(T1) = V_{th}$ 时,T1关闭,此时A点电压变为 $V_{ref} + V_{th}$ 。A点电压与T1 TFT V_{th} 相关,完成T1TFT V_{th} 提取。

[0024] 图5,scan和Em讯号都为低电位,所有的TFT都是关闭状态,故各点电位保持不变。

[0025] 图6,scan仍为低,Em讯号变成高电位,T2、T5和T4TFT打开,其它的 TFT处于关闭状态,

[0026] 此时各点电位变化如下:

[0027] 由于此时OLED处于发光阶段,B点电位为OLED驱动电压 V_{OLED}

[0028] B: V_{OLED}

[0029] T2TFT打开,C点电位由Vdata转变为Vref

[0030] C:Vref

[0031] A点电位会受到电容C耦合效应,电容C两端在 t_2 和 t_3 阶段的电压分别是Vdata (C点)和 $V_{th} + V_{ref}$ (A点),当到 t_4 阶段时,C点电压变为 V_{OLED} ,故A点电压变为:

[0032] A: $2 * V_{ref} + V_{th} - V_{data}$

[0033] 上述结果是认为A点电位是受电容100%耦合效应,即A点处电容C外无其它寄生电容。

[0034] 有饱和区电流公式 $I_{oled} = 1/2 * k * (V_{GS_T4} - V_{Th})^2$ 可得,OLED器件的最终驱动电流为:

[0035] $I_{oled} = 1/2K (2V_{ref} - V_{data} - V_{OLED})^2$ (K是与TFT的size、mobility等相关的参数),

[0036] I_{oled} 只有数据讯号与 V_{th_T1} 和VDD无关;进而补偿T1晶体管的阈值电压飘逸和VDD的 IR_{drop} 。

[0037] 图7给出本实用新型的仿真结果,与传统的2T1C比较,本实用新型的补偿电路对TFT有很好的补偿效果。

[0038] 需要说明的是,尽管在本文中已经对上述各实施例进行了描述,但并非因此限制本实用新型的专利保护范围。因此,基于本实用新型的创新理念,对本文所述实施例进行的变更和修改,或利用本实用新型说明书及附图内容所作的等效结构或等效流程变换,直接或间接地将以上技术方案运用在其他相关的技术领域,均包括在本实用新型的专利保护范围之内。

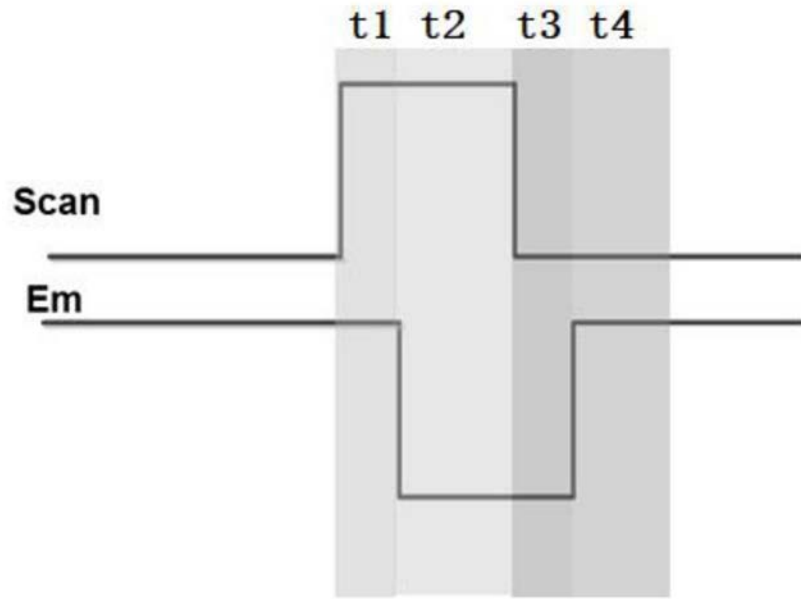


图2

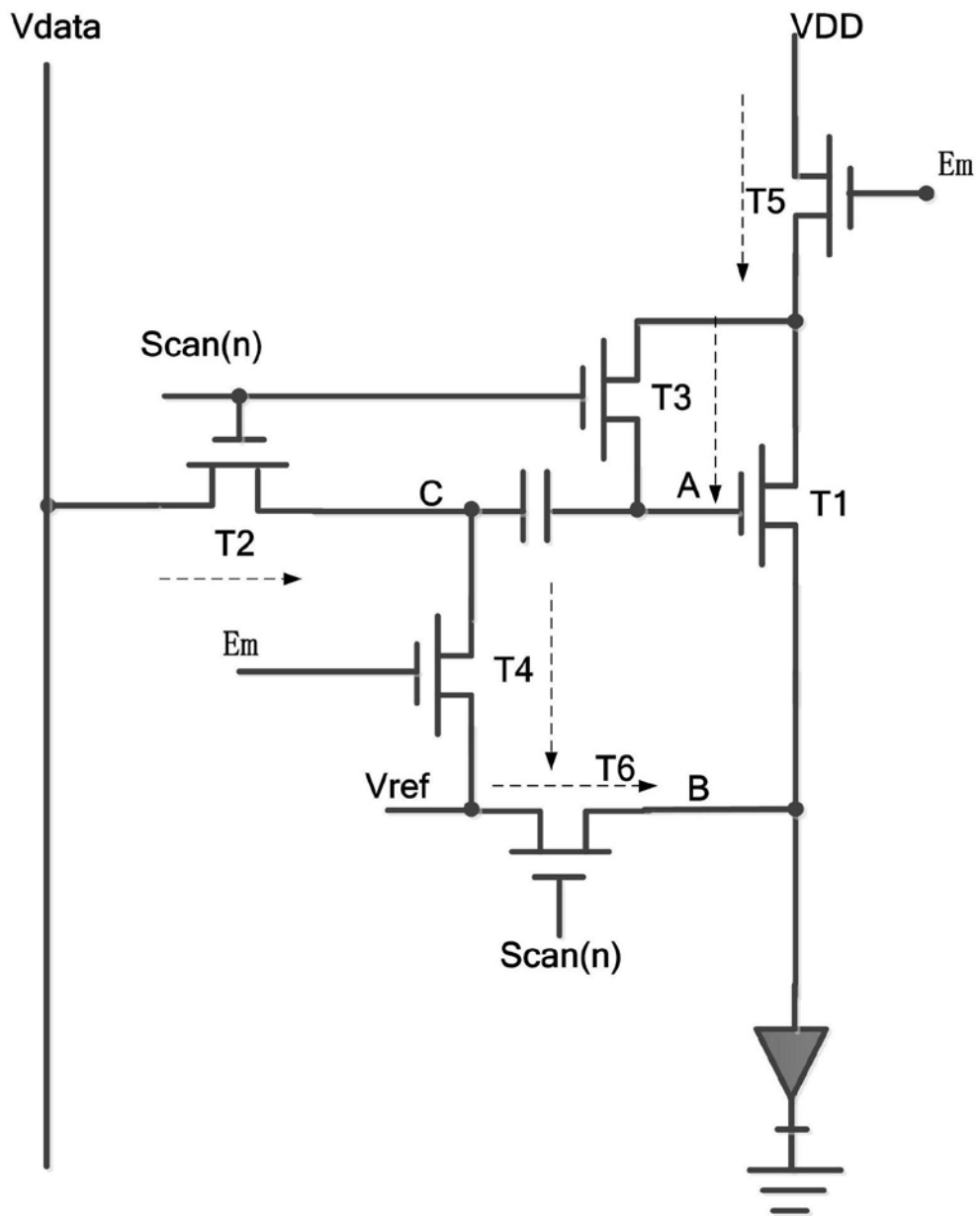


图3

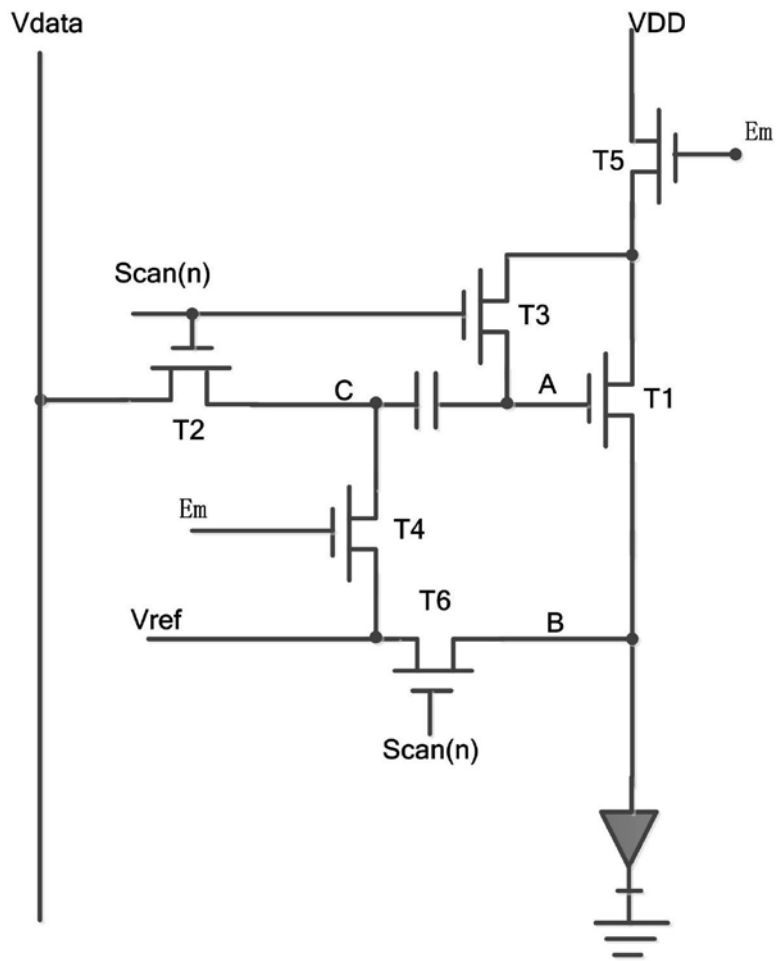


图5

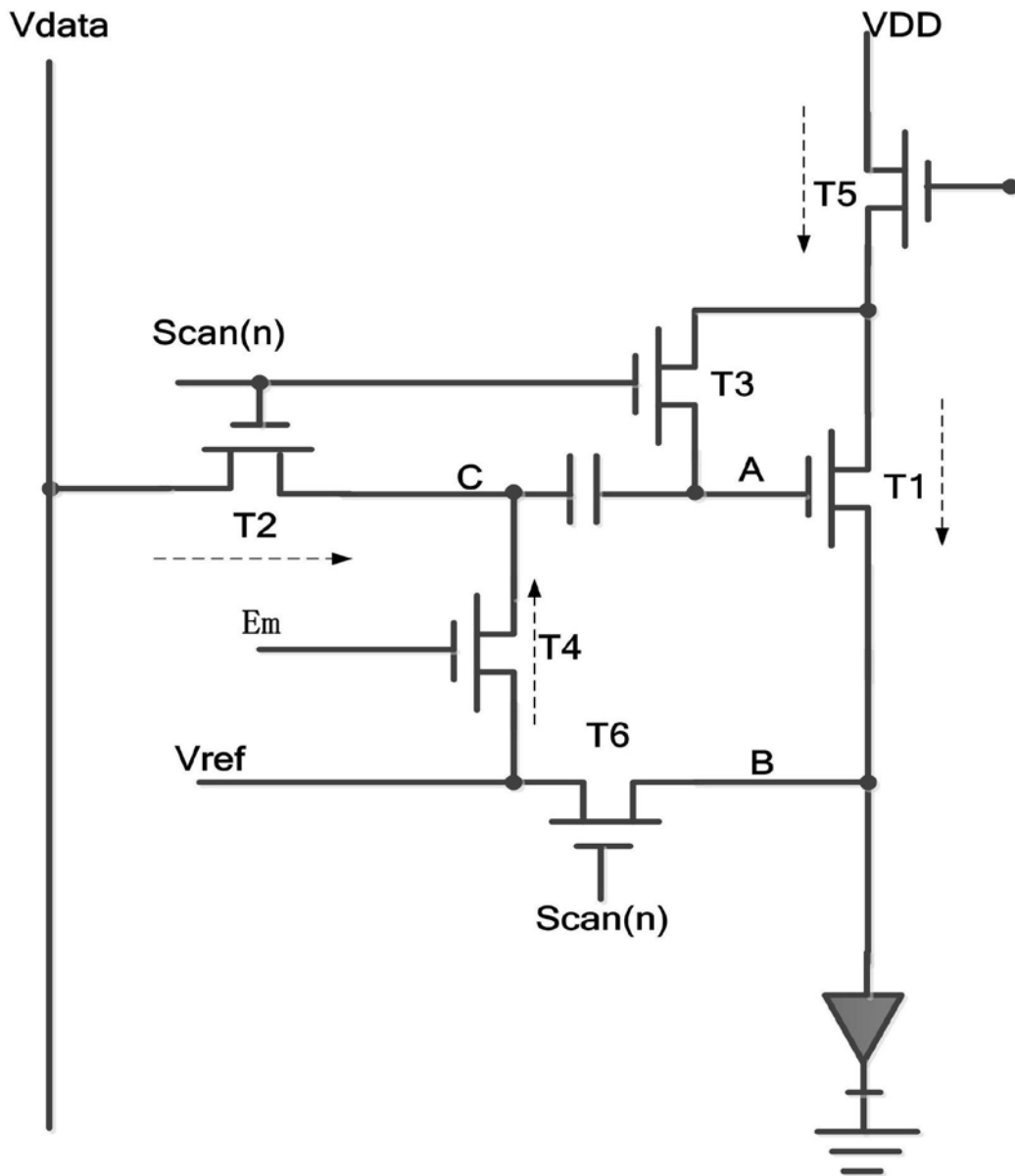


图6

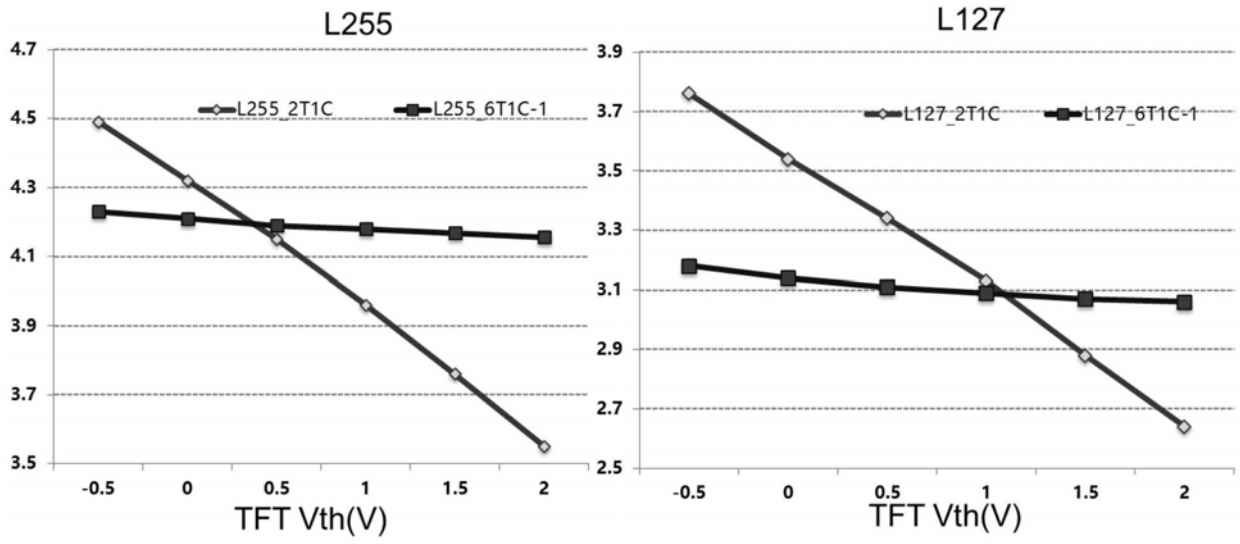


图7

专利名称(译)	一种像素补偿电路		
公开(公告)号	CN209785530U	公开(公告)日	2019-12-13
申请号	CN201821572191.9	申请日	2018-09-26
[标]发明人	不公告发明人		
发明人	不公告发明人		
IPC分类号	G09G3/3225		
代理人(译)	徐剑兵		
外部链接	Espacenet	SIPO	

摘要(译)

一种像素补偿电路，薄膜晶体管T1、T2、T4、T5、T6，所述T5的源端与工作电压VDD连接，控制端与控制信号Em连接，漏端与T1的源端连接，所述薄膜晶体管T1的源端与T2的漏端连接，T2的控制端接n级扫描信号，源端接工作电压Vdata；T1的控制端还与T4的源端连接，T4的控制端与控制信号Em连接，T4的漏端与T6的漏端连接，T6的源端与T1的漏端连接，控制端接n级扫描信号。解决液晶面板显示过程中，补偿显示电压使得液晶面板能够显示得更为均匀的问题。

