



(12)发明专利申请

(10)申请公布号 CN 110703504 A

(43)申请公布日 2020.01.17

(21)申请号 201910580270.7

G03F 1/80(2012.01)

(22)申请日 2019.06.28

(30)优先权数据

62/695348 2018.07.09 US

(71)申请人 夏普株式会社

地址 日本国大阪府堺市堺区匠町1番地

(72)发明人 平户伸一

(74)专利代理机构 深圳市赛恩倍吉知识产权代理有限公司 44334

代理人 薛晓伟 陈海云

(51)Int.Cl.

G02F 1/1337(2006.01)

G02F 1/1339(2006.01)

G02F 1/1343(2006.01)

G03F 1/56(2012.01)

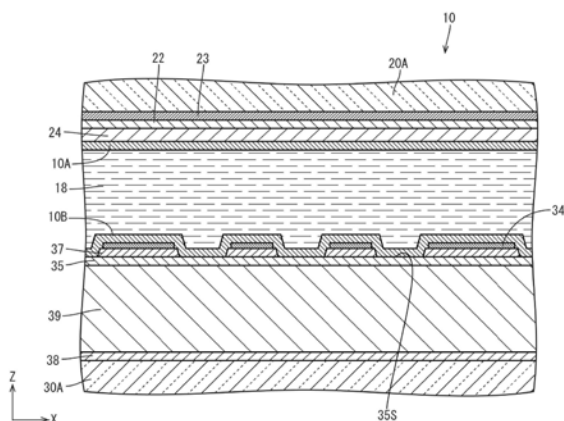
权利要求书2页 说明书9页 附图11页

(54)发明名称

显示装置、显示装置用基板及其制造方法

(57)摘要

本发明抑制施加于液晶层的电压的波动而保持稳定的同时抑制残像。显示装置用基板(30)包括:基板(30A)、共用电极(35),其配置于所述基板(30A)的上层侧、像素电极(34),其配置于与所述共用电极(35)不同的层,并在与所述共用电极(35)之间形成电场、层间绝缘膜(37),其配置于所述像素电极(34)与所述共用电极(35)的层间、以及取向膜(10B),其覆盖所述像素电极(34)和所述层间绝缘膜(37)和所述共用电极(35),且为绝缘性,所述共用电极(35)具有与所述取向膜(10B)接触的接触部(35S)。



1. 一种显示装置用基板,其特征在于,包括:
基板;
共用电极,其配置于所述基板的上层侧;
像素电极,其配置于与所述共用电极不同的层,并在与所述共用电极之间形成电场;
层间绝缘膜,其配置于所述像素电极与所述共用电极的层间;以及
取向膜,其覆盖所述像素电极和所述层间绝缘膜和所述共用电极,且为绝缘性,
所述像素电极具有与所述取向膜接触的接触部。
2. 根据权利要求1所述的显示装置用基板,其特征在于,
所述像素电极具有细长状的开口即狭缝、以及被所述狭缝隔离开的线状部;
所述共用电极以与所述像素电极重叠的方式整面状地形成。
3. 根据权利要求2所述的显示装置用基板,其特征在于,
在所述像素电极的所述狭缝与所述共用电极的层间,包含未配置所述层间绝缘膜的区域。
4. 根据权利要求2或3所述的显示装置用基板,其特征在于,
自下层侧依序配置有所述共用电极、所述层间绝缘膜、所述像素电极、所述取向膜;
所述接触部配置于所述像素电极的所述狭缝的下层侧。
5. 根据权利要求2或3所述的显示装置用基板,其特征在于,
所述接触部的平面形状呈与所述狭缝的平面形状相仿的形状。
6. 根据权利要求1至3中任一项所述的显示装置用基板,其特征在于,
所述取向膜由有机树脂材料构成。
7. 根据权利要求1至3中任一项所述的显示装置用基板,其特征在于,
所述基板具有与所述像素电极连接的薄膜晶体管;
所述薄膜晶体管的漏极电极与所述像素电极连接。
8. 一种显示装置,其特征在于,包括:
权利要求1至7中任一项所述的显示装置用基板;以及
对向基板,其以在与所述显示装置用基板之间具有内部空间的形式对向而配置。
9. 根据权利要求8所述的显示装置,其特征在于,包括:
密封部,其介于所述显示装置用基板与所述对向基板之间,围绕所述内部空间并密封所述内部空间;
在所述内部空间封入液晶。
10. 一种显示装置用基板的制造方法,其特征在于,包括:
第一成膜工序,在整面状地配置于基板的上层侧的共用电极上,形成成为层间绝缘膜的绝缘膜;
第二成膜工序,在所述绝缘膜上,形成成为像素电极的电极膜;
抗蚀剂膜形成工序,在所述第二成膜工序之后,在所述电极膜上形成抗蚀剂膜;
曝光工序,在所述抗蚀剂膜形成工序之后,经由具有与所述像素电极的薄膜图案对应的图案的掩模,选择性地对所述抗蚀剂膜的一部分进行曝光;
显影工序,在所述曝光工序之后,对所述抗蚀剂膜进行显影,形成与所述像素电极的薄膜图案对应的抗蚀剂图案;

第一蚀刻工序,在所述显影工序之后,通过将所述抗蚀剂图案作为掩模而对所述电极膜进行蚀刻,选择性地去除所述电极膜的一部分而形成所述像素电极的图案;

第二蚀刻工序,在所述第一蚀刻工序之后,通过将所述抗蚀剂图案作为掩模而对所述绝缘膜进行蚀刻,选择性地去除所述绝缘膜的一部分而形成所述层间绝缘膜的图案;以及剥离工序,剥离所述抗蚀剂图案。

11. 根据权利要求10所述的显示装置用基板的制造方法,其特征在于,在所述第一蚀刻工序以及所述第二蚀刻工序中使用不同的腐蚀剂。

12. 根据权利要求10或11所述的显示装置用基板的制造方法,其特征在于,第一蚀刻工序由使用液体的腐蚀剂的湿蚀刻法完成;第二蚀刻工序由使用气体的腐蚀剂的干蚀刻法完成。

显示装置、显示装置用基板及其制造方法

技术领域

[0001] 本发明涉及显示装置用基板、显示装置、以及显示装置用基板的制造方法。

背景技术

[0002] 作为使液晶分子在基板的板面方向(水平方向)转换的液晶显示装置,已知有以FFS(Fringe Field Switching)模式进行动作的液晶显示装置。FFS模式的液晶显示装置中,在夹持液晶的一对玻璃基板的一方,一起形成像素电极以及共用电极,这些经由层间绝缘膜配置于不同的层。通过由这些像素电极以及共用电极产生斜电场(所谓边缘电场)而控制液晶分子的取向。

[0003] 作为FFS模式的液晶显示装置用基板的一个示例,已知有下述专利文献1所记载的基板。专利文献1所记载的液晶显示装置用基板,其像素电极具有细长状的开口即狭缝、以及被狭缝隔离开的线状部(透明导电层),像素电极下层的层间绝缘膜(钝化层)的厚度形成在狭缝下以及线状部下不同。具体而言,狭缝下的层间绝缘膜的厚度形成比线状部下的层间绝缘膜的厚度薄。液晶进入该变薄的部分,由于能够增强施加于液晶层的电场强度,其结果,能够实现液晶的驱动电压的低电压化以及低耗电化。

现有技术文献

专利文献

[0004] 专利文献1:日本专利第2010-230744号公报

发明内容

本发明所要解决的技术问题

[0005] 但是,根据专利文献1所公开的制造方法,由于通过蚀刻使狭缝下的层间电极膜的厚度变薄,因此膜厚容易出现偏差。膜厚的偏差会导致施加于液晶层的电压的波动。又,专利文献1所记载的液晶显示装置用基板在构造上,容易在层间绝缘膜与配置于其上的绝缘层即取向膜的界面积存电荷。在该界面所带电荷的积存量随着液晶的驱动电压的施加时间而增大,会导致液晶层的施加电压的波动。液晶层的施加电压波动,则会成为显示装置中亮度闪烁等的原因。此外,该积存的电荷由于在关闭液晶的驱动电压的情况下也会小幅度地形成电压,因此会在显示装置中产生残像(所谓残影)。

[0006] 本发明是基于上述情况而完成的,其目的在于抑制施加于液晶层的电压的波动而保持稳定的同时抑制残像。

解决问题的手段

[0007] (1) 本发明的一实施方式是一种显示装置用基板,包括:基板、共用电极,其配置于所述基板的上层侧、像素电极,其配置于与所述共用电极不同的层,并在与所述共用电极之间形成电场、层间绝缘膜,其配置于所述像素电极与所述共用电极的层间、以及取向膜,其覆盖所述像素电极和所述层间绝缘膜和所述共用电极,且为绝缘性,所述像素电极具有与所述取向膜接触的接触部。

(2) 又, 本发明的一种实施方式除了上述 (1) 的构成之外, 是一种显示装置用基板, 其中, 所述像素电极具有细长状的开口即狭缝、以及被所述狭缝隔离开的线状部, 所述共用电极以与所述像素电极重叠的方式整面状地形成。

(3) 又, 本发明的一种实施方式除了上述 (2) 的构成之外, 是一种显示装置用基板, 其中, 在所述像素电极的所述狭缝与所述共用电极的层间, 包含未配置所述层间绝缘膜的区域。

(4) 又, 本发明的一种实施方式除了上述 (2) 或 (3) 的构成之外, 是一种显示装置用基板, 其中, 自下层侧依序配置有所述共用电极、所述层间绝缘膜、所述像素电极、所述取向膜, 所述接触部配置于所述像素电极的所述狭缝的下层侧。

(5) 又, 本发明的一种实施方式除了上述 (2) 至 (4) 的任一构成之外, 是一种显示装置用基板, 其中, 所述接触部的平面形状呈与所述狭缝的平面形状相仿的形状。

(6) 又, 本发明的一种实施方式除了上述 (1) 至 (5) 的任一构成之外, 是一种显示装置用基板, 其中, 所述取向膜由有机树脂材料构成。

(7) 又, 本发明的一种实施方式除了上述 (1) 至 (6) 的任一构成之外, 是一种显示装置用基板, 其中, 所述基板具有与所述像素电极连接的薄膜晶体管, 所述薄膜晶体管的漏极电极与所述像素电极连接。

(8) 又, 本发明的一种实施方式是一种显示装置, 包括: 具备上述 (1) 至 (7) 的任一构成的显示装置用基板、以及对向基板, 其以在与所述显示装置用基板之间具有内部空间的形式对向配置。

(9) 又, 本发明的一种实施方式除了上述 (8) 的构成之外, 是一种显示装置, 包括: 密封部, 其介于所述显示装置用基板与所述对向基板之间, 围绕所述内部空间并密封所述内部空间, 在所述内部空间封入液晶。

(10) 又, 本发明的一种实施方式是一种显示装置用基板的制造方法, 包括: 第一成膜工序, 在整面状地配置于基板的上层侧的共用电极上, 形成成为层间绝缘膜的绝缘膜、第二成膜工序, 在所述绝缘膜上, 形成成为像素电极的电极膜、抗蚀剂膜形成工序, 在所述第二成膜工序之后, 在所述电极膜上形成抗蚀剂膜、曝光工序, 在所述抗蚀剂膜形成工序之后, 经由具有与所述共用电极的薄膜图案对应的图案的掩模, 选择性地对所述抗蚀剂膜的一部分进行曝光、显影工序, 在所述曝光工序之后, 对所述抗蚀剂膜进行显影, 形成与所述像素电极的薄膜图案对应的抗蚀剂图案、第一蚀刻工序, 在所述显影工序之后, 通过将所述抗蚀剂图案作为掩模而对所述电极膜进行蚀刻, 选择性地去除所述电极膜的一部分而形成所述像素电极的图案、第二蚀刻工序, 在所述第一蚀刻工序之后, 通过将所述抗蚀剂图案作为掩模而对所述绝缘膜进行蚀刻, 选择性地去除所述绝缘膜的一部分而形成所述层间绝缘膜的图案、以及剥离工序, 剥离所述抗蚀剂图案。

(11) 又, 本发明的一种实施方式除了上述 (10) 之外, 是一种显示装置用基板的制造方法, 其中, 在所述第一蚀刻工序以及所述第二蚀刻工序中使用不同的腐蚀剂。

(12) 又, 本发明的一种实施方式除了上述 (10) 或 (11) 之外, 是一种显示装置用基板的制造方法, 其中, 第一蚀刻工序由使用液体的腐蚀剂的湿蚀刻法完成, 第二蚀刻工序由使用气体的腐蚀剂的干蚀刻法完成。

发明效果

[0008] 根据本发明,能够抑制施加于液晶层的电压的波动而保持稳定的同时抑制残像。

附图说明

[0009] 图1是表示本发明第一实施方式的液晶面板与柔性基板的连接构成的俯视图。

图2是表示液晶面板整体的截面构成的截面图。

图3是表示构成液晶面板的阵列基板的显示区域中的配线构成的俯视图。

图4是图3的IV-IV线截面图。

图5是图3的V-V线截面图。

图6是用于说明阵列基板的制造工序的流程图。

图7是用于说明阵列基板的另一制造工序的流程图。

图8A是表示第一蚀刻工序以及第二蚀刻工序所进行的处理1的图。

图8B是表示第一蚀刻工序以及第二蚀刻工序所进行的处理2的图。

图8C是表示第一蚀刻工序以及第二蚀刻工序所进行的处理3的图。

图9是比较例1的阵列基板的截面图。

图10是表示比较实现1的结果的图表。

具体实施方式

[0010] <第一实施方式>

通过图1至图5对本发明的第一实施方式进行说明。本实施方式中,例示了液晶显示装置(显示装置)100所具备的液晶面板(显示面板)10。此外,在各附图的一部分标示有X轴、Y轴以及Z轴,并以各轴方向在各附图中成为共同方向的方式进行描绘。又,在图2、4、5、8A、8B以及8C中,将图的上侧设定为液晶面板10的表侧,将下侧设定为背侧。

[0011] 如图1的俯视图所示,液晶显示装置100至少包括:能够显示图像的液晶面板10、驱动液晶面板10的驱动器(面板驱动部、驱动电路部)12、从外部对驱动器12供给各种输入信号的控制电路基板(外部的信号供给源)16、电连接液晶面板10与外部的控制电路基板13的柔性基板(外部连接部件)14、以及相对于液晶面板10配置于背侧且为对液晶面板10照射用于显示的光的外部光源的背光源装置(未图示)。

[0012] 如图1所示,液晶面板10整体呈纵向长的方形状(矩形状),其内面被划分为,能够显示图像且配置于中央侧的显示区域(有源区域)AA、以及以围绕显示区域AA的形式配置于外周侧并在俯视时呈框状(框形状)的非显示区域(非有源区域)NAA。该液晶面板10中的短边方向与各附图的X轴方向一致,长边方向与各附图的Y轴方向一致,另外,板厚方向与Z轴方向一致。此外,图1中,单点划线表示显示区域AA的外形,比该单点划线靠外侧的区域为非显示区域NAA。

[0013] 如图2的截面图所示,液晶面板10至少具有:一对基板20、30、夹持于两个基板20、30之间且包含光学特性随着电场施加而变化的物质即液晶分子的液晶层(内部空间)18、以及通过以围绕液晶层18的形式介于两个基板20、30之间而以维持液晶层18的厚度程度的单元间隙的状态密封液晶层18的密封部40。一对基板20、30中表侧(正面侧)为CF基板(对向基板、彩色滤光片基板)20,背侧(背面侧)为阵列基板(显示装置用基板、有源矩阵基板、TFT基板)30。CF基板20以及阵列基板30分别在玻璃制的玻璃基板(基板)20A、30A的内面侧层叠各

种膜而形成。密封部40在液晶面板10中配置于非显示区域NAA,并在俯视(从相对于两基板20、30的板面的法线方向观察)时呈与非显示区域NAA相仿的纵向长的大致框状。此外,在两个基板20、30的外面侧分别贴设有偏振板10C、10D。

[0014] 如图3所示,在阵列基板30的显示区域AA中的内面侧(液晶层18侧、与CF基板20的对置面侧),以矩阵状(行列状)并列设置多个开关元件即TFT(Thin Film Transistor,薄膜晶体管)32以及像素电极34,并配设为呈格子状的栅极配线(扫描线)36G以及源极配线(数据线、信号线)36S围绕这些TFT32以及像素电极34的周围。栅极配线36G以从与源极配线36S交叉的部位的附近与源极配线36S平行地延伸的形式分支。源极配线36S也以从与栅极配线36G交叉的部位的附近与栅极配线36G平行地延伸的形式分支。并且,栅极配线36G分支而延伸的前端部与源极配线36S分支而延伸的前端部在俯视时重叠,在其重叠的部位设置有TFT32。在栅极配线36G的分支的前端部以及源极配线36S的分支的前端部分别形成有TFT32的栅极电极32G以及TFT32的源极电极32S。

[0015] 栅极配线36G以及栅极电极32G由层叠了钨(W)以及钼(Mo)等的金属膜的金属层叠膜构成。源极配线36S、源极电极32S以及漏极电极32D由相同材料构成,由依序层叠了钼(Mo)构成的层、铝(Al)构成的层、钼(Mo)构成的层的金属层叠膜构成。

或者,栅极配线36G以及栅极电极32G由层叠了钛(Ti)、铝(Al)、氮化钛(TiN)的金属膜的金属层叠膜构成。源极配线36S、源极电极32S以及漏极电极32D由相同材料构成,可以为依序层叠了钛(Ti)构成的层、铝(Al)构成的层的金属层叠膜。

[0016] 像素电极34具有至少一个以上(本实施方式中为三个)的略微弯曲的细长状的开口即狭缝34A。由此,像素电极34的平面形状成为并行地形成有多个(本实施方式中为四个)被狭缝34A隔离开的线状部34B的梯子状。

[0017] 如图4(图3的IV-IV线截面图)所示,在像素电极34的下层侧以与像素电极34重叠的形式形成有由整面状的图案构成的共用电极35。像素电极34以及共用电极35由ITO(Indium Tin Oxide)等透明导电材料构成。在像素电极34的线状部34B与共用电极35的层间配置有层间绝缘膜37。层间绝缘膜37由氮化硅(SiN_x)、氧化硅(SiO_2)等无机绝缘材料构成,其膜厚为 $0.15\mu\text{m}$ 至 $0.5\mu\text{m}$ 左右。在这些上层侧以覆盖层叠的共用电极35和层间绝缘膜37和像素电极34的方式形成有由有机绝缘材料(例如聚酰亚胺树脂)构成的取向膜10B。取向膜10B在基板30中配置于最内侧(液晶层18的附近),与液晶层18接触并具有使液晶层18所包含的液晶分子取向的作用。取向膜10B除了两个基板20、30中的显示区域AA之外,整面状地形成于整个非显示区域NAA。在像素电极34的狭缝34A下存在未配置层间绝缘膜37的区域,也在该区域形成取向膜10B。由此,在狭缝34A下,取向膜10B与共用电极35接触,产生在共用电极35的上面中与取向膜10B接触的部分即接触部35S。

[0018] 在共用电极35施加标准电位,通过由TFT32控制施加于像素电极34的电位,在像素电极34与共用电极35之间施加规定的电压,产生电场。通过在像素电极34的线状部34B与共用电极35之间产生的电场,在液晶层18,除了沿阵列基板30的板面的成分,形成包含相对于阵列基板30的板面的法线方向的成分的边缘电场(斜电场),因此能够转换液晶层18所包含的液晶分子的取向状态。也就是说,本实施方式的液晶面板10的动作模式被设定为FFS(Fringe Field Switching)模式。FFS模式的液晶面板开口率高,且能够确保充分的透射光量并能够实现高视角性能。

[0019] 此外,图4中,层间绝缘膜37的截面形状呈梯形,覆盖层间绝缘膜37的取向膜10B也与此相仿的形状形成于上层,但这是导因于后述的制造方法,层间绝缘膜37的截面形状也可以为方形等。又,层间绝缘膜37的上面从线状部34B的宽度方向的两方的边缘部以相同的长度(一方的边缘部各为 $0.1\mu\text{m}$ 至 $0.5\mu\text{m}$ 左右)延伸,但这也是导因于后述的制造方法,不一定需要延伸。

[0020] 在共用电极35的下层侧,自玻璃基板30A侧依序层叠形成有栅极绝缘膜38、平坦化膜39的各种绝缘膜。栅极绝缘膜38以及平坦化膜39以均匀的膜厚形成于玻璃基板30A上的大致整个区域。栅极绝缘膜38例如由硅氧化膜(SiO_x)等的透明的无机绝缘材料构成,在栅极电极32G与后述的半导体膜33之间进行绝缘。平坦化膜39例如由丙烯酸树脂(PMMA等)、聚酰亚胺树脂等透明的有机绝缘材料构成,其膜厚比其他绝缘膜(栅极绝缘膜38以及层间绝缘膜37)厚,例如为 $1.6\mu\text{m}$ 至 $2.0\mu\text{m}$ 左右。通过该平坦化膜39,阵列基板30的表面被平坦化。

[0021] 接着,对TFT32进行详细的说明。如图5(图3的V-V线截面图)所示,TFT32以从形成于玻璃基板30A上的栅极电极32G在上层侧层叠的形式配置。TFT32中,在栅极电极32G的上层侧以架设源极电极32S与漏极电极32D之间的形式形成有半导体膜33。源极电极32S以及漏极电极32D经由其下层侧的半导体膜33间接地电连接,该半导体膜33中的两电极32S、32D之间的桥部分作为漏极电流流动的沟道区域而发挥功能。在半导体膜33能够使用IGZO(Indium Gallium Zinc Oxide)等的氧化物半导体。

[0022] 在TFT32的漏极电极32D侧以上下贯通平坦化膜39的形式形成有接触孔CH,漏极电极32D在接触孔CH的开口内露出。像素电极34以横跨该接触孔CH的形式形成于层间绝缘膜37的上层侧的一部分,像素电极34通过接触孔CH与漏极电极32D连接。

[0023] 另一方面,如图5所示,在CF基板20的显示区域AA中的内面侧,在与阵列基板30侧的各像素电极34呈对置状的位置以矩阵状并列设置有多个彩色滤光片22。彩色滤光片22是以规定的顺序重复并列配置R(红色)、G(绿色)、B(蓝色)三种颜色的着色膜而成。在各彩色滤光片22之间形成有用于防止混色的格子状的遮光膜(黑矩阵)23。遮光膜23配置为俯视时与上述栅极配线36G以及源极配线36S重叠。在彩色滤光片22以及遮光膜23的表面设置有外涂膜24。又,在外涂膜24的表面设置有未图示的感光间隔物。此外,在该液晶面板10中,通过彩色滤光片22中的R、G、B三种颜色的着色膜以及它们对置的三个像素电极34的组而构成显示单位即一个显示像素。显示像素由具有R的彩色滤光片22的红色像素、具有G的彩色滤光片22的绿色像素、以及具有B的彩色滤光片22的蓝色像素构成。这些各个颜色的显示像素通过在液晶面板10的板面中沿着行方向(X轴方向)反复并列配置而构成显示像素群,沿着列方向(Y轴方向)并列配置有多个该显示像素群。又,在CF基板20中在最内侧并与液晶层18接触的层形成有与阵列基板30的取向膜10B相同的取向膜10A。

[0024] 以上为本实施方式的液晶面板10的构成,接着,对上述构成的液晶面板10的制造方法进行说明。在阵列基板30的制造方法中,以图5所示的层叠形式在玻璃基板30A上依序形成各种薄膜的薄膜图案。各种薄膜的薄膜图案由图6或7所示的各制造工序形成,通过重复进行这些工序,在玻璃基板30A上层叠多个薄膜图案。

[0025] 在本实施方式的阵列基板30的制造工序中,首先按照图6所示的制造工序,在玻璃基板30A上的整个区域形成构成栅极配线36G以及栅极电极32G的金属层叠膜(薄膜的一个示例)(第一成膜工序S10)。其次,在所形成的金属层叠膜上的整个区域涂布正型的抗蚀剂

膜,在金属层叠膜上形成抗蚀剂膜(抗蚀剂膜形成工序S20)。

[0026] 接着,准备具有与所形成的栅极配线36G以及栅极电极32G的图案对应的部分已被遮光的图案的掩模,并经由该掩模选择性地对抗蚀剂膜的一部分进行曝光(曝光工序S30)。其结果,该掩模的图案转印到形成于金属层叠膜上的抗蚀剂膜。即,抗蚀剂膜中,与所形成的栅极配线36G以及栅极电极32G的图案对应的部分之外的部分被曝光。

[0027] 再来,将玻璃基板30A浸渍于TMAH(Tetra Methyl Ammonium Hydroxide)水溶液等的显影液,对抗蚀剂膜进行显影(显影工序S40)。其结果,抗蚀剂膜中,在曝光工序S30被光照射的部分被去除,同时未被光照射的部分残留,而形成抗蚀剂图案。

[0028] 接着,通过将形成于金属层叠膜上的抗蚀剂图案作为掩模而对金属层叠膜进行蚀刻来去除金属层叠膜的一部分(第一蚀刻工序S50)。此外,不限定对金属层叠膜进行蚀刻的方法。由此,金属层叠膜中,不与抗蚀剂图案重叠的部分被去除,而形成与抗蚀剂图案相同图案形状的薄膜图案。再来,从薄膜图案上剥离抗蚀剂图案(抗蚀剂剥离工序S60)。具体而言,使用有机溶剂等的剥离液剥离抗蚀剂图案。由此,薄膜图案在玻璃基板30A上露出。通过以上工序,在玻璃基板30A上形成栅极配线36G以及栅极电极32G的薄膜图案。

[0029] 其次,关于构成栅极绝缘膜38的无机材料,依序进行上述第一成膜工序S10至上述抗蚀剂剥离工序S60的各工序,在栅极配线36G以及栅极电极32G的薄膜图案上形成栅极绝缘膜38的薄膜图案。之后,关于形成于栅极绝缘膜38的上层侧的各种薄膜、即、构成半导体膜33的氧化物半导体、源极配线36S、源极电极32S、以及构成漏极电极32D的金属层叠膜、构成平坦化膜39的丙烯酸树脂膜、构成共用电极35的透明电极膜的各个,从下层侧依序重复进行上述第一成膜工序至上述抗蚀剂剥离工序的各工序。

[0030] 并且,形成共用电极35的薄膜图案后,层间绝缘膜37以及像素电极34按照如图7所示的各制造工序形成薄膜图案。具体而言,首先在第一成膜工序S10形成构成层间绝缘膜37的无机绝缘膜IF,在该无机绝缘膜IF上形成构成像素电极34的透明电极膜ITO(第二成膜工序S15)。接着,通过上述的抗蚀剂膜形成工序S20、曝光工序S30、以及显影工序S40在透明电极膜ITO上形成抗蚀剂图案RP。再来,将抗蚀剂图案RP作为掩模对透明电极膜ITO进行蚀刻(第一蚀刻工序S50,参照图8A)。该蚀刻优选以液体作为腐蚀剂的湿蚀刻,腐蚀剂例如能够使用草酸。此外,湿蚀刻时,由于腐蚀剂会绕入抗蚀剂图案RP的下面,因此透明电极膜ITO的薄膜图案的外周比抗蚀剂图案RP的外周,内侧被略微侵蚀。由此,像素电极34的线状部34B的宽度W34略微小于抗蚀剂图案RP的宽度。

[0031] 接着,在第二蚀刻工序S55中,将透明电极膜ITO的薄膜图案上的抗蚀剂图案RP作为掩模而对构成层间绝缘膜37的无机绝缘膜IF进行蚀刻(参照图8B)。第二蚀刻工序的腐蚀剂使用不与透明电极膜ITO反应且能够选择性地去除无机绝缘膜IF的腐蚀剂。该蚀刻优选以气体作为腐蚀剂的干蚀刻,腐蚀剂例如能够使用四氟化碳(CF₄)、氧气(O₂)的混合气体。此外,进行干蚀刻时,由于腐蚀剂难以到达无机绝缘膜IF的下侧而难以进行蚀刻,因此层间绝缘膜37的截面呈梯形状。又,干蚀刻的情况下,由于腐蚀剂难以绕入抗蚀剂图案RP的下面,因此层间绝缘膜37的上面的宽度W37与抗蚀剂图案RP的宽度大致一致。因此,层间绝缘膜37的上面的宽度W37略微大于上述的像素电极34的线状部34B的宽度W34。

[0032] 由于第一蚀刻工序S50与第二蚀刻工序S55使用相同的抗蚀剂图案RP来作为掩模,因此像素电极34与层间绝缘膜37呈大致相同的形状。又,在像素电极34的狭缝34A下设置去

除了层间绝缘膜37的区域37A。形成构成层间绝缘膜37的无机绝缘膜IF的薄膜图案后,通过抗蚀剂剥离工序S60,从构成像素电极34的透明电极膜ITO的薄膜图案上剥离抗蚀剂图案。

[0033] 根据上述的顺序,在玻璃基板30A上形成构成阵列基板30的全部薄膜图案,在其表面涂布构成取向膜10B的聚酰亚胺树脂而完成阵列基板30(参照图8C)。此时,由于取向膜10B进入去除了层间绝缘膜37的区域37A而覆盖共用电极35,因此在共用电极35的上面产生与取向膜10B接触的接触部35S。接触部35S的平面形状呈与像素电极34的狭缝34A相仿的形状。

[0034] 在此对CF基板20的制造方法进行简单的说明。在CF基板20的制造过程中,首先在玻璃基板20A上形成遮光膜23,通过光刻法加工成大致格子状。遮光膜23例如由含有碳的树脂形成。其次,在期望的位置形成构成彩色滤光片22的各着色部。接着,以覆盖遮光膜23以及彩色滤光片22的形式形成作为保护膜的透明的绝缘膜。该绝缘膜例如由二氧化硅(SiO_2)、氮化硅(SiN_2)、具有热反应性的环氧树脂、具有紫外线硬化性且能够图案化的丙烯酸树脂的任一形成。其后,在绝缘膜的表面形成取向膜10A。

[0035] 分别完成形成有阵列基板30的玻璃基板30A以及形成有CF基板20的玻璃基板20A,沿着阵列基板30的外形形状在玻璃基板30A上涂布密封部40,通过经由密封部40贴合两玻璃基板20A、30A来形成贴合基板。其次,关于贴合基板,在阵列基板30与CF基板20之间注入液晶层18,在两个基板20、30之间填充液晶层18。之后,通过分别在两基板20、30的外面侧贴设偏振板10C、10D来完成液晶面板10。

[0036] 接着,对上述本实施方式的液晶面板10的构成以及其制造方法的作用以及效果进行说明。在上述构成的液晶面板10中,取向膜10B与共用电极35的上面在接触部35S中接触,能够使积存于液晶层18与取向膜10B的界面的电荷从取向膜10B向共用电极35流出。又,由于在像素电极34的狭缝34A下去除了层间绝缘膜37,因此能够像现有技术一样,在狭缝34A下的层间绝缘膜37与取向膜10B的界面积存电荷。如此,由于消除了电荷的积存,因此能够抑制余像的发生并能够抑制施加于液晶层的电压的波动而使电压稳定。

[0037] <比较实验1>

为了证实上述的作用以及效果进行了比较实验1。在比较实验1中,将去除了像素电极34的狭缝34A下的层间绝缘膜37并包括共用电极35与取向膜10B接触的接触部35S的例子定义为实施例1,将如图9所示,以均匀的膜厚形成层间绝缘膜37,取向膜10B不与共用电极35接触的例子定义为比较例1,并对实施例1以及比较例1进行了亮度闪烁的评价。

作为取向膜10B使用了光水平取向膜,所述光水平取向膜为具有环丁烷骨架的四羧酸二酐与二胺的聚合物,实施偏振光照射的光取向处理时,通过选择性地分解与该偏振方向大致平行的聚合物主链并使其进行升华反应而呈现取向性。膜形成通过柔性版印刷进行图案印刷,烧制后的膜厚为100nm,之后隔着截止240nm以下的波长滤光片照射成为线栅偏振光(消光比50:1)的紫外光300mJ/Cm²,并通过以230℃烧制30分钟而对液晶进行水平取向处理。

又,作为以膜厚200nm、1mmφ大小的透明电极以及铝电极夹成三明治状的单元而对此时的取向膜10B的膜体积电阻进行测量时,在暗室环境下为 $2 \times 10^{15} \Omega \text{ cm}$,照射LED背光时为 $7 \times 10^{13} \Omega \text{ cm}$ 。

[0038] 对像素电极34施加+2.5V的电压,测量灰色灰度级的画面显示中的闪烁率,并对相

对于电压的施加时间的闪烁率的随时间的变化进行图表化而评价了亮度闪烁。闪烁率为相对于亮度率的平均振幅的以亮度闪烁的振幅半值宽度的比来定义的值,该测定使用了横河电机(股份)制的[多媒体显示仪表3298F]。由于闪烁率越高则亮度的波动大,且闪烁大,因此显示质量低。

[0039] 参照图10的图表对比较实验1的实验结果进行说明。如单点划线的图表所示,比较例1的液晶面板,在施加5分钟的电压时,闪烁率急剧上升而成为10%以上。又,之后闪烁率也随着电压的施加时间而慢慢增大,其结果,在经过30分钟后达到15%左右。其原因应为,施加电压时,电荷积存于液晶层与取向膜的界面以及取向膜与层间绝缘膜的界面,而电荷的积存量会随着施加时间的经过而增大。另一方面,如实线的图表所示,实施例1的液晶面板,即使在施加电压后,其闪烁率也小至小于2.0%,并且在经过30分钟后闪烁率仍然小。其原因应为,取向膜与共用电极的上面接触,积存于液晶层与取向膜的界面的电荷通过接触面而向共用电极流出。又,由于在像素电极的狭缝下去除了层间绝缘膜,因此可以说在狭缝下的层间绝缘膜与取向膜的界面原本就没有电荷积存。

[0040] 又,能够通过上述的制造方法轻易地实现本实施方式的构成。即,能够通过将用于像素电极34的薄膜图案形成(第一蚀刻工序S50)的抗蚀剂膜直接用在层间绝缘膜37的薄膜图案形成(第二蚀刻工序S55),并在各蚀刻工序使用不同的腐蚀剂,而在像素电极34的狭缝34A下轻易地去除层间绝缘膜37。并且,在从这些上层涂布取向膜10B时,能够在去除了层间绝缘膜37的区域轻易地形成共用电极35中与取向膜10B接触的接触部35S。

[0041] <其他实施方式>

本发明不限于通过上述记载以及附图而进行说明的实施方式,例如下述实施方式也包含在本发明的技术范围内。

(1) 在上述实施方式中,虽然示出了像素电极为梯子状的例子,但是能够适当地变更狭缝的数量以及形状。像素电极的形状可以是阶梯状、狭缝的开口的一端打开的梳状。

(2) 上述实施方式中的栅极配线、栅极电极、源极配线、源极电极、漏极电极以及各种绝缘膜的薄膜图案为一个示例,能够进行适当地变更。

(3) 在上述实施方式中,虽然示出了栅极配线、栅极电极、源极配线、源极电极、漏极电极由金属层叠膜构成的例子,但是能够适当地变更用于层叠的各层的金属材料,也可以是由一种金属材料构成的单层膜。又,虽然示出了构成TFT的沟道部的半导体膜由氧化物半导体材料构成的例子,但是也能够使用非晶硅等其他的半导体材料。

(4) 在上述实施方式中,虽然示出了开关元件为TFT的例子,但是也可以是其他半导体元件,又,根据其构成等,在平坦化膜与开关元件之间也可以包含其他的绝缘膜。

(5) 上述实施方式的制造工序中,也可以在显影工序后,增加使用超纯水等的清洗液对玻璃基板进行清洗的清洗工序。能够以高精度去除抗蚀剂膜中在曝光工序被光照射的部分。又,也可以在上述清洗工序后,进行加热玻璃基板的后烘培工序。能够在上述清洗工序中去除附着在金属层叠膜上以及抗蚀剂图案上的清洗液,并提高抗蚀剂图案与金属层叠膜之间的密合性。

(6) 在上述实施方式中,虽然示出了将密封剂涂布于阵列基板而与CF基板贴合的例子,但是也可以通过将密封剂涂布于CF基板而使两个基板贴合。

(7) 在上述实施方式中,虽然使用了具有环丁烷骨架的光分解型取向膜,但是也可以是

通过摩擦而进行取向的取向膜、具有二偶氮苯骨架、肉桂酸酯骨架、查耳酮骨架的任意者的侧链进行紫外线偏振光照射而通过光异构化反应进行水平取向化的取向膜、或通过进行紫外线偏振光照射引起弗莱斯重排而进行水平取向化的取向膜,不特别限定膜体积电阻。

(8) 在上述各实施方式中,虽然示出了平面形状为长方形的液晶面板,但是本发明也能够适用于平面形状为正方形、圆形、椭圆形等的液晶面板。

(9) 在上述的各实施方式中,虽然例示了动作模式为FFS模式的液晶面板,但是除此之外,本发明也能够适用于IPS(In-Plane Switching)模式、VA(Vertical Alignment:垂直取向)模式等的其他动作模式的液晶面板。

(10) 在上述各实施方式中,虽然例示了液晶层夹持于一对基板之间的构成的液晶面板以及其制造方法,但是本发明也能够适用于在一对基板之间夹持液晶材料之外的功能性有机分子(介质层)的显示面板。

(11) 在上述各实施方式中,作为显示面板虽然例示了液晶面板,但是本发明也能够适用于其他种类的显示面板(PDP(等离子体显示器面板)、有机EL面板、EPD(电泳显示器面板)、MEMS(Micro Electro Mechanical Systems)显示面板等)。

附图标记说明

[0042] 10…液晶面板(显示面板)、10A、10B…取向膜、20…CF基板(对向基板)、30…阵列基板(显示装置用基板)、30A…玻璃基板、34…像素电极、34A…狭缝、34B…线状部、35…共用电极、35S…接触部、37…层间绝缘膜、40…密封部、100…液晶显示装置(显示装置)、S10…第一成膜工序(成膜工序)、S15…第二成膜工序(成膜工序)、S20…抗蚀剂膜形成工序、S30…曝光工序、S40…显影工序、S50…第一蚀刻工序、S55…第二蚀刻工序、S60…剥离工序、RP…抗蚀剂图案。

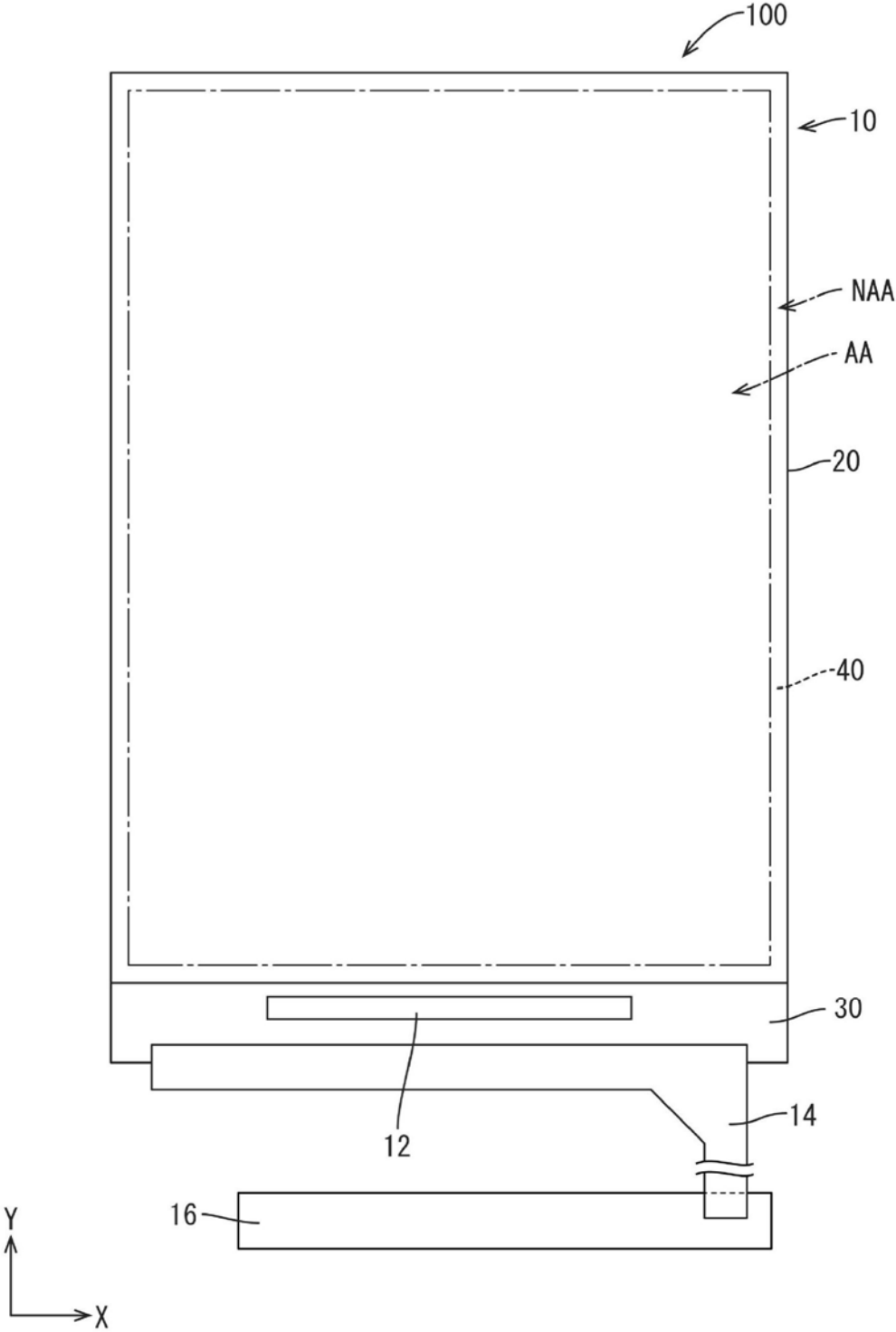


图1

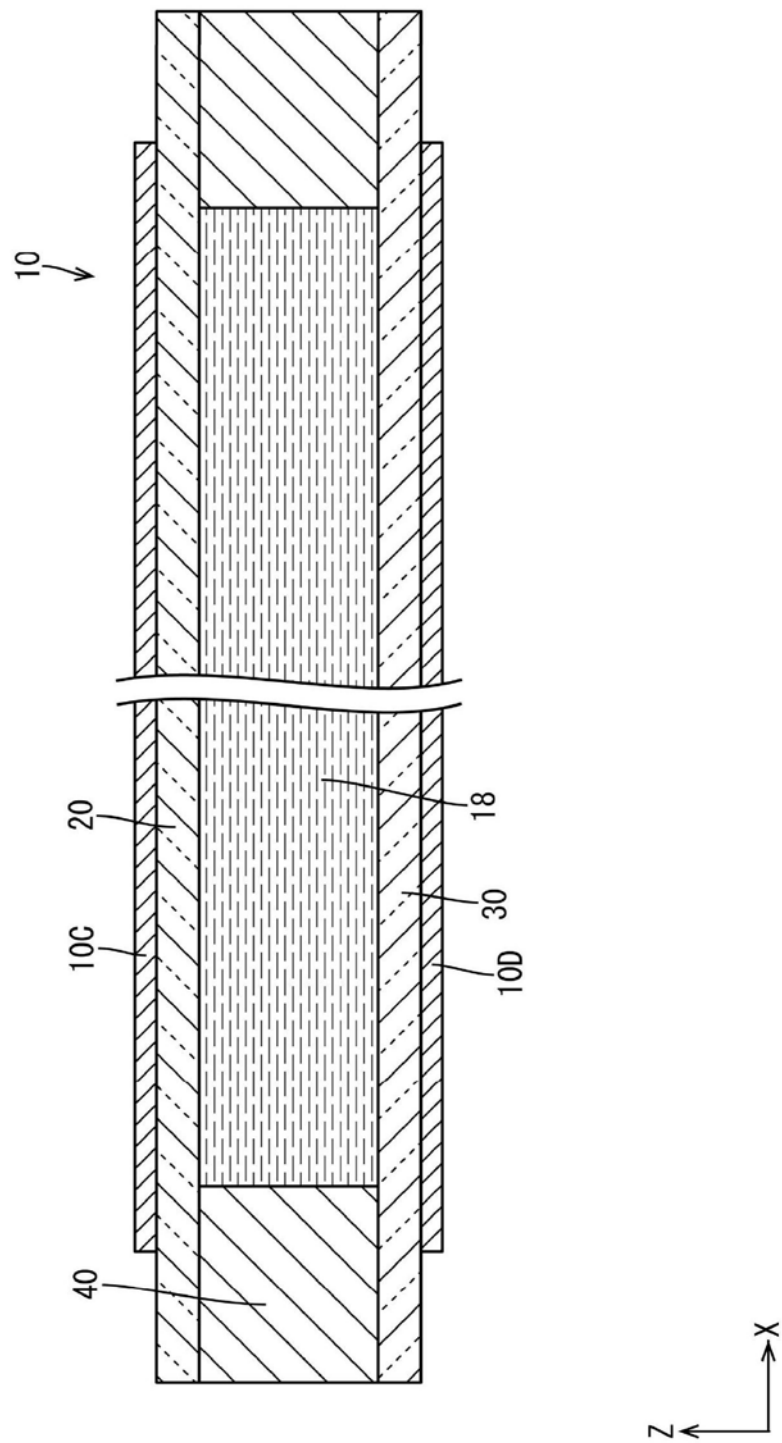


图2

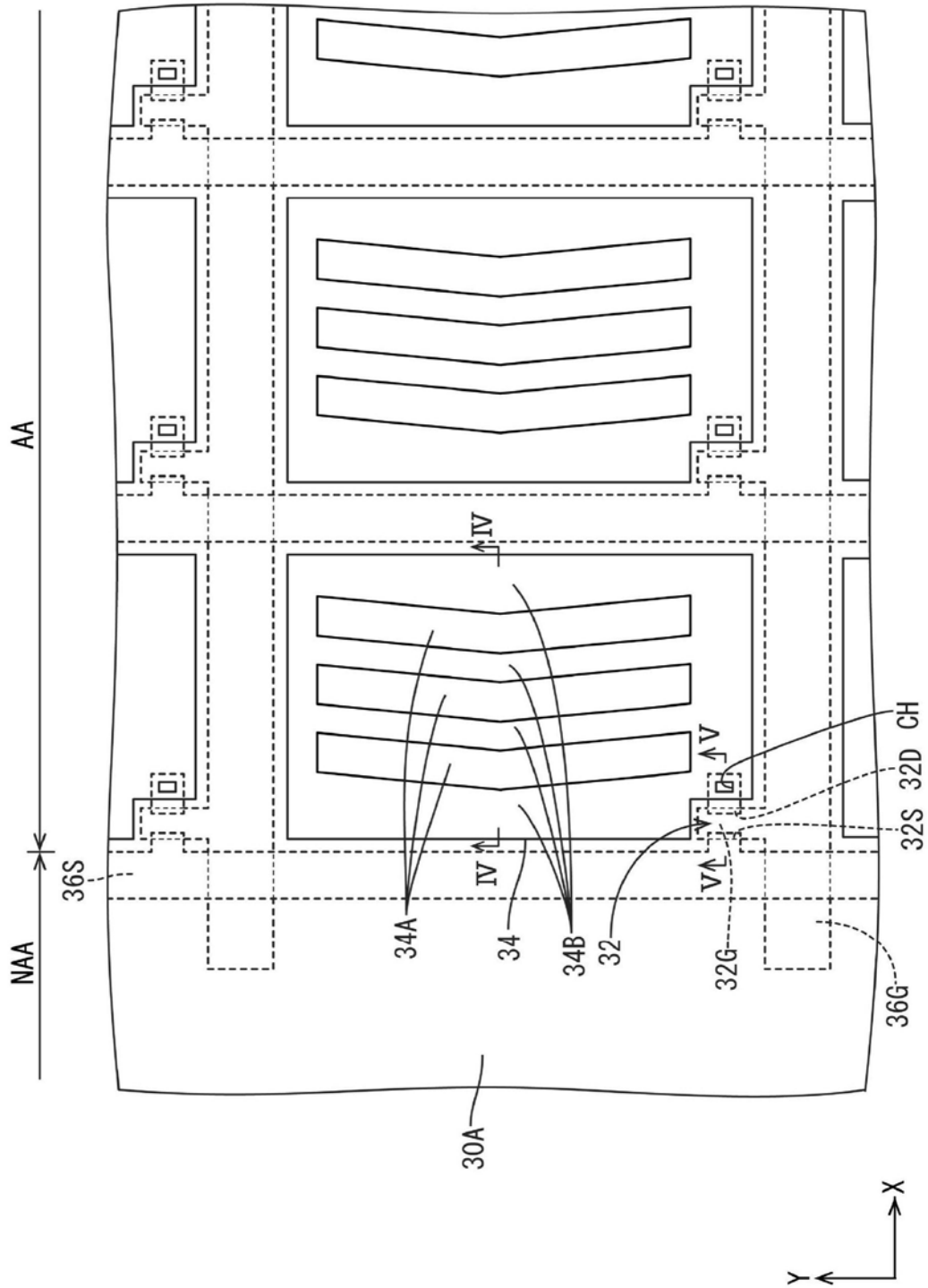


图3

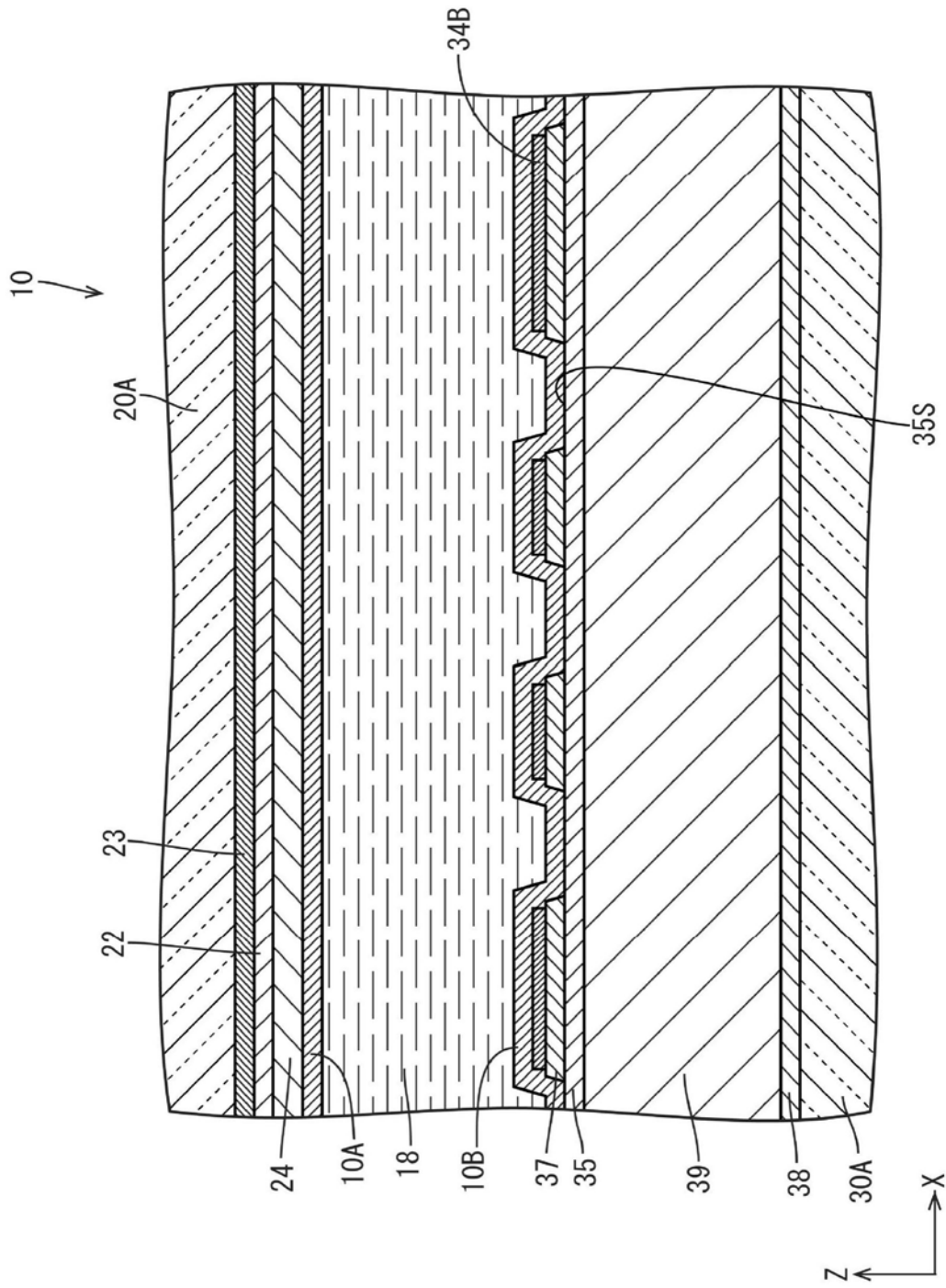


图4

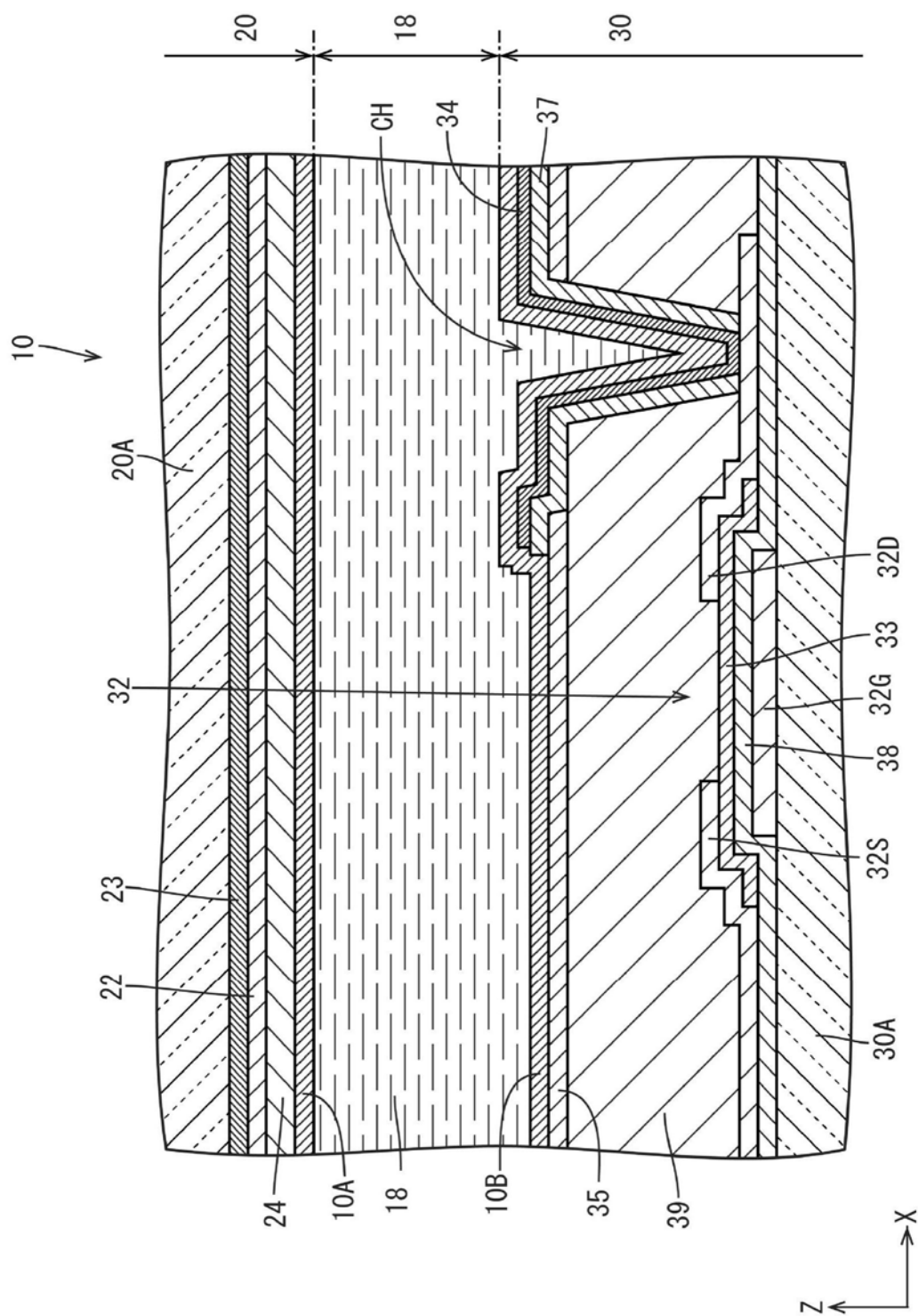


图5

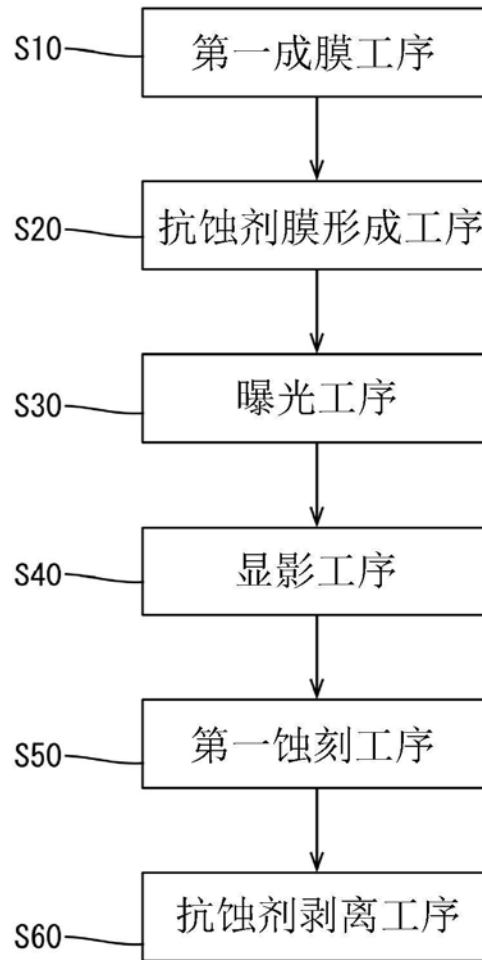


图6

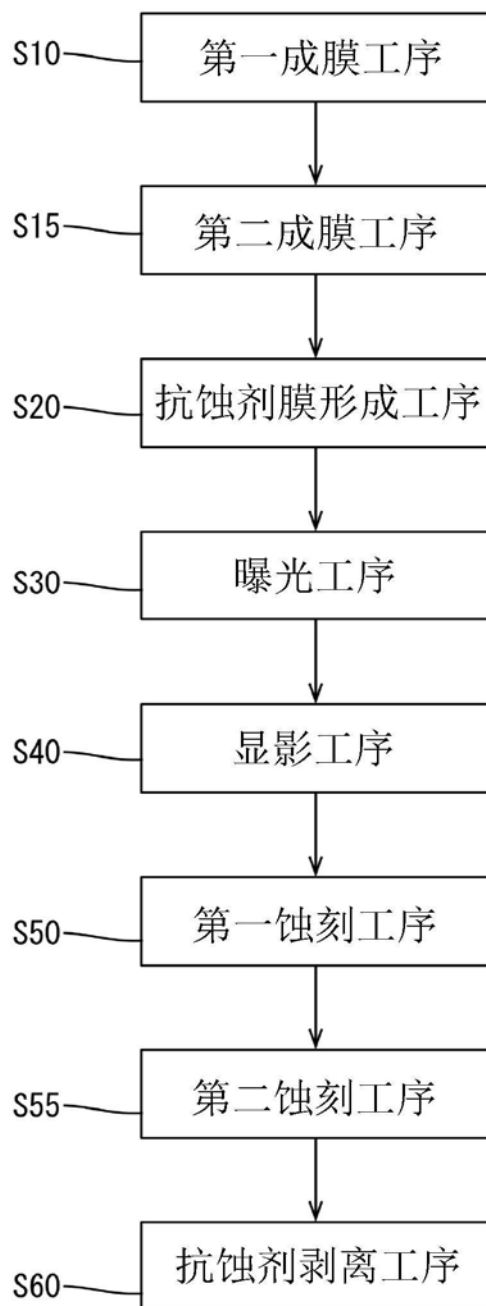


图7

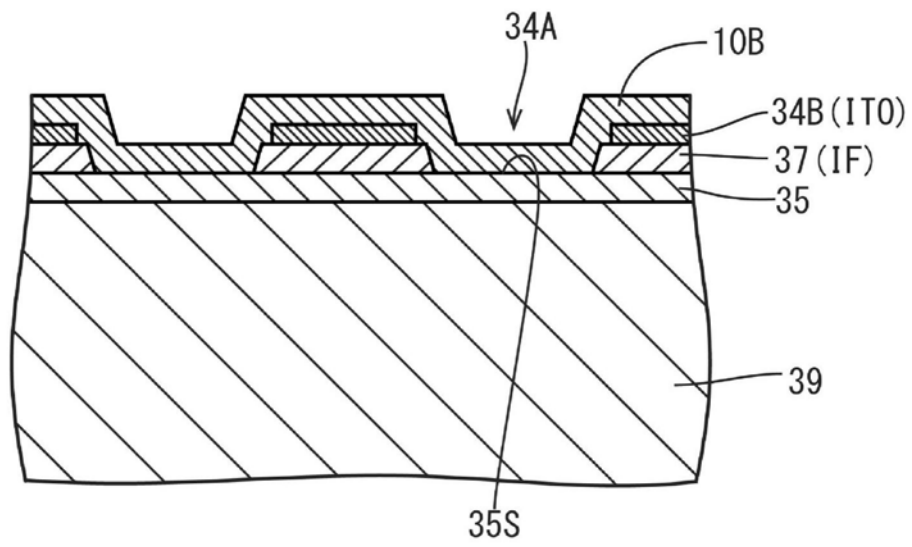


图8C

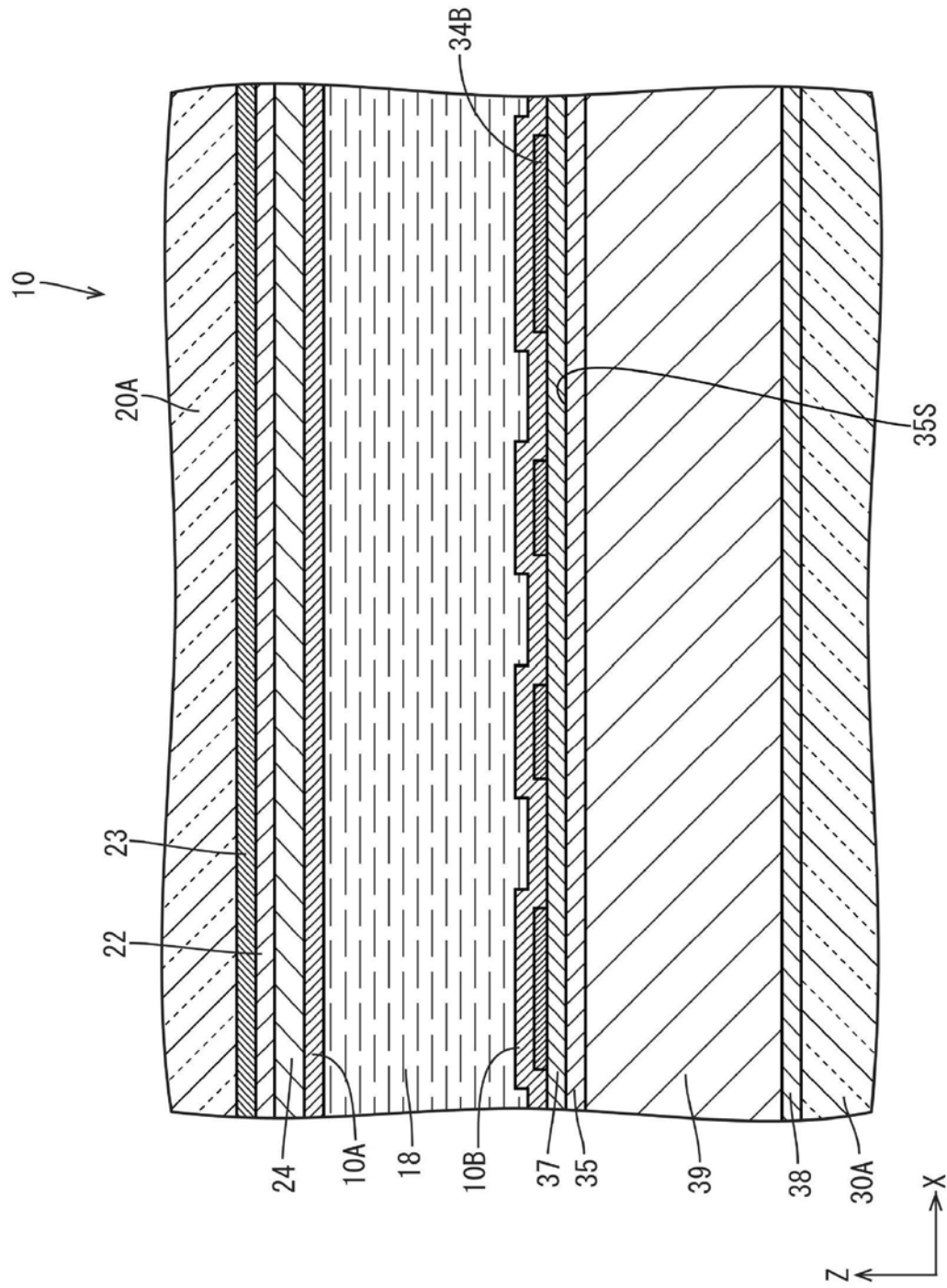


图9

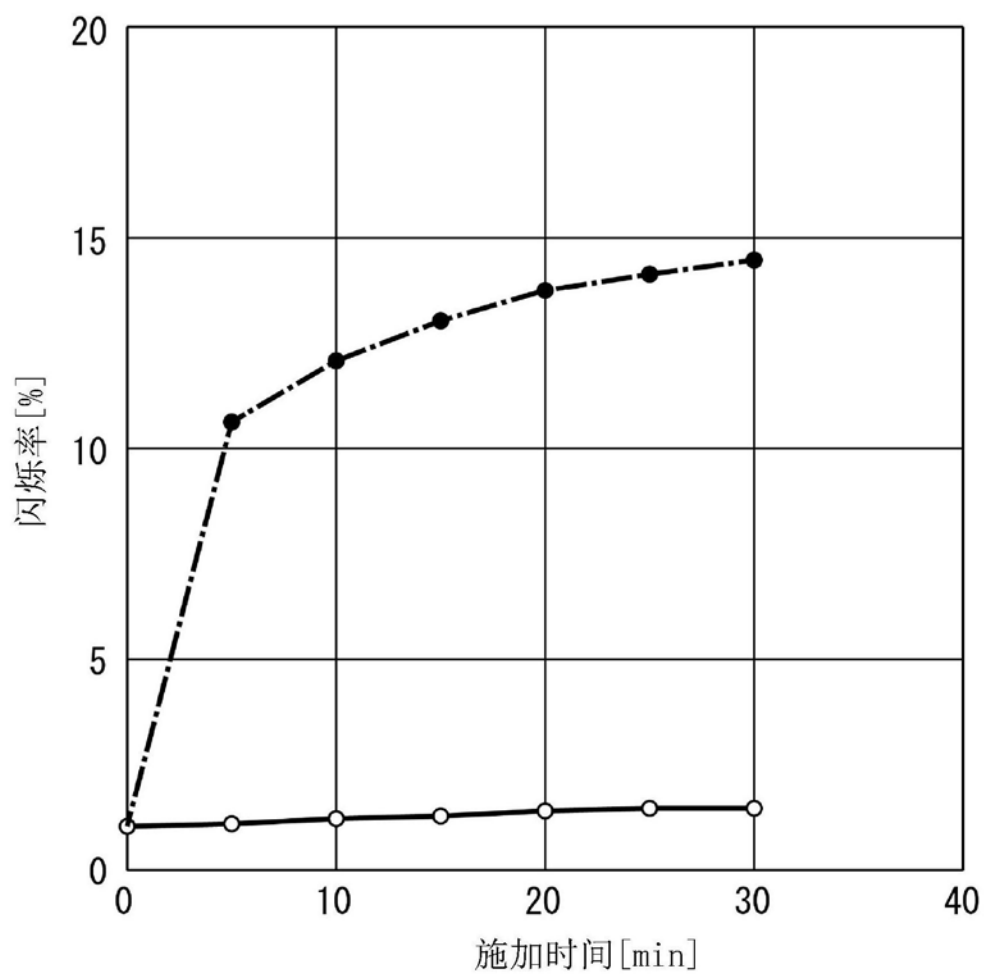


图10

专利名称(译)	显示装置、显示装置用基板及其制造方法		
公开(公告)号	CN110703504A	公开(公告)日	2020-01-17
申请号	CN201910580270.7	申请日	2019-06-28
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	平户伸一		
发明人	平户伸一		
IPC分类号	G02F1/1337 G02F1/1339 G02F1/1343 G03F1/56 G03F1/80		
CPC分类号	G02F1/133707 G02F1/1339 G02F1/134309 G02F2001/134318 G02F2001/134345 G02F2001/134372 G03F1/56 G03F1/80 G02F1/1337 G02F1/1343 G02F1/133512 G02F1/13378		
代理人(译)	薛晓伟 陈海云		
优先权	62/695348 2018-07-09 US		
外部链接	Espacenet SIPO		

摘要(译)

本发明抑制施加于液晶层的电压的波动而保持稳定的同时抑制残像。显示装置用基板(30)包括：基板(30A)、共用电极(35)，其配置于所述基板(30A)的上层侧、像素电极(34)，其配置于与所述共用电极(35)不同的层，并在与所述共用电极(35)之间形成电场、层间绝缘膜(37)，其配置于所述像素电极(34)与所述共用电极(35)的层间、以及取向膜(10B)，其覆盖所述像素电极(34)和所述层间绝缘膜(37)和所述共用电极(35)，且为绝缘性，所述共用电极(35)具有与所述取向膜(10B)接触的接触部(35S)。

