



(12)发明专利申请

(10)申请公布号 CN 109188799 A

(43)申请公布日 2019.01.11

(21)申请号 201811362315.5

(22)申请日 2018.11.15

(71)申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 林允植 商广良

(74)专利代理机构 北京三高永信知识产权代理

有限责任公司 11138

代理人 杨广宇

(51)Int.Cl.

G02F 1/1343(2006.01)

G02F 1/1345(2006.01)

G02F 1/1347(2006.01)

G02F 1/135(2006.01)

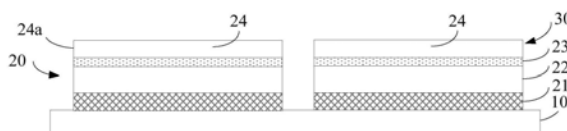
权利要求书1页 说明书11页 附图12页

(54)发明名称

阵列基板及其制作方法、显示装置

(57)摘要

本发明公开了一种阵列基板及其制作方法、显示装置。该阵列基板包括衬底基板和阵列分布在衬底基板上的多个像素单元,像素单元包括透明隔离层、相变材料层和具有光反射作用的像素电极,透明隔离层和相变材料层依次层叠在像素电极上,当白光依次透射相变材料层和透明隔离层时,相变材料层和透明隔离层之间的干涉效应会改变透射光谱,使透射的光线会显示出一定的颜色,透射的光线在像素电极的作用下反射后可以进入观察者眼中,这样不设置彩膜基板也可以进行颜色显示,从光线入射相变材料层到光线经过像素电极反射后出射相变材料层的过程中,产生的总的光损失相对于光线两次透射彩膜层时产生的总的光损失要低,提高了反射式液晶显示装置的亮度。



1. 一种阵列基板,其特征在于,包括衬底基板和阵列分布在所述衬底基板上的多个像素单元,所述像素单元包括透明隔离层、相变材料层和具有光反射作用的像素电极,所述透明隔离层和所述相变材料层依次层叠在所述像素电极上。

2. 根据权利要求1所述的阵列基板,其特征在于,所述多个像素单元的透明隔离层的厚度相同。

3. 根据权利要求2所述的阵列基板,其特征在于,所述像素单元还包括相变电极,在同一所述像素单元中,沿平行于所述衬底基板的方向,所述相变电极与所述像素电极并排布置,所述相变电极与所述像素电极绝缘,所述相变电极与所述相变材料层连接。

4. 根据权利要求3所述的阵列基板,其特征在于,所述相变电极为镍电极或镍合金电极。

5. 根据权利要求3所述的阵列基板,其特征在于,所述阵列基板还包括导电的透明覆盖层,所述透明覆盖层位于所述相变材料层上。

6. 根据权利要求5所述的阵列基板,其特征在于,所述阵列基板还包括在所述衬底基板上的相互绝缘的第一供电线和第二供电线,所述第一供电线与所述透明覆盖层连接,所述第二供电线与所述相变电极连接。

7. 根据权利要求1所述的阵列基板,其特征在于,所述多个像素单元包括第一像素单元和第二像素单元,所述第一像素单元的透明隔离层的厚度与所述第二像素单元的透明隔离层的厚度不同。

8. 根据权利要求1~7任一项所述的阵列基板,其特征在于,还包括透明绝缘层,所述透明绝缘层位于以下位置中的至少一处:

所述像素电极与所述透明隔离层之间;

所述透明隔离层与所述相变材料层之间。

9. 一种显示装置,其特征在于,包括如权利要求1~8任一项所述的阵列基板。

10. 一种阵列基板的制作方法,其特征在于,包括:

提供一衬底基板;

在所述衬底基板上形成阵列分布的多个像素单元,所述像素单元包括所述像素单元包括透明隔离层、相变材料层和具有光反射作用的像素电极,所述透明隔离层和所述相变材料层依次层叠在所述像素电极上。

阵列基板及其制作方法、显示装置

技术领域

[0001] 本发明涉及显示装置领域,特别涉及一种阵列基板及其制作方法、显示装置。

背景技术

[0002] 液晶显示装置由于众多优点成为被广泛应用的一种显示器件。反射式液晶显示装置是液晶显示装置的一种,由于反射式液晶显示装置不需要设置背光源,因此整体的功耗很低。

[0003] 目前反射式液晶显示装置一般包括相对设置的阵列基板和彩膜基板,阵列基板上阵列分布有多个像素单元,每个像素单元包括像素电极,像素电极具有光反射作用。在阵列基板和彩膜基板之间夹有液晶层,当环境光透过彩膜基板后,通过调节液晶层中液晶分子的偏转角度,使环境光可以照射到像素电极上,像素电极对光线进行反射,反射的光线后再次透过彩膜基板,出射到观察者眼中,这样观察者就可以观察到所显示的画面。由于光线需要两次透过彩膜基板的彩膜层,在进出彩膜层时,在彩膜层的两个表面一共会产生四次反射,由彩膜层的反射以及彩膜层的吸收造成的光损失较高,使得反射式液晶显示装置的亮度较低。

发明内容

[0004] 本发明实施例提供了一种阵列基板及其制作方法、显示装置,能够提高反射式液晶显示装置的亮度。所述技术方案如下:

[0005] 一方面,本发明实施例提供了一种阵列基板,包括衬底基板和阵列分布在所述衬底基板上的多个像素单元,所述像素单元包括透明隔离层、相变材料层和具有光反射作用的像素电极,所述透明隔离层和所述相变材料层依次层叠在所述像素电极上。

[0006] 可选地,所述多个像素单元的透明隔离层的厚度相同。

[0007] 可选地,所述像素单元还包括相变电极,在同一所述像素单元中,沿平行于所述衬底基板的方向,所述相变电极与所述像素电极并排布置,所述相变电极与所述像素电极绝缘,所述相变电极与所述相变材料层连接。

[0008] 可选地,所述相变电极为镍电极或镍合金电极。

[0009] 可选地,所述阵列基板还包括导电的透明覆盖层,所述透明覆盖层位于所述相变材料层上。

[0010] 可选地,所述阵列基板还包括在所述衬底基板上的相互绝缘的第一供电线和第二供电线,所述第一供电线与所述透明覆盖层连接,所述第二供电线与所述相变电极连接。

[0011] 可选地,所述多个像素单元包括第一像素单元和第二像素单元,所述第一像素单元的透明隔离层的厚度与所述第二像素单元的透明隔离层的厚度不同。

[0012] 可选地,所述阵列基板还包括透明绝缘层,所述透明绝缘层位于以下位置中的至少一处:

[0013] 所述像素电极与所述透明隔离层之间;

[0014] 所述透明隔离层与所述相变材料层之间。

[0015] 第二方面,本发明实施例还提供了一种显示装置,所述显示装置包括如前所述的阵列基板。

[0016] 第三方面,本发明实施例还提供了一种阵列基板的制作方法,包括:

[0017] 提供一衬底基板;

[0018] 在所述衬底基板上形成阵列分布的多个像素单元,所述像素单元包括所述像素单元包括透明隔离层、相变材料层和具有光反射作用的像素电极,所述透明隔离层和所述相变材料层依次层叠在所述像素电极上。

[0019] 本发明实施例提供的技术方案带来的有益效果是:通过在衬底基板上设置阵列分布的多个像素单元,每个像素单元均包括像素电极和依次层叠在像素电极上的透明隔离层、相变材料层,相变材料层和透明隔离层构成光学谐振腔,当白光依次透射相变材料层和透明隔离层时,相变材料层和透明隔离层之间的干涉效应会改变透射光谱,使得只有一定范围内的波长的光可以透射,从而使透射的光线会显示出一定的颜色,透射的光线在像素电极的作用下反射后可以进入观察者眼中,这样不设置彩膜基板也可以进行颜色显示,而通过测试,从光线入射相变材料层到光线经过像素电极反射后出射相变材料层的过程中,产生的总的光损失相对于光线两次透射彩膜层时产生的总的光损失要低,因此可以提高反射式液晶显示装置的亮度。

附图说明

[0020] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0021] 图1是本发明实施例提供的一种阵列基板的局部结构示意图;

[0022] 图2是图1中的A-A截面图;

[0023] 图3是本发明实施例提供的一种阵列基板的局部截面示意图;

[0024] 图4是本发明实施例提供的一种像素单元的截面结构示意图;

[0025] 图5是本发明实施例提供的一种像素单元的截面结构示意图;

[0026] 图6是本发明实施例提供的一种阵列基板的局部结构示意图;

[0027] 图7是图6中的C-C截面图;

[0028] 图8是本发明实施例提供的一种阵列基板的结构示意图;

[0029] 图9是本发明实施例提供的一种阵列基板的局部剖面示意图;

[0030] 图10是本发明实施例提供的另一种阵列基板的结构示意图;

[0031] 图11是本发明实施例提供的一种显示装置的结构示意图;

[0032] 图12是本发明实施例提供的一种阵列基板的制作方法的流程图;

[0033] 图13是本发明实施例提供的一种阵列基板的制作方法的流程图;

[0034] 图14~图25为本发明实施例提供的一种阵列基板的制作过程示意图;

[0035] 图26是本发明实施例提供的一种阵列基板的制作方法的流程图;

[0036] 图27~图29为本发明实施例提供的一种阵列基板的制作过程示意图;

[0037] 图30是本发明实施例提供的一种阵列基板的制作方法的流程图；

[0038] 图31～图33为本发明实施例提供的一种阵列基板的制作过程示意图。

具体实施方式

[0039] 为使本发明的目的、技术方案和优点更加清楚，下面将结合附图对本发明实施方式作进一步地详细描述。

[0040] 图1是本发明实施例提供的一种阵列基板的局部结构示意图。如图1所示，阵列基板包括衬底基板10和阵列分布在衬底基板10上的多个像素单元20。图2是图1中的A-A截面图。如图2所示，像素单元20包括透明隔离层22、相变材料层23和具有光反射作用的像素电极21。透明隔离层22和相变材料层23依次层叠在像素电极21上。

[0041] 图1中所示仅为阵列基板的局部结构，阵列基板的形状可以为矩形，也可以为矩形之外的其他形状，例如多边形、圆形、椭圆形等。

[0042] 本发明实施例中通过在衬底基板上设置阵列分布的多个像素单元，每个像素单元均包括像素电极和依次层叠在像素电极上的透明隔离层、相变材料层，相变材料层和透明隔离层构成光学谐振腔，当白光依次透射相变材料层和透明隔离层时，相变材料层和透明隔离层之间的干涉效应会改变透射光谱，使得只有一定范围内的波长的光可以透射，从而使透射的光线会显示出一定的颜色，透射的光线在像素电极的作用下反射后可以进入观察者眼中，这样不设置彩膜基板也可以进行颜色显示，而通过测试，从光线入射相变材料层到光线经过像素电极反射后出射相变材料层的过程中，产生的总的光损失相对于光线两次透射彩膜层时产生的总的光损失要低，因此可以提高反射式液晶显示装置的亮度。

[0043] 经过测试，光线在进出彩膜层时，由彩膜层的反射以及彩膜层的吸收造成的光损失通常在65%以上，而光线在进出透明隔离层、相变材料层时，所产生的总的光损失不到50%，因此显著提高了反射式液晶显示装置的亮度。

[0044] 可选地，相变材料层23的厚度可以为3nm～100nm，例如可以为3.5nm、7nm等。相变材料层23可以采用相变材料(Phase Change Material, PCM)制成，例如采用 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 制成。相变材料可以发生相变，包括可以在不同晶相间转变，例如晶态和非晶态之间转变。在不同晶相的状态下，相变材料的光学特性，例如折射率、反射率，会不同。

[0045] 可选地，像素电极21可以采用金属金、银、铝或铂制成，金、银、铝、铂都具有良好的导电性能和良好的反光能力。像素电极21的厚度可以为50nm～150nm。像素电极21厚度过大会增加制作的难度，厚度过薄则像素电极21的透光性会增加，会降低显示装置的亮度。示例性地，像素电极21的厚度可以为100nm。

[0046] 如图1所示，阵列基板还包括多条数据线11和多条扫描线12(图1中仅示例性地示出了两条数据线11和两条扫描线12)，多条数据线11和多条扫描线12相互交叉限定出多个像素区域B，每个像素区域B内分布有一个像素单元20。每个像素单元20还可以包括薄膜晶体管T，薄膜晶体管T的第一极可以与数据线11连接，薄膜晶体管T的第二极可以与像素电极21连接，薄膜晶体管T的控制极可以与扫描线12连接。这里薄膜晶体管T的第一极和第二极分别为薄膜晶体管T的源极和漏极中的一个。

[0047] 可选地，多个像素单元20的颜色可以相同，这样将阵列基板应用到显示装置中时，显示装置可以进行单一颜色的显示。这里像素单元20的颜色指的是以白光从像素单元20的

相变材料层23一侧入射,从透明隔离层22一侧出射后经像素电极21反射,并从像素单元20的相变材料层23出射的光的颜色。例如每个像素单元20均可以为红色,指的是以白光从像素单元20的相变材料层23一侧入射时,经像素电极21反射后从相变材料层23出射的光为红色,这样就可以只显示红色的画面。

[0048] 可选地,阵列基板可以包括颜色不同的几种像素单元20,这样将阵列基板应用到显示装置中时,显示装置可以进行彩色画面的显示。例如可以包括红色的像素单元、蓝色的像素单元、绿色的像素单元。当然也可以只包括颜色不同的两种像素单元,例如只包括红色的像素单元、蓝色的像素单元。

[0049] 图3是本发明实施例提供的一种阵列基板的局部截面示意图。如图3所示,该阵列基板可以包括三种像素单元,分别为第一像素单元201、第二像素单元202和第三像素单元203,三种像素单元的颜色不同。

[0050] 如图3所示,三种像素单元的透明隔离层322的厚度可以不同,即不同颜色的透明隔离层322的厚度可以不同。透明隔离层322的厚度不同时,相变材料层323和透明隔离层322之间的干涉效应会发生变化,使从透明隔离层322一侧的透射光谱发生变化,从相变材料层323一侧入射白光时,从透明隔离层322一侧就会出射出不同颜色的光。通过将三种像素单元的透明隔离层322的厚度设置为不同的值,就可以使三种像素单元分别显示出不同的颜色。

[0051] 可选地,第一像素单元201的透明隔离层322的厚度可以为40nm~80nm,第二像素单元202的透明隔离层322的厚度可以为80nm~120nm,第三像素单元203的透明隔离层322的厚度可以为120nm~200nm。当透明隔离层322的厚度为40nm~80nm时,以白光入射相变材料层323,最终从相变材料层323出射的光的波长位于蓝光的波长附近;当透明隔离层322的厚度为80nm~120nm时,以白光入射相变材料层323,最终从相变材料层323出射的光的波长位于绿光的波长附近;当透明隔离层322的厚度为120nm~200nm时,以白光入射相变材料层323,最终从相变材料层323出射的光的波长位于红光的波长附近。实际中可以选择合适的透明隔离层322的厚度,使三种像素单元分别表现出红色、绿色、蓝色三种颜色。示例性地,第一像素单元201的透明隔离层322的厚度可以为60nm,第二像素单元202的透明隔离层322的厚度可以为100nm,第三像素单元203的透明隔离层322的厚度可以为160nm。

[0052] 可选地,相变材料层323与像素电极321可以相互绝缘设置。这样可以避免像素电极321上的电压作用到相变材料层323上。由于像素电极321在工作时会加载电压,如果像素电极321与相变材料层323之间不绝缘,那么电压就会作用到相变材料层323上,使相变材料层323发热。由于相变材料层323温度升高后光学特性会发生变化,这会使像素单元的颜色发生变化,从而影响显示效果,所以将相变材料层323与像素电极321相互绝缘后,像素电极321上的电压就无法作用到相变材料层323上,相变材料层323不会发热,就可以提高显示的效果。

[0053] 示例性地,透明隔离层322可以为绝缘结构,这样可以通过透明隔离层322使像素电极321和相变材料层323相互绝缘。

[0054] 当透明隔离层322为绝缘结构时,透明隔离层322可以采用二氧化硅、氧化铝或硫化锌制成,或者也可以采用其他绝缘的透明材料制成。透明隔离层322可以采用二氧化硅、氮化硅、氧化铝、硫化锌或氧化铟锡等透明材料制成。

[0055] 可替代地,还可以采用设置透明绝缘层的方式使相变材料层323与像素电极321相互绝缘。示例性地,图4是本发明实施例提供的一种像素单元的截面结构示意图。在图4所示的像素单元中,透明隔离层322与相变材料层323之间设有透明绝缘层325。图5是本发明实施例提供的一种像素单元的截面结构示意图。在图5所示的像素单元中,透明隔离层322与像素电极321之间设有透明绝缘层325。在图4和图5所示的像素单元中,即使透明隔离层322为导电结构,像素电极321上的电压也无法作用到相变材料层323上而可能引起像素单元的颜色变化。此时,透明隔离层322可以采用透明导电材料制成,例如采用氧化铟锡制成。

[0056] 需要说明的是,也可以在透明隔离层322与像素电极321之间和透明隔离层322与相变材料层323之间均设置透明绝缘层。

[0057] 再次参见图2,可选地,该阵列基板还可以包括透明覆盖层30,该透明覆盖层30位于相变材料层上。

[0058] 示例性地,透明覆盖层30可以包括多个透明覆盖块24(图2中仅示例性地示出了两个透明覆盖块24),多个透明覆盖块24与多个像素单元20一一对应,多个透明覆盖块24分别覆盖在对应的像素单元20的相变材料层23上,可以对相变材料层23提供保护。由于每个透明覆盖块24相互独立,透明覆盖块24内部的光线在透明覆盖块24的侧面24a(即透明覆盖块24的除与相变材料层23接触的一面和与相变材料层23相反的一面之外的表面)上可能会形成全反射,能够减少从透明覆盖块24的侧面24a出射的光线,提高亮度。同时还可以减少相邻像素单元20之间的光线的干扰,防止出现混色,有利于提高显示效果。

[0059] 可选地,多个透明覆盖块24的厚度均可以相等,这样可以方便透明覆盖块24的制作。

[0060] 可选地,透明覆盖块24的厚度可以为5nm~50nm,例如可以为10nm。透明覆盖块24可以采用二氧化硅、氮化硅、氧化铝、硫化锌或氧化铟锡等透明材料制成。

[0061] 可选地,不同像素单元20的相变材料层23的厚度也均可以相等,这样可以方便相变材料层23的制作。

[0062] 如图3所示,当阵列基板包括三种像素单元时,在三种像素单元上均可以设置有透明覆盖块324。

[0063] 可选地,透明覆盖层30也可以包括一整层膜层,一整层膜层覆盖在多个像素单元20的相变材料层23上,这样可以方便透明覆盖层30的制作,简化工艺过程。

[0064] 在另一种可能的实施方式中,多个像素单元的透明隔离层的厚度可以相同。

[0065] 图6是本发明实施例提供的一种阵列基板的局部结构示意图。如图6所示,该衬底基板610上还可以设置有相互绝缘的第一供电线13和第二供电线14,第一供电线13和第二供电线14均与像素单元620的相变材料层电连接。第一供电线13和第二供电线14用于为相变材料层提供产生相变所需的电压。通过电压作用,产生电热,能够使相变材料层发生相变,导致相变材料的光学特性发生变化。由于相变材料层的光学特性发生了变化,使得像素单元相比于未作用电压时,可以表现出不同的颜色。通过作用不同大小的电压,像素单元的颜色也不同。这样不同颜色的像素单元的透明隔离层就可以设置相同的厚度,可以方便透明隔离层的制作。相变材料层可以采用与图1所示的阵列基板中相同的材料和厚度。例如可以采用 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 制成,其厚度可以为3nm~100nm。

[0066] 图7是图6中的C-C截面图。如图7所示,该阵列基板可以包括导电的透明覆盖层

630。该透明覆盖层630可以包括多个透明覆盖块624，多个透明覆盖块624分别覆盖在多个像素单元的相变材料层623上。多个透明覆盖块624均与第一供电线13连接。这样透明覆盖块624既可以对相变材料层623提供保护，又可以用来加载电压。

[0067] 可选地，第一供电线13和第二供电线14可以与像素电极621同层设置，这样可以在制作像素电极621也制作出第一供电线13和第二供电线14，节省工艺步骤。当然第一供电线13和第二供电线14也可以与像素电极621不同层设置，这样虽然增加了工艺步骤，但是降低了工艺的难度。

[0068] 如图7所示，衬底基板610上设置有填充在多个像素单元20之间的绝缘层626，绝缘层626上可以设置有过孔626a，第一供电线13和透明覆盖块624通过过孔626a连接。绝缘层626与透明绝缘层625可以是一体结构。

[0069] 绝缘层626上可以设置多个过孔626a。同一透明覆盖块624通过多个过孔626a与第一供电线13连接，以降低第一供电线13与透明覆盖块624之间的电阻。

[0070] 在该实施例中，透明隔离层622可以为导电结构，透明隔离层622可以与第二供电线14连接，透明隔离层622也可以采用过孔626b与第二供电线14连接。该过孔626b也可以形成在绝缘层626中。

[0071] 图8是本发明实施例提供的一种阵列基板的结构示意图。其中省略了数据线11和扫描线12。如图8所示，第二供电线14可以有多根(图8中示出了10根第二供电线14)，每根第二供电线14均与若干个像素单元20连接。多根第二供电线14可以平行间隔分布。第一供电线13可以与所有的透明覆盖块624连接。

[0072] 如图8所示，该阵列基板还可以包括第一走线15，多根第一供电线13可以均与第一走线15连接，这样多根第一供电线13就连为一个整体，相当于公共的电压线，在第一走线15上输入电位信号时，每一根第一供电线13上的电位都相等。在每根第二供电线14上输入电位信号，就可以在不同像素单元20的相变材料层623上加载电压，如果在两根不同的第二供电线14上输入不同的电位信号，这两根第二供电线14所连接的像素单元的颜色就会不同，而同一根第二供电线14上输入的电位信号相同，因此与同一根第二供电线14连接的像素单元20的颜色相同。

[0073] 示例性地，透明覆盖块624与透明隔离层622之间的电压可以为4V~5V，即第一供电线13和第二供电线14之间的压差可以为4V~5V。

[0074] 可选地，第二供电线14可以设置有三组，每组均可以包括多根第二供电线14，在三组第二供电线14上输入不同大小的电位信号，就可以得到三种不同颜色的像素单元20。例如可以通过输入合适大小的电位信号，使与三组第二供电线14中的一组连接的像素单元20呈红色，与三组第二供电线14中的另一组连接的像素单元20呈绿色，与三组第二供电线14中的第三组连接的像素单元20呈蓝色，这样所有的像素单元20就相当于构成了具有红色块、绿色块和蓝色块三种颜色的色块的彩膜。

[0075] 如图8所示，阵列基板上还可以包括多根第二走线16，每组第二供电线14中的多根第二供电线14可以与同一根第二走线16连接，这样就可以通过第二走线16向多根第二供电线14上输入同样的电位信号。每根第二供电线14可以与一行或是一列像素单元连接，这样在第二走线16上输入电信号时，就会有多行或是多列像素单元20呈现相应的颜色。

[0076] 如图7所示，在像素电极621与透明隔离层622之间设有透明绝缘层625，以避免像

素电极621上的电压与透明隔离层622上的电压相互干扰。透明绝缘层625与绝缘层626可以为一体结构。

[0077] 图9是本发明实施例提供的一种阵列基板的局部剖面示意图。如图9所示,在该阵列基板中,透明覆盖层630可以包括一整层膜层,一整层膜层覆盖在多个像素单元的相变材料层623上,第一供电线13与透明覆盖层630相连,这样就可以减少过孔626a的设置,便于透明覆盖层630与第一供电线13的连接,而且在图9所示的阵列基板中,可以设置多根第一供电线13,也可以只设置一根第一供电线13,有利于减少布线。

[0078] 图10是本发明实施例提供的另一种阵列基板的结构示意图。如图10所示,该阵列基板的像素单元还可以包括相变电极700。在同一像素单元中,沿平行于衬底基板610的方向,相变电极700与像素电极621并排布置,相变电极700与像素电极621绝缘,相变电极700与相变材料层623连接。单独设置相变电极700对相变材料层623加载电压,透明隔离层622可以有更多可供选择的制作材料。

[0079] 示例性地,透明隔离层622可以采用透明绝缘材料制作,也可以采用透明导电材料制作。当透明隔离层622采用透明导电材料制作时,还可以在透明隔离层622与像素电极621之间或者透明隔离层627与相变材料层623之间设置绝缘层628。

[0080] 可选地,相变电极700可以为镍电极或镍合金电极。采用镍或镍合金制作电极,镍和镍合金是电阻较大的金属,在第一供电线13和第二供电线14的总电阻不变的情况下,相变电极700的电阻越大,则第一供电线13和第二供电线14上的分压也就越小,从而减小第一供电线13和第二供电线14上的电能损耗,使较多的电能能够通过相变电极700转变为热能,使相变材料层623发生相变。相变电极700的电阻可以大于采用导电材料制作的透明隔离层622的电阻。

[0081] 如图10所示,衬底基板610上可以设置有填充在多个像素单元之间的绝缘层626,绝缘层626上可以设置有槽结构,相变电极700可以设置在槽结构中。相变电极700可以与相变材料层和第二供电线接触。

[0082] 在垂直于衬底基板610的方向上,相变电极700可以不露出于槽结构,这样在制作相变材料层时,相变材料层623的一部分会形成到槽结构中并与相变电极700接触。

[0083] 可选地,第一供电线13和第二供电线14中的至少一种可以采用铝、铜、银等材料制成,铝、铜、银的电阻较小,可以降低第一供电线13和第二供电线14上的分压,从而减小第一供电线13和第二供电线14上的电能损耗,有利于降低显示装置的功耗。

[0084] 在图3~图10所示的阵列基板中,相变材料层均可以采用与图2所示的阵列基板中相同的材料和厚度。例如相变材料层均可以采用 $\text{Ge}_2\text{Sb}_2\text{Te}_5$ 制成,相变材料层的厚度均可以为3nm~100nm。

[0085] 图11是本发明实施例提供的一种显示装置的结构示意图。如图11所示,该显示装置可以包括图1~图10所示的任一种阵列基板。

[0086] 如图11所示,阵列基板810可以与透明基板820相对设置,阵列基板810和透明基板820之间设置有液晶层。

[0087] 透明基板820上可以设置有黑矩阵821,黑矩阵821在阵列基板810上的正投影位于相邻的像素单元811之间,设置黑矩阵821可以避免相邻像素单元反射的光相互干扰,能够提高显示效果。示例性地,透明基板820可以是玻璃基板。

[0088] 该显示装置还可以包括扩散片830,透明基板820可以位于阵列基板810和扩散片830之间,扩散片830可以提高显示装置的亮度。在扩散片830上还可以设置偏光片840,自然光在通过偏光片840后可以形成偏振光入射到显示装置中。

[0089] 对图11所示的显示装置进行测试,环境光从偏光片840一侧入射图11所示的显示装置,环境光在透射偏光片840时,光线的透过率为43%。光线继续透过扩散片830和透明基板820时,光线的透过率为99%。光线继续透过液晶层时,光线的透过率为68%。之后光线会入射像素单元811,并在像素单元811的像素电极上形成反射。像素电极的反射会造成1%的光损失,由像素单元811中除像素电极之外的结构造成的光损失为50%。光线再次通过液晶层后,依次透射透明基板820、扩散片830和偏光片840。光线在透射扩散片830时,在扩散片830的作用下亮度会提升至入射扩散片830之前的356%,在透射偏光片840时,光线亮度会被削减至入射前的78%。计算可以得出,最终从偏光片840出射的光的亮度为最初入射偏光片840的环境光的亮度的39.79%。而对于设有彩膜层的显示装置,像素单元只包括像素电极,而在玻璃基板上设有彩膜层,其他结构与图11所示显示装置相同,在这种显示装置中,光线会两次透射彩膜层,在两次透射彩膜层中,第一次透射彩膜层后光线的亮度会降低至第一次入射彩膜层之前的42%,第二次透射彩膜层后的光线的亮度会降低至第二次入射彩膜层之前的90%。通过计算,最终出射显示装置的亮度只有入射的环境光的亮度的29.18%。由此可以知道,图11的显示装置相比于设置有彩膜层的显示装置,亮度可以提升36.36%。

[0090] 示例性地,该显示装置可以是显示面板,该显示面板可以是手机、笔记本电脑、自动柜员机(ATM)、车载显示器、计算器、电子销售点(EPOS)等。

[0091] 图12是本发明实施例提供的一种阵列基板的制作方法的流程图。如图12所示,该制作方法包括:

[0092] S11:提供一衬底基板。

[0093] S12:在衬底基板上形成阵列分布的多个像素单元。

[0094] 像素单元包括透明隔离层、相变材料层和具有光反射作用的像素电极,透明隔离层和相变材料层依次层叠在像素电极上。

[0095] 在形成像素单元时,可以先在衬底基板上形成像素电极,像素电极可以采用蒸镀、溅射等方式形成。在形成像素电极后可以依次在像素电极上形成透明隔离层和相变材料层。在形成相变材料层之后,可以对相变材料层进行退火,退火温度可以为230℃,退火时间可以为5min~10min,这样可以使出射像素单元的光的波长范围更稳定。

[0096] 图13是本发明实施例提供的一种阵列基板的制作方法的流程图。该制作方法用于制作具有多种不同厚度的透明隔离层的像素单元的阵列基板,例如图3所示的阵列基板。如图13所示,该制作方法包括:

[0097] S21:提供一衬底基板。

[0098] S22:在衬底基板上依次形成像素电极、透明隔离层和相变材料层。

[0099] 示例性地,可以先在衬底基板上形成整块的电极层,再对电极层进行图形化处理,形成多个阵列分布的像素电极。电极层通常采用金属材料制成,例如银、铝等,因此可以采用溅射的方式在衬底基板上形成电极层。

[0100] 透明隔离层可以有多种方式形成,示例性地,在一种方式中,可以通过三次蒸镀形

成多个透明隔离层。

[0101] 如图14所示,可以采用高精度金属掩模板1300(Fine Metal Mask,FMM)先在第一部分像素电极(例如像素电极321a)上蒸镀出第一种像素单元的透明隔离层322。

[0102] 如图15所示,再采用高精度金属掩模板1300在第二部分像素电极(例如像素电极321b)上蒸镀出第二种像素单元的透明隔离层322。

[0103] 如图16所示,最后第三次采用高精度金属掩模板1300在第三部分像素电极(例如像素电极321c)上蒸镀出第三种像素单元的透明隔离层322。

[0104] 通过控制每次蒸镀的时间,就可以通过三次蒸镀形成厚度不同的三种透明隔离层322。

[0105] 在另一种方式中,如图17所示,可以在衬底基板310上位于像素电极(例如像素电极321a、321b、321c)之外的区域形成光刻胶1301。光刻胶1301的厚度可以大于像素电极。

[0106] 如图18所示,在形成有光刻胶1301的衬底基板310上形成一层透明隔离薄膜322a。透明隔离薄膜322a可以采用沉积或是蒸镀等方式形成。

[0107] 如图19所示,在第一部分像素电极321a上形成光刻胶1302。示例性地,可以先在衬底基板310上涂覆一层光刻胶,然后进行曝光和显影,形成如图19所示的光刻胶1302。

[0108] 如图20所示,在第一部分像素电极321a上形成光刻胶1302之后,第一次增厚透明隔离薄膜322a。

[0109] 增厚透明隔离薄膜322a的方式与形成透明隔离薄膜322a的方式相同,可以通过沉积或是蒸镀等方式,使透明隔离薄膜322a厚度增加。在增厚过程中,透明隔离薄膜322a会覆盖到光刻胶1302上。

[0110] 如图21所示,在第一次增厚透明隔离薄膜322a之后,在第二部分像素电极321b上形成光刻胶1303。

[0111] 如图22所示,在第二部分像素电极321b上形成光刻胶1303之后,第二次增厚透明隔离薄膜322a。

[0112] 如图23所示,去除所有的光刻胶(如图22中的光刻胶1301、1302、1303)。

[0113] 可以采用能够溶解光刻胶的溶剂进行光刻胶的去除。在去除光刻胶后,透明隔离薄膜322a中覆盖在光刻胶上的部分会被去除,这样第一部分像素电极321a上可以形成最薄的透明隔离层322,第二部分像素电极321b上可以形成较厚的透明隔离层322,剩下的第三部分像素电极321c上可以形成最厚的透明隔离层322。

[0114] 在另一种方式中,如图24所示,可以在衬底基板310上形成一层透明隔离薄膜322b。

[0115] 如图25所示,再对透明隔离薄膜322b进行刻蚀,形成厚度不同的多个透明隔离层。可以在透明隔离薄膜322b上对应像素电极形成不同厚度的光刻胶(如图24中的光刻胶1304、1305、1306)。可以采用半透掩膜形成不同厚度的光刻胶。在刻蚀时,透明隔离薄膜322b的不同区域被去除的厚度就不同,从而能够形成厚度不同的多个透明隔离层(形成的多个透明隔离层可以参照图23)。

[0116] 在形成透明隔离层之后就可以在透明隔离层上形成相变材料层,例如可以采用溅射的方式形成多个相变材料层。

[0117] 对于在相变材料层上覆盖有透明覆盖层的阵列基板,还可以在形成相变材料层之

后,沉积一层透明覆盖层。此外还可以对透明覆盖层进行图形化处理,形成多个相互独立的透明覆盖块。

[0118] 对于在像素电极与透明隔离层之间设有透明绝缘层的阵列基板,则可以在形成透明隔离层之前,先在像素电极上形成透明绝缘层。示例性地,可以在形成电极层之后,在电极层上形成一层透明绝缘薄膜,然后对透明绝缘薄膜和电极层进行图形化处理,从而形成多个像素电极和多个透明绝缘层。当然也可以先对电极层进行图形化处理,形成像素电极之后,形成透明绝缘薄膜,再对透明绝缘薄膜进行图形化处理,形成多个透明绝缘层。

[0119] 对于在透明隔离层与相变材料层之间设有透明绝缘层的阵列基板,则可以在形成透明隔离层之后,形成相变材料层之前,在衬底基板上形成透明绝缘薄膜,并对透明绝缘薄膜进行图形化处理形成多个透明绝缘层。

[0120] 图26是本发明实施例提供的一种阵列基板的制作方法的流程图。该制作方法用于制作透明隔离层的厚度均相等的阵列基板,例如图7所示的阵列基板。如图26所示,该制作方法包括:

[0121] S31:提供一衬底基板。

[0122] S32:在衬底基板上形成像素电极、第一供电线和第二供电线。

[0123] 示例性地,可以在衬底基板上形成电极层,再对电极层进行图形化处理,以形成像素电极、第一供电线和第二供电线。

[0124] S33:在像素电极上形成透明绝缘薄膜。

[0125] S34:对透明绝缘薄膜进行图形化处理。

[0126] 如图27所示,可以在透明绝缘薄膜6261上对应每个像素电极621的位置分别形成一个凹槽6262。透明绝缘薄膜6261隔开像素电极621和凹槽6262。并在透明绝缘薄膜6261上形成连通第二供电线14的过孔626b。

[0127] S35:在透明绝缘薄膜上形成透明隔离层和相变材料层。

[0128] 如图28所示,可以在透明绝缘薄膜6261的凹槽6262中形成叠置的透明隔离层622和相变材料层623。在形成透明隔离层622和相变材料层623时,可以在透明绝缘薄膜6261的位于凹槽6262之外的区域设置光刻胶1307,然后依次形成透明隔离薄膜622a和相变材料薄膜623a,再去除光刻胶1307,如图29所示,这样就可以在凹槽6262中形成透明隔离层622和相变材料层623,透明隔离层622通过过孔626b与第二供电线14相连。之后还可以在透明绝缘薄膜6261上形成连通第一供电线13的过孔626a。

[0129] S36:在透明绝缘薄膜上形成透明覆盖层。

[0130] 还可以在形成相变材料层之后,可以沉积一层透明覆盖层。此外还可以对透明覆盖层进行图形化处理,形成多个相互独立的透明覆盖块,透明覆盖层通过过孔与第一供电线连接。

[0131] 图30是本发明实施例提供的一种阵列基板的制作方法的流程图。该制作方法用于制作具有相变电极的阵列基板,例如图10所示的阵列基板。如图30所示,该制作方法包括:

[0132] S41:提供一衬底基板。

[0133] S42:在衬底基板上形成像素电极、第一供电线和第二供电线。

[0134] 示例性地,可以在衬底基板上形成电极层,再对电极层进行图形化处理,以形成像素电极、第一供电线和第二供电线。

[0135] S43:在像素电极上形成透明隔离层。

[0136] S44:在衬底基板上形成透明绝缘薄膜,并对透明绝缘薄膜进行图形化处理。

[0137] 如图31所示,可以在透明绝缘薄膜6261上对应每个像素电极621的位置分别形成一个凹槽6262,透明绝缘薄膜6261隔开透明隔离层622和凹槽6262。并在透明绝缘薄膜6261上形成用于容置相变电极的槽结构626c,槽结构626c连通第二供电线14和凹槽6262。

[0138] S45:在槽结构中形成相变电极。

[0139] 如图32所示,槽结构626c中设有相变电极700、示例性地,相变电极700可以采用蒸镀的方式形成。或者也可以在透明绝缘薄膜6261的除槽结构626c之外的其他区域设置光刻胶,然后形成用于制作相变电极700的材料薄膜,最后去除光刻胶,使位于槽结构之外的区域的与相变电极700同材料材料薄膜被去除,从而在槽结构626c中形成相变电极700。

[0140] S46:在透明绝缘薄膜上形成相变材料层。

[0141] 如图33所示,在形成相变材料层623时,可以在透明绝缘薄膜6261的位于凹槽之外的区域设置光刻胶,然后形成相变材料薄膜,再去除光刻胶,这样就可以在凹槽中形成相变材料层623,相变材料层623通过相变电极700与第二供电线14相连。

[0142] S47:在透明绝缘薄膜上形成透明覆盖层。

[0143] 可以在形成相变材料层之后,沉积一层透明覆盖层。透明覆盖层通过过孔626a与第一供电线13连接。过孔626a可以在形成相变材料层623之后形成。

[0144] 以上所述仅为本发明的较佳实施例,并不用以限制本发明,凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

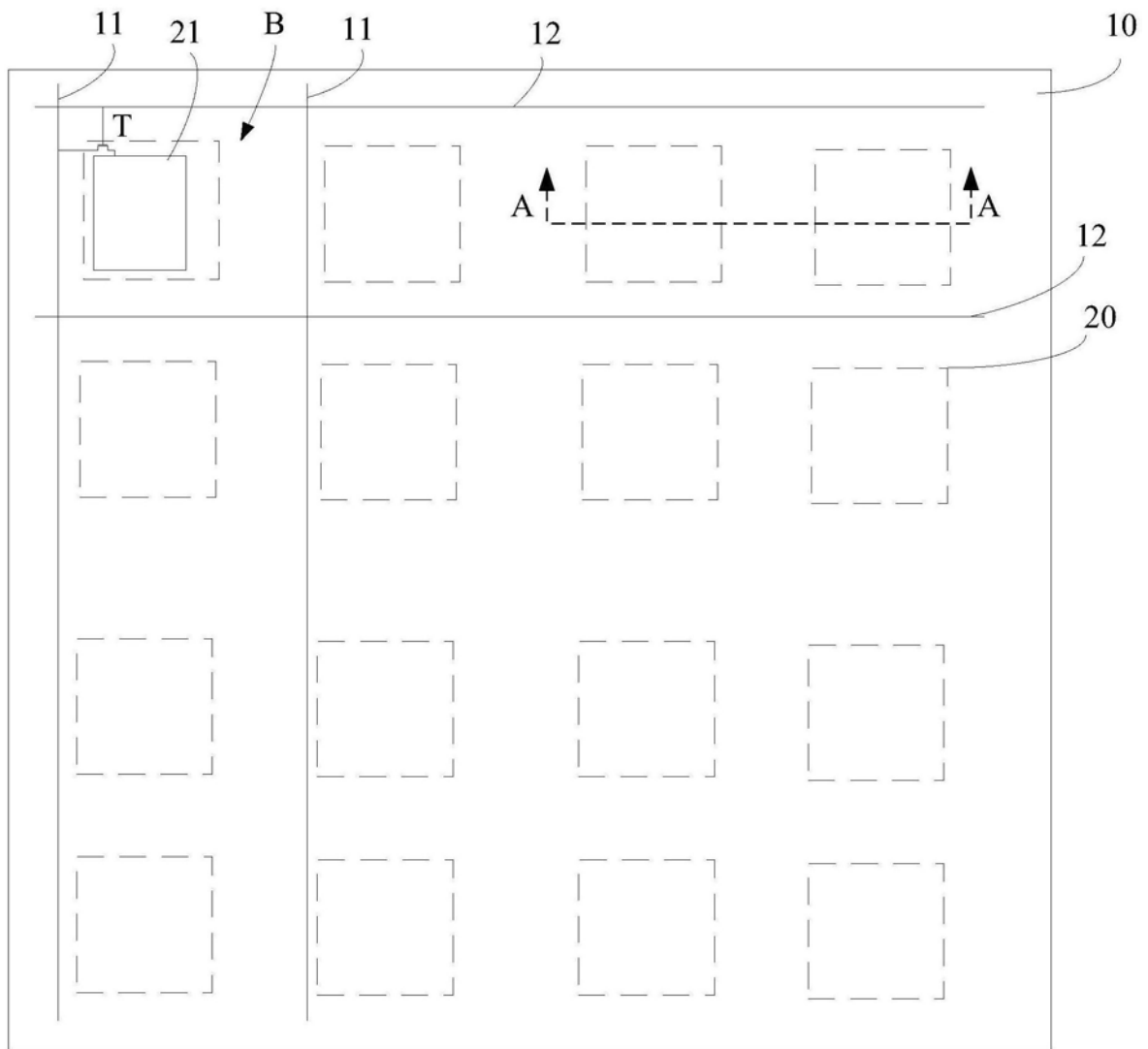


图1

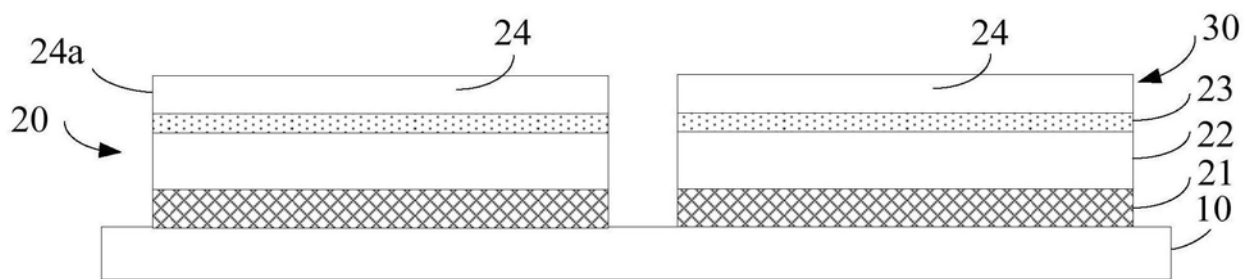


图2

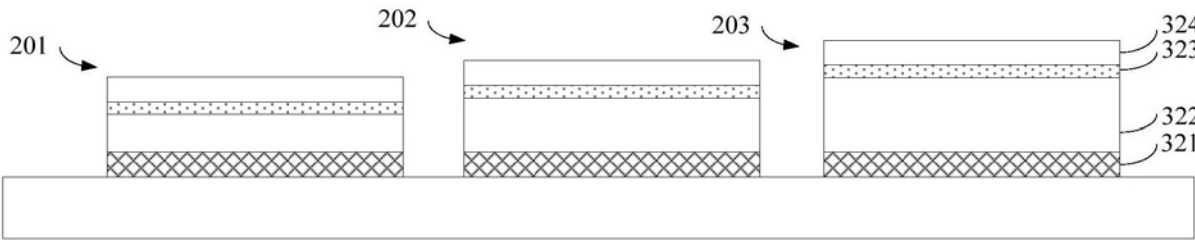


图3

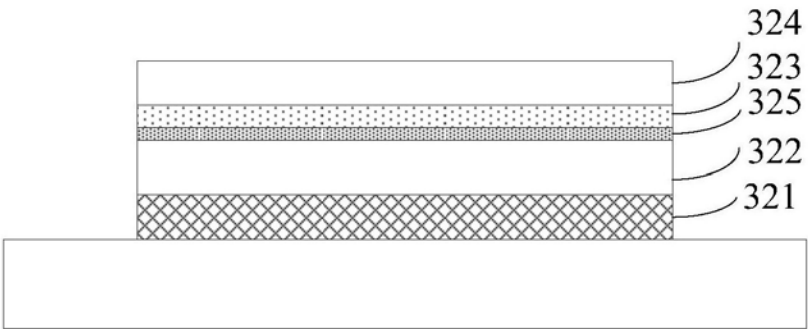


图4

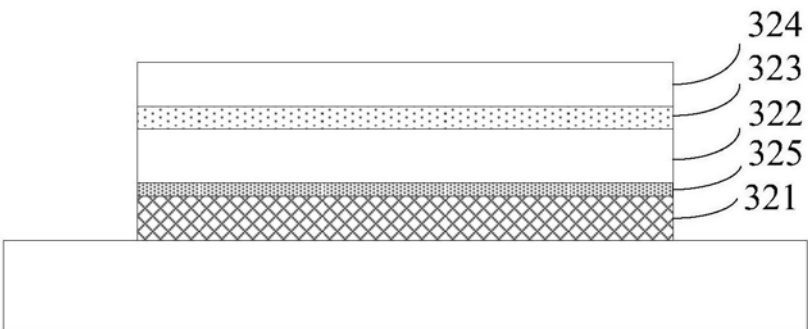


图5

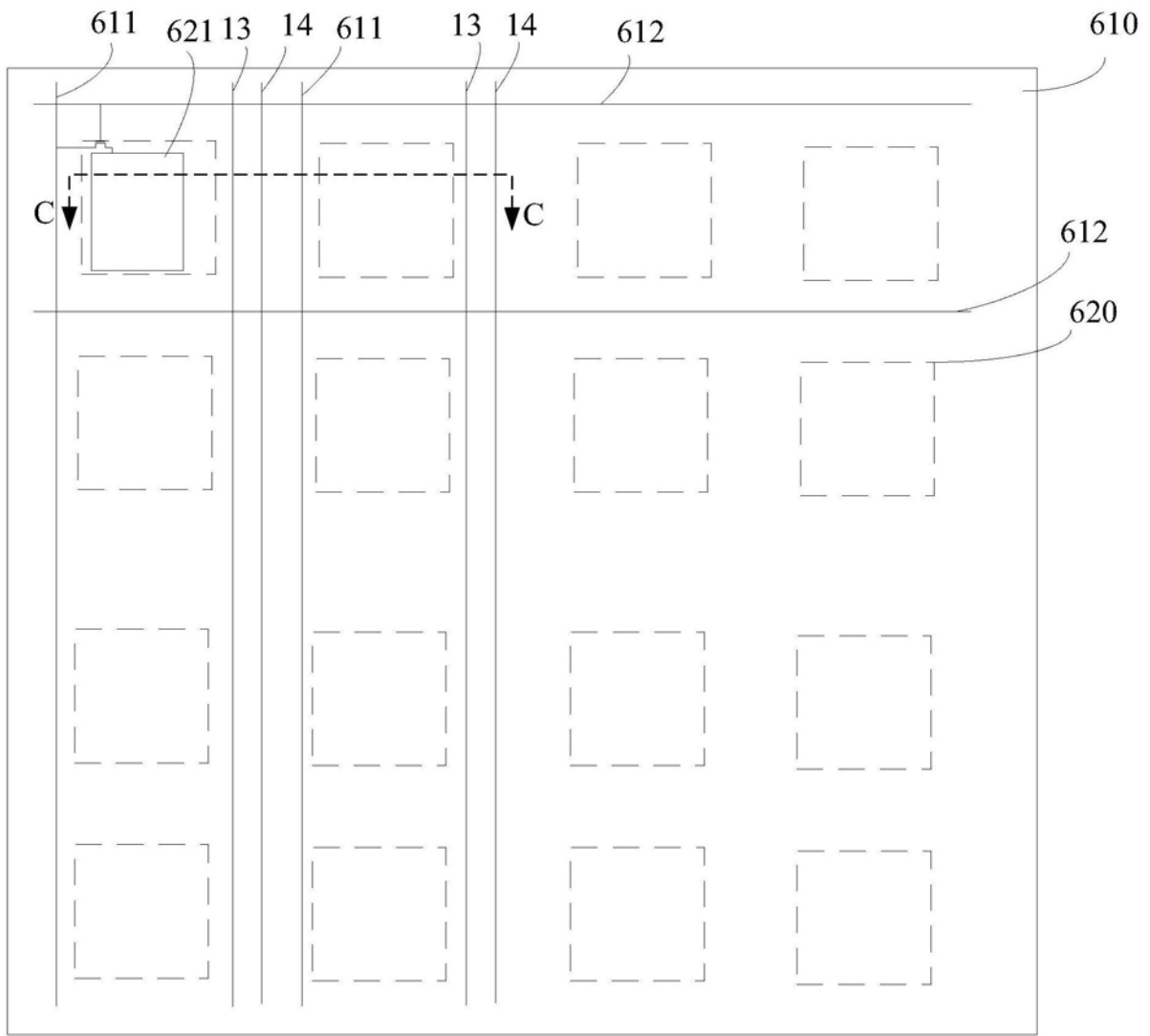


图6

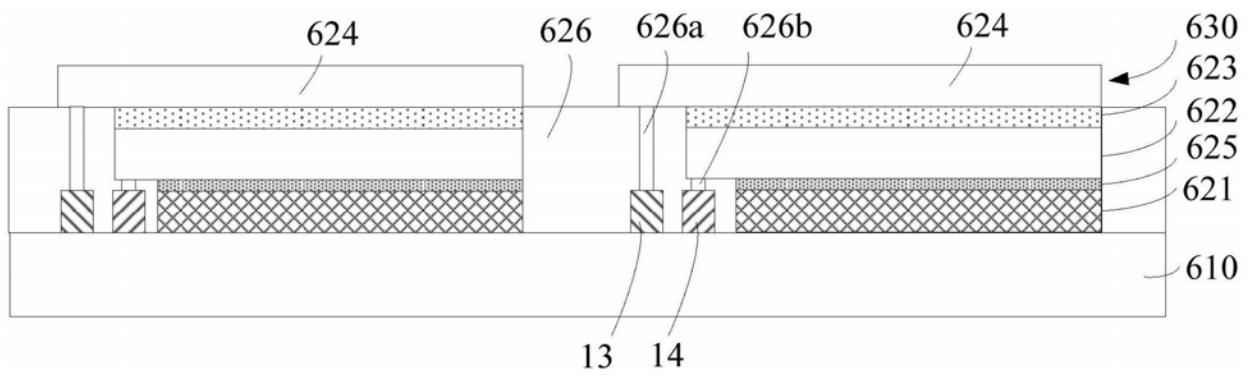


图7

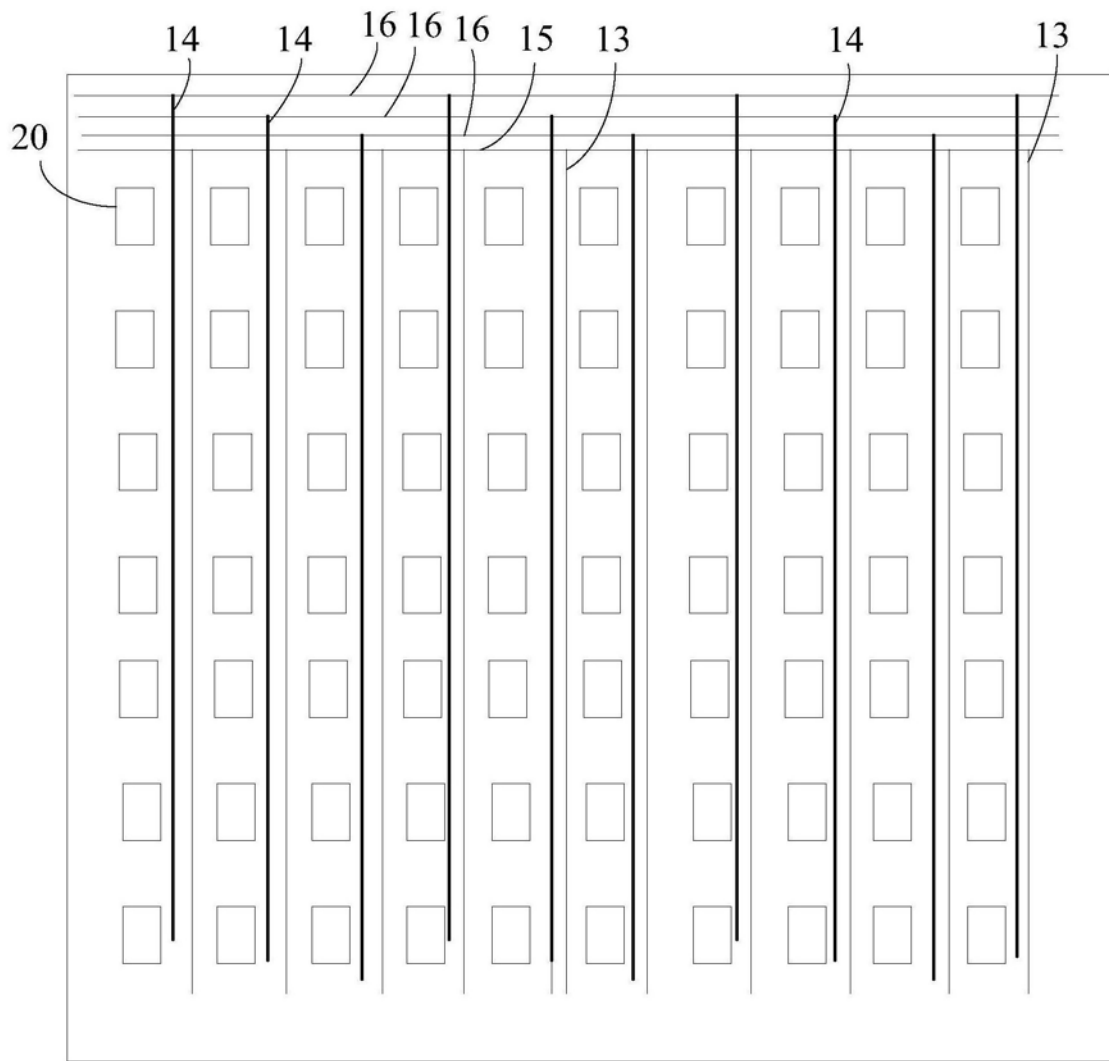


图8

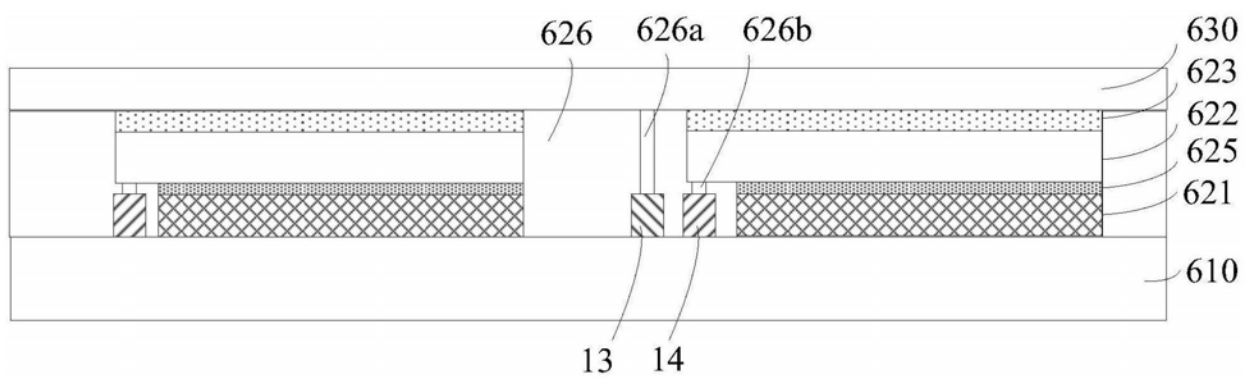


图9

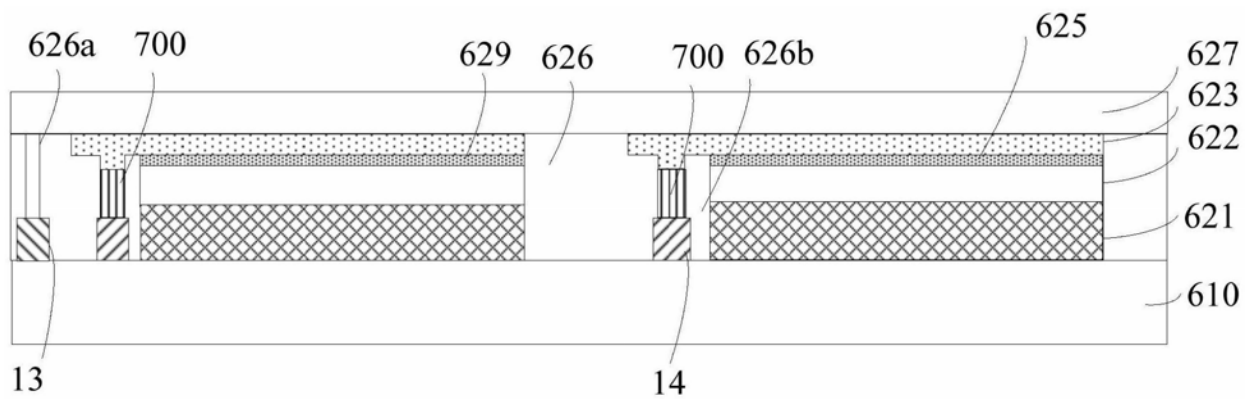


图10

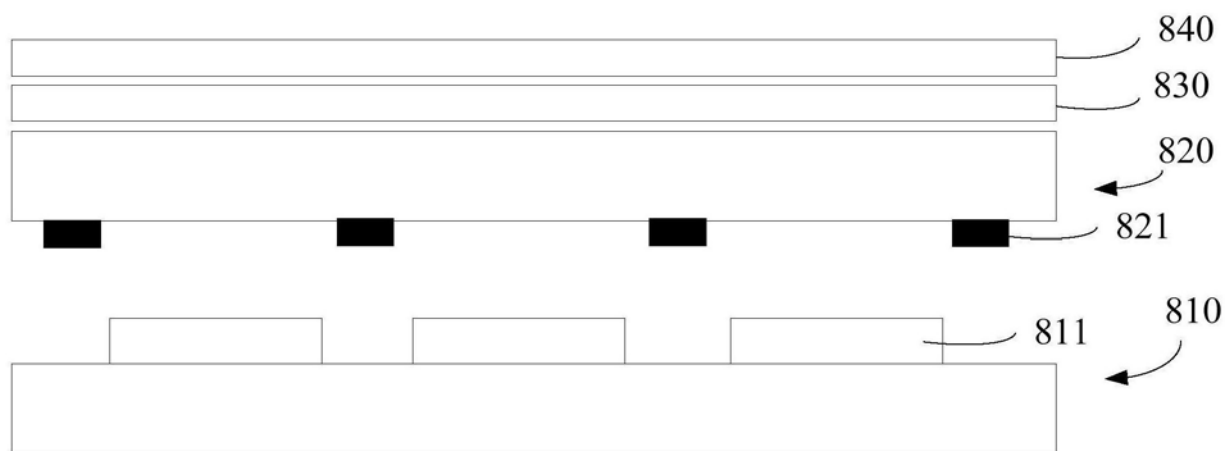


图11

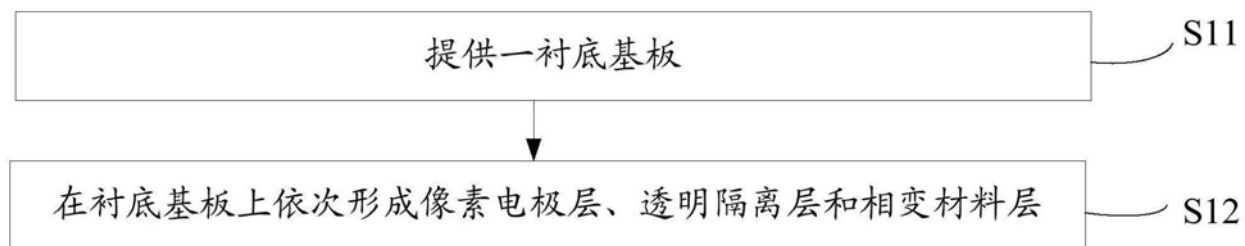


图12

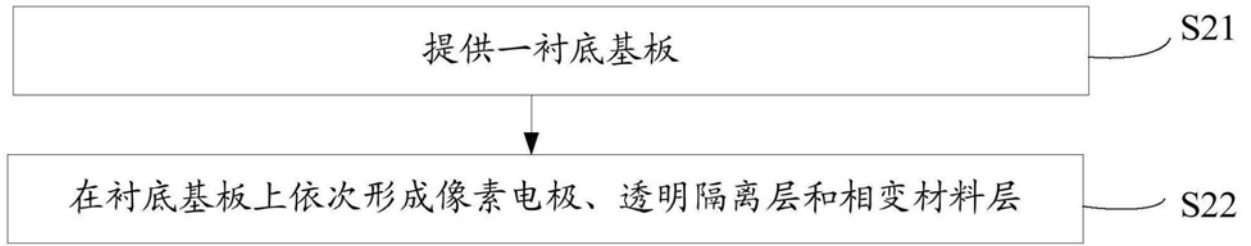


图13

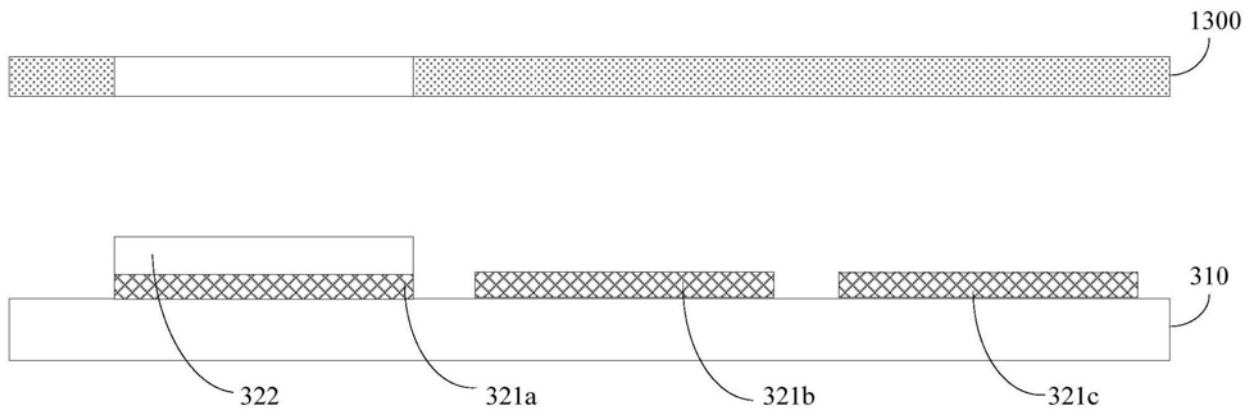


图14

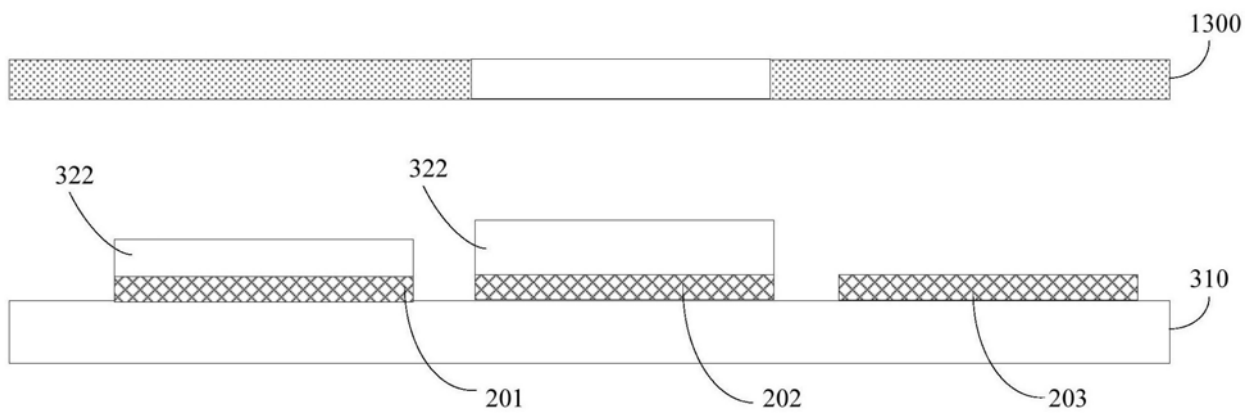


图15

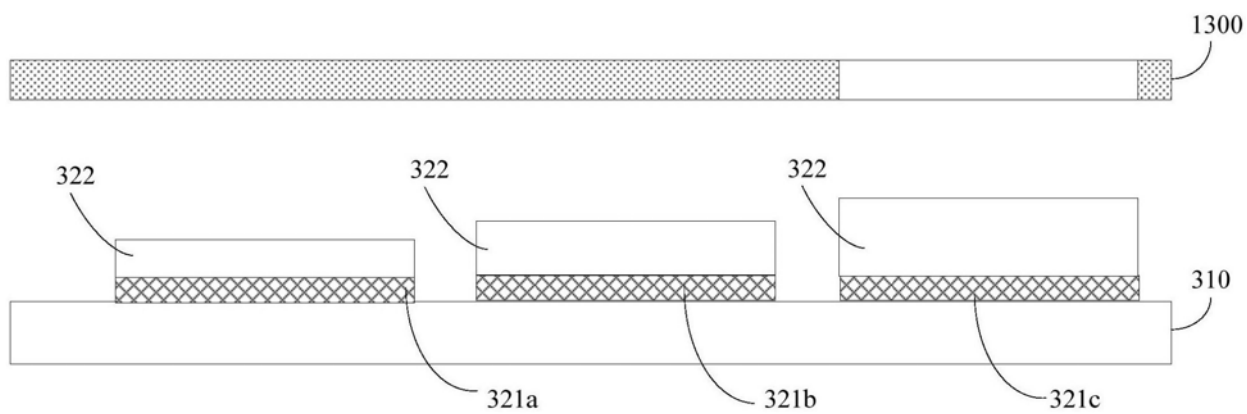


图16

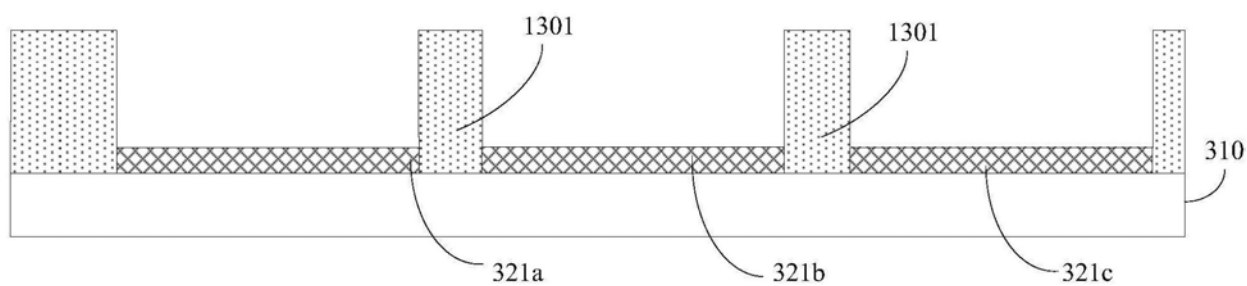


图17

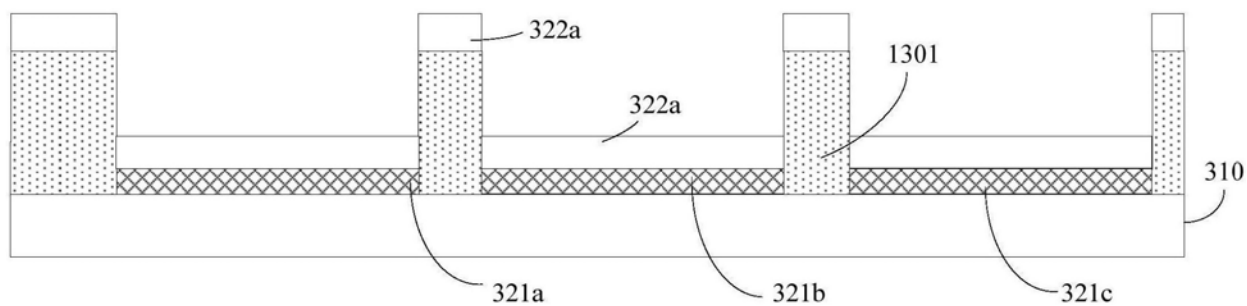


图18

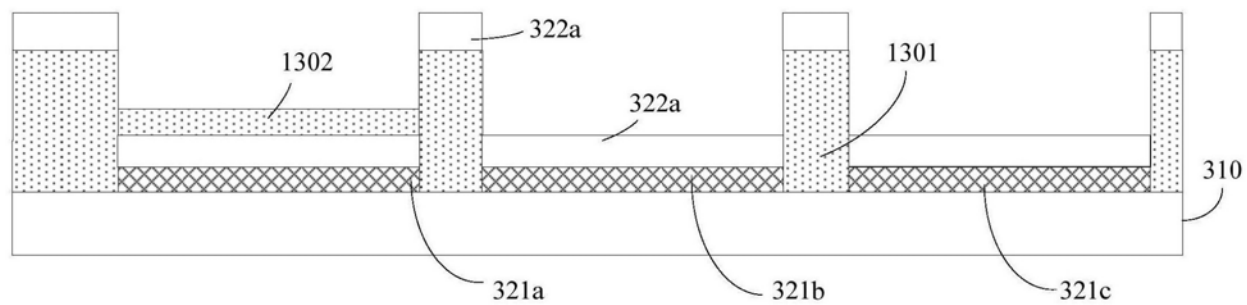


图19

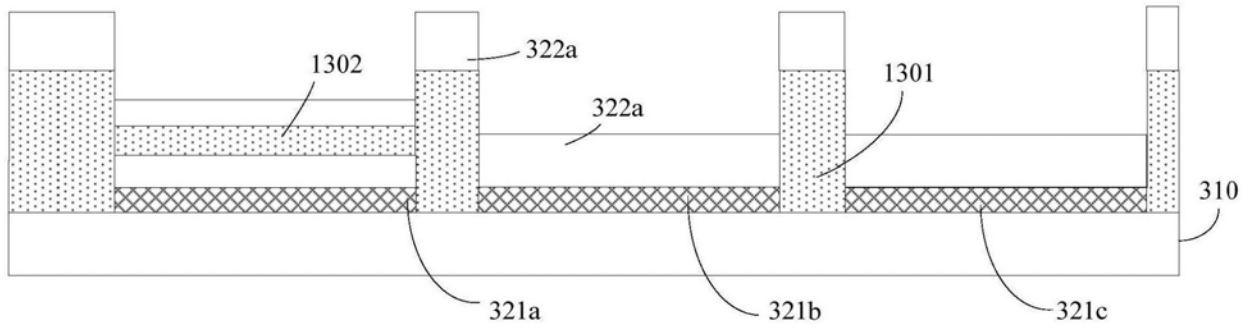


图20

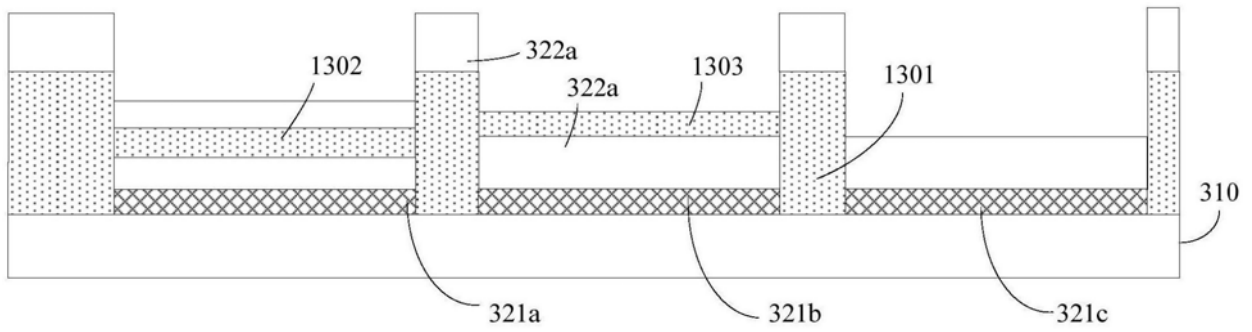


图21

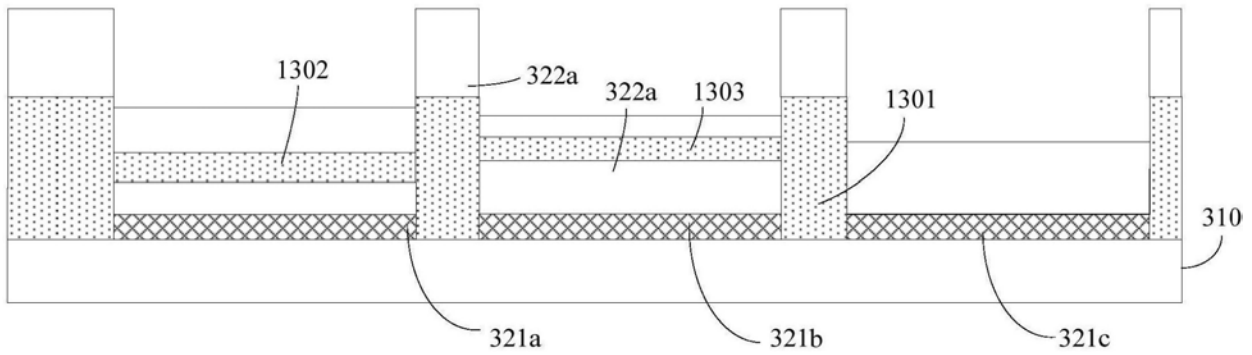


图22

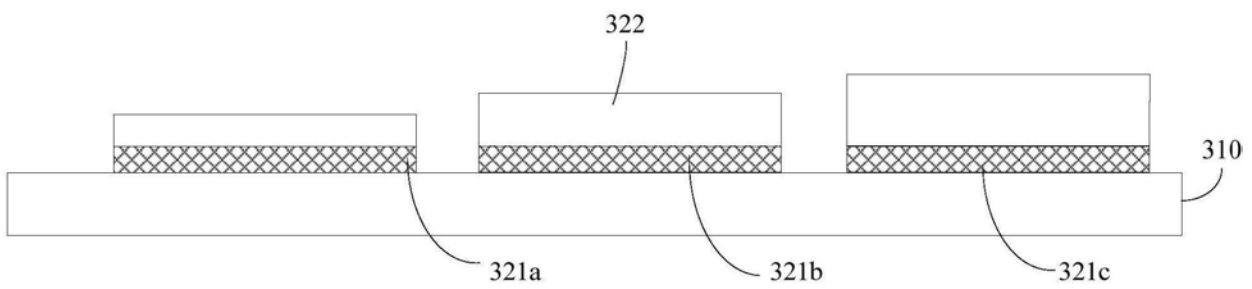


图23

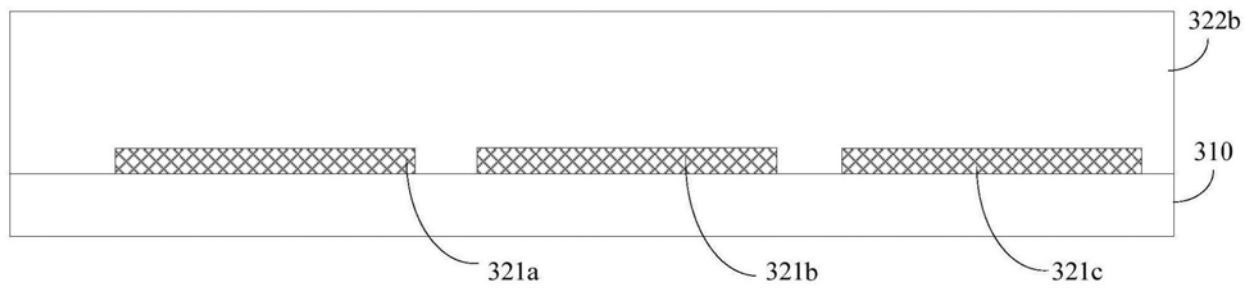


图24

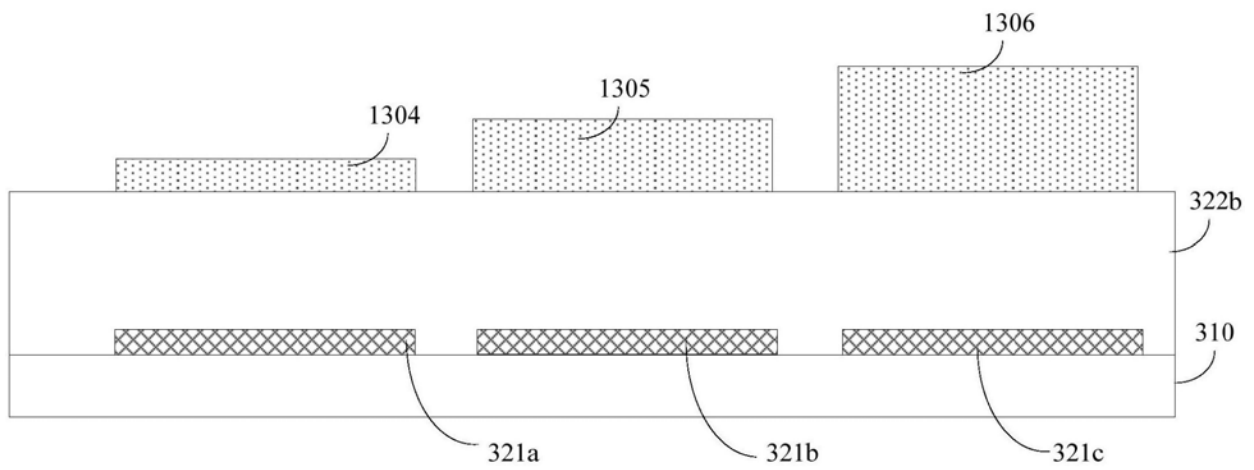


图25

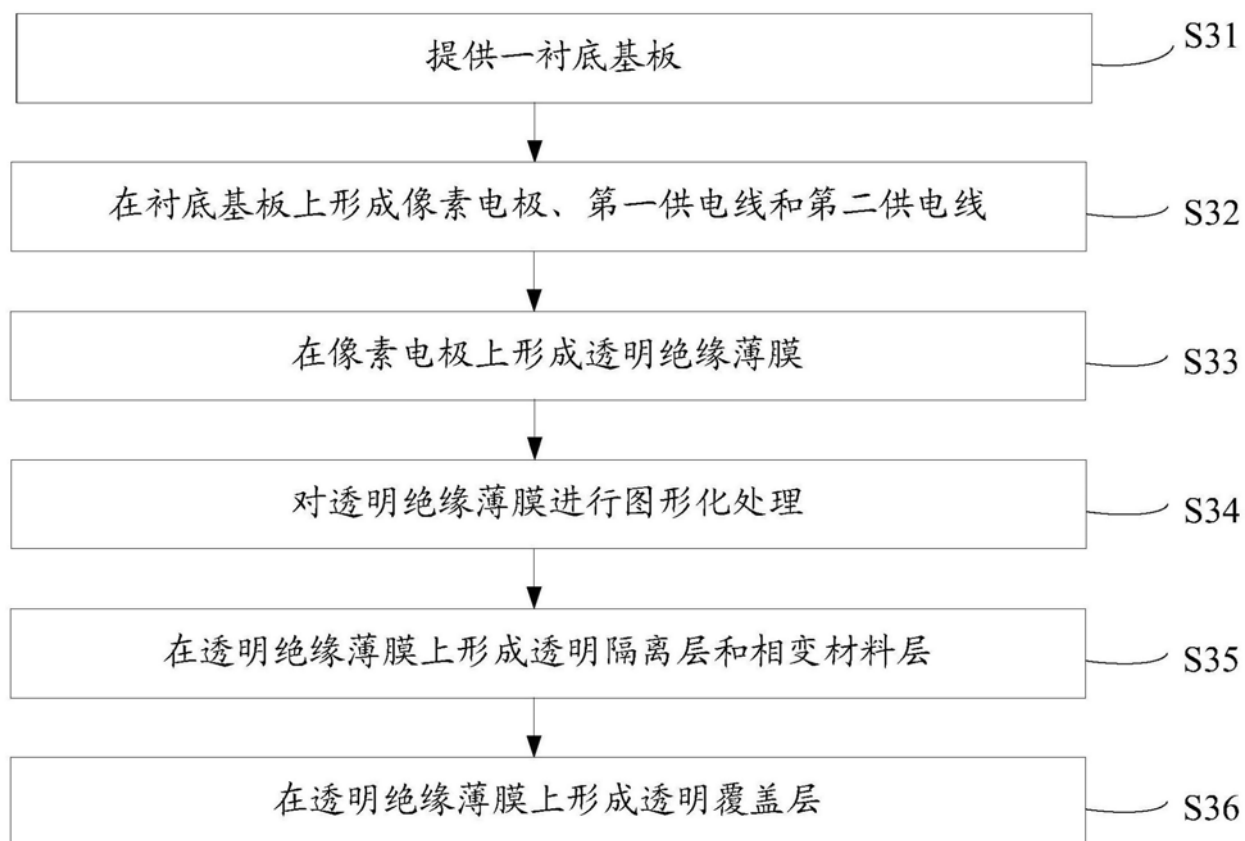


图26

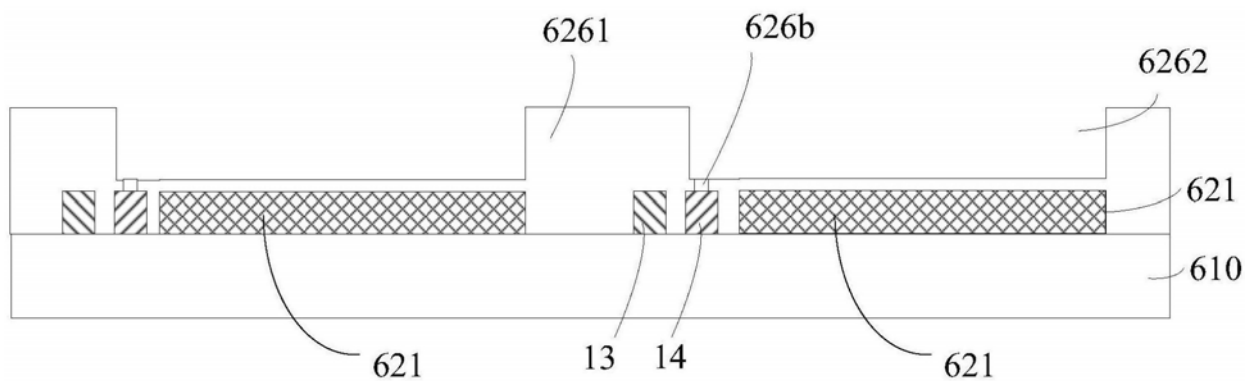


图27

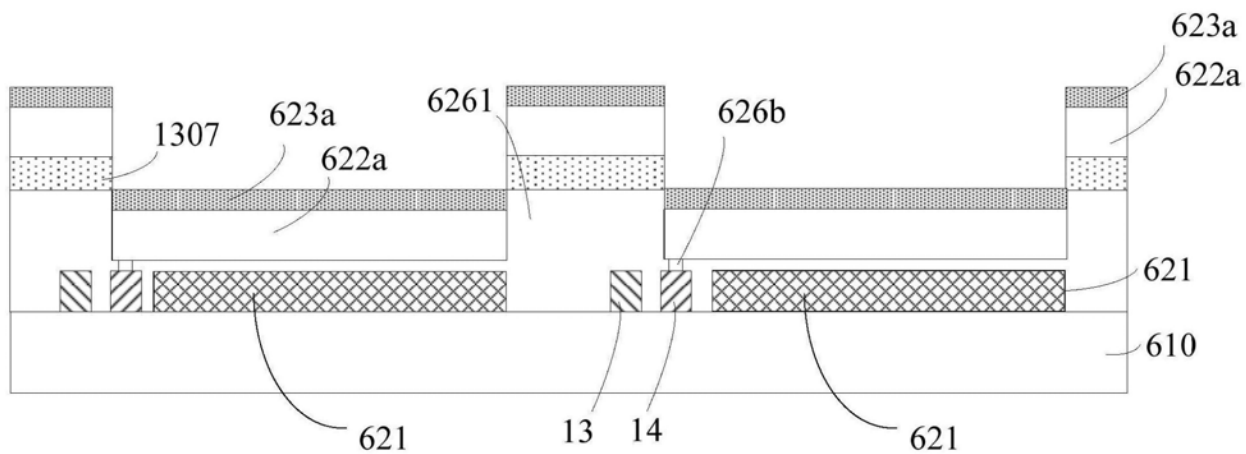


图28

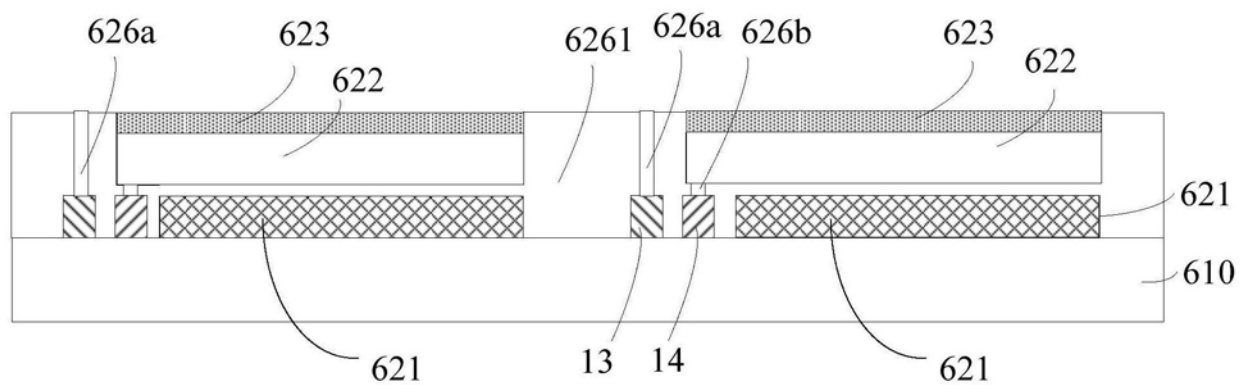


图29

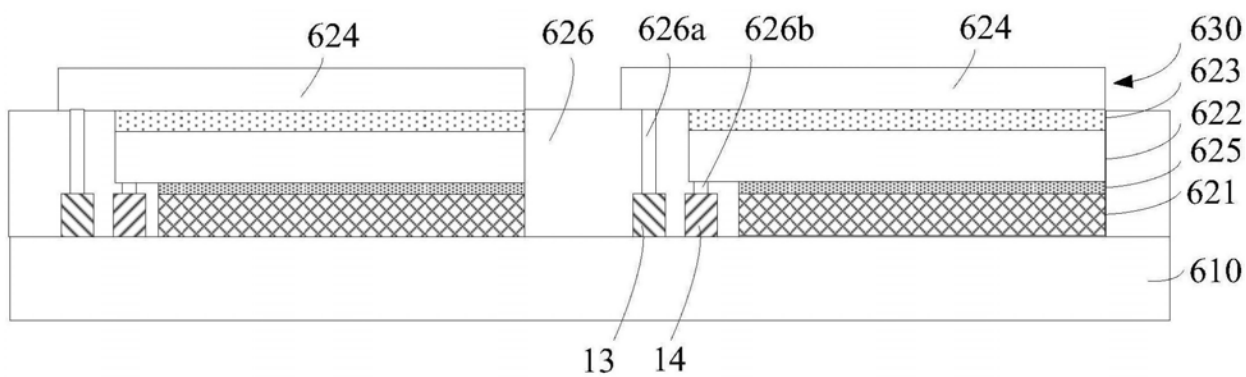


图30

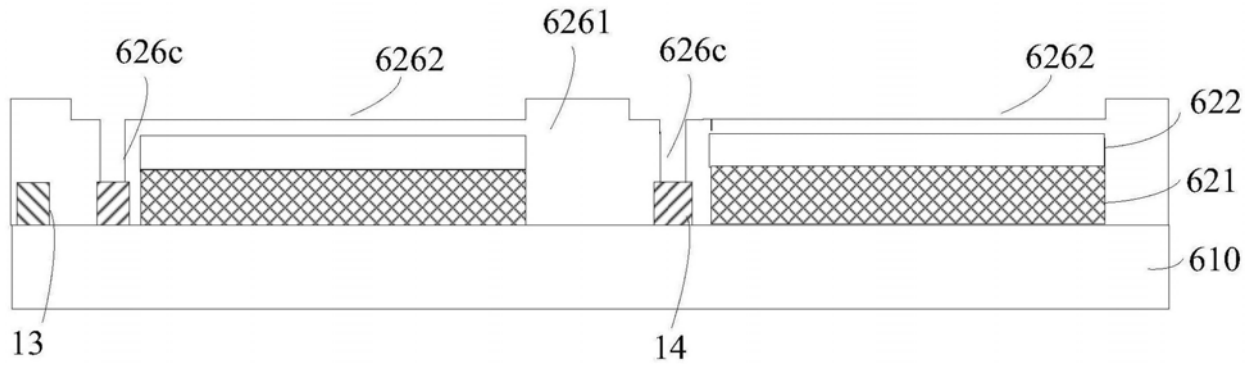


图31

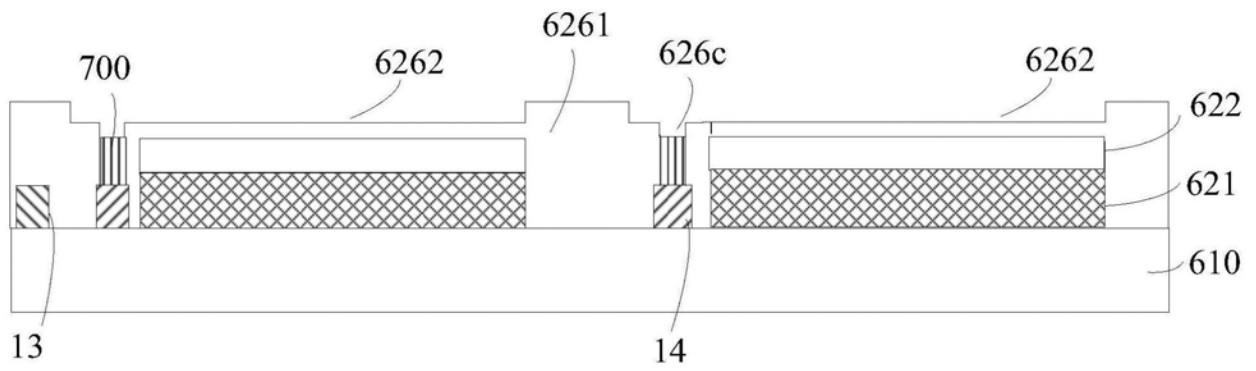


图32

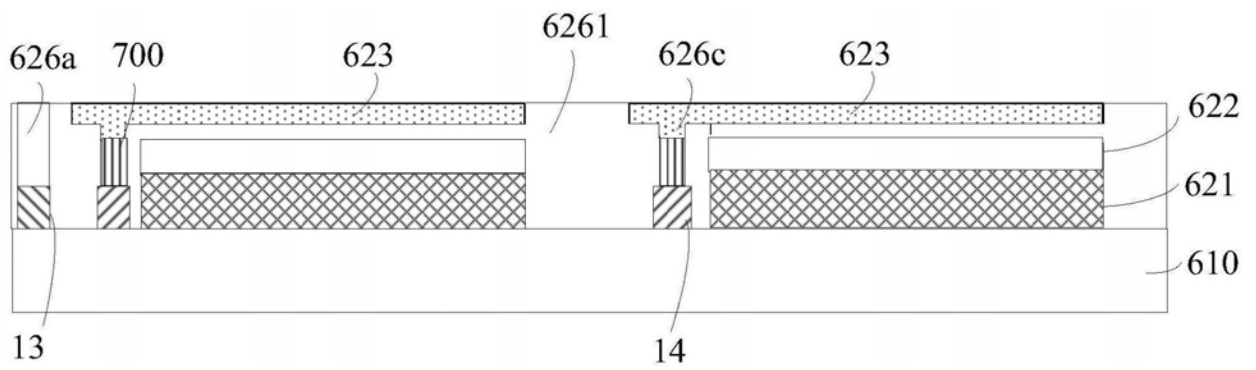


图33

专利名称(译)	阵列基板及其制作方法、显示装置		
公开(公告)号	CN109188799A	公开(公告)日	2019-01-11
申请号	CN201811362315.5	申请日	2018-11-15
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	林允植 商广良		
发明人	林允植 商广良		
IPC分类号	G02F1/1343 G02F1/1345 G02F1/1347 G02F1/135		
CPC分类号	G02F1/135 G02F1/134309 G02F1/1345 G02F1/13475 G02F2001/134345		
代理人(译)	杨广宇		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基板及其制作方法、显示装置。该阵列基板包括衬底基板和阵列分布在衬底基板上的多个像素单元，像素单元包括透明隔离层、相变材料层和具有光反射作用的像素电极，透明隔离层和相变材料层依次层叠在像素电极上，当白光依次透射相变材料层和透明隔离层时，相变材料层和透明隔离层之间的干涉效应会改变透射光谱，使透射的光线会显示出一定的颜色，透射的光线在像素电极的作用下反射后可以进入观察者眼中，这样不设置彩膜基板也可以进行颜色显示，从光线入射相变材料层到光线经过像素电极反射后出射相变材料层的过程中，产生的总的光损失相对于光线两次透射彩膜层时产生的总的光损失要低，提高了反射式液晶显示装置的亮度。

