



(45)授权公告日 2018.01.09

权利要求书2页 说明书8页 附图8页

1. 一种液晶显示装置,包括:

在基板上沿第一方向延伸的第一数据线、第二数据线和第三数据线,所述第二数据线位于所述第一数据线与所述第三数据线之间;

在所述基板上沿第二方向延伸的多个栅极线;

至少一个像素单元,所述像素单元包括:形成在与所述栅极线交叉的所述第一数据线与所述第三数据线之间的第一像素区中的在第一栅极线的一侧处的第一像素电极;以及形成在所述第一数据线与所述第三数据线之间的第二像素区中的在所述第一栅极线的另一侧处的第二像素电极;以及

至少一个电路单元,所述电路单元形成在所述第一像素区与所述第二像素区之间并且包括:第一晶体管,其中所述第一晶体管的第一电极连接至所述第一数据线,并且所述第一晶体管的第二电极连接至所述第一像素电极;以及第二晶体管,其中所述第二晶体管的第三电极连接至所述第二数据线,并且所述第二晶体管的第四电极连接至所述第二像素电极,

其中所述第二数据线交叠所述第一像素电极和所述第二像素电极。

2. 根据权利要求1所述的液晶显示装置,还包括:

第四数据线和第五数据线,

其中所述至少一个像素单元包括:形成在与所述栅极线交叉的所述第三数据线与所述第五数据线之间的第三像素区中的在所述第一栅极线的所述一侧处的第三像素电极;以及形成在所述第三数据线与所述第五数据线之间的第四像素区中的在所述第一栅极线的所述另一侧处的第四像素电极;并且

其中所述第一像素电极包括用于第一域的沿第一对角方向的狭缝,并且所述第二像素电极包括用于第二域的沿第二对角方向的狭缝。

3. 根据权利要求2所述的液晶显示装置,其中所述第四数据线在所述第三数据线与所述第五数据线之间。

4. 根据权利要求2所述的液晶显示装置,其中所述第三像素电极包括狭缝,以及所述在所述第一像素电极中的所述狭缝与在所述第三像素电极中的所述狭缝是对称的。

5. 根据权利要求2所述的液晶显示装置,其中所述第三像素电极包括狭缝,以及在所述第一像素电极中的所有所述狭缝的角度为正的,并且在所述第三像素电极中的所有所述狭缝的角度为负的。

6. 根据权利要求2所述的液晶显示装置,其中所述第三像素电极包括狭缝,以及所述第一像素电极和所述第三像素电极中的所述狭缝在所述基板中分别沿第三方向和第四方向,并且

其中所述第一方向和所述第二方向分别是竖直的和水平的,并且所述第三方向和所述第四方向是对角的。

7. 根据权利要求6所述的液晶显示装置,其中在所述第一像素电极中的所述狭缝与在所述第三像素电极中的所述狭缝是对称的。

8. 根据权利要求2所述的液晶显示装置,还包括:

形成在所述基板上的栅电极;

形成在所述栅电极上的栅极绝缘层,其中所述第二电极形成在所述栅极绝缘层上;

在所述第二电极的相反侧上的形成在所述栅极绝缘层上的源极区和漏极区;以及分别形成在所述源极区和所述漏极区上的源电极和漏电极。

9. 根据权利要求8所述的液晶显示装置,还包括:

形成在所述源电极、所述漏电极、所述第二电极和所述栅极绝缘层上的层间绝缘层;

形成在所述层间绝缘层上的公共电极;

形成在所述层间绝缘层上的保护层;以及

形成为穿过所述层间绝缘层和所述保护层的接触孔,

其中所述第一像素电极和所述第二像素电极相对于所述数据线和所述栅极线以对角方式形成;并且

其中所述第一电极和所述第二电极连接至半导体层。

10. 根据权利要求9所述的液晶显示装置,其中所述第四数据线交叠于所述第三像素区并且所述第四数据线位于所述第三数据线与所述第五数据线之间,并且

其中所述第三像素电极包括狭缝,以及在所述第一像素电极中的所述狭缝与在所述第三像素电极中的所述狭缝是对称的。

11. 一种液晶显示装置,包括:

在基板上沿第一方向延伸的第一数据线、第二数据线和第三数据线;

在所述基板上沿第二方向延伸并且与所述第一数据线、所述第二数据线和所述第三数据线交叉的第一栅极线;

第四数据线和第五数据线;

至少一个像素单元,所述像素单元包括:形成在所述第一数据线与所述第三数据之间的第一像素区中的在所述第一栅极线的一侧处的第一像素电极;形成在所述第一数据线与所述第三数据之间的第二像素区中的在所述第一栅极线的另一侧处的第二像素电极;以及形成在与所述第一栅极线交叉的所述第三数据线与所述第五数据之间的第三像素区中的在所述第一栅极线的所述一侧处的第三像素电极;以及

第一晶体管和第二晶体管,所述第一晶体管和所述第二晶体管分别连接至所述第一数据线和所述第二数据线并且形成在所述第一像素区和所述第二像素区之间,

其中所述第一像素电极和所述第三像素电极中的狭缝在所述基板上分别沿第三方向和第四方向,

其中所述第一方向和所述第二方向分别是竖直的和水平的,并且所述第三方向和所述第四方向是对角的,并且

其中在所述第一像素电极中的所述狭缝与在所述第三像素电极中的所述狭缝是对称的,

其中所述第二数据线交叠所述第一像素电极和所述第二像素电极。

液晶显示装置

[0001] 相关申请的交叉引用

[0002] 本申请要求于2013年12月23日提交的韩国专利申请第10-2013-0161796号的优先权和权益,其通过引用合并到本文中用于所有目的就好像在本文中完全阐述一样。

技术领域

[0003] 本发明涉及一种用于显示图像的液晶显示装置。

背景技术

[0004] 液晶显示装置包括两个或更多个晶体管、以及用于将信号提供至像素电极以显示图像的两个或更多个信号线。

[0005] 虽然液晶显示装置正变得更薄、更轻、便携,并且具有更高性能和改善的操作特性,但是相关技术中的液晶显示装置具有差的透射率。

发明内容

[0006] 本发明一个方面是为了提高液晶显示装置的透射率。

[0007] 具体地,本发明一个方面是为了提供一种用于提高液晶显示装置的透射率的像素布置技术。

[0008] 本发明另一方面提供一种用于提高液晶显示装置的透射率的像素结构技术。

附图说明

[0009] 通过结合附图进行的以下详细描述,本发明的以上和其他目的、特征和优点会更明显,在附图中:

[0010] 图1是示出根据本发明一个实施方案的液晶显示装置的一部分的平面图;

[0011] 图2是示出图1中的一个像素单元和一个电路单元的局部放大图;

[0012] 图3是示出沿图2中的线I-I'截取的一个实例的截面图;

[0013] 图4是示出图3中的像素电极和公共电极的另一修改例的截面图;

[0014] 图5是示出根据本发明另一实施方案的液晶显示装置的一部分的平面图;

[0015] 图6是示出根据本发明又一实施方案的液晶显示装置的一部分的平面图;

[0016] 图7是示出图6中的一个像素单元和一个电路单元的局部放大图;

[0017] 图8是示出沿图7中的线II-II'截取的一个实例的截面图;以及

[0018] 图9是示出根据本发明又一实施方案的液晶显示装置的一部分的平面图。

具体实施方式

[0019] 下文中,将参照示例性附图来描述本发明的示例性实施方案。在下面的描述中,用相同的附图标记指代相同的元件,即使附图标记在不同附图中示出也是如此。此外,在本发明的以下描述中,在并入本文中的已知功能和结构的详细描述可能使本发明的主题相当不

明确的情况下将其省略。

[0020] 在本发明的元件的描述中,可以使用“第一”、“第二”、“A”、“B”、“(a)”和“(b)”等表述。这些表述仅用于将一个结构元件与其他结构元件进行区分,而对应结构元件的性能、顺序、序列等不受这些表述限制。应注意,如果在说明书中描述一个部件“连接”、“耦接”或“接合”到另一部件,则虽然第一部件可以直接连接、耦接或接合到第二部件,但是第三部件可以“连接”、“耦接”或“接合”在第一部件与第二部件之间。同样地,当描述某一元件形成在另一元件“上”或“下方”时,应理解,该某一元件可以直接地形成在另一元件上或下方,或者经由又一元件间接地形成在另一元件上或下方。

[0021] 图1是示出根据本发明一个实施方案的液晶显示装置的一部分的平面图。

[0022] 参照图1,液晶显示装置100包括:在基板110上的沿第一方向延伸以传送数据信号的 m (m 是大于2的自然数)个数据线DL;以及沿第二方向延伸以传送栅极信号的 n (n 是大于2的自然数)个栅极线GL。

[0023] 液晶显示装置100包括:两个像素区PA;以及形成在两个像素区PA之间的一个电路区CA,该一个电路区CA限定在基板110上的一个栅极线与两个数据线彼此交叉的每个交叉点处。在各像素区PA处形成有构成一个像素单元的两个像素电极PE。在电路区CA中形成有构成一个电路单元的两个晶体管TR。

[0024] 在每个像素单元中的两个像素电极PE之中的一个像素电极以及在每个电路单元中的两个晶体管TR之中的一个晶体管构成一个像素P。此外,另一像素电极和另一晶体管构成一个像素P。

[0025] 例如,如图1所示,在液晶显示装置100中,在第 x 个数据线 DL_x (x 是大于0并且等于或小于 n 的自然数)与第 y 个栅极线 GL_y (y 是大于0并且等于或小于 m 的自然数)交叉处的第 (x,y) 个电路区 $CA_{(x,y)}$ 中形成有第 (x,y) 个晶体管 $TR_{(x,y)}$ 。同时,在第 $(x+1)$ 个数据线 DL_{x+1} 与第 y 个栅极线 GL_y 交叉处的第 (x,y) 个电路区 $CA_{(x,y)}$ 中形成有第 $(x+1,y)$ 个晶体管 $TR_{(x+1,y)}$ 。在第 (x,y) 个电路区 $CA_{(x,y)}$ 中的第 (x,y) 个晶体管 $TR_{(x,y)}$ 和第 $(x+1,y)$ 个晶体管 $TR_{(x+1,y)}$ 构成第 (x,y) 个电路单元。同样地,在第 $(x+2,y)$ 个电路区中的第 $(x+2,y)$ 个晶体管和第 $(x+3,y)$ 个晶体管构成第 $(x+2,y)$ 个电路单元。可以以相同方案配置与第 y 个栅极线相关的第 $(1,y)$ 个电路单元、第 $(3,y)$ 个电路单元、第 $(5,y)$ 个电路单元、.....、第 $(m-3,y)$ 个电路单元和第 $(m-1,y)$ 个电路单元。

[0026] 同样地,在第 x 个数据线与第 $(y+1)$ 个栅极线交叉处的第 $(x,y+1)$ 个电路区中形成有第 $(x,y+1)$ 个晶体管。同时,在第 $(x+1)$ 个数据线与第 $(y+1)$ 个栅极线彼此交叉处的第 $(x,y+1)$ 个电路区中形成有第 $(x+1,y+1)$ 个晶体管。同样地,在第 $(x+2,y+1)$ 个电路区 $CA_{(x+2,y+1)}$ 中的第 $(x+2,y+1)$ 个晶体管和第 $(x+3,y+1)$ 个晶体管构成第 $(x+2,y+1)$ 个电路单元。可以以相同方案配置与第 $(y+1)$ 个栅极线相关的第 $(1,y+1)$ 个电路单元、第 $(3,y+1)$ 个电路单元、第 $(5,y+1)$ 个电路单元、.....、第 $(m-3,y+1)$ 个电路单元和第 $(m-1,y+1)$ 个电路单元。

[0027] 另一方面,在第 y 个栅极线 GL_y 的上部处的第 x 个数据线 DL_x 与第 $(x+2)$ 个数据线 DL_{x+2} 之间形成有连接至第 (x,y) 个晶体管 $TR_{(x,y)}$ 的一个电极的第 (x,y) 个像素电极 $PE_{(x,y)}$ 。此时,在第 (x,y) 个像素区 $PA_{(x,y)}$ 中的第 (x,y) 个像素电极 $PE_{(x,y)}$ 可以形成为跨过第 $(x+1)$ 个数据线 DL_{x+1} 。第 (x,y) 个像素电极 $PE_{(x,y)}$ 的整个形状沿第一方向延伸跨过第 $(x+1)$ 个数据线 DL_{x+1} 。因此,虽然第 (x,y) 个像素电极 $PE_{(x,y)}$ 具有与第一方向相比第二方向的长度较长的近似矩形

形状,但是第 (x,y) 个像素电极 $PE_{(x,y)}$ 不限于此。下文中,其他像素电极可以具有沿第二方向的长度比沿第一方向的长度长的近似矩形形状。

[0028] 同样地,在第 y 个栅极线 GL_y 的下部处的第 x 个数据线 DL_x 与第 $(x+2)$ 个数据线 DL_{x+2} 之间形成有连接至第 $(x+1,y)$ 个晶体管 $TR_{(x+1,y)}$ 的一个电极的第 $(x+1,y)$ 个像素电极 $PE_{(x+1,y)}$ 。此时,第 $(x+1,y)$ 个像素电极 $PE_{(x+1,y)}$ 可以形成跨过在第 (x,y) 个像素区 $PA_{(x,y)}$ 中的第 $(x+1)$ 个数据线 DL_{x+1} 。

[0029] 此时,第 (x,y) 个像素电极和第 $(x+1,y)$ 个像素电极构成第 (x,y) 个像素单元。同样地,第 $(x+2,y)$ 个像素电极和第 $(x+3,y)$ 个像素电极构成第 $(x+2,y)$ 个像素单元。可以以相同方案配置与第 y 个栅极线 GL_y 相关的所有像素单元。

[0030] 同样地,在第 $(y+1)$ 个栅极线 GL_{y+1} 的上部处的第 x 个数据线 DL_x 与第 $(x+2)$ 个数据线 DL_{x+2} 之间的第 $(x,y+1)$ 个像素区处,连接至第 $(x,y+1)$ 个晶体管的一个电极的第 $(x,y+1)$ 个像素电极形成跨过第 $(x+1)$ 个数据线 DL_{x+1} 。同样地,在第 $(y+1)$ 个栅极线 GL_{y+1} 的下部处在第 x 个数据线 DL_x 与第 $(x+2)$ 个数据线 DL_{x+2} 之间的第 $(x,y+1)$ 个像素区处,连接至第 $(x+1,y+1)$ 晶体管的一个电极的第 $(x+1,y+1)$ 个像素电极形成跨过第 $(x+1)$ 个数据线 DL_{x+1} 。同样地,第 $(x+2,y+1)$ 个像素电极和第 $(x+3,y+1)$ 个像素电极构成第 $(x+2,y+1)$ 个像素单元。可以以相同方案配置与第 $(y+1)$ 个栅极线 GL_{y+1} 相关的所有像素单元。

[0031] 可以在一个像素单元的两个像素电极中的每一个的上部或下部处形成有由连续表面形成的公共电极。例如,在第 y 个栅极线 GL_y 中,可以在第 (x,y) 个像素区 $PA_{(x,y)}$ 的第 (x,y) 个像素电极 $PE_{(x,y)}$ 和第 $(x+1,y)$ 个像素区 $PA_{(x+1,y)}$ 的第 $(x+1,y)$ 个像素电极 $PE_{(x+1,y)}$ 中每一个的上部或下部处形成有由连续表面形成的公共电极CE 226(参照下面所讨论的图3)。

[0032] 每个像素单元的像素电极 PE 中的每一个具有以预定角度倾斜的一个或更多个狭缝。此时,两个像素单元中与同一栅极线相邻的像素电极 PE 中的狭缝的方向可以彼此相同。另一方面,两个像素单元中与同一栅极线 GL 相邻的像素电极 PE 中的狭缝的方向可以相对于第一方向对称。

[0033] 在第 y 个栅极线 GL_y 中,在第 (x,y) 个像素区 $PA_{(x,y)}$ 的第 (x,y) 个像素电极 $PE_{(x,y)}$ 和第 $(x+2,y)$ 个像素区 $PA_{(x+2,y)}$ 的第 $(x+2,y)$ 个像素电极 $PE_{(x+2,y)}$ 中的狭缝的方向倾斜为相对于第一方向对称。因而,在第 (x,y) 像素电极 $PE_{(x,y)}$ 和第 $(x+2,y)$ 像素电极 $PE_{(x+2,y)}$ 中的对称的狭缝构成2域。因此,能够提高液晶显示装置100的视角的对称特性。

[0034] 液晶显示装置100包括滤色器基板,在滤色器基板中,滤色器形成为与像素区一致,并且黑色矩阵形成为与电路区一致。此外,在根据一个实施方案的液晶显示装置100中,在其中限定有像素区和电路区的基板110与其中形成有滤色器和黑色矩阵的滤色器基板之间注入有液晶。在根据一个实施方案的液晶显示装置100中,为了保持像素区,其中限定有电路区的基板110与其中形成有滤色器和黑色矩阵的滤色器基板之间的盒间隙(cell gap)和盒间隔(cell space)可以形成在电路区中并且也可以形成在除电路区之外的区域中。

[0035] 接着,图2是示出图1中的一个像素单元和一个电路单元的局部放大图。电路单元形成在第一像素区 PA_1 与第二像素区 PA_2 之间的电路区CA处。电路单元包括形成在电路区CA中的两个晶体管 TR_1 和 TR_2 。

[0036] 在第一晶体管 TR_1 中,第一电极210连接至第一数据线 DL_1 ,第二电极212连接至第一像素电极214。第一晶体管 TR_1 的第一电极210和第二电极212连接至半导体层215。

[0037] 在第二晶体管TR₂中,第三电极216连接至第二数据线DL₂,第四电极218连接至第二像素电极220。第二晶体管TR₂的第三电极216和第四电极218连接至半导体层219。

[0038] 像素单元包括:形成在第一像素区PA₁中的第一像素电极214,第一像素区PA₁通过栅极线GL的一侧由与栅极线GL交叉的第一数据线DL₁和第三数据线DL₃限定;以及形成在通过栅极线GL的另一侧限定的第二像素区PA₂中的第二像素电极220。

[0039] 此时,第一像素区PA₁和第二像素区PA₂限定为跨过第二数据线DL₂。此外,第一像素电极214和第二像素电极220限定为跨过第二数据线DL₂。第一像素电极214和第二像素电极220中的每一个的整个形状对应于第二方向的长度比第一方向的长度长的近似矩形形状。虽然第一像素电极214和第二像素电极220可以由金属氧化物或透明导电材料例如TiO₂、ITO和IZO形成,但是本发明不限于此,第一像素电极214和第二像素电极220可以由Cu、Al、Ti、Mo或其合金形成。

[0040] 在第一像素电极214和第二像素电极220中形成有以预定角度倾斜的一个或多个狭缝222和224。第一像素电极214的狭缝222的方向与第二像素电极220的狭缝224的方向可以彼此相同。但是狭缝222的方向与狭缝224的方向可以彼此不相同。换句话说,第一像素电极214的狭缝222的方向与第二像素电极220的狭缝224的方向沿相同方向以预定角度倾斜。另一方面,第一像素电极214的狭缝222的方向与第二像素电极220的狭缝224的方向可以以预定角度倾斜为相对于第一方向对称。

[0041] 另一方面,在第一像素电极214和第二像素电极220的层的下部处形成有由连续表面形成的公共电极226。此时,在第一像素电极214和第二像素电极220的上部处可以形成有公共电极226。虽然公共电极226可以由金属氧化物或透明导电材料例如TiO₂、ITO和IZO形成,但是本发明不限于此,公共电极226可以由Cu、Al、Ti、Mo或其合金形成。

[0042] 虽然在上述实例中已经描述了第一像素电极214和第二像素电极220包括沿相同方向或沿对称方向以预定角度倾斜的一个或多个狭缝222和224,并且在第一像素电极214和第二像素电极220的上部或下部处形成有由连续表面形成的公共电极226,但是本发明不限于此。公共电极226可以包括沿相同方向或沿对称方向以预定角度倾斜的一个或多个狭缝,在公共电极226的上部或下部处的由连续表面形成的第一像素区处形成有第一像素电极,并且在公共电极226的上部或下部处的由连续表面形成的第二像素区处形成有第二像素电极。

[0043] 接着,图3是示出沿图2中的线I-I'截取的实例的截面图。在基板110上的电路区CA中形成有栅电极228。栅极线GL沿第二方向与栅电极228一体地形成。在栅极线GL的端部处形成有栅极焊盘。

[0044] 在形成有栅电极228和栅极线GL的基板110上形成有绝缘层,例如,栅极绝缘层230。

[0045] 在形成有栅极绝缘层230的基板110上的电路区CA中形成有半导体层215。虽然半导体层215可以由氧化物半导体形成,但是本发明不限于此,并且半导体层215可以由多晶硅、纯的非晶硅和不纯的非晶硅中之一形成。在半导体层215由氧化物半导体形成的情况下,可以通过在惰性气体气氛下使氧化物半导体成为导体(通过提高氧化物半导体的导电性)来形成源极区234和漏极区236。在半导体层215由氧化物半导体形成的情况下,半导体层215的电荷迁移率高,使得半导体层215形成为具有小尺寸。因此,电路区CA减小并且像素

区PA扩大,使得孔径比可以增大。

[0046] 在电路区CA中,在其上形成有半导体层215的基板110上的半导体层215的源极区234上形成有源电极238,在半导体层215的漏极区236中形成有漏电极240。此时,沿第一方向形成有数据线DL,并且数据线DL与源电极238一体地形成。

[0047] 在数据线DL和源电极238/漏电极240上形成有另一绝缘层,例如,层间绝缘层242。在层间绝缘层242中形成有接触孔244,像素电极214随后通过该接触孔244连接至半导体层215的源极区236。

[0048] 在层间绝缘层242上和像素电极214的层下方形成由连续表面形成的公共电极226。公共电极226通过公共线或连接图案连接至相邻像素单元的公共电极。虽然公共电极226由连续表面形成,但是公共电极226可以包括形成在像素电极214的狭缝之间的一个或更多个狭缝。

[0049] 在公共电极226和公共线CL上形成有另一绝缘层,例如,保护层246。在保护层246中,接触孔244从层间绝缘层242延伸,像素电极214随后通过该接触孔244连接至半导体层215的漏极区236。

[0050] 在保护层246上形成像素电极214,在像素电极214中,在像素区PA中形成有以预定角度倾斜的两个或更多个狭缝222。通过形成在层间绝缘层242和保护层246中的接触孔244,像素电极214连接至半导体层215的漏电极240。向具有两个或更多个狭缝222的像素电极214中的每一个和由表面形成的公共电极226施加电压使得能够形成电场。

[0051] 在基板110上形成有通过摩擦或光学对准(例如紫外线照射)而对准的对准层248。

[0052] 如图1至图3所示,像素电极214形成为具有沿第二方向的长度比沿第一方向的长度长的矩形形状,并且沿第二方向(例如图1的水平方向)形成有狭缝,使得对准层248的摩擦方向可以沿第二方向进行。因而,虽然在像素单元中形成有盒间隔,但是在对准层被摩擦时越过盒间隔的情况下,在第二方向(即朝着电路区)上必然生成有摩擦阴影区(即摩擦尾部(rubbing tail))。

[0053] 因此,通过使用具有高迁移率的氧化物半导体例如半导体层,晶体管设计为小于使用非晶硅的晶体管,并且盒间隔和摩擦尾部位于像素区之间。因此,形成在滤色器基板上的黑色矩阵的宽度最小化,因此能够提高液晶显示装置的透射率。

[0054] 此外,在上述实施方案中,像素电极214形成为具有第一方向的长度比第二方向的长度长的矩形形状,像素电极214的狭缝222形成为一条直线,并且两个相邻像素电极的狭缝彼此对称设置。因而,可以形成多个域。因为两个相邻像素电极的狭缝彼此对称设置,所以可以防止液晶向错。另外形成有多个维度,并且也能够提高透射率。

[0055] 接着,在图4中,与图3中相同的是在基板110上的电路区中形成有栅电极228、半导体层215、数据线DL和源电极238/漏电极240。

[0056] 在数据线DL和源电极238/漏电极240上形成有层间绝缘层242。在层间绝缘层242中形成有接触孔244。

[0057] 在层间绝缘层242上形成有像素电极214a。像素电极214a通过形成在层间绝缘层242中的接触孔244连接至漏电极240。像素电极214a由表面形成,并且公共电极226a可以包括形成在公共电极226a的狭缝226b之间的一个或更多个狭缝。

[0058] 在像素电极214a上形成有保护层246。

[0059] 在保护层246上形成有公共电极226a,在公共电极226a中形成有以预定角度倾斜的两个或更多个狭缝226b。公共电极226a通过公共线CL或连接图案连接至相邻像素单元的公共电极。

[0060] 在基板110上形成有通过摩擦或光学对准(例如紫外线照射)而沿第二方向对准的对准层248。

[0061] 接着,在图5中,根据另一实施方案的液晶显示装置500包括形成在第 y 个栅极线中的电路单元和像素单元。该像素单元与参照图1所描述的液晶显示装置100的像素单元相同。

[0062] 在与第 y 个栅极线 GL_y 交叉的第 x 个数据线 DL_x 和第 $(x+2)$ 个数据线之间相对于第 y 栅极线 GL_y 的平面的上侧和下侧处形成有两个像素区 $PA_{(x,y)}$ 和 $PA_{(x+1,y)}$,在两个像素区 $PA_{(x,y)}$ 与 $PA_{(x+1,y)}$ 之间形成有电路区 $CA_{(x,y)}$ 。此时,第 $(x+1)$ 个数据线 DL_{x+1} 沿第一方向延伸跨过像素区 $PA_{(x,y)}$ 和 $PA_{(x+1,y)}$ 以及电路区 $CA_{(x,y)}$ 。

[0063] 相对于第 y 个栅极线 GL_y 的平面的上侧的电路区 $CA_{(x,y)}$ 的一个晶体管 $TR_{(x,y)}$ 的源电极连接至第 x 个数据线 DL_x ,并且晶体管 $TR_{(x,y)}$ 的漏电极连接至上侧的像素区 $PA_{(x,y)}$ 的像素电极 $PE_{(x,y)}$ 。

[0064] 此外,相对于第 y 栅极线 GL_y 的平面的上侧的电路区 $CA_{(x,y)}$ 的另一个晶体管 $TR_{(x+1,y)}$ 的源电极连接至第 $(x+1)$ 个数据线 DL_{x+1} ,并且晶体管 $TR_{(x+1,y)}$ 的漏电极连接至下侧的像素区 $PA_{(x+1,y)}$ 的像素电极 $PE_{(x+1,y)}$ 。

[0065] 另一方面,形成在第 $(y+1)$ 栅极线 GL_{y+1} 中的像素单元和电路单元相对于形成在第 y 栅极线 GL_y 中的像素单元和电路单元移动一个数据线 DL 单元。换言之,形成在第 $(y+1)$ 栅极线 GL_{y+1} 中的像素单元与电路单元和形成在第 y 栅极线 GL_y 中的像素单元与电路单元移动一个数据线 DL 单元。

[0066] 详细地,在与第 $(y+1)$ 栅极线 GL_{y+1} 交叉的第 $(x-1)$ 数据线 DL_{x-1} 和第 $(x+1)$ 数据线 DL_{x+1} 之间的相对于第 $(y+1)$ 栅极线 GL_{y+1} 的平面的上侧和下侧处限定两个像素区 $PA_{(x-1,y+1)}$ 和 $PA_{(x,y+1)}$,在两个像素区 $PA_{(x-1,y+1)}$ 与 $PA_{(x,y+1)}$ 之间限定电路区 $CA_{(x-1,y+1)}$ 。此时,第 x 个数据线 DL_x 沿第一方向延伸跨过像素区 $PA_{(x-1,y+1)}$ 和 $PA_{(x,y+1)}$ 以及电路区 $CA_{(x-1,y+1)}$ 。

[0067] 电路区 $CA_{(x-1,y+1)}$ 的一个晶体管 $TR_{(x-1,y+1)}$ 的源电极连接至第 $(x-1)$ 数据线 DL_{x-1} ,晶体管 $TR_{(x-1,y+1)}$ 的漏电极连接至上侧的像素区的像素电极 $PE_{(x-1,y+1)}$ 。

[0068] 此外,电路区 $CA_{(x-1,y+1)}$ 的一个晶体管 $TR_{(x,y+1)}$ 的源电极连接至第 x 数据线 DL_x ,并且晶体管 $TR_{(x,y+1)}$ 的漏电极连接至下侧的像素区 $PA_{(x-1,y+1)}$ 的像素电极 $PE_{(x,y+1)}$ 。

[0069] 因此,液晶显示装置500具有以下像素布置:其中形成在第 y 个栅极线 GL_y 的上侧和下侧处的两个像素电极 $PE_{(x,y)}$ 和 $PE_{(x+1,y)}$ 的大约一半仅仅交叠于形成在第 $(y+1)$ 个栅极线 GL_{y+1} 的上侧和下侧处的两个像素电极 $PE_{(x-1,y+1)}$ 和 $PE_{(x,y+1)}$ 的大约一半。

[0070] 接着,在图6中,根据又一实施方案的液晶显示装置600的像素布置与参照图5所描述的液晶显示装置500的像素布置相同。此外,每个像素结构与参照图2至图3所描述的像素结构基本上相同。

[0071] 然而,在根据又一实施方案的液晶显示装置600中,在限定在第 y 个栅极线 GL_y 的上侧处的像素区与限定在第 $(y-1)$ 个栅极线 GL_{y-1} 的下侧的像素区之间形成有辅助公共电极ACE。

[0072] 同样地,在限定在第 y 栅极线 GL_y 的下侧处的像素区与限定在第 $(y+1)$ 栅极线 GL_{y+1} 的上侧的像素区之间均匀地隔开地形成有辅助公共电极ACE。

[0073] 总体地,辅助公共电极ACE形成在限定在特定栅极线的上侧和下侧处的像素区与相邻栅极线的相邻像素区之间。在显示装置600中,虽然辅助公共电极ACE可以分别形成在所有栅极线之间,但是辅助公共电极ACE可以规则地或不规则地形成在特定栅极线之间。

[0074] 接着,在图8中,像素结构包括形成在栅极绝缘层230、层间绝缘层242和保护层246中的至少之一上的栅电极228和源电极238/漏电极240。该像素结构包括晶体管TR、公共电极226和半导体层215(参照图2)。像素电极214包括形成在基板110上(参照图1)的一个或多个狭缝222。如图8所示该像素结构基本上与参照图3所描述的像素结构相同。

[0075] 然而,在基板110(参照图1)上的形成有栅电极228和栅极线GL(参照图1)的同一层上形成有辅助公共电极ACE。当形成栅电极228和栅极线GL时,可以由与栅电极228和栅极线GL的材料相同的材料将辅助公共电极ACE形成为与栅极线GL基本上平行并且具有条带形状。

[0076] 另外,在栅极绝缘层230和层间绝缘层242(参照图6至图8)上形成有用于辅助公共电极ACE的接触孔644。公共电极226通过用于辅助公共电极ACE的接触孔644连接至辅助公共电极ACE。用于辅助公共电极ACE的接触孔644可以形成在其中在公共电极226与用于辅助公共电极ACE的接触孔644之间未形成有另一导电材料的显示装置内的任意位置中。

[0077] 公共电极226可以是透明导电材料并且可以具有表面电极结构或圆筒状电极结构。因而,公共电极226的面积宽使得薄层电阻可以较高。在液晶显示装置具有大面积和高分辨率的情况下,公共电极的薄层电阻较高,使得可以出现浅绿色。在作为表面电极的公共电极226由透明导电材料配置以增大透射率的情况下,形成有连接至公共电极226的并且由低电阻材料形成辅助公共电极ACE 644,使得能够通过减小薄层电阻来改善浅绿色。

[0078] 虽然在上述实施方案中描述了由与栅电极228和栅极线GL的材料相同的材料将辅助公共电极ACE形成为与栅极线GL基本上平行并且具有条带形状,但是本发明不限于此。辅助公共电极ACE可以由单独的低电阻金属层形成。

[0079] 虽然如图8所示的像素结构与参照图3所描述的像素结构相同,但是如图8所示的像素结构与参照图4所描述的像素结构可以相同。换言之,公共电极可以形成在保护层上使得可以在保护层、层间绝缘层和栅极绝缘层上连续地形成用于将公共电极与辅助公共电极ACE彼此连接的接触孔。公共电极与辅助公共电极ACE可以通过该接触孔彼此连接。

[0080] 接着,在图9中,根据又一实施方案的液晶显示装置900的像素布置或像素结构与参照图6所描述的液晶显示装置600的像素布置或像素结构相同。

[0081] 然而,用于将公共电极226与辅助公共电极ACE连接的用于辅助公共电极ACE的接触孔944形成在显示装置的除有源区之外的非有源区上,并且公共电极226与辅助公共电极ACE通过用于辅助公共电极ACE的接触孔944彼此连接。形成在不同栅极线GL的像素区之间的与栅极线GL平行的辅助公共电极ACE可以通过用于辅助公共电极ACE的接触孔944分别连接至公共电极226。

[0082] 如图6所示,用于将公共电极226与辅助公共电极ACE连接的用于辅助公共电极ACE的接触孔944形成在显示面板的有源区内。如图9所示,用于辅助公共电极ACE的接触孔944也可以形成在显示面板的非有源区上。在这种情况下,如图6所示,可以相对减少用于将公

共电极226与辅助公共电极ACE连接的用于辅助公共电极ACE的接触孔944的数量,并且用于辅助公共电极ACE的接触孔944可以形成在显示面板的除有源区之外的区域上。

[0083] 此外,虽然已经描述了参照图6至图9所描述的液晶显示装置600和液晶显示装置900的像素布置与参照图5所描述的液晶显示装置500的像素布置相同,但是液晶显示装置600和液晶显示装置900的像素布置可以与参照图1所描述的液晶显示装置100的像素布置相同。

[0084] 在参照图6至图9分别描述的液晶显示装置600和液晶显示装置900中,在栅电极和栅极线形成在其中形成有栅电极和栅极线的基板上的同一层的情况下,由与栅电极228和栅极线GL的材料相同的材料将辅助公共电极ACE形成为与栅极线GL基本平行并且具有条带形状。然而,本发明不限于此。

[0085] 除非它们具有相反的意思,否则上面提到的表述“包括”、“构成”或“具有”意味着包括对应结构元件。因此,应理解,这些表述可以不排除还包括其他结构元件。除非具有相反的定义,否则所有技术上、科学上的表述或其他表述与本领域的技术人员所理解的意思一致。通常所使用的由词典定义的表述将被理解为具有与相关描述的上下文中的意思等同的意思,并且除非在本说明书中清楚地定义,否则不应理解为是理想的或过于形式化的意思。

[0086] 虽然为了说明的目的已经描述本发明的实施方案,但是本领域的技术人员应理解的是在不脱离本发明的范围和精神的情况下,各种修改方案、附加方案和替代方案是可能的。因此,本文中所公开的本发明的示例性实施方案旨在说明本发明的技术构思的范围,并且本发明的范围不受示例性实施方案的限制。应该基于所附权利要求以包括在与权利要求等同的范围内的所有技术构思都属于本发明的方式理解本发明的范围。

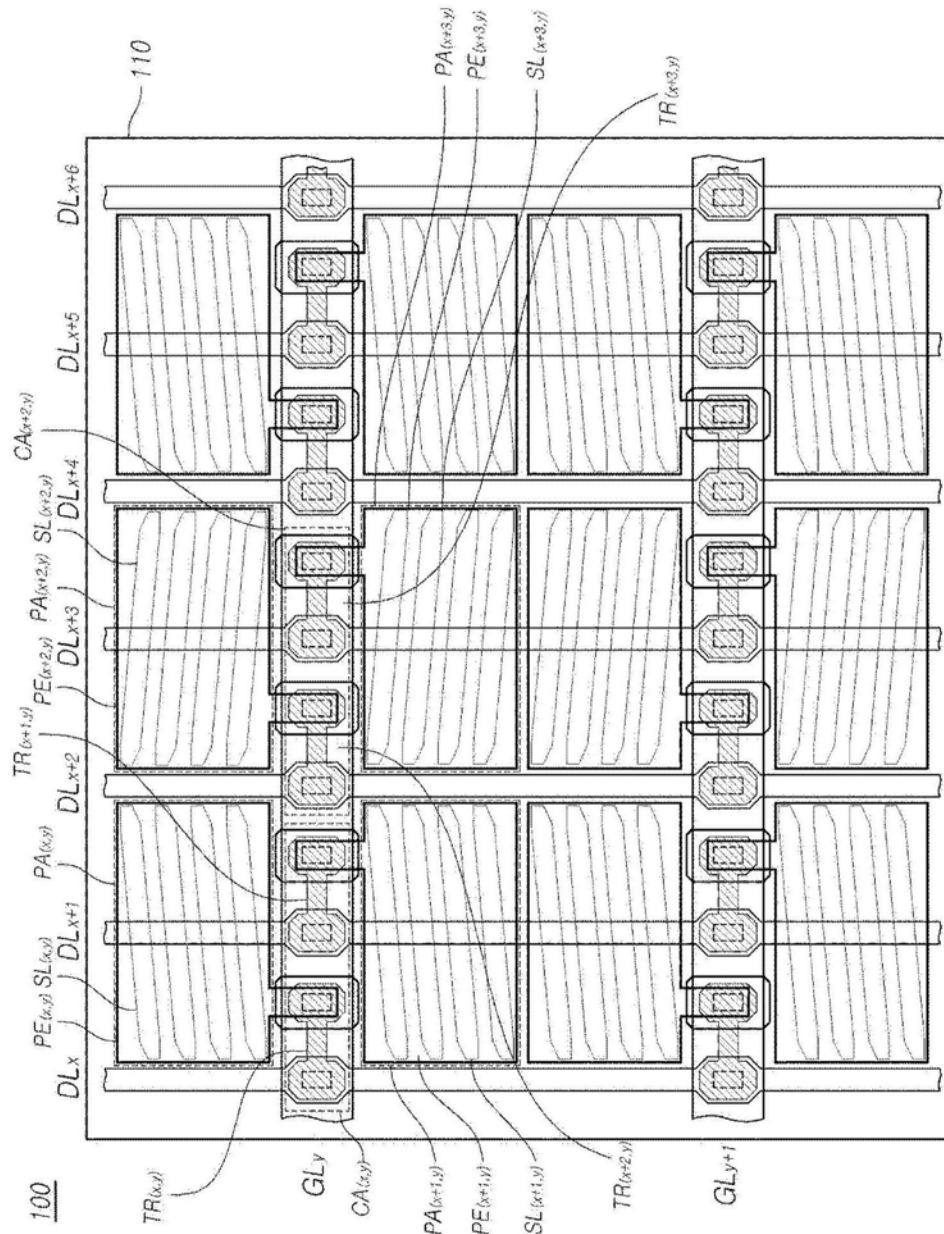


图1

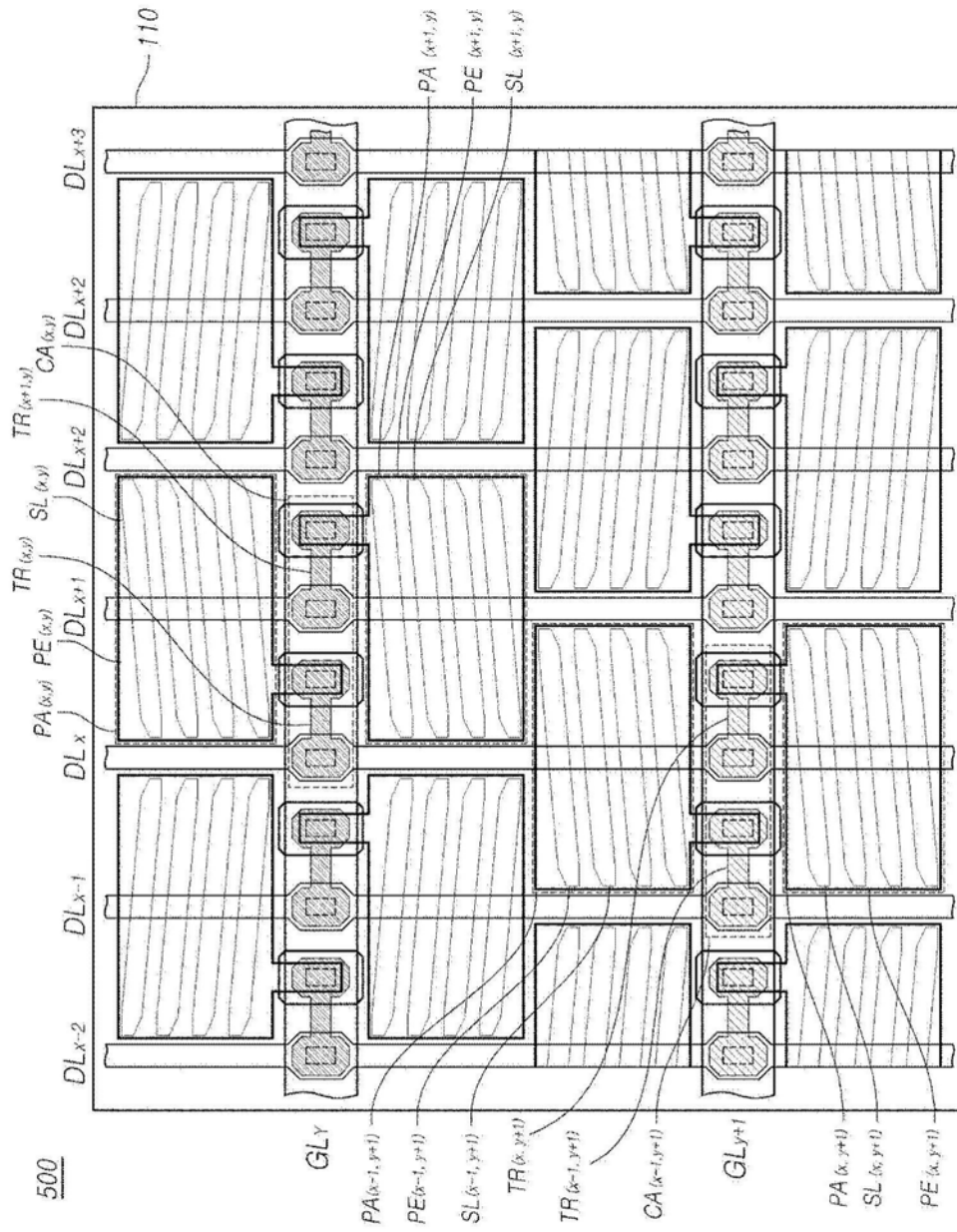


图5

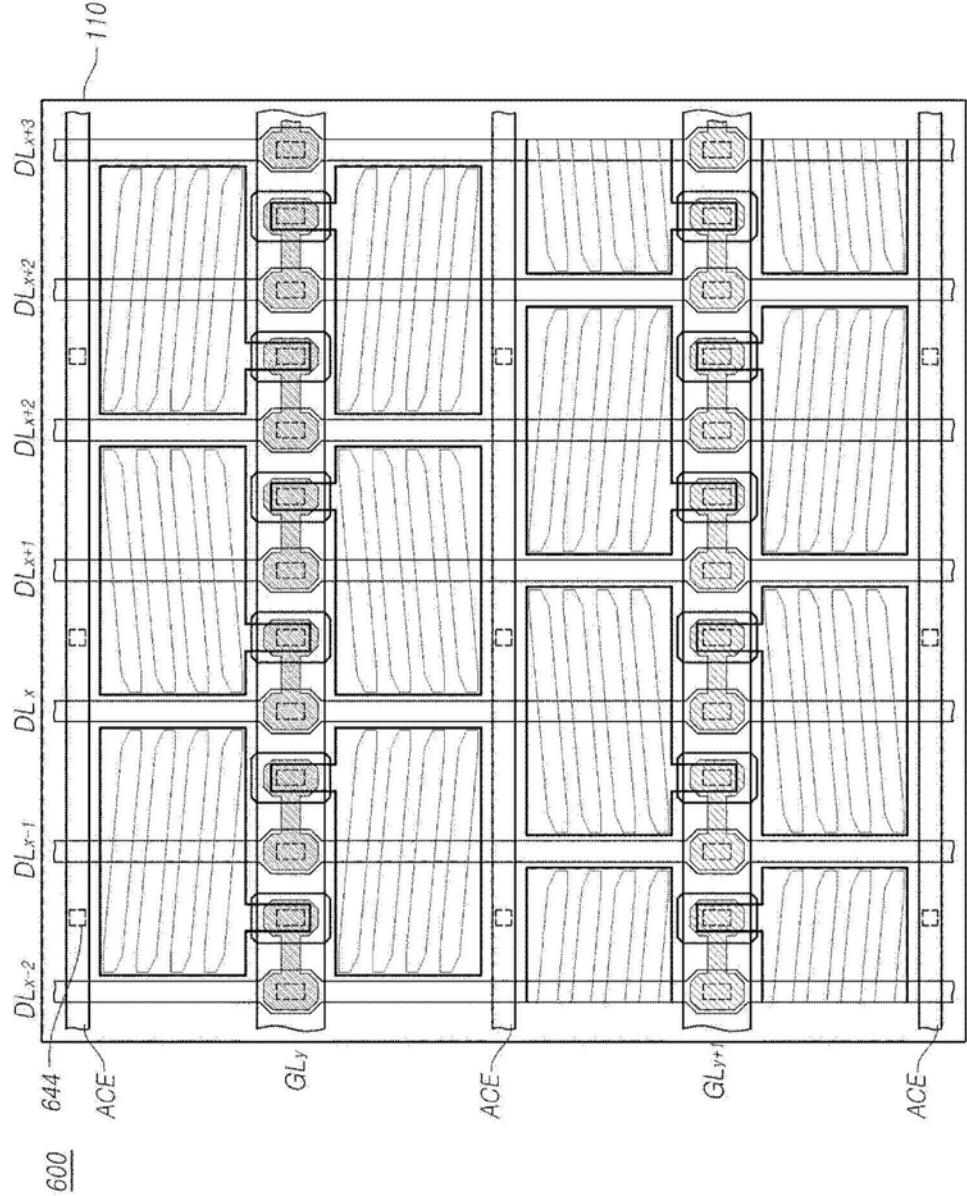


图6

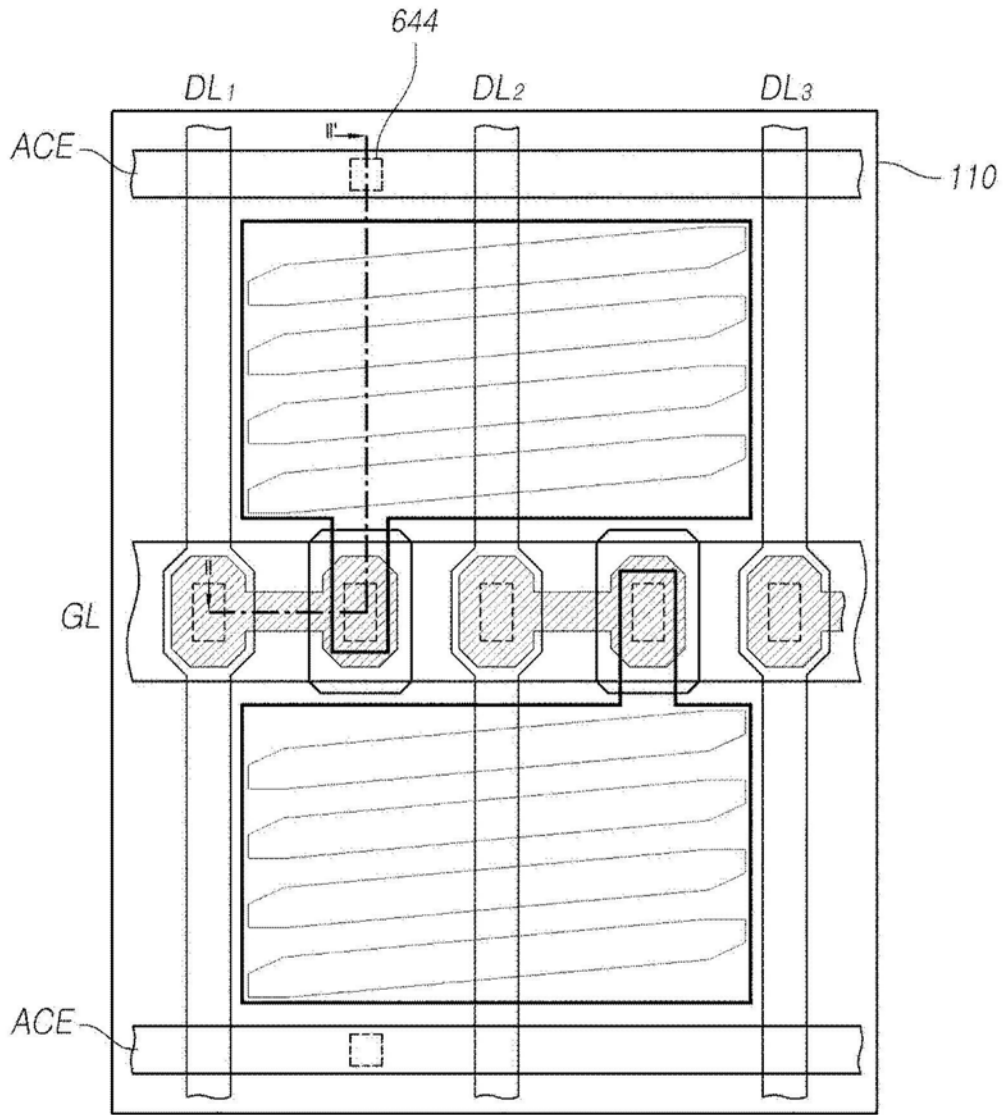


图7

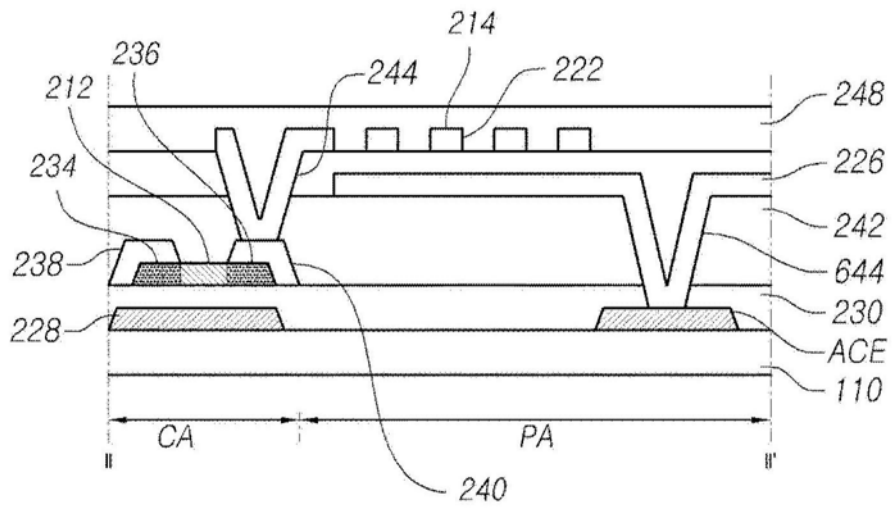


图8

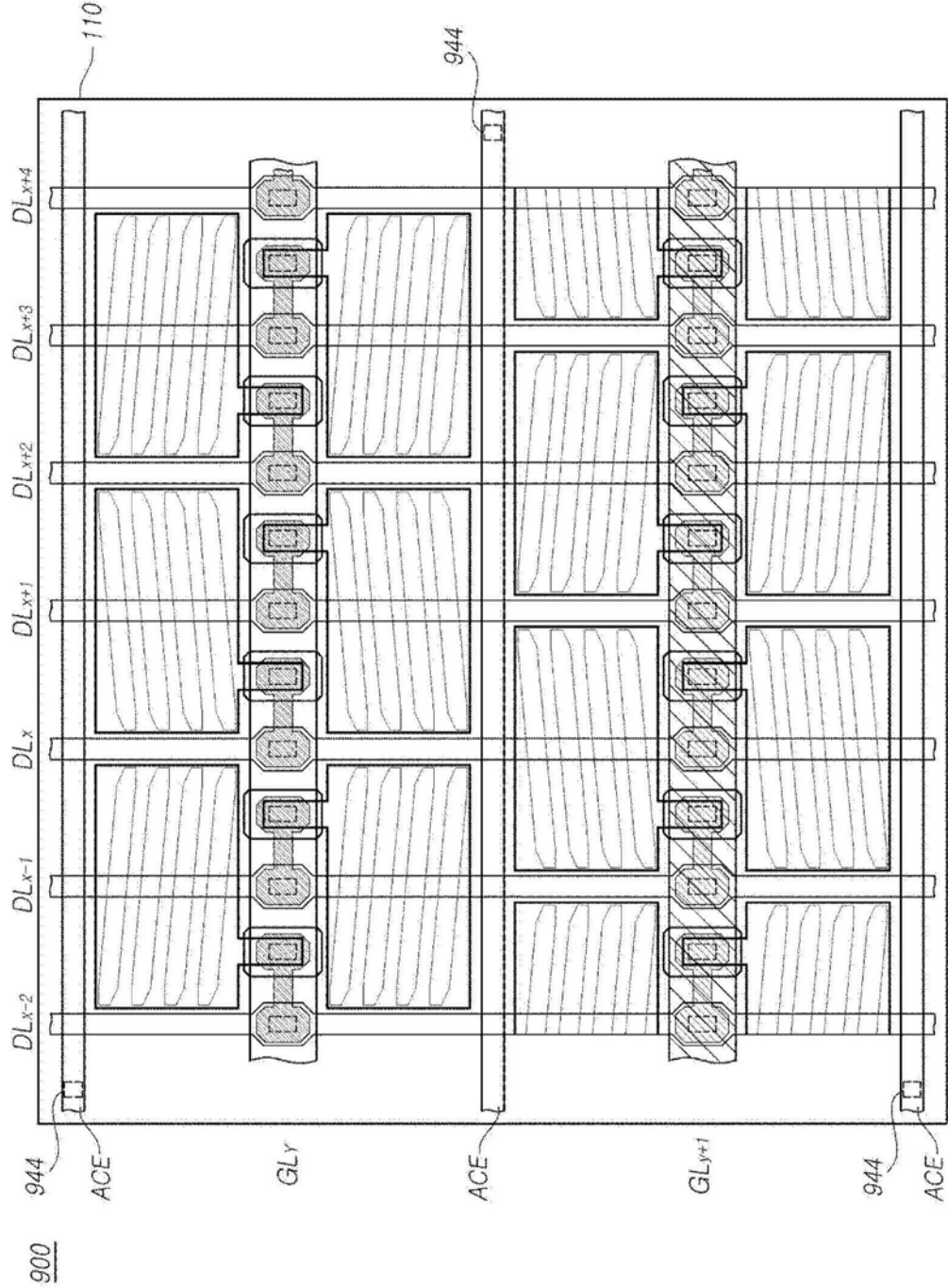


图9

专利名称(译)	液晶显示装置		
公开(公告)号	CN104730788B	公开(公告)日	2018-01-09
申请号	CN201410814880.6	申请日	2014-12-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	任董坝 柳在龙		
发明人	任董坝 柳在龙		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1343		
CPC分类号	G02F1/134336 G02F1/134363 G02F1/136227 G02F1/1368 G02F2001/134372		
优先权	1020130161796 2013-12-23 KR		
其他公开文献	CN104730788A		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示装置包括：在基板上沿第一方向延伸的第一、第二和第三数据线，第二数据线位于第一与第三数据线之间；在基板上沿第二方向延伸的多个栅极线；至少一个像素单元，其包括：形成在与栅极线交叉的第一与第三数据线之间的第一像素区中的在第一栅极线的一侧处的第一像素电极、以及形成在第一与第三数据线之间的第二像素区中的在栅极线的另一侧处的第二像素电极；以及至少一个电路单元，其形成在第一与第二像素区之间并且包括第一晶体管，其中第一晶体管的第一电极连接至第一数据线并且第一晶体管的第二电极连接至第一像素电极；以及第二晶体管，其中第二晶体管的第三电极连接至第三数据线并且第二晶体管的第四电极连接至第二像素电极。

