



(12)发明专利

(10)授权公告号 CN 104700796 B

(45)授权公告日 2018.03.27

(21)申请号 201410738784.8

(51)Int.Cl.

(22)申请日 2014.12.05

G09G 3/36(2006.01)

(65)同一申请的已公布的文献号

审查员 马银银

申请公布号 CN 104700796 A

(43)申请公布日 2015.06.10

(30)优先权数据

10-2013-0152504 2013.12.09 KR

(73)专利权人 乐金显示有限公司

地址 韩国首尔

(72)发明人 李智慧 郑浩永 李瑛长 李福永

(74)专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

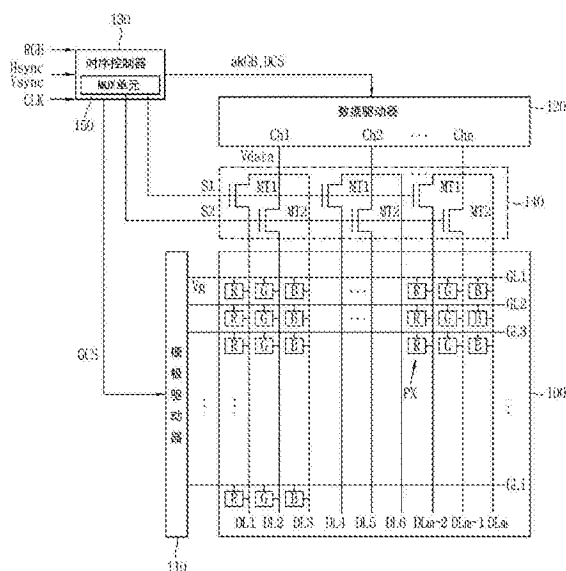
权利要求书2页 说明书7页 附图10页

(54)发明名称

液晶显示装置及其制造方法

(57)摘要

一种液晶显示装置及其制造方法。该液晶显示装置包括：液晶显示面板，其包括交叉的栅极线和数据线，且在栅极线和数据线的交叉部分处界定有多个像素；向栅极线依次输出栅极驱动信号的栅极驱动器；多个通道；向多个通道依次输出数据信号的数据驱动器；开关控制器，其将多个通道之一与数据线中的两条或更多条电连接，该开关控制器包括用于每一通道的开关，其中所述两条或更多条数据线相邻，一条数据线与所述通道直接连接，其他数据线通过开关与所述通道连接；和向开关提供选择信号的时序控制器，选择信号控制两条或更多条数据线中的其他数据线与所述通道之间的连接。



1. 一种液晶显示装置,包括:

液晶显示面板,所述液晶显示面板包括多条栅极线和多条数据线,所述多条栅极线和所述多条数据线交叉,且在所述多条栅极线和所述多条数据线的交叉部分处界定有多个像素;

栅极驱动器,所述栅极驱动器配置成向所述多条栅极线依次输出栅极驱动信号;

多个通道;

数据驱动器,所述数据驱动器配置成向所述多个通道依次输出数据信号;

开关控制器,所述开关控制器配置成将所述多个通道中的一个通道与所述数据线中相应的两条或更多条数据线电连接,所述开关控制器包括用于所述多个通道中的每一个通道的开关,

其中与所述多个通道中的所述一个通道对应的所述两条或更多条数据线彼此相邻,所述两条或更多条数据线中的一条数据线与所述多个通道中的所述一个通道直接连接,且所述两条或更多条数据线中的其他数据线通过所述开关控制器中的开关与所述多个通道中的所述一个通道连接;以及

时序控制器,所述时序控制器配置成向所述开关控制器中的开关提供选择信号,所述选择信号控制所述两条或更多条数据线中的所述其他数据线与所述多个通道中的所述一个通道之间的电连接。

2. 根据权利要求1所述的液晶显示装置,其中所述栅极驱动器进一步配置成在一个水平周期中向所述多条栅极线中的每一条栅极线依次输出所述栅极驱动信号。

3. 根据权利要求1所述的液晶显示装置,其中用于所述多个通道中的每一个通道的开关为晶体管。

4. 根据权利要求1所述的液晶显示装置,其中在所述多个通道中的所述一个通道与所述两条或更多条数据线中的所述一条数据线之间的直接连接中不存在开关。

5. 根据权利要求1所述的液晶显示装置,其中输出至所述多个通道中的每一个通道的数据信号被时分为多个信号。

6. 根据权利要求1所述的液晶显示装置,其中所述时序控制器在一水平周期的第一部分期间选择所述开关,以提供电连接,并在所述水平周期的后一部分期间选择所述开关,以不提供电连接,由此所述开关控制器在所述水平周期的所述后一部分期间仅在所述两条或更多条数据线中的所述一条数据线与所述多个通道中的所述一个通道之间提供电连接。

7. 根据权利要求1所述的液晶显示装置,其中所述开关控制器配置成将所述多个通道中的所述一个通道与所述数据线中的三条数据线电连接,所述三条数据线为用于红色、绿色和蓝色像素的数据线,用于蓝色像素的数据线与所述多个通道中的所述一个通道直接连接,用于红色和绿色像素的数据线通过开关与所述多个通道中的所述一个通道连接。

8. 一种制造液晶显示装置的方法,包括:

提供液晶显示面板,所述液晶显示面板包括多条栅极线和多条数据线,所述多条栅极线和所述多条数据线交叉,且在所述多条栅极线和所述多条数据线的交叉部分处界定有多个像素;

提供栅极驱动器,所述栅极驱动器配置成向所述多条栅极线依次输出栅极驱动信号;

提供多个通道;

提供数据驱动器,所述数据驱动器配置成向所述多个通道依次输出数据信号;

提供开关控制器,所述开关控制器配置成将所述多个通道中的一个通道与所述数据线中相应的两条或更多条数据线电连接,所述开关控制器包括用于所述多个通道中的每一个通道的开关,

其中与所述多个通道中的所述一个通道对应的所述两条或更多条数据线彼此相邻,所述两条或更多条数据线中的一条数据线与所述多个通道中的所述一个通道直接连接,且所述两条或更多条数据线中的其他数据线通过所述开关控制器中的开关与所述多个通道中的所述一个通道连接;以及

提供时序控制器,所述时序控制器配置成向所述开关控制器中的开关提供选择信号,所述选择信号控制所述两条或更多条数据线中的所述其他数据线与所述多个通道中的所述一个通道之间的电连接。

9. 根据权利要求8所述的方法,其中所述栅极驱动器进一步配置成在一个水平周期中向所述多条栅极线中的每一条栅极线依次输出所述栅极驱动信号。

10. 根据权利要求8所述的方法,其中用于所述多个通道中的每一个通道的开关为晶体管。

11. 根据权利要求8所述的方法,其中在所述多个通道中的所述一个通道与所述两条或更多条数据线中的所述一条数据线之间的直接连接中不存在开关。

12. 根据权利要求8所述的方法,其中输出至所述多个通道中的每一个通道的数据信号被时分为多个信号。

13. 根据权利要求8所述的方法,其中所述时序控制器在一水平周期的第一部分期间选择所述开关,以提供电连接,并在所述水平周期的后一部分期间选择所述开关,以不提供电连接,由此所述开关控制器在所述水平周期的所述后一部分期间仅在所述两条或更多条数据线中的所述一条数据线与所述多个通道中的所述一个通道之间提供电连接。

14. 根据权利要求8所述的方法,其中所述开关控制器配置成将所述多个通道中的所述一个通道与所述数据线中的三条数据线电连接,所述三条数据线为用于红色、绿色和蓝色像素的数据线,用于蓝色像素的数据线与所述多个通道中的所述一个通道直接连接,用于红色和绿色像素的数据线通过开关与所述多个通道中的所述一个通道连接。

液晶显示装置及其制造方法

技术领域

[0001] 本发明涉及一种液晶显示 (LCD) 装置及其制造方法, 尤其涉及增加 LCD 装置的驱动电路中的可用空间, 所述 LCD 装置通过多路复用器 (MUX) 而减少在相邻像素之间共享的数据驱动器通路的数量。本发明的 LCD 装置可通过减少 MUX 中包含的晶体管的数量而增加空间可用性。

背景技术

[0002] 随着能实现高分辨率和高质量图像的电子信息装置 (诸如各种便携装置, 例如移动电话和笔记本电脑、HDTV 等) 的发展, 对这些装置中使用的平板显示器的需求逐渐增加。这种平板显示器可包括液晶显示 (LCD) 装置、等离子显示面板 (PDP) 装置、场发射显示 (FED) 装置、有机发光二极管 (OLED) 装置等。由于大规模生产技术、驱动部件的简易、可实现高质量的图像以及可实现大尺寸屏幕, LCD 装置是这些装置中被最广泛研究的。

[0003] LCD 装置一般具有包括液晶显示面板的结构, 液晶显示面板设置有多条栅极线、与栅极线交叉的多条数据线 and 多个像素, 每个像素具有设置在每个交叉部分处的作为开关元件的薄膜晶体管, 从而响应于施加给每个像素的数据信号, 根据液晶的光学透射率的变化实现图像的灰阶 (或灰度)。在这种结构中, 每个像素通常必须与至少一条栅极线和至少一条数据线连接, 必须给沿同一水平布置的每个像素分配一条数据线, 且每条数据线必须与提供数据信号的数据驱动器的一个通道以一一对应的方式连接。

[0004] 然而, 大尺寸且高分辨率 LCD 装置的发展使得数据线的数量逐渐增加。这导致数据驱动器的通道数量增加。此外, 随着用于这些数据线的线 (或管脚) 结构变得更复杂, 数据驱动器的制造成本增加。

[0005] 为解决这些问题, 提出了共享数据驱动器的通道, 从而两条或更多条数据线共享一个通道的结构。例如, 图 1 是图解其中应用现有通道共享结构的 LCD 装置的一部分的示图。图 1 显示了采用将三条数据线连接到一个通道的 3×1 多路复用器的示例结构。

[0006] 如图 1 中所示, 具有诸如所述现有技术这样的通道共享结构的 LCD 装置具有液晶显示面板 10, 液晶显示面板 10 被划分为具有多个像素 PX 的显示区域和位于显示区域与数据驱动器 (未示出) 之间的非显示区域。此外, LCD 装置在非显示区域上设置有具有多个开关元件 MT1 到 MT3 的开关电路 50。多个开关元件 MT1 到 MT3 将分别与三个相邻像素 R、G 和 B 连接的数据线 DLm-2, DLm-1 和 DLm 连接到一个通道 Chn。

[0007] 开关电路 50 以时分方式驱动开关元件 MT1 到 MT3, 从而其中施加栅极驱动信号 V_g 的一个水平周期根据安装在时序控制器或数据驱动器 (未示出) 中的多路复用器的控制信号 S1 到 S3 被分割成三部分 (例如如图 2 的信号波形中所示), 从而分别施加用于像素 R、G 和 B 的数据信号。与常规技术相比, 这类结构能够将数据驱动器的通道数量减少三分之一 ($1/3$)。

[0008] 上述的时分是一种将一个水平周期分割为三部分, 导通第一开关元件 MT1 以通过数据线 DL1, DLm-2 给像素 R 充电, 且之后导通第二开关元件 MT2 以通过数据线 DL2, DLm-1 给像素 G 充电的方法。

[0009] 然而,在该现有技术的开关电路50的结构中,开关元件MT1,MT2和MT3应一一对应地与数据线DLm-2,DLm-1和DLm连接。高分辨LCD装置必须在非显示区域的有限空间内布置开关元件MT1,MT2和MT3。近来减小像素间的间距的趋势更加重了该空间有限的问题。此外,很难采用使非显示区域宽度最小化的窄边框实现LCD装置。

发明内容

[0010] 在本发明的一个实施方式中,一种液晶显示(LCD)装置包括:液晶显示面板,所述液晶显示面板包括多条栅极线和多条数据线,所述多条栅极线和所述多条数据线交叉,且在所述多条栅极线和所述多条数据线的交叉部分处界定有多个像素;配置成给所述多条栅极线依次输出栅极驱动信号的栅极驱动器;多个通道;配置成给所述多个通道依次输出数据信号的数据驱动器;开关控制器,所述开关控制器配置成将所述多个通道中的一个通道与所述数据线中的相应两条或更多条数据线电连接,所述开关控制器包括用于所述多个通道的每一个通道的开关,其中与所述多个通道中的一个通道对应的所述两条或更多条数据线彼此相邻,所述两条或更多条数据线中的一条数据线与所述多个通道中的所述一个通道直接连接,且所述两条或更多条数据线中的其他数据线通过所述开关控制器中的开关与所述多个通道中的所述一个通道连接;以及配置成给所述开关控制器中的开关提供选择信号的时序控制器,所述选择信号控制所述两条或更多条数据线中的所述其他数据线与所述通道中的所述一个通道之间的电连接。

[0011] 在本发明的一个实施方式中,一种制造液晶显示装置的方法包括:提供液晶显示面板,所述液晶显示面板包括多条栅极线和多条数据线,所述多条栅极线和所述多条数据线交叉,且在所述多条栅极线和所述多条数据线的交叉部分处界定有多个像素;提供配置成给所述多条栅极线依次输出栅极驱动信号的栅极驱动器;提供多个通道;提供配置成给所述多个通道依次输出数据信号的数据驱动器;提供开关控制器,所述开关控制器配置成将所述多个通道中的一个通道与所述数据线中的相应两条或更多条数据线电连接,所述开关控制器包括用于所述多个通道的每一个通道的开关,其中与所述多个通道中的所述一个通道对应的所述两条或更多条数据线彼此相邻,所述两条或更多条数据线中的一条数据线与所述多个通道中的所述一个通道直接连接,且所述两条或更多条数据线中的其他数据线通过所述开关控制器中的开关与所述多个通道中的所述一个通道连接;以及提供配置成给所述开关控制器中的开关提供选择信号的时序控制器,所述选择信号控制所述两条或更多条数据线中的所述其他数据线与所述通道中的所述一个通道之间的电连接。

[0012] 根据实施方式的LCD装置采用其中至少两条数据线共享一个通道且开关元件数量减少的结构。这可确保用于形成开关元件的较宽的空白区域,并有利于实现窄边框结构。

[0013] 本发明适用的其他范围从之后给出的详细描述将更加显而易见。然而,应当理解,仅通过举例说明的方式给出了表示本发明优选实施方式的详细描述和具体实施例,因为根据所述详细描述,在本发明的精神和范围内的各种变化和修改对于本领域技术人员来说是显而易见的。

附图说明

[0014] 给本发明提供进一步理解并组成说明书一部分的附图图解了本发明的实施方式,

并与说明书一起用于说明本发明的原理。

[0015] 在附图中：

[0016] 图1是图解其中应用现有通道共享结构的LCD装置的一部分的示意图；

[0017] 图2是图解响应于驱动图1的LCD装置而输出的信号波形的示意图；

[0018] 图3是图解根据第一个实施方式的LCD装置的整体结构的示意图；

[0019] 图4A和4B是图解与根据实施方式的LCD装置的图像对应的信号波形的示意图；

[0020] 图5A-5D是图解与根据实施方式的LCD装置的图像对应的信号波形的示意图；

[0021] 图6A和6B是现有技术有LCD装置和在此公开的LCD装置的开关电路的结构对比图。

具体实施方式

[0022] 现在将参照附图详细描述根据典型实施方式的液晶显示 (LCD) 装置。

[0023] 图3是图解根据第一个实施方式的LCD装置的整体结构的示意图。如图3中所示,在此公开的LCD装置包括:液晶显示面板100,其具有多条栅极线GL1到GLi、与多条栅极线GL1到GLi交叉的多条第一到第三数据线DL1到DLm、以及在各个交叉部分上界定的多个像素PX;栅极驱动器110,其依次输出栅极驱动信号Vg至栅极线GL1到GLi;数据驱动器120,其与栅极驱动信号Vg同步地每1/3水平周期(1/3H)依次输出数据信号Vdata至多条第一到第三数据线DL1到DLm;开关电路140,其以交替的方式将第一和第二数据线DLm-2和DLm-1电连接到数据驱动器120的通道;以及时序控制器130,其控制栅极驱动器110和数据驱动器120以及开关电路单元140。通道Ch1到Chn总是与第三数据线DL3、DLm电连接。

[0024] 液晶显示面板100如此配置,即在玻璃基板或塑料基板上多条栅极线GL1到GLi与多条数据线DL1到DLm以矩阵形式彼此交叉,且分别在交叉部分上界定出多个像素PX。像素PX以矩阵形式布置。每个像素PX包括分别对应于红色、绿色和蓝色三基色的三个子像素R、G和B。每个子像素R、G和B包括至少一个薄膜晶体管(TFT)和液晶电容器(未示出)。

[0025] 在子像素的TFT中,栅极与栅极线GL1到GLi连接,漏极与数据线DL1到DLm连接,源极与对应于公共电极的像素电极连接,从而界定一个像素。TFT的有源层通常由非晶硅(a-si硅)形成。然而,考虑到TFT的特性,有源层也可由多晶硅或氧化物半导体形成。

[0026] 栅极驱动器110在每一个水平周期1H中依次给形成在液晶显示面板100上的栅极线GL1到GLi输出栅极驱动信号Vg。该依次输出响应于从时序控制器130输入给栅极驱动器110的栅极控制信号GCS。因此,与每条栅极线GL1到GLi连接的TFT导通一个水平周期。与此同步,数据驱动器120给数据线DL1到DLm输出具有模拟波形的数据信号Vdata,从而将数据信号Vdata施加给与TFT连接的像素。如下面所述,数据驱动器120通过通道Chn和开关控制器140给数据线DL1到DLm输出该数据信号Vdata。

[0027] 提供给栅极驱动器110的栅极控制信号GCS包括栅极起始脉冲(GSP)、栅极移位时钟(GSC)、栅极输出使能信号(GOE)等。栅极起始脉冲(GSP)是用于决定给第一条栅极线GL1输出栅极驱动信号的周期的信号。栅极起始脉冲(GSP)施加给栅极驱动器110的移位寄存器(未示出)。栅极移位时钟(GSC)是时钟信号并被公共地施加给每个移位寄存器,且在同一时刻下一个移位寄存器被激活。此外,栅极输出使能信号(GOE)是控制移位寄存器的输出的信号。

[0028] 响应于从时序控制器130输入的数据控制信号DCS,数据驱动器120根据参考电压

将排列后的数字图像信号aRGB转换为模拟数据信号Vdata。前述数据信号Vdata被锁存一个水平行,并在一个水平周期1H中同时输入到液晶显示面板100的所有数据线DL。数据控制信号DCS包括源极起始脉冲(SSP)、源极移位时钟(SSC)、源极输出使能信号(SOE)等。

[0029] 源极起始脉冲(SSP)是用于决定数据驱动器120的图像数据的采样起始时序的信号。源极移位时钟(SSC)是控制数据驱动器120中的数据采样操作的时钟信号。此外,源极输出使能信号(SOE)是控制数据驱动器120的输出的信号。

[0030] 如上所述,数据驱动器120包括通道Chn。这些通道Chn可以是数据线DL1到DLm的数量的1/2或1/3,并通过开关控制器140与每一数据线DL1到DLm连接。图3图解了其中三条数据线DLm-2、DLm-1和DLm与一个通道Chn连接的例子。

[0031] 当在一个水平周期1H中给一条栅极线GLi施加高电位的栅极驱动信号Vg时,数据驱动器120通过水平周期的1/3 (1/3H) 给位于相应水平行上的每个子像素R、G和B输出具有模拟波形的数据信号Vdata。

[0032] 时序控制器130接收从外部系统(未示出)传输的时序信号,如数字形式的图像信号RGB、水平同步信号Hsync、垂直同步信号Vsync、数据使能时钟信号CLK等,由此产生栅极驱动器110、数据驱动器120和开关控制器140的控制信号。此外,时序控制器130例如通过典型的接口方法接收图像信号RGB,并将接收的图像信号RGB排列为能以数据驱动器120处理的形式而输出的排列后的RGB(aRGB)。

[0033] 开关控制器140包括第一和第二开关晶体管MT1和MT2,第一和第二开关晶体管根据选择信号S1和S2以交替的方式将液晶显示面板100上的三条数据线DLm-2、DLm-1和DLm中的至少两条连接到数据驱动器120的一个通道Chn。在该例子中,第一开关晶体管MT1与连接至子像素R的数据线DL1、DL4和DLm-2连接,第二开关晶体管MT2与连接至子像素G的数据线DL2、DL5和DLm-1连接。同时,连接至子像素B的数据线DL3、DL6和DLm不使用开关晶体管而直接与数据驱动器120的每个通道Ch1到Chn连接。

[0034] 在此,与第一和第二开关晶体管MT1和MT2连接的数据线的连接结构并不固定,而是可通过数据信号Vdata的输出顺序决定。开关晶体管可以不连接在各个通道与这些子像素R、G和B之中最后被充电的像素之间。例如,如果假定在每个水平行以B→G→R的顺序将像素充电,则第一开关晶体管MT1与第三、第六和第m条数据线DL3、DL6和DLm连接,第二开关晶体管MT2与第二、第四和第m-1条数据线DL2、DL4和DLm-1连接。

[0035] 此外,通过不同时序分别给第一和第二开关晶体管MT1和MT2施加选择信号S1和S2,从而第一和第二开关晶体管MT1和MT2在一个水平周期内以交替的方式操作。可通过设置在时序控制器130或数据驱动器120中或者作为单独的集成电路(IC)而设置的多路复用器(MUX)单元150产生选择信号S1和S2。在图3中,MUX单元150显示为设置在时序控制器130中。在整个说明书中,术语“多路复用器”和“MUX”被认为是包括其中进行多路分配器(“DEMUX”)功能,如在此所述功能的装置。

[0036] MUX单元150用于根据每个像素的充电时序,通过以交替方式输出选择信号S1和S2,依次将通道Ch1到Chn与数据线DL1到DLm连接。MUX单元150包括 2×1 多路复用器。在一个例子中,MUX单元150在一个水平周期1H的最初1/3 (1/3H) 中输出具有高电位的第一选择信号S1,以导通第一开关晶体管MT1。因此,每个通道Ch1到Chn与第一、第四和第m-2条数据线DL1、DL4和DLm-2连接,从而子像素R被充电。MUX单元150在一个水平周期的下一个1/3 (1/

3H) 中输出具有低电位的第一选择信号S1和具有高电位的第二选择信号S2,以关断第一开关晶体管MT1。因此,每个通道Ch1到Chn与第二、第五和第m-1条数据线DL2、DL5和DLm-1连接,从而数据信号Vdata被充在子像素G中。

[0037] 在此,第三、第六和第m条数据线DL3、DL6和DLm总是与每个通道Ch1到Chn连接。因此,当子像素R和G被充电时,数据信号Vdata也同时被充在子像素B中。然而发现,2/3水平周期(2/3H)(其中R和G子像素分别被充电的两个1/3周期的时间)时间足够短,以致考虑到每个子像素R、G和B的液晶的响应速度,用户不会识别到显著的灰阶变化。因此,第三、第六和第m条数据线DL3、DL6和DLm的恒定连接不会对图像质量产生显著影响。

[0038] 之后,当通过在剩余1/3水平周期(1/3H)中输出具有低电位的第一和第二选择信号S1和S2来关断第一和第二开关晶体管MT1和MT2时,因为每个通道Ch1到Chn总是与第三、第六和第m条数据线DL3、DL6和DLm连接,所以数据信号Vdata被充在子像素B中。

[0039] 与现有技术相比,在此公开的LCD装置可显著减少开关晶体管的数量。这可简化开关电路140的结构,并可在有限区域内确保每个晶体管较宽的区域。

[0040] 第一个实施方式举例说明了其中三条数据线共享一个通道的例子。然而,本发明还可应用于具有两条数据线共享一个通道的结构的LCD装置。

[0041] 例如,根据第二个实施方式的LCD装置可以包括:液晶显示面板,其具有多条栅极线、与多条栅极线交叉的多条第一和第二数据线、以及在各个交叉部分上界定的多个像素;栅极驱动器,其给栅极线依次输出栅极驱动信号;数据驱动器,其与栅极驱动信号同步地每1/2水平周期分别给第一和第二数据线依次输出数据信号;开关电路,其以交替的方式将第一数据线电连接到数据驱动器的通道;以及时序控制器,其控制栅极驱动器、数据驱动器以及开关电路。

[0042] 在该实施方式中,通道总是与第二数据线连接。就是说,仅在两条相邻的数据线中的一条数据线与通道之间设置开关晶体管。另一条数据线与相应通道直接连接。在一个水平周期的最初1/2水平周期(1/2H)中,奇数编号的数据线和通道连接,以对像素充电;在接下来的1/2水平周期(1/2H)中,偶数编号的数据线和通道连接,以对像素充电。该实施方式在每一个通道仅需要一个开关晶体管。因此,不需要包括用于驱动开关晶体管的多路复用器的MUX单元,时序控制器可在相应时序处仅产生并输出一个用于导通或关断开关晶体管的选择信号。

[0043] 下面参照驱动LCD装置时输出的信号波形描述驱动LCD装置的示例性方法。例如,图4和5是图解与根据典型实施方式的LCD装置的图像对应的信号波形的示图。为了描述的目的,基于具有其中在与子像素R、G和B中的子像素R和G连接的数据线上设置开关晶体管的示例性结构的LCD装置给出了下面的描述。

[0044] 图4A图解了在其中每个子像素R、G和B上显示的图像的灰阶(灰度)为白色,即每一子像素相等地具有255灰度值的情形中的信号波形的例子。在该示例中,一个水平周期(1H)为6 μ s。图4A显示了被充在子像素R和G上的电压,而图4B显示了被充在子像素B上的电压。参照图4A,首先,施加高电位的栅极驱动信号Vg,相应地,第一开关晶体管导通大约1/3水平周期(1/3H),从而在2 μ s中给予子像素R输出数据信号Vdata。在此,实际被充在每个子像素中的电压具有考虑了数据信号Vdata中的RC延迟的形式。如上所述,且如图4B中所示(其显示了与图4A中所示的子像素R和G的电压同时的子像素B的电压),因为用于子像素B的数据线总

是与各个通道连接,所以相同的电压也被充在子像素B中。

[0045] 之后,第一开关晶体管关断且第二晶体管导通,从而在 $2\mu\text{s}$ 中数据信号Vdata被充在子像素G中。充在子像素B中的电压也变为充在像素G中的电压的电位。接下来,第一和第二开关晶体管全部关断,在 $2\mu\text{s}$ 中给予子像素B施加数据信号Vdata。在此,响应于第一和第二开关晶体管的关断,只有B子像素的电位变化,子像素R和G的电位不变。在该例子中,为了白色图像的灰阶,所有子像素R、G和B都表现出相同灰度。而且,因为已利用对应于子像素G的数据信号Vdata的电压对子像素B进行了充电,所以罕见电位变化。

[0046] 图5A图解了在显示下述图像的情形中的信号波形的例子,即所述图像包括具有同一灰度值的子像素R和G和具有不同灰度值的子像素B,该例子图解了在子像素R和G具有255灰度值且子像素B具有0灰度值的情形中的信号波形。图5B显示了其中子像素R和G具有0灰度值且子像素B具有255灰度值的情形。图5A和5B均显示了充在子像素B中而不是充在子像素R和G中的电压。

[0047] 参照图5A并根据上述实施方式,当子像素R和G具有255灰度值且子像素B具有0灰度值时,第一和第二开关晶体管以交替的方式导通,从而子像素R和G通过数据信号Vdata被依次充上255灰度值。同时,相同的电压被充在子像素B中,从而子像素B也被充上255灰度值。然而,当第一和第二开关晶体管关断且输出具有0灰度值的数据信号Vdata时,子像素B的电压降低至期望电位 $2\mu\text{s}$ 。液晶的响应速度一般为几毫秒。因此,即使子像素B的电位变化,也不会影响图像质量,可表现出理想的灰度(或灰阶)。

[0048] 此外,参照图5B,即使在其中子像素R和G具有0灰度值且子像素B具有255灰度值的情形中,与上述情形相同,子像素R和G被充上0灰度值。同时,子像素B也被充上相同的电压,但在 $2\mu\text{s}$ 中子像素B的电压就对应了理想的255灰度值,不会影响图像质量。

[0049] 图5C显示了其中子像素R和B具有相同灰度值(255)且子像素G被充上不同灰度值(0)的情形。图5C显示了充在子像素R和G而不是充在子像素B中的电压。图5D显示了其中子像素B根据数据电压Vdata而具有灰度值255的情形。图5D显示了充在子像素B而不是充在子像素R和G中的电压。

[0050] 仅作为例子提供了其中子像素的灰度值具有0和255的值的图4A-5D中所示的上述情形。本实施方式可应用于任何值的灰度。

[0051] 之后,将描述根据比较例和一实施方式的LCD装置的开关电路的结构。图6A显示了现有开关电路结构的比较例,图6B显示了根据本实施方式的开关电路结构。

[0052] 如图6A中所示,在现有技术的LCD装置中,一个像素PX包括三个子像素R、G和B,子像素R、G和B分别与数据线DLm-2、DLm-1和DLm连接。此外,开关电路包括与输出数据信号Vdata的一个通道Ch连接的三个开关晶体管MT1、MT2和MT3。

[0053] 第一开关晶体管MT1设置有与被施加第一选择信号S1的线12连接的栅极11、以及与通道Ch和连接至子像素R的数据线DLm-2连接的漏极和源极14和15。第二开关晶体管MT2设置有与被施加第二选择信号S2的线22连接的栅极21、以及与通道Ch和连接至子像素G的数据线DLm-1连接的漏极和源极24和25。第三开关晶体管MT3设置有与被施加第三选择信号S3的线32连接的栅极31、以及与通道Ch和连接至子像素B的数据线DLm连接的漏极和源极24和35。

[0054] 在现有技术的结构中,第二开关晶体管MT2的漏极24和第三开关晶体管MT3的漏极

24为同一电极,即两个晶体管共享一个电极,以减小晶体管的整体宽度。然而,即使共享了该单个电极,但对于晶体管MT1到MT3的整体宽度的减小仍存在限制。

[0055] 相反,参照图6B,在根据本实施方式的LCD装置中,子像素R、G和B分别与数据线DLm-2、DLm-1和DLm连接,开关电路包括与输出数据信号Vdata的一个通道Chn连接的两个开关晶体管MT1和MT2。

[0056] 第一开关晶体管MT1设置有与被施加第一选择信号S1的线112连接的栅极111、以及与连接至子像素R的数据线DLm-2和通道Ch连接的漏极和源极114和115。第二开关晶体管MT2设置有与被施加第二选择信号S2的线122连接的栅极121、以及与通道Ch和连接至子像素G的数据线DLm-1连接的漏极和源极115和125。在该例子中,第一开关晶体管MT1的漏极115和第二开关晶体管MT2的漏极115为同一电极,两个薄膜晶体管共享一个电极,从而减小这些晶体管的整体宽度。

[0057] 特别是,因为与子像素B连接的数据线DLm直接与通道Ch连接,所以与现有结构相比,少了一个开关晶体管(即MT3),这可确保在现有技术中不能获得的空白区域。因此,与现有技术相比,开关电路的整体宽度减小了超过1/3,因而可尽可能与空白区域的额外空间一样多地自由加宽像素的宽度。例如,为了提高开关晶体管的特性,可减小半导体层(未示出)的长度并可更多地确保其宽度。

[0058] 前述的实施方式和优点仅仅是示例性的,并不解释为限制本发明。本发明的教导很容易应用于其他类型的装置。本说明书意在举例说明,并不限制权利要求的范围。一些替换、修改和变化对于本领域技术人员来说是显而易见的。这里所公开的典型实施方式的特征、结构、方法和其他特性可以以各种方式组合,从而获得附加和/或可选择的典型实施方式。

[0059] 因为在不脱离其特性的情况下目前的特征可以以多种方式组合,所以应当理解,上述的实施方式并不限于前述说明书的任何细节,除非另有说明,而是应当在所附权利要求定义的范围内广义地解释,因此意在由所附的权利要求包含落在权利要求的边界和范围,或者这种边界和范围的等同范围内的所有变化和修改。

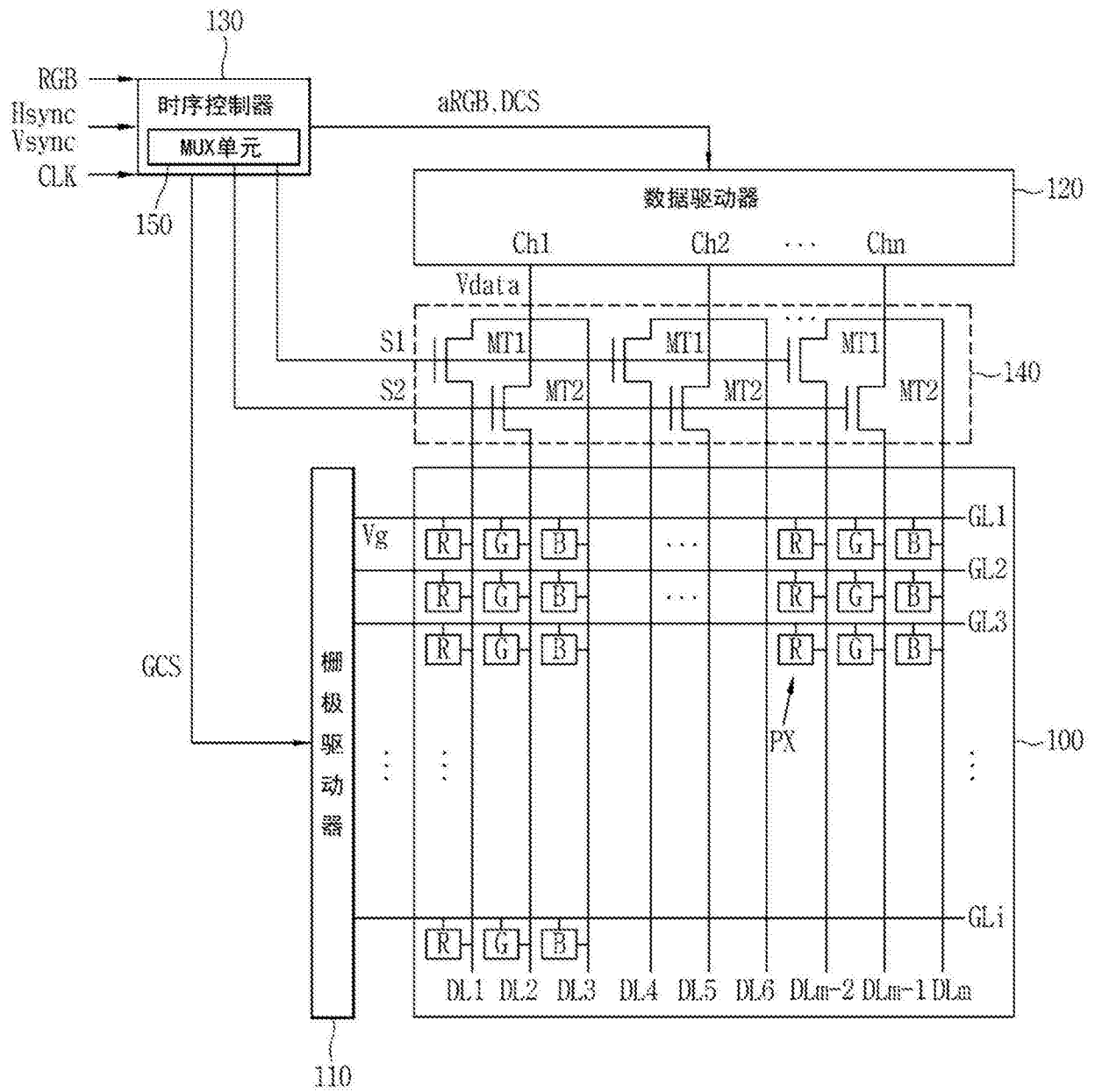


图3

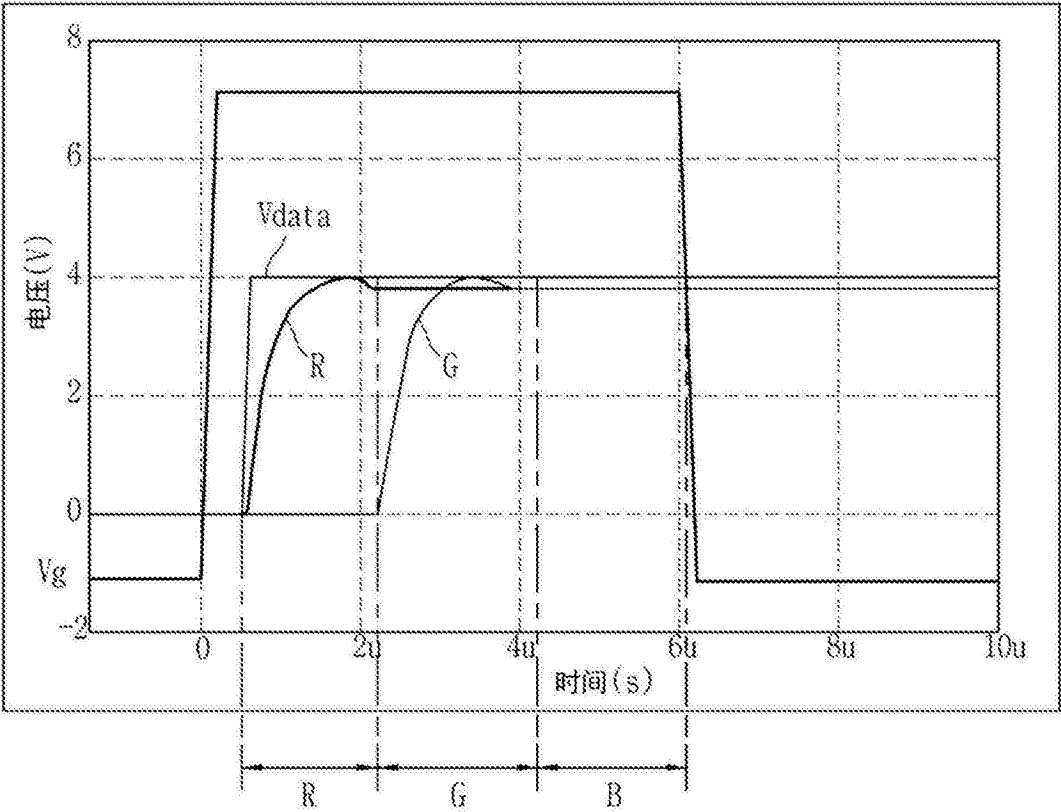


图4A

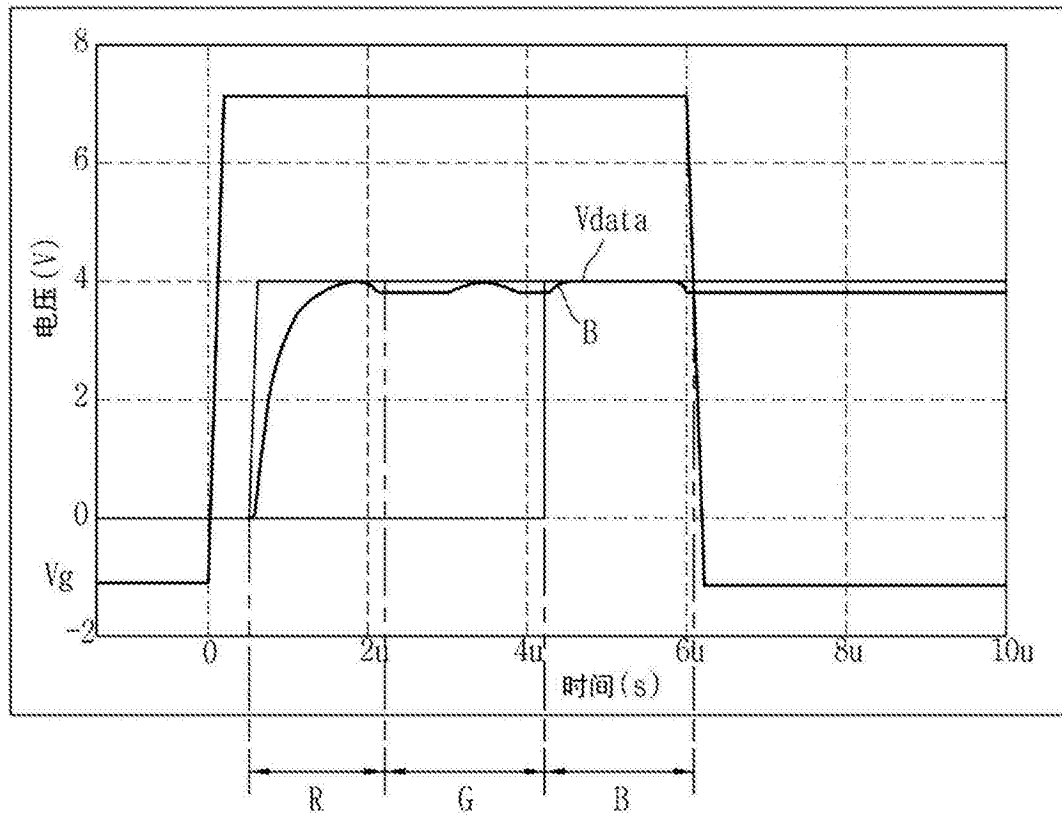


图4B

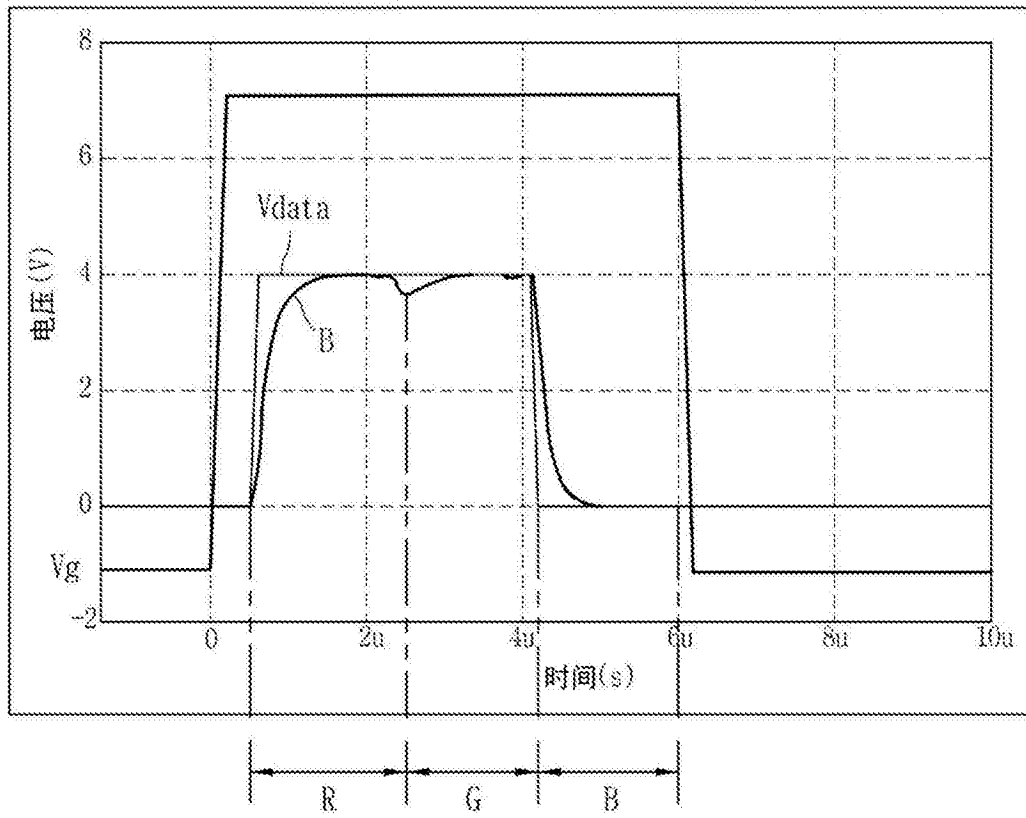


图5A

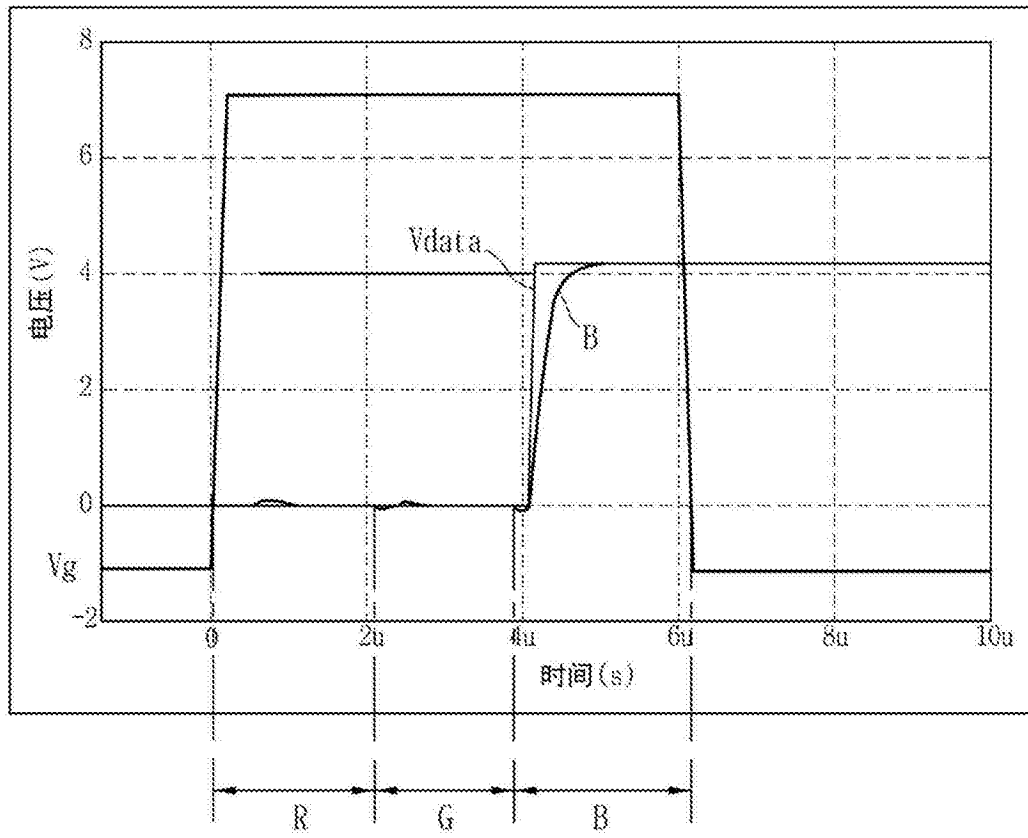


图5B

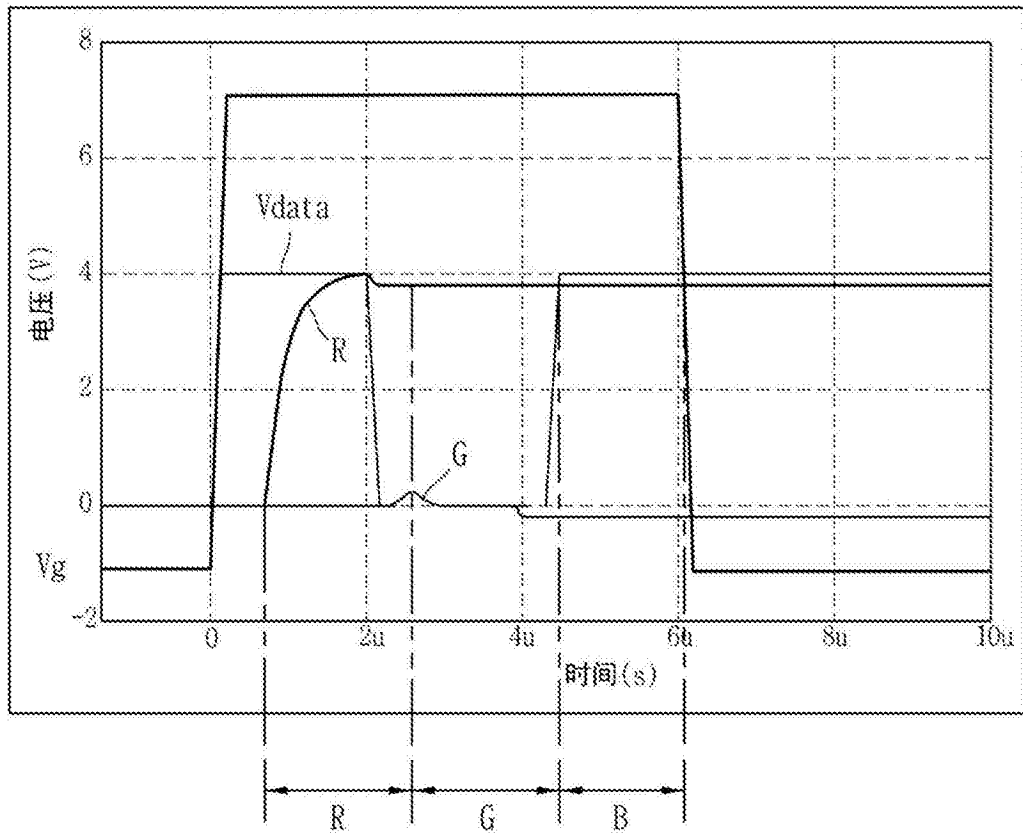


图5C

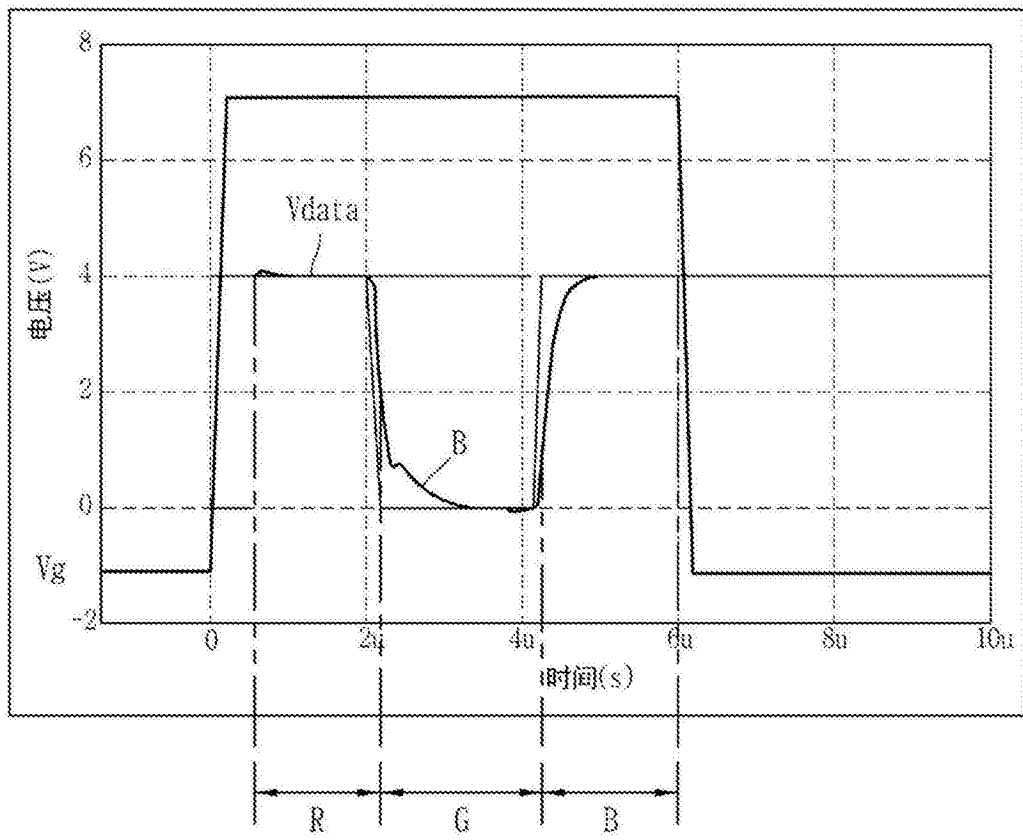


图5D

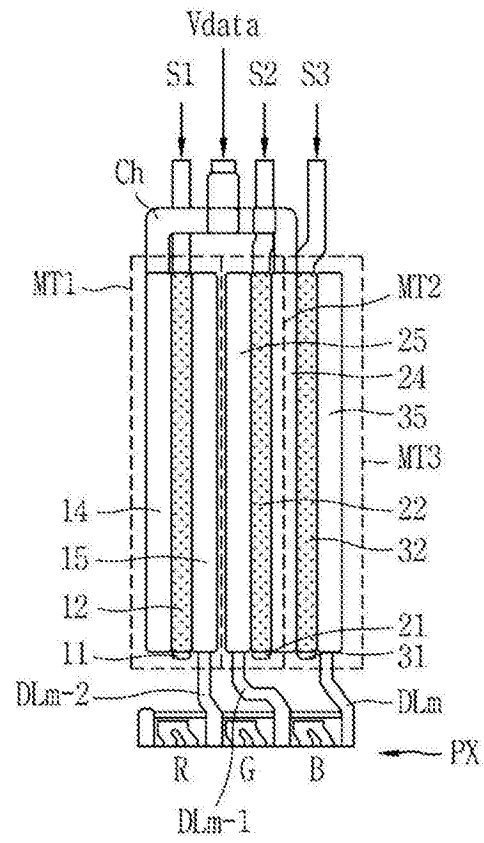


图6A

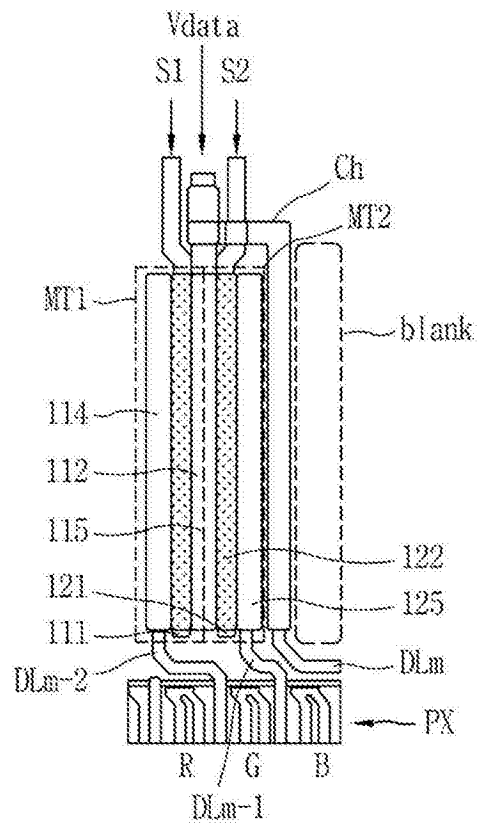


图6B

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	CN104700796B	公开(公告)日	2018-03-27
申请号	CN201410738784.8	申请日	2014-12-05
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	李智惠 郑浩永 李瑛长 李福永		
发明人	李智惠 郑浩永 李瑛长 李福永		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3607 G09G3/3688 G09G2310/0297 G09G2310/06 H01L27/124 H01L27/1259		
代理人(译)	徐金国		
优先权	1020130152504 2013-12-09 KR		
其他公开文献	CN104700796A		
外部链接	Espacenet SIPO		

摘要(译)

一种液晶显示装置及其制造方法。该液晶显示装置包括：液晶显示面板，其包括交叉的栅极线和数据线，且在栅极线和数据线的交叉部分处界定有多个像素；向栅极线依次输出栅极驱动信号的栅极驱动器；多个通道；向多个通道依次输出数据信号的数据驱动器；开关控制器，其将多个通道之一与数据线中的两条或更多条电连接，该开关控制器包括用于每一通道的开关，其中所述两条或更多条数据线相邻，一条数据线与所述通道直接连接，其他数据线通过开关与所述通道连接；和向开关提供选择信号的时序控制器，选择信号控制两条或更多条数据线中的其他数据线与所述通道之间的连接。

