



## (12) 发明专利申请

(10) 申请公布号 CN 103901684 A

(43) 申请公布日 2014. 07. 02

(21) 申请号 201210585433. 9

(22) 申请日 2012. 12. 28

(71) 申请人 上海中航光电子有限公司

地址 201108 上海市闵行区华宁路 3388 号

(72) 发明人 曹兆铿

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

G02F 1/1343(2006. 01)

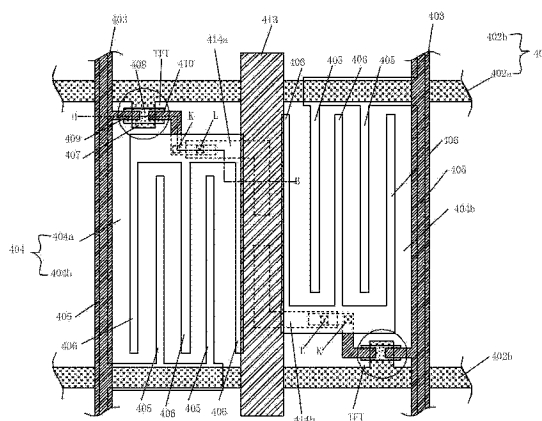
权利要求书1页 说明书6页 附图4页

### (54) 发明名称

一种 IPS 模式的液晶显示器

### (57) 摘要

本发明提供一种 IPS 模式的液晶显示器,包括:TFT 基板;形成在所述 TFT 基板上的多对栅极线和多条数据线;多个像素,由所述多对栅极线和所述多条数据线交叉限定;每个所述像素包括第一子像素和第二子像素;每个所述子像素包括 TFT 开关元件、间隔设置的像素电极和所述公共电极;同一数据线两侧的两个子像素内的 TFT 开关元件的源极连接在所述同一数据线上,栅极分别连接两侧的一对栅极线上;所述第一子像素和所述第二子像素内的栏的数目均为奇数。因此本发明通过制作奇数栏 IPS 模式驱动降低工程的制造难度。另外,通过在第一子像素和第二像素之间设置公共线,增加液晶显示器的开口率。



1. 一种 IPS 模式的液晶显示器,包括:  
TFT 基板;  
形成在所述 TFT 基板上的多对栅极线,每对所述栅极线包括彼此平行的第一栅极线 and 第二栅极线;  
形成在所述 TFT 基板上的多条数据线,与所述多对栅极线垂直设置;  
多个像素,由所述多对栅极线和所述多条数据线交叉限定,每行像素对应于一对所述栅极线并夹于所述一对栅极线之间;  
每个所述像素包括第一子像素和第二子像素;  
每个所述子像素包括 TFT 开关元件、梳状的公共电极和梳状的像素电极,所述像素电极和所述公共电极间隔设置;  
同一数据线两侧的两个子像素内的 TFT 开关元件的源极连接在所述同一数据线上,栅极分别连接两侧的一对栅极线上;  
一对像素电极和公共电极转动区域称为栏,所述第一子像素和所述第二子像素内的栏的数目均为奇数。
2. 如权利要求 1 所述的液晶显示器,其特征在于,每个像素内,所述第一子像素和第二子像素的像素电极相邻设置。
3. 如权利要求 1 所述的液晶显示器,其特征在于,  
在每个所述像素内的第一子像素和第二子像素之间设置有公共线,  
所述公共线分别与两个所述子像素的像素电极有交叠。
4. 如权利要求 3 所述的液晶显示器,其特征在于,还包括第一辅助电容基板和第二辅助电容基板,所述第一辅助电容基板和第二辅助电容基板是与所述 TFT 开关单元的栅极同层;所述第一辅助电容基板与所述第一子像素内的 TFT 开关单元的漏极相连通,所述第二辅助电容基板与所述第二子像素内的 TFT 开关单元的漏极相连通,所述第一辅助电容基板和第二辅助电容基板均与所述公共线重叠。
5. 如权利要求 4 所述的液晶显示器,其特征在于,所述第一辅助电容基板和第二辅助电容基板是与所述 TFT 开关单元的栅极同层的金属层。
6. 如权利要求 4 所述的液晶显示器,其特征在于,所述公共线与像素电极之间形成第一存储电容,所述公共线与辅助电容基板之间形成第二存储电容。
7. 如权利要求 4 所述的液晶显示器,其特征在于,所述第一辅助电容基板和第二辅助电容基板不连通。
8. 如权利要求 1 所述的液晶显示器,其特征在于:所述公共线是与所述 TFT 开关单元的源漏极同层的金属层。
9. 如权利要求 1 所述的液晶显示器,还包括形成在 TFT 基板上的钝化层,其特征在于,所述像素电极和公共电极同层,且都形成在所述像素的钝化层上。
10. 如权利要求 1 所述的液晶显示器,其特征在于,所述数据线均被所述公共电极覆盖。
11. 如权利要求 1 所述的液晶显示器,其特征在于,所述栏的数目为 3 ~ 7。

## 一种 IPS 模式的液晶显示器

### 技术领域

[0001] 本发明涉及一种液晶显示器,更具体地,涉及一种面内切换 (IPS) 模式的液晶显示器。

### 背景技术

[0002] 面内切换 (IPS) 模式的液晶显示器 (LCD) 由于其较好的视角特性被广泛应用。所述 IPS 模式的 LCD 使用面内切换的 IPS 模式中的水平电场作为液晶驱动方法。

[0003] IPS 模式的 LCD 包括:具有相对设置的 CF 基板和 TFT 基板,且具有介于所述 CF 基板和 TFT 基板之间的液晶层。所述 TFT 基板包括多个栅极线、多个数据线、TFT、公共电极和像素电极,多个所述栅极线与多个所述数据线交叉设置,相邻的所述栅极线与所述数据线限定一个像素。所述 TFT、公共电极和像素电极位于所述像素内。公共电极和像素电极在同一基板上彼此间隔设置。所述 CF 基板包括黑矩阵和滤色器,所述黑矩阵与 TFT 基板上的栅极线、数据线和 TFT 的位置相对应,所述滤色器的位置根据每个像素的位置来设置。所述液晶层由介于公共电极和像素电极之间的水平电场驱动。为了保证透光率,所述公共电极和所述像素电极为透明电极。

[0004] 以下对现有技术中的 IPS 模式液晶显示器进行描述。图 1 是现有技术的 IPS 模式的液晶显示器的俯视图。图 2 是图 1 沿 A-A 方向的截面图。

[0005] 如图 1 和图 2 所示,现有技术的 IPS 模式液晶显示器的 TFT 基板包括基板 101,在基板 101 上沿第一方向延伸的多个栅极线 102 和多个公共线 103,所述栅极线 102 与所述公共线 103 相互平行且彼此分开,多个数据线 104 与所述多个栅极线 102 交叉设置,相邻的栅极线 102 和数据线 104 交叉设置限定一个像素,多个像素电极 106 形成在由栅极线 102 和数据线 104 限定的所述像素内,所述 TFT 设置在栅极线 102 和数据线 104 的交叉处。每个所述 TFT 包括栅极 107,有源层 108,源极 109 和漏极 110,公共电极 111 设置在所述基板 101 上,所述公共电极 111 与所述像素电极 106 间隔设置。

[0006] 所述栅极 107 位于所述基板 101 上,所述栅极 107 与所述有源层 108 彼此绝缘,所述栅极 107 与所述有源层 108 之间设置栅绝缘层 112,所述源极 109 和漏极 110 位于所述有源层 108 上,在所述源极 109 和漏极 110 上设置钝化层 113,所述像素电极 106 位于所述钝化层 113 上。

[0007] 所述栅极 107 与所述栅极线 102 一体成型,所述源极 109 与所述数据线 104 一体成型,所述漏极 110 可以通过过孔与像素电极 106 电连接。所述栅极线 102 提供来自栅极驱动器(图中未示出)的扫描信号,所述数据线 104 提供来自数据驱动器(图中未示出)的数据信号。

[0008] 当栅极线 102 中输入导通信号时,有源层 108 导电,数据线 104 的数据信号可从源极 109 经过有源层 108 的沟道到达漏极 110,最终输入至像素电极 106。像素电极 106 得到信号后与公共电极 111 形成用于驱动液晶转动的水平电场。

[0009] 如图 2 所示,在现有技术的 IPS 模式液晶显示器的阵列基板结构中,第一存储电容

C1 形成在像素电极 106 与公共线 103 之间,所述像素电极 106 与所述公共线 103 之间设置有栅绝缘层 112 和钝化层 113,第二存储电容 C2 形成在漏极 110 以及与漏极重叠的公共线 103 之间,在所述漏极 110 与所述公共线 103 之间设置有栅绝缘层 112。

[0010] 如图 1 所示,在 IPS 模式的 LCD 设计中,为了达到最大开口率,TFT 基板上的数据线 102 与公共电极 105 重叠设置,一对像素电极/公共电极转动区域称为栏(column),所以无论如何同层制作像素电极和公共电极都只能得到偶数栏,比如 4 栏或 6 栏,这样,对设计参数选择余地比较小,对工程的制造难度加大。

[0011] 另外,在现有技术中,存储电容是液晶显示器像素扫描信号结束后维持像素电极电位的主要手段,统一增大像素的存储电容,可以有效地改善画面的均一性。但现有技术中要提高像素的存储电容,就需要占用更多的空间,从而会造成开口率的降低。

## 发明内容

[0012] 本发明要解决的技术问题是提供一种 IPS 模式的液晶显示器,增加设计参数的选择的同时增加开口率。

[0013] 根据本发明的一种 IPS 模式的液晶显示器,包括:

TFT 基板;

形成在所述 TFT 基板上的多对栅极线,每对所述栅极线包括彼此平行的第一栅极线 and 第二栅极线;

形成在所述 TFT 基板上的多条数据线,与所述多对栅极线垂直设置;

多个像素,由所述多对栅极线和所述多条数据线交叉限定,每行像素对应于一对所述栅极线并夹于所述一对栅极线之间;

每个所述像素包括第一子像素和第二子像素;

每个所述子像素包括 TFT 开关元件、梳状的公共电极和梳状的像素电极,所述像素电极和所述公共电极间隔设置;

同一数据线两侧的两个子像素内的 TFT 开关元件的源极连接在所述同一数据线上,栅极分别连接两侧的一对栅极线上;

一对像素电极和公共电极转动区域称为栏,所述第一子像素和所述第二子像素内的栏的数目均为奇数。

[0014] 优选地,每个像素内,所述第一子像素和第二子像素的像素电极相邻设置。

[0015] 优选地,在每个所述像素内的第一子像素和第二子像素之间设置有公共线,所述公共线分别与所述两个子像素的像素电极有交叠。

优选地,所述液晶显示器还包括第一辅助电容基板和第二辅助电容基板,所述第一辅助电容基板和第二辅助电容基板是与所述 TFT 开关单元的栅极同层;所述第一辅助电容基板与所述第一子像素内的 TFT 开关单元的漏极相连通,所述第二辅助电容基板与所述第二子像素内的 TFT 开关单元的漏极相连通,所述第一辅助电容基板和第二辅助电容基板均与所述公共线重叠。

[0016] 优选地,所述第一辅助电容基板和第二辅助电容基板是与所述 TFT 开关单元的栅极同层的金属层。

[0017] 优选地,所述公共线与像素电极之间形成第一存储电容,所述公共线与辅助电容

基板之间形成第二存储电容。

[0018] 优选地,所述第一辅助电容基板和第二辅助电容基板不连通。

[0019] 优选地,所述公共线是与所述 TFT 开关单元的源漏极同层的金属层。

[0020] 优选地,所述液晶显示器还包括形成在 TFT 基板上的钝化层,所述像素电极和公共电极同层,且都形成在所述像素的钝化层上。

[0021] 优选地,数据线均被所述公共电极覆盖。

优选地,所述栏的数目为 3~7。

[0022] 与现有技术相比,本发明具有以下优点:

本发明提供一种 IPS 模式的液晶显示器,采用双栅极布线,一方面,可以制作奇数栏 IPS 模式的驱动,增加了设计参数的选择,降低了工程制造的难度。另外,利用每两个像素中间存在一块可以利用的部分设置为公共电极线,可以在形成存储电容的同时增加开口率。

## 附图说明

[0023] 图 1 为现有技术中 IPS 模式液晶显示器的阵列基板结构的俯视图。

[0024] 图 2 为图 1 沿 A-A 方向的截面图。

[0025] 图 3 为本发明中 IPS 模式液晶显示器的阵列基板结构的俯视图。

[0026] 图 4 为本发明中存储电容改良设计的 IPS 模式液晶显示器的阵列基板结构的俯视图。

[0027] 图 5 为图 4 第一子像素沿 B-B 方向的剖面图。

## 具体实施方式

[0028] 为使本发明的上述目的、特征和优点能够更加明显易懂,下面结合附图对本发明的具体实施方式做详细的说明。

[0029] 实施例一

图 3 为本发明实施例中 IPS 模式液晶显示器的阵列基板的俯视图。如图 3 所示,本实施例的 IPS 模式的液晶显示器,包括:TFT 基板 301,所述 TFT 基板 301 为透明基板,具体的,其材质可以是玻璃或者透明有机材料等,形成在所述 TFT 基板 301 上的多对栅极线 302,每对所述栅极线 302 包括彼此平行的第一栅极线 302a 和第二栅极线 302b,形成在所述 TFT 基板上的多条数据线 303,与所述多对栅极线 302 垂直设置并且彼此绝缘,所述栅极线 302 和所述数据线 303 可以包括钼(Mo)、铬(Cr)、铝(Al)、银(Ag)、钛(Ti)、钽(Ta)和钨(W)中至少一种。

[0030] 由所述多对栅极线 302 和所述多条数据线 303 交叉限定的多个像素 304,每行像素 304 对应于一对所述栅极线并夹于所述一对栅极线之间,每个所述像素 304 包括第一子像素 304a 和第二子像素 304b,每个所述第一子像素 304a 和所述第二子像素 304b 包括 TFT 开关元件、梳状的公共电极 305 和梳状的像素电极 306,所述像素电极 306 和所述公共电极 305 间隔设置。

[0031] 所述 TFT 开关元件包括栅极 307,有源层 308,源极 309 和漏极 310。同一数据线两侧的两个子像素内的 TFT 开关元件的源极连接在所述同一数据线上,栅极分别连接两侧的一对栅极线上;所述栅极 307 与所述栅极线 302 一体形成,所述有源层 308 位于所述栅极

307 上并且所述栅极 307 与所述有源层 308 彼此绝缘,所述有源层 308 可以为非晶硅层。

[0032] 所述源极 309 和漏极 310 位于源漏极层,形成在所述有源层 308 上,所述源极 309 与所述数据线 303 一体形成,所述像素电极 306 形成在源漏极层上的钝化层上,所述像素电极 306 为透明导电材料,可以为铟锡氧化物。所述像素电极 306 通过过孔 Q 与漏极 310 电连接。所述公共电极 305 与像素电极 306 之间形成水平电场驱动液晶转动,一对像素电极/公共电极转动区域称为栏。所述公共电极 305 与所述数据线 303 重叠设置,即所述公共电极 305 覆盖所述数据线 303。公共线 312,所述公共线 312 与所述栅极线 302 位于同一层,所述公共线 312 与所述漏极 310 彼此绝缘并且重叠,所述公共线 312 与所述像素电极 306 彼此绝缘并且重叠。

[0033] 本实施例中先对第一子像素 304a 内的像素电极和公共电极进行描述。在第一子像素 304a 中,可以选择设置公共电极 305 的数目为 3 个,如图 3 所示,相应的,在每一个子像素 304a 中,可以选择设置 3 个像素电极 306,由于其中一个公共电极 305 与数据线 303 重叠,因此,在第一子像素 304a 中的栏的数目为 5 个。

[0034] 在本实施例中,公共电极 305 和像素电极 306 的数目均为 3 个,从而得到所述栏的数目为 5 个。本发明的技术方案不限于此,例如,公共电极和像素电极的数目可以选择均为 2 个,则所述栏的数目为 3 个,若公共电极和像素电极的数目选择均为 4 个,则所述栏的数目为 7 个。同样,在第二子像素 304b 中,所述像素电极 306 与公共电极 305 可以参照第一子像素 304a 设置。

[0035] 在本实施例中,所述 TFT 为底栅型薄膜晶体管,在本发明的其他实施例中,所述 TFT 也可以为顶栅型薄膜晶体管,即所述栅极位于所述有源层的上方,另外,所述有源层可以为多晶硅层。

[0036] 由此可知,根据本发明的技术方案通过双栅极布线所设定的公共电极和像素电极,所述栏的数目为奇数,在实际应用中,当栏的数目为奇数时,设计参数的选择余地较大,从而降低了工程的制造难度。

#### [0037] 实施例二

实施例二与实施例一的不同之处在于,在第一子像素和第二子像素之间设置有公共线。图 4 为实施例二中存储电容改良设计的 IPS 模式液晶显示器的阵列基板结构的俯视图。图 5 为图 4 中第一子像素沿 B-B 方向的剖面图。

[0038] 下面结合图 4 和图 5 对本实施例中的阵列基板结构进行描述。

[0039] 所述阵列基板包括基板 401,形成在所述基板 401 上的多对栅极线 402,每对所述栅极线 402 包括彼此平行的第一栅极线 402a 和第二栅极线 402b,形成在所述 TFT 基板上的多条数据线 403,与所述多对栅极线 402 垂直设置并且彼此绝缘,由所述多对栅极线 402 和所述多条数据线 403 交叉限定的多个像素 404,每行像素 404 对应于一对所述栅极线并夹于所述一对栅极线之间,每个所述像素 404 包括第一子像素 404a 和第二子像素 404b,每个所述第一子像素 404a 和所述第二子像素 404b 包括 TFT 开关元件、梳状的公共电极 405 和梳状的像素电极 406,所述像素电极 406 和所述公共电极 405 间隔设置。所述 TFT 开关元件包括栅极 407,有源层 408,源极 409 和漏极 410。所述栅极 407 与所述栅极线 402 一体形成,所述源极 409 与所述数据线 403 一体形成,所述栅极 407 与所述有源层 408 彼此绝缘,在所述栅极 407 和有源层 408 之间设置栅绝缘层 411,所述栅绝缘层 411 可以通过化学气相沉积

或物理气相沉积来形成氧化硅或氮化硅单层或包括氧化硅和氮化硅中至少一层的多层,所述有源层 408 可以为非晶硅层,所述源极 409 和漏极 410 位于源漏极层并且位于所述有源层 408 上,在所述源漏极层上设置钝化层 412。

[0040] 所述像素电极 406 和所述公共电极 405 位于所述钝化层 412 上,所述像素电极 406 和公共电极 405 为透明导电材料,可以为铟锡氧化物。所述像素电极 406 可以通过过孔 K 与漏极 410 电连接。所述公共电极 405 与像素电极 406 之间形成水平电场驱动液晶转动,一对像素电极 / 公共电极转动区域称为栏。所述公共电极 405 与所述数据线 403 重叠设置,即所述公共电极 405 覆盖所述数据线 403。

[0041] 公共线 413,所述公共线 413 是与所述源极 409 和漏极 410 同层的金属,所述公共线 413 可以包括钼(Mo)、铬(Cr)、铝(Al)、银(Ag)、钛(Ti)、钽(Ta)和钨(W)中至少一种。优选的,所述公共线 413a 与栅极线 402 平行。所述公共线 413 与所述像素电极 406 彼此绝缘并且重叠,所述公共线 413 与所述像素电极 406 之间设置有钝化层 412。

[0042] 第一辅助电容基板 414a 和第二辅助电容基板 414b, 所述第一辅助电容基板 414a, 所述第一辅助电容基板 414a 与所述第二辅助电容基板 414b 之间不连通。所述第一辅助电容基板 414a 和所述第二辅助电容基板 414b 是与所述栅极 407 同层的金属,可以包括钼(Mo)、铬(Cr)、铝(Al)、银(Ag)、钛(Ti)、钽(Ta)和钨(W)中至少一种。所述第一辅助电容基板 414a 和第二辅助电容基板 414b 分别均与漏极 410 通过过孔 L 电连接。由于所述漏极 410 与所述像素电极 406 电连接,所以所述第一辅助电容基板 414a 和第二辅助电容基板 414b 的电位均与所述像素电极 406 的电位相等。

[0043] 本实施例的液晶显示器的存储电容包括形成于所述公共线 413 与所述像素电极 406 之间的第一存储电容 Cs1 和形成于所述公共线 413 与所述辅助电容基板之间的第二存储电容 Cs2, 即在第一子像素 404a 中所述第二存储电容 Cs2 形成于公共线 413 与第一辅助电容基板 414a 之间,在第二子像素 404b 中所述第二存储电容 Cs2 形成于公共线 413 与第二辅助电容基板 414b 之间。

[0044] 在本实施例中,所述 TFT 为底栅型薄膜晶体管,在本发明的其他实施例中,所述 TFT 也可以为顶栅型薄膜晶体管,即所述栅极位于所述有源层的上方,另外,所述有源层可以为多晶硅层。

[0045] 另外,本实施例中,公共线与像素电极有交叠,在本发明的其它实施例中,公共线与像素电极也可以没有交叠。

[0046] 另外,本实施例中,公共线与像素电极有交叠,并在两个子像素中间设置辅助电容基板。在本发明的其它实施例中,可以不设辅助电容基板,则存储电容只存在于公共线与像素电极之间。或者公共线与像素电极没有交叠,则存储电容只存在于公共线和辅助电容基板之间。

[0047] 通过本实施例中双栅极布线将公共线设置在第一子像素和第二子像素之间,以及设置第一辅助电容基板和第二辅助电容基板,可以增加液晶显示器的开口率的同时形成存储电容。另外,在双栅极布线中通过将像素电极和公共电极重叠设置,从而可以在得到奇数栏 IPS 模式驱动的同时增加开口率。

[0048] 以上所述,仅是本发明的较佳实施例而已,并非对本发明作任何形式上的限制。虽然本发明已以较佳实施例揭露如上,然而并非用以限定本发明。任何熟悉本领域的技术人

员,在不脱离本发明技术方案范围情况下,都可利用上述揭示的方法和技术内容对本发明技术方案做出许多可能的变动和修饰,或修改为等同变化的等效实施例。因此,凡是未脱离本发明技术方案的内容,依据本发明的技术实质对以上实施例所做的任何简单修改、等同变化及修饰,均仍属于本发明技术方案保护的范围内。



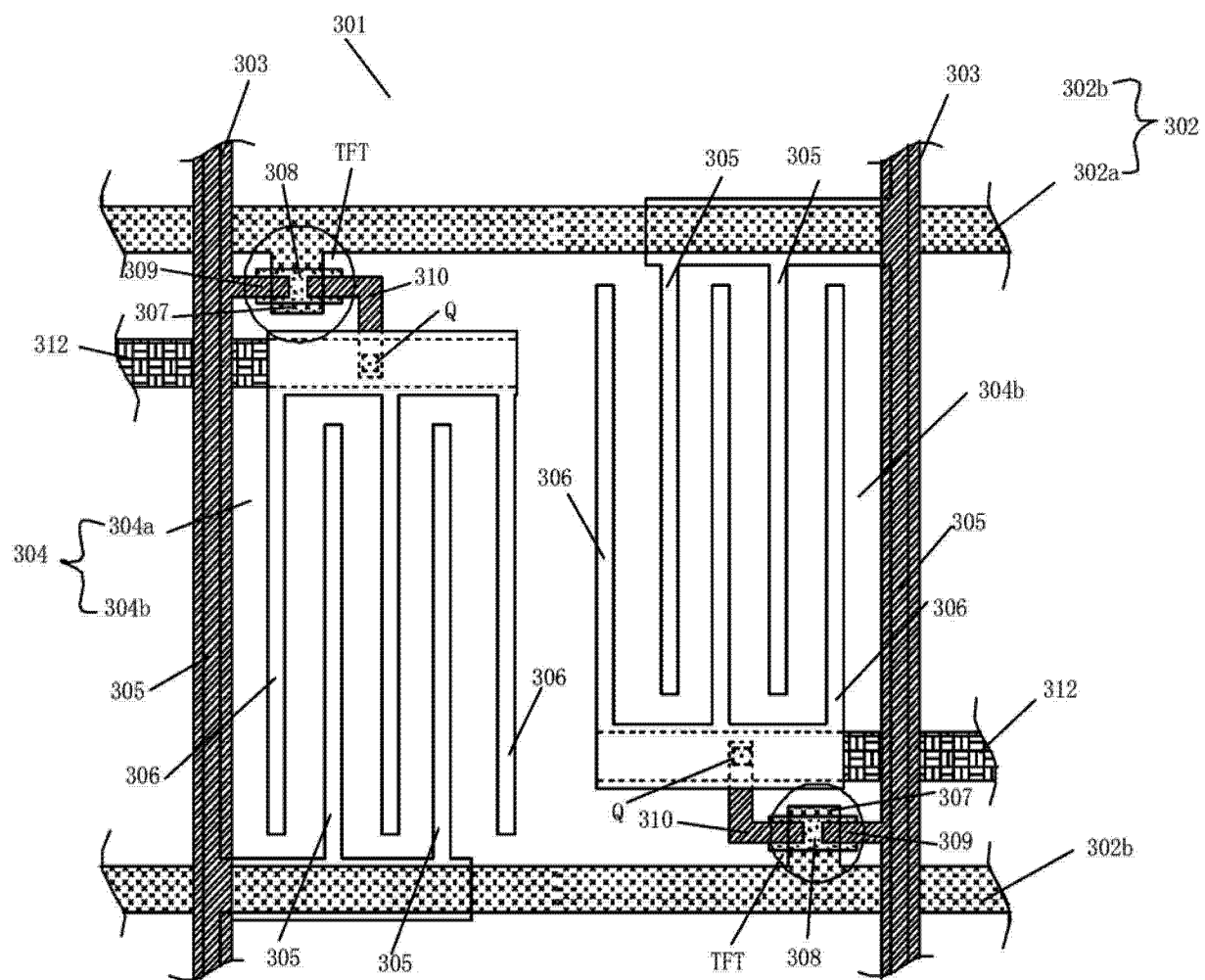


图 3

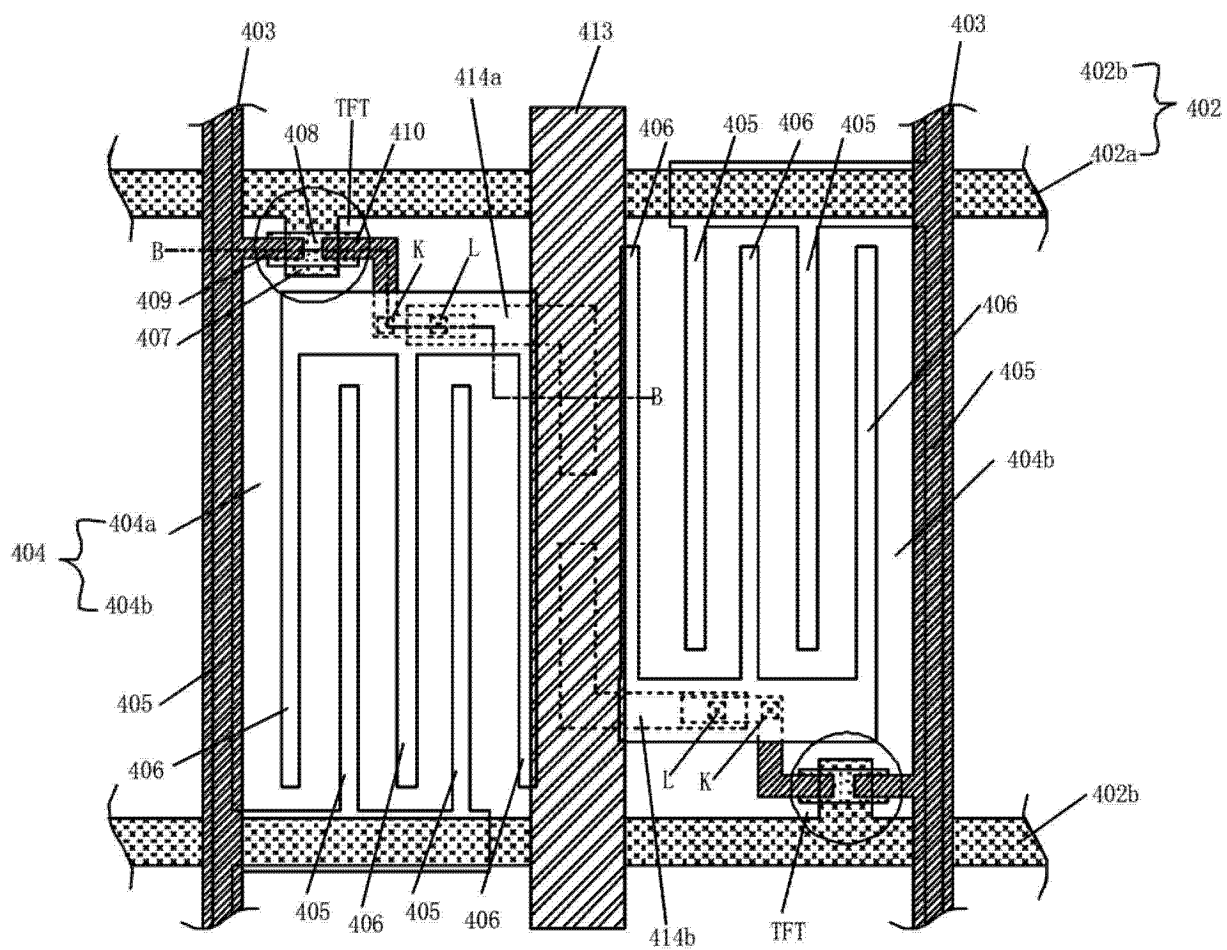


图 4

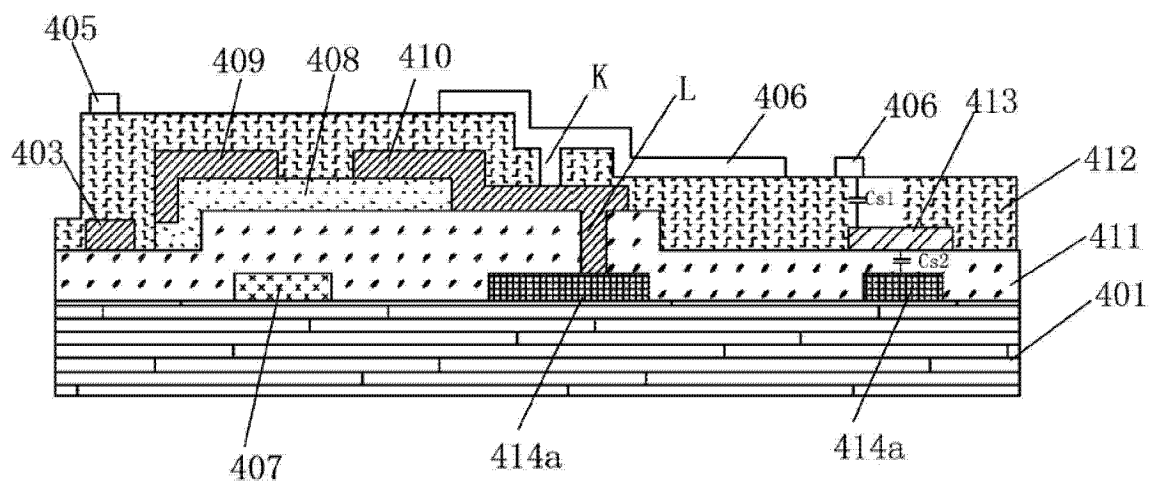


图 5

[illegible]