



(12) 发明专利

(10) 授权公告号 CN 103163693 B

(45) 授权公告日 2016. 03. 23

(21) 申请号 201210183301. 3

(22) 申请日 2012. 06. 05

(30) 优先权数据

10-2011-0135654 2011. 12. 15 KR

10-2012-0037395 2012. 04. 10 KR

(73) 专利权人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 金江一 李正一 孙正浩

(74) 专利代理机构 北京三友知识产权代理有限公司 11127

代理人 吕俊刚 刘久亮

(51) Int. Cl.

G02F 1/1343(2006. 01)

G02F 1/1362(2006. 01)

G02F 1/1333(2006. 01)

H01L 21/77(2006. 01)

(56) 对比文件

CN 1892368 A, 2007. 01. 10,

JP 2003149680 A, 2003. 05. 21,

US 2005099569 A1, 2005. 05. 12,

CN 1667477 A, 2005. 09. 14,

审查员 李国斌

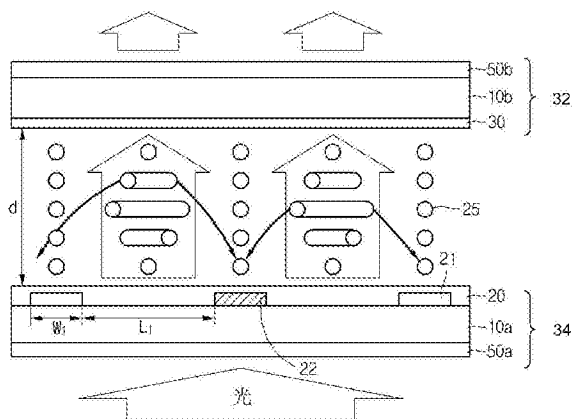
权利要求书2页 说明书7页 附图4页

(54) 发明名称

液晶显示装置及其制造方法

(57) 摘要

公开一种液晶显示装置及其制造方法。液晶显示装置包括：基板；设置为在基板上彼此交叉并限定了像素区的选通线和数据线；设置在选通线和数据线的交叉处的开关元件；以及在像素区内彼此交替地设置且平行于数据线的像素电极和公共电极。像素电极和公共电极形成为具有透明导电材料层和不透明金属层的叠层结构，透明导电材料层和不透明金属层各具有 $3.5\mu\text{m}$ 或更小的线宽。这样的液晶显示装置通过把电极形成为具有透明导电材料层和不透明金属层的双层结构，可以提高像素区的透光率同时防止卡盘瑕疵。



1. 一种液晶显示装置,该液晶显示装置包括:

基板;

在基板上的选通线和与所述选通线交叉的数据线,所述选通线和所述数据线限定了像素区;

开关元件,其位于所述选通线和所述数据线的交叉点处;

一个或更多个像素电极,其与所述数据线平行,所述一个或更多个像素电极是通过层叠透明导电材料层和不透明金属层而形成的;以及

一个或更多个公共电极,其位于所述像素区内,以与所述一个或更多个像素电极交替,所述一个或更多个公共电极与所述数据线平行并且是通过层叠所述透明导电材料层和所述不透明金属层而形成的;

其中,层叠的所述透明导电材料层和所述不透明金属层被构造为把与所述像素电极和所述公共电极相对应的区域的透光率设置为一个值或者低于该值,以防止在用于制造所述液晶显示装置的光刻处理期间在所述液晶显示装置中形成缺陷,

其中,各所述像素电极包括布置在所述像素区的第一像素电极和第二像素电极,

其中,所述第一像素电极与所述选通线平行,并且所述第一像素电极和所述第二像素电极具有由所述透明导电材料层和所述不透明金属层形成的叠层结构,并且

其中,所述第一像素电极和所述第二像素电极一体化形成,并且所述第一像素电极的一部分与所述开关元件的漏极和沟道层重叠。

2. 根据权利要求1所述的液晶显示装置,其中,形成所述像素电极和所述公共电极的所述透明导电材料层和所述不透明金属层各具有 $3.5\mu\text{m}$ 或更小的线宽。

3. 根据权利要求1所述的液晶显示装置,其中,所述透明导电材料层包括从由铟锡氧化物 ITO、铟锡锌氧化物 ITZO 和铟锌氧化物 IZO 组成的组中选择材料。

4. 根据权利要求1所述的液晶显示装置,其中,所述不透明金属层是从由钼 Mo、钛 Ti、钽 Ta、钨 W、铜 Cu、铬 Cr、铝 Al 以及它们的合金组成的组中选择材料。

5. 根据权利要求1所述的液晶显示装置,其中,像素电极和相邻的公共电极之间的距离是 $14.3\mu\text{m}$ 或更大。

6. 根据权利要求1所述的液晶显示装置,其中,所述值是 50% 到 70%。

7. 根据权利要求1所述的液晶显示装置,其中,所述缺陷包括卡盘瑕疵。

8. 一种液晶显示装置的制造方法,该制造方法包括以下步骤:

在基板上形成金属膜;

使用第一掩模工序形成栅极、选通线和第一公共线;

在形成有所述栅极的所述基板上形成栅绝缘膜;

使用第二掩模工序在所述基板上形成沟道层、源极、漏极和数据线;

在形成有所述源极和所述漏极的所述基板上形成保护膜;

使用第三掩模工序在所述保护膜中形成接触孔,以露出所述漏极的一部分;

在形成有所述保护膜的所述基板上形成透明导电材料层和不透明金属层;以及

对所述不透明金属层和所述透明导电材料层执行根据第四掩模工序的蚀刻处理,以形成具有叠层结构的像素电极和公共电极,

其中,所述叠层结构被构造为把与所述像素电极和所述公共电极相对应的区域的透光

率设置为一个值或低于该值,以防止在光刻处理期间在所述液晶显示装置中形成缺陷,

其中,各所述像素电极包括布置在所述像素区的第一像素电极和第二像素电极,

其中,所述第一像素电极与所述选通线平行,并且所述第一像素电极和所述第二像素电极具有由所述透明导电材料层和所述不透明金属层形成的所述叠层结构,并且

其中,所述第一像素电极和所述第二像素电极一体化形成,并且所述第一像素电极的一部分与所述漏极的所述部分和所述沟道层重叠。

9. 根据权利要求 8 所述的制造方法,其中,所述透明导电材料层和所述不透明金属层各具有 $3.5\ \mu\text{m}$ 或更小的线宽。

10. 根据权利要求 8 所述的制造方法,其中,

所述像素电极和所述公共电极设置为彼此交替;并且

像素电极和相邻的公共电极之间的距离是 $14.3\ \mu\text{m}$ 或更大。

11. 根据权利要求 8 所述的制造方法,其中,所述透明导电材料层由从由铟锡氧化物 ITO、铟锡锌氧化物 ITZO 和铟锌氧化物 IZO 组成的组中选择材料形成。

12. 根据权利要求 8 所述的制造方法,其中,所述不透明金属层由从由钼 Mo、钛 Ti、钽 Ta、钨 W、铜 Cu、铬 Cr、铝 Al 以及它们的合金组成的组中选择材料形成。

13. 根据权利要求 8 所述的制造方法,其中,所述值是 50% 到 70%。

14. 根据权利要求 8 所述的制造方法,其中,所述缺陷包括卡盘瑕疵。

液晶显示装置及其制造方法

技术领域

[0001] 本公开涉及液晶显示(LCD)装置,更具体地涉及一种 LCD 装置及其制造方法,其适于通过形成包括透明导电材料层和不透明金属层的半透明多层电极而防止卡盘瑕疵并提高像素的透光率。

背景技术

[0002] 一般而言,LCD 装置使用电场来控制具有介电各向异性的液晶的透光率以显示图像。通常通过组合滤色器阵列基板和薄膜晶体管阵列基板并且在这两个基板之间夹有液晶层,来制造 LCD 装置。

[0003] 近来,为了解决 LCD 装置视角窄的问题,已经开发了几种新的工作原理的 LCD 装置。具有宽视角的 LCD 装置可以以其他模式中的面内切换(IPS)模式、光学补偿双折射(OCB)模式或边缘场切换(FFS)模式工作。

[0004] 在具有宽视角的 LCD 装置中,IPS 模式的 LCD 装置允许像素电极与公共电极设置在同一基板上,使得电极之间感应水平电场。在这样的 LCD 装置中,液晶分子的主轴相对于基板沿水平方向取向。因此,IPS 模式的 LCD 装置的视角比相关技术的 TN(扭曲向列)模式的 LCD 装置视角更宽。

发明内容

[0005] 本实施方式涉及液晶显示(LCD)装置,其包括:以透明导电材料层和不透明金属层的叠层结构形成的像素电极和公共电极。LCD 装置还可以包括:基板;设置为在基板上彼此交叉并限定像素区的选通线和数据线;和设置在选通线和数据线的交叉处的开关元件。像素电极和公共电极在像素区内设置为彼此交替且与数据线平行。叠层结构的透光率被设置为在用于制造 LCD 装置的光刻处理期间防止形成缺陷的值。

[0006] 本实施方式还涉及一种液晶显示装置的制造方法。该方法包括:在基板上形成金属层;使用第一掩模工序形成栅极、选通线和第一公共线;在设置有栅极的基板上形成栅绝缘膜;使用第二掩模工序形成沟道层、源极、漏极和数据线;在设置有所述源极和所述漏极的所述基板上形成保护膜;使用第三掩模工序在保护膜中形成露出所述漏极的一部分的接触孔;在设置有所述保护膜的所述基板上形成透明导电材料层和不透明金属层;以及对所述不透明金属层和所述透明导电材料层执行根据第四掩模工序的蚀刻处理,以形成第二公共线、以多个狭缝条结构形成的像素电极和公共电极。像素电极和公共电极成为透明导电材料层和不透明金属层的叠层结构。所述透明导电材料层和所述不透明金属层各个具有 $3.5\ \mu\text{m}$ 或更小的线宽。

[0007] 本公开的実施方式的优点包括:例如,通过把电极形成为具有透明导电材料层和不透明金属层的双层结构来防止卡盘瑕疵。

[0008] 本公开的實施方式的优点还包括:通过把电极形成为具有透明导电材料层和不透明金属层的双层结构来实现具有细的线宽的像素电极。

[0009] 本发明的附加优点和特征将在随后的说明中进行阐述，而一部分根据描述会变得清楚，或者可以通过实践实施方式而获知。实施方式的优点可以由在说明书及其权利要求书以及附图中具体指出的结构来实现并获得。

[0010] 其它系统、方法、特征和优点对于本领域技术人员在研究下面的图和详细说明后都是明显的，或变得明显。希望所有的这些附加系统、方法、特征和优点包含在本说明书中、在本公开的范围且被下面的权利要求所保护。本部分内容不应对那些权利要求的内容产生限制。另外的方面和优点将结合实施方式在下面说明。应该理解的是，上文对本公开的概述与下文对本公开的详述都是示例性和解释性的，旨在提供对要求保护的本公开的进一步解释。

附图说明

[0011] 附图被包括进来以提供对本实施方式的进一步的理解并被并入且构成本申请的一部分，附图示出了本公开的实施方式，并且与说明书一起用于解释本公开的原理。在附图中：

[0012] 图 1 是示出了 IPS 模式的 LCD 装置的典型结构的截面图。

[0013] 图 2 是例示了通过常规制造工艺形成 LCD 装置的电极时卡盘瑕疵的原因的截面图。

[0014] 图 3 是示出了根据一个实施方式的 LCD 装置内的像素结构的平面图。

[0015] 图 4 是示出了根据一个实施方式沿图 3 中 I-I' 线截取的 LCD 装置的截面图。

[0016] 图 5 是示出根据一个实施方式在层叠透明导电材料层和不透明金属层后形成宽度窄的细电极的处理的截面图。

[0017] 图 6 是例示了透明导电材料单层或不透明金属单层以及透明导电材料和不透明金属两者的双层的透光率特性的数据图。

[0018] 图 7A 和图 7B 是示出了根据一个实施方式用于形成宽度窄的细电极的蚀刻处理的结果的视图。

具体实施方式

[0019] 现在将详细阐述本公开的实施方式，在附图中示出了这些实施方式的示例。提供以下所介绍的实施方式作为示例向本领域普通技术人员传递本发明的精神。因此，这些实施方式可以按照不同的形式实施，而限于本文描述的实施方式。为了方便说明，在附图中，装置的尺寸、厚度等可以放大。只要可能，在包括附图的本公开中使用相同的标号来表示相同或相似的部件。

[0020] 图 1 是示出了面内切换 (IPS) 模式的 LCD 装置的典型结构的截面图。IPS 模式的 LCD 装置包括阵列基板 34 和滤色器基板 32。通过在第一基板 10a 上形成薄膜晶体管 (未示出)、像素电极 21 和公共电极 22，然后在第一基板 10a 的整个表面涂敷第一配向膜 20，获得阵列基板 34。与阵列基板 34 面对的滤色器基板 32 包括在第二基板 10b 上形成的滤色器层 (未示出) 和在滤色器层上形成的第二配向膜 30。

[0021] 阵列基板 34 与滤色器基板 32 彼此面对，在阵列基板 34 与滤色器基板 32 之间夹有液晶层 25。在这样的 LCD 装置中，在像素电极 21 和公共电极 22 之间施加电压差时，在像

素电极 21 和公共电极 22 之间产生水平电场。该水平电场使得液晶层 25 内的液晶分子的轴平行于第一基板 10a 和第二基板 10b 取向。以这种方式, IPS 模式的 LCD 装置可以实现比传统扭曲向列(TN)模式的 LCD 装置更宽的视角。

[0022] 阵列基板 34 还包括使进入液晶层 25 的光偏振的第一偏振器层 50a。滤色器基板 32 也包括使穿过液晶层 25 的光偏振的第二偏振器层 50b。第一偏振器层 50a 与第二偏振器层 50b 相结合, 控制穿过滤色器基板 32 发出的光。

[0023] 通常, 像素电极 21 由透明导电材料形成, 而公共电极 22 由不透明金属形成。这样, 像素区的透光率取决于像素电极 21 和公共电极 22 的宽度 W1 以及像素电极 21 和公共电极 22 之间的距离 L1。本文透光率是指在 380 至 530nm 的光波长范围内的光的平均透光率。

[0024] 为了满足用户对高分辨率的需求, 在新开发的 LCD 装置中, 每个像素的尺寸都在减小, 而薄膜晶体管占用的非透光区相对于像素的尺寸都在增大。像素尺寸的减小已经开始需要更高的透光率。然而, 由于在光刻处理中曝光工具的特性, 难以形成在临界宽度下的像素电极 21 和公共电极 22。

[0025] 图 2 是例示了通过常规制造处理形成 LCD 装置的电极时卡盘瑕疵的原因的截面图。在 LCD 装置制造处理期间, 基板 84 放置在卡盘 80 上, 执行光刻处理。在基板上形成透明导电材料层 85。在将基板 84 放置在卡盘 80 上后, 在透明导电材料层 85 上涂敷光刻胶。接着, 对光刻胶膜顺序执行曝光处理和显影处理, 以在透明导电材料层 85 上形成用于光刻处理的光刻胶图案 90, 并对基板 84 上的透明导电材料层 85 进行构图。

[0026] 为了提高像素区的透光率, 像素电极 21 和公共电极 22 可以由透明导电材料形成。在该情况中, 由于已知的“卡盘瑕疵”缺陷, 难以形成具有小于 $4.3\ \mu\text{m}$ 的宽度的光刻胶图案 90。在光刻处理期间, 照射在光刻胶膜上的部分光会穿过曝光区中的透明导电材料和基板 84。这部分穿过光被卡盘 80 反射, 造成在曝光区中光刻胶膜的下部被反射光再次曝光。光刻胶膜的下部的这样的再曝光形成了对光刻胶膜的不希望的曝光, 最终在基板上形成的电极中导致不规则形状。随着光刻胶图案 90 的宽度减小, 这种卡盘瑕疵会变得更明显。一般来说, 由于卡盘瑕疵, 难以形成宽度小于 $4.3\ \mu\text{m}$ 的光刻胶图案 90。同时, 光刻胶图案 90 之间的距离通常小于 $9.8\ \mu\text{m}$ 。

[0027] 图 3 是示出根据一个实施方式的 LCD 装置内的像素结构的平面图。根据图 3, IPS 模式的 LCD 装置的像素区(或子像素区)可以包括选通线 101 和与选通线 101 交叉的数据线 103。IPS 模式的 LCD 装置还可以包括设置在选通线 101 和数据线 103 交叉处并用作开关元件的薄膜晶体管 TFT。

[0028] 另外, 第一公共线 105 相对于选通线 101 平行地设置在像素区的相对侧。在像素区内, 第二像素电极 161 与公共电极 171 以固定间隔按照交替方式设置。第二像素电极 161 与公共电极 171 具有不大于 $3.5\ \mu\text{m}$ 的细的线宽, 如下面参照图 5 描述的。

[0029] 在一个实施方式中, 第二像素电极 161 各个形成为狭缝条的形状。在像素区中, 第二像素电极 161 从第一像素电极 160 分支出去, 第一像素电极 160 电连接到薄膜晶体管 TFT 的漏极。类似的, 公共电极 171 各个形成为狭缝条的形状。在像素区中, 公共电极 171 从第二公共线 170 分支出去, 第二公共线 170 电连接到第一公共线 105。

[0030] 第二像素电极 161 和公共电极 171 以它们的顶部和底部相对于像素区中的与选通线 101 平行的中线 A-A' 对称的方式弯曲。

[0031] 可以通过层叠透明导电材料层和金属层,来形成第一像素电极 160、第二像素电极 161、第二公共线 170 和公共电极 171。这里,减少金属层以降低电极的整体透光率,如下面详述的。

[0032] 透明导电材料层可以由诸如铟锡氧化物(ITO)、铟锌氧化物(IZO)和铟锡锌氧化物(ITZO)的材料形成。金属层可以由钼 Mo、钛 Ti、钽 Ta、钨 W、铜 Cu、铬 Cr、铝 Al 或它们的合金(例如,包括钼 Mo 和钛 Ti 的合金)形成。

[0033] 薄膜晶体管 TFT 使用选通线 101 作为栅极。这样薄膜晶体管 TFT 包括形成在栅极上的沟道层、源极和漏极。

[0034] 实施方式不仅允许光刻胶图案(在像素区内形成的且用于形成第二像素电极 161 和公共电极 171)各具有 $3.5\ \mu\text{m}$ 的宽度(与图 2 的 $4.3\ \mu\text{m}$ 相比),而且允许光刻胶图案之间的距离变为 $14.3\ \mu\text{m}$ 或更大(与图 2 的 $9.8\ \mu\text{m}$ 相比)。如果使用具有上述宽度的光刻胶图案作为掩模来形成第二像素电极 161 和公共电极 171,那么电极的蚀刻临界尺寸变为大约 $1.5\ \mu\text{m}$,这将导致具有 $3.5\ \mu\text{m}$ 或更小宽度的电极。

[0035] 此外,通过层叠透明导电材料层和不透明金属层来形成第二像素电极 161 和公共电极 171。不透明金属层可以做得薄,以获得足够的透光率。例如,第二像素电极 161 和公共电极 171 可以形成具有 ITO 层和钼钛合金层的叠层结构。在这种情况下,当钼钛合金层沉积约 $50\ \text{\AA}$ 的厚度时,电极区域的透光率可以变为 70%,该透光率低得足以防止形成卡盘瑕疵。电极区域是指 LCD 装置中形成电极的部分。电极区域的透光率大于 70%,趋于形成卡盘瑕疵。尽管通常优选的是为了视角更宽而增加电极区域的透光率,但是卡盘瑕疵却成为增加电极区域透光率的障碍。

[0036] 实施方式涉及通过层叠透明导电材料层和不透明金属层来形成具有固定透光率的半透明电极。透明导电材料层和不透明金属层的层叠顺序没有限制,因此,透明导电材料层和不透明金属层的层叠顺序可以颠倒。根据实施方式的 LCD 装置及其制造方法允许形成具有透明导电材料层和不透明金属层的双层结构的电极。因此,可以在防止卡盘瑕疵的同时增加像素区的透光率。而且,根据实施方式的 LCD 装置及其制造方法可以提供具有细的线宽的像素电极。

[0037] 根据实施方式的 LCD 装置及其制造方法允许形成具有透明导电材料层和不透明金属层的双层结构的电极。因此,可以在曝光处理中不会导致卡盘瑕疵的同时增加像素区的整体透光率。而且根据实施方式的 LCD 装置及其制造方法可以允许像素电极具有细的线宽。

[0038] 图 4 是示出了根据一个实施方式沿图 3 中 I-I' 线截取的 LCD 装置的截面图。例如使用溅射处理,在由透明绝缘材料形成的下基板 100 上沉积金属膜。接着,根据第一掩模工序,对金属膜执行蚀刻处理。在第一掩模工序中,在沉积的金属膜上形成相当于感光材料的光刻胶。使用限定了透光区和非透光区的掩模对光刻胶进行曝光和显影,从而形成光刻胶图案。

[0039] 随后,使用光刻胶图案作为蚀刻掩模来蚀刻金属膜,从而形成选通线、栅极 101 和第一公共线(图 3 中的“105”)。使用选通线作为电极,来实施栅极。

[0040] 可以通过层叠以下材料中的至少一种来形成选通线(由图 3 中的标号 101 所示):钼 Mo、钛 Ti、钽 Ta、钨 W、铜 Cu、铬 Cr、铝 Al 以及它们的合金。

[0041] 如上所述,在下基板 100 上形成诸如栅极 101 的层之后,使用第二掩模工序,来形成栅绝缘膜 102 和沟道层 114(包括非晶硅膜、掺杂(n+ 或 p+)非晶硅膜)以及源 / 漏极 117a 和 117b,第二掩模工序采用衍射掩模或半色调掩模。同时,也形成数据线。

[0042] 源极 / 漏极 117a 和 117b 可以由诸如钼 Mo、钛 Ti、钽 Ta、钨 W、铜 Cu、铬 Cr、铝 Al 以及它们的合金的材料形成。另选的是,源极 / 漏极 117a 和 117b 可以由诸如铟锡氧化物(ITO)的透明导电材料形成。另外,根据环境,可以通过层叠至少两层金属膜来形成源极 / 漏极 117a 和 117b。

[0043] 之后,在设置有沟道层 114 的下基板 100 上形成保护膜 109。使用第三掩模工序在保护膜 109 中形成露出部分漏极 117b 的接触孔。

[0044] 当如上所述地完成接触孔的形成后,在下基板 100 的整个表面上层叠透明导电材料层和不透明金属层。接着,针对此叠层进行第四掩模工序,从而形成第一像素电极 160、第二像素电极 161 和公共电极 171。第一像素电极 160 与漏极 117b 电连接。

[0045] 透明导电材料层可以包括铟锡氧化物(ITO)和铟锌氧化物(IZO)之一。不透明金属层可以包括诸如钼 Mo、钛 Ti、钽 Ta、钨 W、铜 Cu、铬 Cr、铝 Al 以及它们的合金的材料。另外,透明导电材料层和不透明金属层可以按照颠倒的顺序层叠。

[0046] 在层叠透明导电材料层和不透明金属层之后,如图 5 所示,使用曝光处理形成具有 $3.5\mu\text{m}$ 或更小的线宽 W2 的光刻胶图案。此时,由于被曝光区内存在不透明金属层,降低了透光率,所以不会产生卡盘瑕疵。注意,在仅透明导电材料层用于形成电极的情况下,即使光刻胶图案具有 $4.3\mu\text{m}$ 以下的线宽 W1,也会由于透光率较高而产生卡盘瑕疵。

[0047] 针对透明导电材料层和不透明金属层,使用具有 $3.5\mu\text{m}$ 或更小线宽 W2 的光刻胶图案作为蚀刻掩模(如图 5 所示),来执行蚀刻处理,以形成第一像素电极 160、第二像素电极 161 和公共电极 171(参见图 4)。第一像素电极 160 包括层叠在下基板 100 顶部的第一像素图案部 160a 和第二像素图案部 160b。第二像素电极 161 包括层叠在下基板 100 顶部的第一像素电极图案部 161a 和第二像素电极图案部 161b。公共电极 171 包括层叠在下基板 100 顶部的第一公共电极图案 171a 和第二公共电极图案 171b。

[0048] 实际上,由于蚀刻处理中蚀刻剂的侧面入侵(lateral intrusion),第二像素电极 161 和公共电极 171 以比光刻胶图案的线宽(比如, $3.5\mu\text{m}$)窄的线宽形成。图 7A 和图 7B 是示出了根据一个实施方式用于形成宽度窄的细电极的蚀刻处理的视图。

[0049] 图 5 是示出根据一个实施方式在层叠透明导电材料层和不透明金属层之后形成线宽细的电极的处理的截面图。如上参考图 5 所述,在基板 184 放在卡盘 180 上后,透明导电材料层 280 和不透明金属层 281 顺序形成在设置有阵列层 270 的基板(或下基板)184 上,在阵列层 270 中层叠并形成有薄膜晶体管和绝缘层。透明导电材料层 280 和不透明金属层 281 的形成顺序可以彼此互换。

[0050] 在一个实施方式中,不透明金属层 281 上的光刻胶图案 190 具有 $3.5\mu\text{m}$ 的线宽 W2。例如,使用 24.1mJ 的曝光量来形成光刻胶图案 190。在这种情况下,光刻胶图案 190 之间的距离变为 $14.3\mu\text{m}$,通过在透明导电材料层上层叠的不透明金属层得到 70% 的透光率。对于防止卡盘瑕疵,70% 的透光率足够低。例如,如果不透明金属层由钼钛(Mo-Ti)合金形成,则不透明金属层具有 $50\text{\AA}$ 至 $100\text{\AA}$ 的厚度,以实现这样的透光率。

[0051] 由 ITO、IZO 和 ITZO 之一形成的透明导电材料层 280 可以具有 83% 的透光率。同

时,不透明金属层 281 由于其本身的蔽光特性,通常具有低的透光率。这些实施方式使得不透明金属层 281 较薄,以为不透明金属层 281 提供 73% 的透光率。例如,当 50Å 厚度的不透明金属层 281 是钼钛合金时,不透明金属层 281 和透明导电材料层 280 的组合透光率变为 70%。透明导电材料层 280 的厚度可以是 500Å。

[0052] 优选的是,不透明金属层 281 和透明导电材料层 280 的组合透光率是 50% 以上。低于 50% 的组合透光率会导致像素亮度降低,可能造成明显的视角变窄。

[0053] 图 6 是例示相对于各种光波长,单层 ITO (500 Å) 膜、双层 ITO (500 Å) /Cu (200Å) 膜、双层 ITO (500 Å) /Cu (100Å) 膜、双层 ITO (500 Å) /MoTi (150Å) 膜、双层 ITO (500Å) /MoTi (100Å) 膜和双层 ITO (500Å) /MoTi (20Å) 膜的透光率特征的曲线图。从图 6 看出,如果不透明金属层 281 和透明导电材料层 280 层叠,则可以确定适于提供 70% 透光率的设计规范。该设计规范包括不透明金属层和透明导电材料层的厚度和用于曝光处理的光波长。同样,当根据确定的设计规范执行电极形成处理时,可以形成具有 3.5 μm 或更小的细的线宽的电极,同时防止诸如卡盘瑕疵的缺陷。

[0054] 更具体地说,当不透明金属层 281 和透明导电材料层 280 的叠层结构具有 70% 的透光率和 50% 的反射率时,可以在不产生卡盘瑕疵的情况下避免由于使用不透明金属层 281 导致的透光率恶化。换句话说,如果叠层结构的透光率大于 70%,那么产生卡盘瑕疵的几率就相应增大。因此,叠层结构优选地具有 70% 以下的透光率。

[0055] 以下,使用光刻胶图案作为蚀刻掩模,对不透明金属层 281 和透明导电材料层 280 进行蚀刻处理,以形成像素电极,各个光刻胶图案具有 3.5 μm 或更小的线宽 W2 并且彼此之间分开 14.3 μm 或更大的固定距离 L2。

[0056] 从图 7A 和图 7B 看出,光刻胶图案 PR 和使用蚀刻剂蚀刻出的电极图案 EP 之间的蚀刻临界尺寸(CD)偏差随蚀刻时间而增大。图中所示的“AL”表示阵列层。图 7A 示出了被蚀刻了 0.3 μm 的电极图案 EP,而图 7B 示出了被蚀刻了 1 μm 的电极图案 EP。蚀刻距离的不同是由于蚀刻时间的增加导致的。同样,当使用 3.5 μm 或更小的光刻胶图案进行蚀刻处理时,由于蚀刻临界尺寸,实际形成的电极的线宽可能变窄。

[0057] 如果不透明金属层由 MoTi 合金形成,那么不透明金属层的透光率会随着沉积时间的流逝而降低,而不透明金属层的反射率会随着沉积时间的流逝而提高。假设不透明金属层具有这样的特性并且透明导电材料层具有 83% 以上的透光率,当不透明金属层配置为具有 50% 以上的透光率和 25% 以下的反射率时,这种叠层结构展现出 70% 的透光率特性。这种 70% 的透光率特性防止卡盘瑕疵。

[0058] 以这种方式,本实施方式允许以透明导电材料层和不透明金属层的叠层结构形成的电极具有 70% 以下的透光率和 50% 以下的反射率,获得了防止卡盘瑕疵的期望透光率。

[0059] 根据本公开的实施方式的 LCD 装置及其制造方法允许电极形成为具有透明导电材料层和不透明金属层的双层结构。因此,在制造 LCD 装置的曝光处理期间防止卡盘瑕疵的同时,可以提高像素区的透光率。另外,根据实施方式的 LCD 装置及其制造方法可以提供分别具有细的线宽的像素电极。

[0060] 尽管仅根据上述实施方式而有限度地说明了本发明,但本领域普通技术人员将理解,本发明不限于这些实施方式,而是在不偏离本公开的精神的情况下可以有各种变型或

修改。因此,本公开的范围仅由所附权利要求书及其等同物确定。

[0061] 相关申请的交叉参考

[0062] 本申请要求 2011 年 12 月 15 日提交的韩国专利申请 No. 10-2011-0135654 和 2012 年 4 月 10 日提交的韩国专利申请 No. 10-2012-0037395 的优先权,由此以引用的方式将其全部内容并入本文。

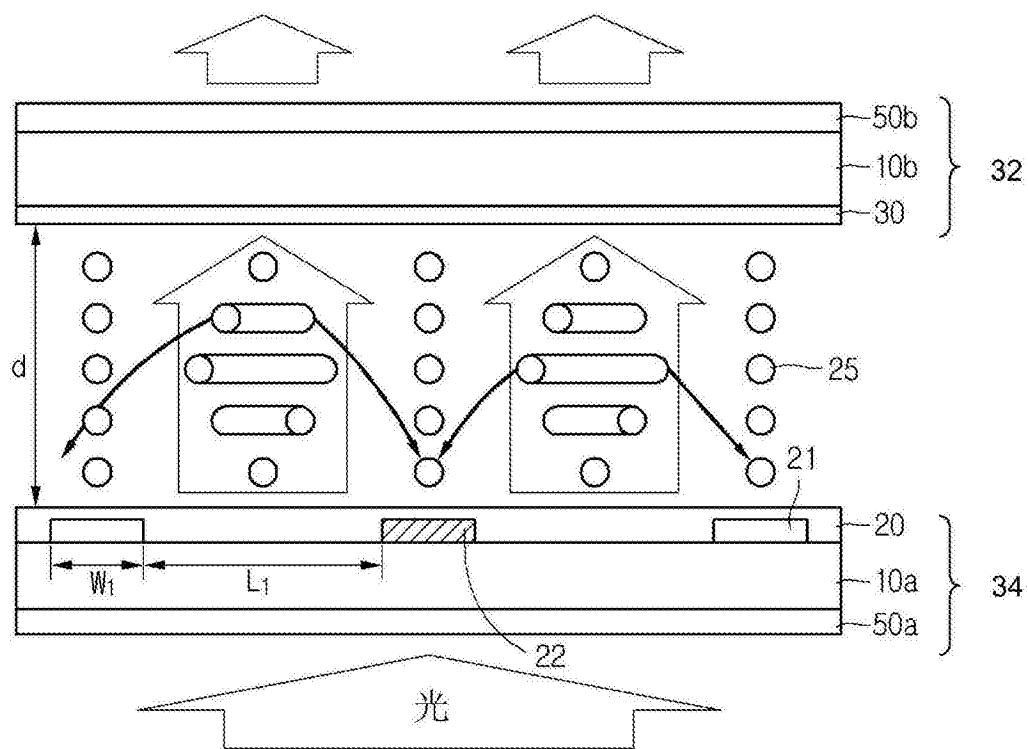


图 1

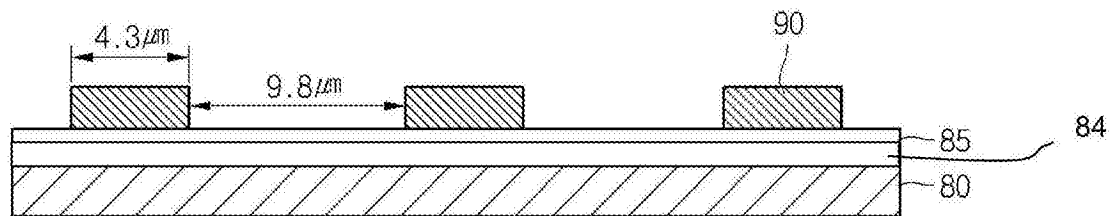


图 2

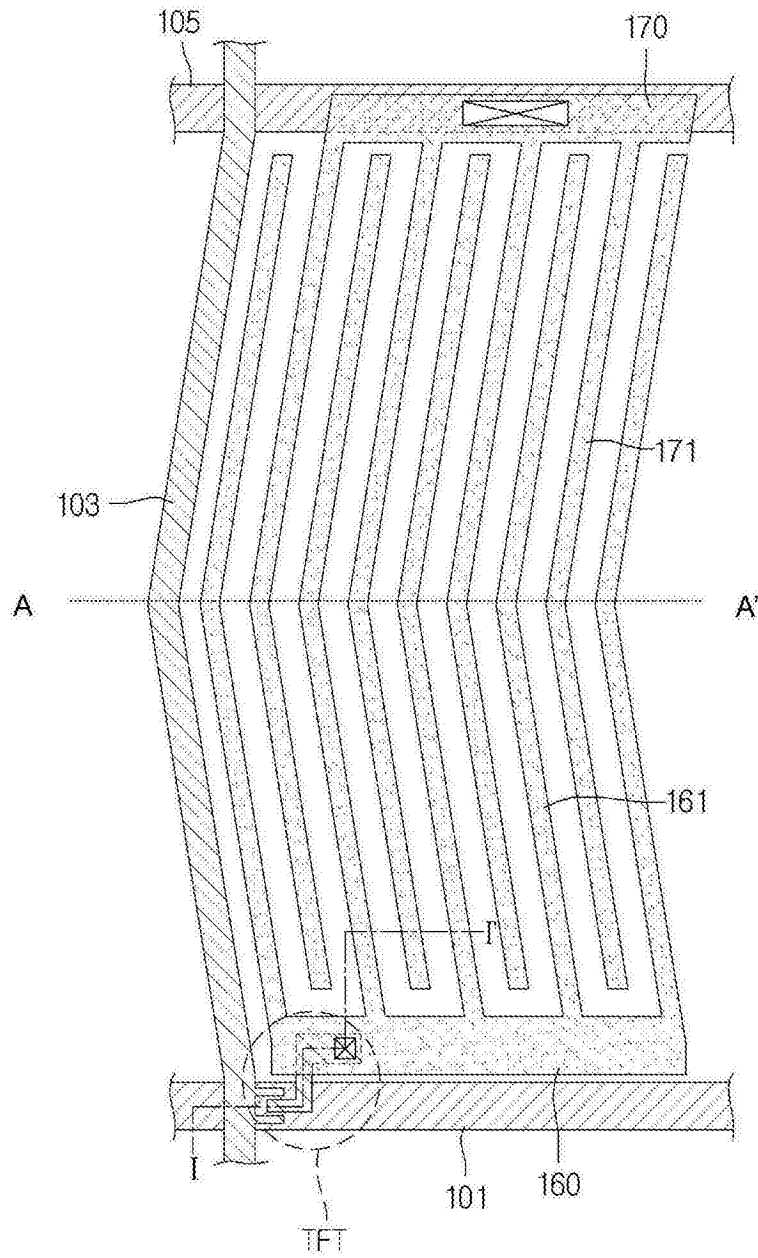


图 3

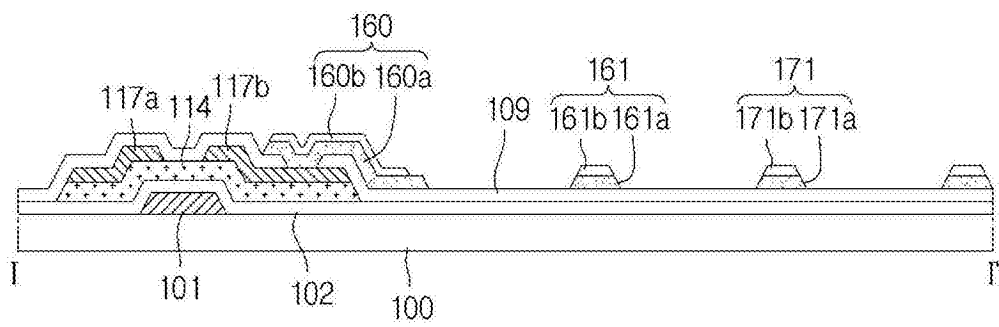


图 4

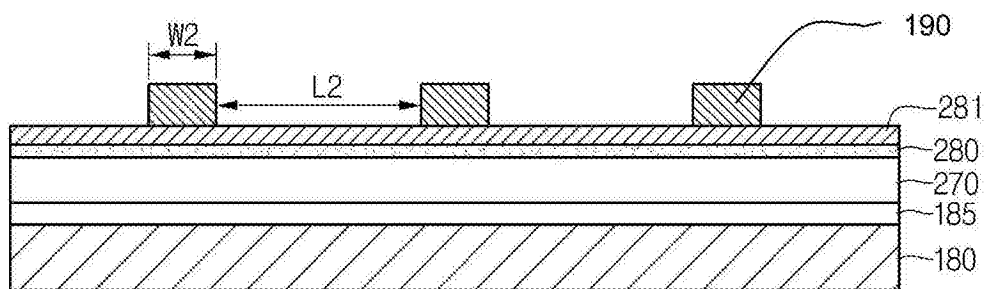


图 5

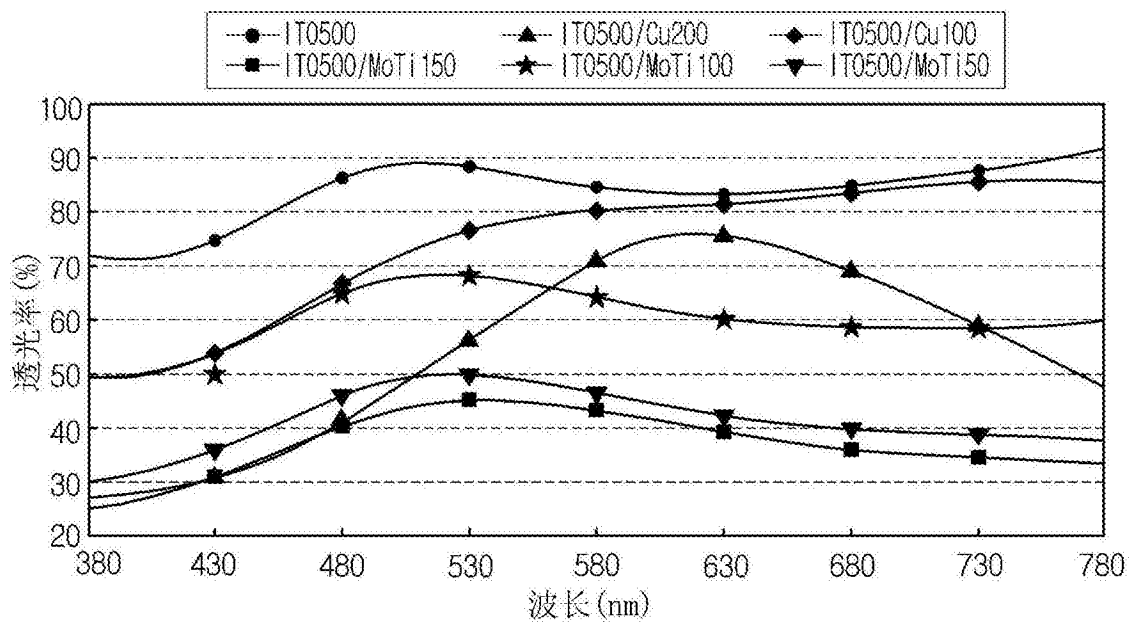


图 6

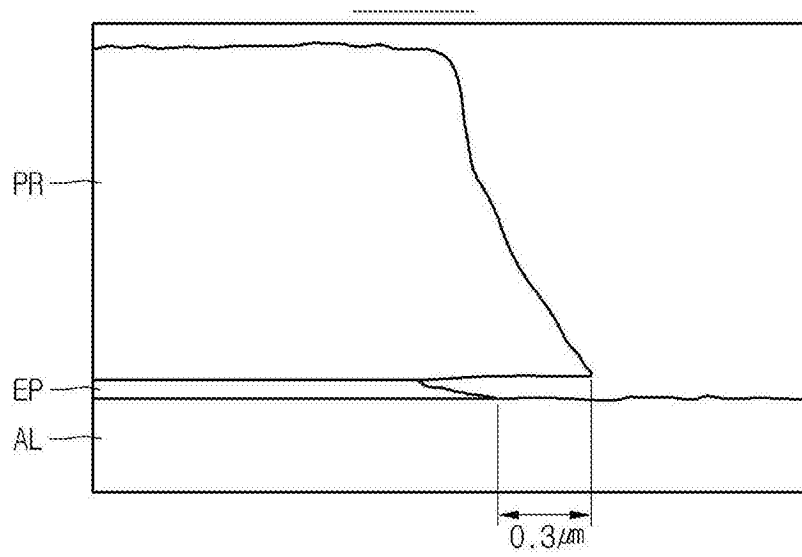


图 7A

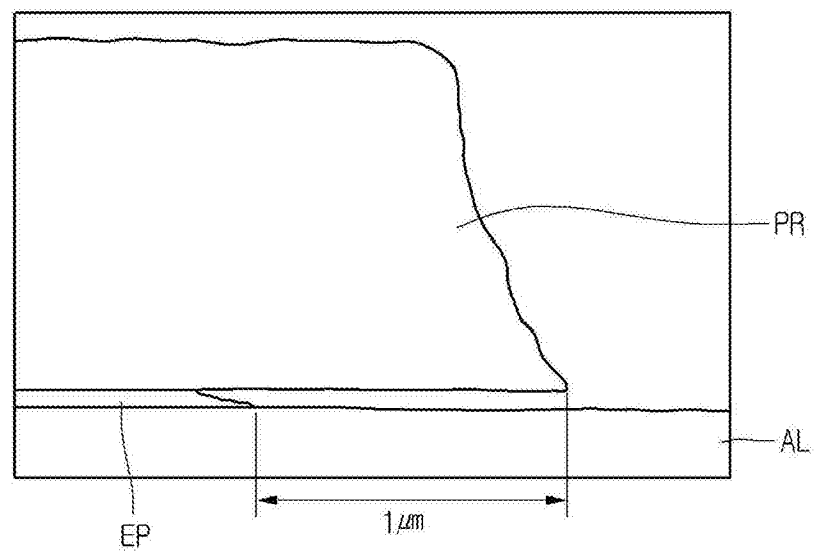


图 7B

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	CN103163693B	公开(公告)日	2016-03-23
申请号	CN201210183301.3	申请日	2012-06-05
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金江一 李正一 孙正浩		
发明人	金江一 李正一 孙正浩		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/1333 H01L21/77		
CPC分类号	G02F1/134363 H01L27/1214 H01L27/124 H01L27/1288		
代理人(译)	刘久亮		
审查员(译)	李国斌		
优先权	1020120037395 2012-04-10 KR 1020110135654 2011-12-15 KR		
其他公开文献	CN103163693A		
外部链接	Espacenet SIPO		

摘要(译)

公开一种液晶显示装置及其制造方法。液晶显示装置包括：基板；设置为在基板上彼此交叉并限定了像素区的选通线和数据线；设置在选通线和数据线的交叉处的开关元件；以及在像素区内彼此交替地设置且平行于数据线的像素电极和公共电极。像素电极和公共电极形成成为具有透明导电材料层和不透明金属层的叠层结构，透明导电材料层和不透明金属层各具有 $3.5\mu\text{m}$ 或更小的线宽。这样的液晶显示装置通过把电极形成成为具有透明导电材料层和不透明金属层的双层结构，可以提高像素区的透光率同时防止卡盘瑕疵。

