



(12) 发明专利申请

(10) 申请公布号 CN 103928008 A

(43) 申请公布日 2014. 07. 16

(21) 申请号 201410167258. 0

(22) 申请日 2014. 04. 24

(71) 申请人 深圳市华星光电技术有限公司  
地址 518132 广东省深圳市光明新区塘明大道 9-2 号

(72) 发明人 肖军城

(74) 专利代理机构 深圳汇智容达专利商标事务所 (普通合伙) 44238  
代理人 潘中毅 熊贤卿

(51) Int. Cl.  
G09G 3/36 (2006. 01)

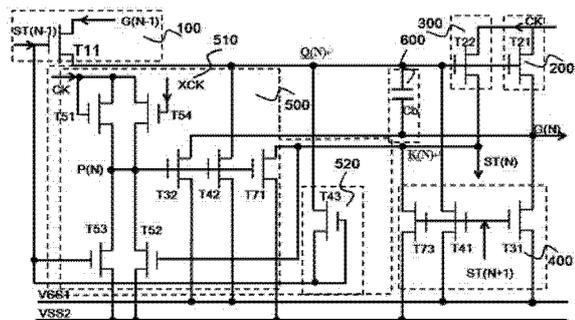
权利要求书4页 说明书10页 附图6页

(54) 发明名称

一种用于液晶显示的 GOA 电路及液晶显示装置

(57) 摘要

本发明实施例公开了一种用于液晶显示的 GOA 电路,其特征在于,包括级联的多个 GOA 单元,按照第 N 级 GOA 单元控制对显示区域第 N 级水平扫描线充电,该第 N 级 GOA 单元包括上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路、上拉控制电路、下传电路及自举电容;本发明实施例还公开了一种液晶显示装置。实施本发明实施例,可以降低液晶显示器的成本、提高 GOA 电路功能性不良以及操作寿命。



1. 一种用于液晶显示的 GOA 电路,其特征在于,包括级联的多个 GOA 单元,按照第 N 级 GOA 单元控制对显示区域第 N 级水平扫描线(G (N))充电,该第 N 级 GOA 单元包括上拉电路(200)、下拉电路(400)、第一下拉维持电路(510)、第二下拉维持电路(520)、上拉控制电路(100)、下传电路(300)及自举电容(600);

所述上拉电路(200)、下拉电路(400)、第一下拉维持电路(510)、第二下拉维持电路(520)及自举电容(600)分别与栅极信号点(Q (N))和所述第 N 级水平扫描线(G (N))连接;

所述上拉控制电路(100)和下传电路(300)分别与所述栅极信号点(Q (N))连接;

所述第一下拉维持电路(510)包括:

第一 TFT (T32),其栅极连接第一电路点(P (N)),其漏极和源极分别连接第 N 级水平扫描线(G (N))和输入第一直流低电压(VSS1);

第二 TFT (T42),其栅极连接第一电路点(P (N)),其漏极和源极分别连接栅极信号点(Q (N))和输入第一直流低电压(VSS1);

第三 TFT (T52),其栅极连接第二电路点(K (N)),其漏极和源极分别连接第一电路点(P (N))和输入第二直流低电压(VSS2);

第四 TFT (T51),其源极连接第一电路点(P (N)),其栅极和漏极均连接第一时钟信号(CK);

第七 TFT (T71),其栅极连接第一电路点(P (N)),其漏极和源极分别连接第二电路点(K (N))和输入第二直流低电压(VSS2);

其中,所述第二直流低电压(VSS2)低于所述第一直流低电压(VSS1)。

2. 如权利要求 1 所述的用于液晶显示的 GOA 电路,其特征在于,所述第二下拉维持电路(520)包括:

第八 TFT (T33),其栅极连接第二时钟信号(XCK),其漏极和源极分别连接第 N 级水平扫描线(G (N))和输入第一直流低电压(VSS1);

第九 TFT (T43),其栅极连接所述第八 TFT (T33)的栅极,其漏极和源极分别连接栅极信号点(Q (N))和输入第 N-1 级开动信号(ST (N-1));

所述第一下拉维持电路(510)进一步包括:

第六 TFT (T54),其漏极连接第一时钟信号(CK),其栅极和源极均连接第一电路点(P (N));

其中,所述第二时钟信号(XCK)与所述第一时钟信号(CK)相位互补。

3. 如权利要求 2 所述的用于液晶显示的 GOA 电路,其特征在于,进一步包括第三下拉维持电路(530),其包括:

第十 TFT (T72),其漏极和源极分别连接第二电路点(K (N))和输入第二直流低电压(VSS2);

第十一 TFT (T44),其栅极连接所述栅极信号点(Q (N)),其漏极和源极分别连接所述第十 TFT (T72)的栅极和输入第一直流低电压(VSS1);

第十二 TFT (T61),其源极连接所述第十 TFT (T72)的栅极,其漏极和栅极均连接第一时钟信号(CK)。

4. 如权利要求 2 所述的用于液晶显示的 GOA 电路,其特征在于,进一步包括第三下拉维

持电路(530),其包括:

第十 TFT (T72),其漏极和源极分别连接第二电路点(K (N))和输入第二直流低电压(VSS2);

第十一 TFT (T44),其栅极连接所述栅极信号点(Q (N)),其漏极和源极分别连接所述第十 TFT (T72)的栅极和输入第一直流低电压(VSS1);

第十二 TFT (T61),其源极连接所述第十 TFT (T72)的栅极,其漏极和栅极均连接第二时钟信号(XCK);

第十三 TFT (T64),其源极连接所述第十 TFT (T72)的栅极,其漏极和栅极分别连接第一时钟信号(CK)和第二时钟信号(XCK)。

5. 如权利要求 1 所述的用于液晶显示的 GOA 电路,其特征在于,

所述第二下拉维持电路(520)包括:

第十四 TFT (T43),其栅极和源极均输入第 N-1 级开动信号(ST (N-1)),其漏极连接栅极信号点(Q (N));

所述第一下拉维持电路(510)进一步包括:

第五 TFT (T53),其栅极输入第 N-1 级开动信号(ST (N-1)),其漏极和源极分别连接第一电路点(P (N))和输入第二直流低电压(VSS2);

第六 TFT (T54),其栅极连接第二时钟信号(XCK),其漏极和源极分别连接第一时钟信号(CK)和连接第一电路点(P (N));

其中,所述第二时钟信号(XCK)与所述第一时钟信号(CK)相位互补。

6. 如权利要求 2-5 任一项所述的用于液晶显示的 GOA 电路,其特征在于,

所述上拉电路(200)包括:

第十五 TFT (T21),其栅极连接所述栅极信号点(Q (N)),其漏极和源极分别连接第一时钟信号(CK)和连接所述第 N 级水平扫描线(G (N));

所述下传电路(300)包括:

第十六 TFT (T22),其栅极连接所述栅极信号点(Q (N)),其漏极和源极分别连接第一时钟信号(CK)和输出第 N 级开动信号(ST (N));

所述上拉控制电路(100)包括:

第十七 TFT (T11),其栅极输入第 N-1 级开动信号(ST (N-1)),其漏极和源极分别输入第 N-1 级水平扫描线(G (N-1))和连接所述栅极信号点(Q (N))。

7. 如权利要求 6 所述的用于液晶显示的 GOA 电路,其特征在于,所述下拉电路(400)包括:

第十八 TFT (T31),其栅极输入第 N+1 级开动信号(ST (N+1)),其漏极和源极分别连接所述第 N 级水平扫描线(G (N))和输入所述第一直流低电压(VSS1);

第十九 TFT (T41),其栅极连接所述第十八 TFT (T31)的栅极,其漏极和源极分别连接所述栅极信号点(Q (N))和输入所述第一直流低电压(VSS1);

第二十 TFT (T73),其栅极连接所述第十八 TFT (T31)的栅极,其漏极和源极分别连接所述第 N 级水平扫描线(G (N))和输入所述第二直流低电压(VSS2)。

8. 一种用于液晶显示的 GOA 电路,其特征在于,包括级联的多个 GOA 单元,按照第 N 级 GOA 单元控制对显示区域第 N 级水平扫描线(G (N))充电,该第 N 级 GOA 单元包括上拉电路

(200)、下拉电路(400)、第一下拉维持电路(510)、第二下拉维持电路(520)、上拉控制电路(100)、下传电路(300)及自举电容(600)；

所述上拉电路(200)、下拉电路(400)、第一下拉维持电路(510)、第二下拉维持电路(520)及自举电容(600)分别与栅极信号点(Q(N))和所述第N级水平扫描线(G(N))连接；

所述上拉控制电路(100)和下传电路(300)分别与所述栅极信号点(Q(N))连接；

所述第一下拉维持电路(510)包括：

第一 TFT (T32),其栅极连接第一电路点(P(N)),其漏极和源极分别连接第N级水平扫描线(G(N))和输入第一直流低电压(VSS1)；

第二 TFT (T42),其栅极连接第一电路点(P(N)),其漏极和源极分别连接栅极信号点(Q(N))和输入第一直流低电压(VSS1)；

第三 TFT (T52),其栅极连接第二电路点(K(N)),其漏极和源极分别连接第一电路点(P(N))和输入第二直流低电压(VSS2)；

第四 TFT (T51),其源极连接第一电路点(P(N)),其栅极和漏极均连接第一时钟信号(CK)；

第六 TFT (T54),其栅极连接第一时钟信号(CK),其漏极和源极均连接第一电路点(P(N))；

所述第二下拉维持电路(520)包括：

第八 TFT (T33),其栅极连接第二时钟信号(XCK),其漏极和源极分别连接第N级水平扫描线(G(N))和输入第一直流低电压(VSS1)；

第九 TFT (T43),其栅极连接所述第八 TFT (T33)的栅极,其漏极和源极分别连接栅极信号点(Q(N))和输入第N-1级开动信号(ST(N-1))；

其中,所述第二时钟信号(XCK)与所述第一时钟信号(CK)相位互补;所述第二直流低电压(VSS2)低于所述第一直流低电压(VSS1)。

9. 如权利要求8所述的用于液晶显示的GOA电路,其特征在于,进一步包括第三下拉维持电路(530),其包括：

第十 TFT (T72),其漏极和源极分别连接第二电路点(K(N))和输入第二直流低电压(VSS2)；

第十一 TFT (T44),其栅极连接所述栅极信号点(Q(N)),其漏极和源极分别连接所述第十 TFT (T72)的栅极和输入第一直流低电压(VSS1)；

第十二 TFT (T61),其源极连接所述第十 TFT (T72)的栅极,其漏极和栅极均连接第一时钟信号(CK)。

10. 如权利要求9所述的用于液晶显示的GOA电路,其特征在于,所述下拉电路(400)包括：

第十八 TFT (T31),其栅极输入第N+1级开动信号(ST(N+1)),其漏极和源极分别连接所述第N级水平扫描线(G(N))和输入所述第一直流低电压(VSS1)；

第十九 TFT (T41),其栅极连接所述第十八 TFT (T31)的栅极,其漏极和源极分别连接所述栅极信号点(Q(N))和输入所述第一直流低电压(VSS1)。

11. 如权利要求10所述的用于液晶显示的GOA电路,其特征在于,所述下拉电路(400)

进一步包括：

第二十 TFT (T73), 其栅极连接所述第十八 TFT (T31) 的栅极, 其漏极和源极分别连接所述第 N 级水平扫描线(G (N)) 和输入所述第二直流低电压(VSS2)。

12. 如权利要求 8 所述的用于液晶显示的 GOA 电路, 其特征在于, 进一步包括第三下拉维持电路(530), 其包括：

第十 TFT (T72), 其漏极和源极分别连接第二电路点(K (N)) 和输入第二直流低电压(VSS2)；

第十一 TFT (T44), 其栅极连接所述栅极信号点(Q (N)), 其漏极和源极分别连接所述第十 TFT (T72) 的栅极和输入第一直流低电压(VSS1)；

第十二 TFT (T61), 其源极连接所述第十 TFT (T72) 的栅极, 其漏极和栅极均连接第二时钟信号(XCK)；

第十三 TFT (T64), 其源极连接所述第十 TFT (T72) 的栅极, 其漏极和栅极分别连接第一时钟信号(CK) 和第二时钟信号(XCK)。

13. 如权利要求 12 所述的用于液晶显示的 GOA 电路, 其特征在于,

所述下拉电路(400) 包括：

第十八 TFT (T31), 其栅极输入第 N+1 级开动信号(ST (N+1)), 其漏极和源极分别连接所述第 N 级水平扫描线(G (N)) 和输入所述第一直流低电压(VSS1)；

第十九 TFT (T41), 其栅极连接所述第十八 TFT (T31) 的栅极, 其漏极和源极分别连接所述栅极信号点(Q (N)) 和输入所述第一直流低电压(VSS1)；

所述第一下拉维持电路(510) 进一步包括：

第七 TFT (T71), 其栅极连接第二电路点(K (N)), 其漏极和源极分别连接第二电路点(K (N)) 和输入第二直流低电压(VSS2)。

14. 如权利要求 10、11、13 所述的用于液晶显示的 GOA 电路, 其特征在于,

所述上拉电路(200) 包括：

第十五 TFT (T21), 其栅极连接所述栅极信号点(Q (N)), 其漏极和源极分别连接第一时钟信号(CK) 和连接所述第 N 级水平扫描线(G (N))；

所述下传电路(300) 包括：

第十六 TFT (T22), 其栅极连接所述栅极信号点(Q (N)), 其漏极和源极分别连接第一时钟信号(CK) 和输出第 N 级开动信号(ST (N))；

所述上拉控制电路(100) 包括：

第十七 TFT (T11), 其栅极输入第 N-1 级开动信号(ST (N-1)), 其漏极和源极分别输入第 N-1 级水平扫描线(G (N-1)) 和连接所述栅极信号点(Q (N))。

15. 一种液晶显示装置, 其特征在于, 包括如权利要求 1 至 14 任一项所述的用于液晶显示的 GOA 电路。

## 一种用于液晶显示的 GOA 电路及液晶显示装置

### 技术领域

[0001] 本发明涉及液晶显示技术领域,特别是涉及一种用于液晶显示的 GOA (Gate Driver on Array,阵列基板行扫描驱动) 电路及液晶显示装置。

### 背景技术

[0002] 在主动式液晶显示器中,每个像素具有一个薄膜晶体管(TFT),其栅极(Gate)连接至水平扫描线,漏极(Drain)连接至垂直方向的数据线,源极(Source)则连接至像素电极。在水平扫描线上施加足够的电压,会使得该条线上的所有 TFT 打开,此时该水平扫描线会与垂直方向的数据线连接,从而将数据线上的显示信号电压写入像素,控制不同液晶的透光度进而达到控制色彩的效果。

[0003] 目前主动式液晶显示面板水平扫描线的驱动主要由面板外接的 IC 来完成,外接的 IC 可以控制各级水平扫描线的逐级充电和放电。

[0004] 而阵列基板行扫描驱动(GOA)技术,可以运用液晶显示面板的原有制程将水平扫描线的驱动电路制作在显示区周围的基板上,使之能替代外接 IC 来完成水平扫描线的驱动。GOA 技术能减少外接 IC 的绑定(bonding)工序,有机会提升产能并降低产品成本,而且可以使液晶显示面板更适合制作窄边框或无边框的显示产品。

[0005] 现有的 GOA 电路通常包括级联的多个 GOA 单元,每一级 GOA 单元对应驱动一级水平扫描线。GOA 单元主要包括有上拉电路(Pull-up part)、上拉控制电路(Pull-up control part),下传电路(Transfer Part)、下拉电路(Key Pull-down Part)和下拉维持电路(Pull-down Holding Part),以及负责电位抬升的自举(Boast)电容。其中,上拉电路主要负责将时钟信号(Clock)输出为栅极(Gate)信号;上拉控制电路负责控制上拉电路的打开时间,一般连接前面级 GOA 单元传递过来的下传信号或者 Gate 信号;下拉电路负责在第一时间将 Gate 信号拉低为低电位,即关闭 Gate 信号;下拉维持电路则负责将 Gate 输出信号和上拉电路的 Gate 信号(通常称为 Q 点)维持(Holding)在关闭状态(即负电位),通常有两个下拉维持模块交替作用;自举电容(C boast)则负责 Q 点的二次抬升,这样有利于上拉电路的 G (N) 输出。

[0006] 如图 1 所示,示出了现有的一种 GOA 电路的示意图;在图 1 中,该 GOA 单元包括:上拉控制电路 100、上拉电路 200、下传电路 300、下拉电路 400、自举电容 600、第一下拉维持电路 510、第二下拉维持电路 520。

[0007] 如图 2 示为图 1 的 GOA 电路各种输入信号、输出信号和关键节点的信号,其中,CK 和 XCK 为两组相位上互补的信号, $VSS2 < VSS1$ , G (N) 和 G (N+1) 为上下级 Gate 输出信号,可以看出 G (N) 会被拉到  $VSS1$  的低电位,P (N) 在 Q (N) 和 G (N) 高电位时会被拉到  $VSS2$  的更低的电位。

[0008] 但是现有的这种 GOA 电路存在如下不足之处:

首先, Q (N) 点的第一阶段的抬升不够高,会影响 Q (N) 点在第二阶段抬升的高度, Q (N) 点电位不足将直接影响到 G (N) 的输出和电路的下传,以及下拉电路的启动速度,具体

表现为,当 Q (N) 点电位不足时,则 T21 和 T22 的启动速度被延迟,G (N) 输出和 ST (N) 存在较大的延迟(Delay);

另外,G (N) 的延迟将影响显示区画面 TFT 充电情况,严重的情况下会导致错充的情形发生,将会使画面出现异常;

而 ST (N) 的延迟将直接影响下拉维持电路的启动,当 ST (N) 的延迟过于严重,则 P (N) 点将缓慢的抬升,形成 P (N) 点电位在非作用期间的延迟,严重的时候将出现 Q (N) 和 G (N) 的波纹电流(ripple),从而影响电路的正常运行;

再者,ST (N) 的下拉在 XCK 时间段会存在没有下拉的风险,具体表现在单下拉电路中,除 P (N) 点下拉外,没有更多的下拉预防措施;如果单边下拉失效,则整体电路功能失效,尤其是在图 1 中针对 ST (N) 的处理和使用较多,对 ST (N) 的信号处理就尤其重要,如果没有处理得当,将直接导致整个下拉维持电路的功能性失效,严重将导致整个 GOA 电路的失效。

## 发明内容

[0009] 本发明所要解决的技术问题在于,提供一种用于液晶显示的 GOA 电路及液晶显示装置,可以降低液晶显示器的成本、提高 GOA 电路功能性不良以及操作寿命。

[0010] 为解决上述技术问题,本发明的实施例的一方面提供了一种用于液晶显示的 GOA 电路,其中,包括级联的多个 GOA 单元,按照第 N 级 GOA 单元控制对显示区域第 N 级水平扫描线充电,该第 N 级 GOA 单元包括上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路、上拉控制电路、下传电路及自举电容;

所述上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路及自举电容分别与栅极信号点和所述第 N 级水平扫描线连接;

所述上拉控制电路和下传电路分别与所述栅极信号点连接;

所述第一下拉维持电路包括:

第一 TFT,其栅极连接第一电路点,其漏极和源极分别连接第 N 级水平扫描线和输入第一直流低电压;

第二 TFT,其栅极连接第一电路点,其漏极和源极分别连接栅极信号点和输入第一直流低电压;

第三 TFT,其栅极连接第二电路点,其漏极和源极分别连接第一电路点和输入第二直流低电压;

第四 TFT,其源极连接第一电路点,其栅极和漏极均连接第一时钟信号;

第七 TFT,其栅极连接第一电路点,其漏极和源极分别连接第二电路点和输入第二直流低电压;

其中,所述第二直流低电压低于所述第一直流低电压。

[0011] 其中,所述第二下拉维持电路包括:

第八 TFT,其栅极连接第二时钟信号,其漏极和源极分别连接第 N 级水平扫描线和输入第一直流低电压;

第九 TFT,其栅极连接所述第八 TFT) 的栅极,其漏极和源极分别连接栅极信号点和输入第 N-1 级启动信号;

所述第一下拉维持电路进一步包括:

第六 TFT,其栅极连接第一时钟信号,其漏极和源极均连接第一电路点;  
其中,所述第二时钟信号与所述第一时钟信号相位互补。

[0012] 其中,进一步包括第三下拉维持电路,其包括:

第十 TFT,其漏极和源极分别连接第二电路点和输入第二直流低电压;

第十一 TFT,其栅极连接所述栅极信号点,其漏极和源极分别连接所述第十 TFT 的栅极和输入第一直流低电压;

第十二 TFT,其源极连接所述第十 TFT 的栅极,其漏极和栅极均连接第一时钟信号。

[0013] 其中,进一步包括第三下拉维持电路,其包括:

第十 TFT,其漏极和源极分别连接第二电路点和输入第二直流低电压;

第十一 TFT,其栅极连接所述栅极信号点,其漏极和源极分别连接所述第十 TFT 的栅极和输入第一直流低电压;

第十二 TFT,其源极连接所述第十 TFT 的栅极,其漏极和栅极均连接第二时钟信号;

第十三 TFT,其源极连接所述第十 TFT 的栅极,其漏极和栅极分别连接第一时钟信号和第二时钟信号。

[0014] 其中,所述第二下拉维持电路包括:

第十四 TFT,其栅极和源极均输入第 N-1 级开动信号,其漏极连接栅极信号点;

所述第一下拉维持电路进一步包括:

第五 TFT,其栅极输入第 N-1 级开动信号,其漏极和源极分别连接第一电路点和输入第二直流低电压;

第六 TFT,其栅极连接第一时钟信号,其漏极和源极均连接第一电路点;

其中,所述第二时钟信号与所述第一时钟信号相位互补。

[0015] 其中,所述上拉电路包括:

第十五 TFT (T21),其栅极连接所述栅极信号点,其漏极和源极分别连接第一时钟信号和连接所述第 N 级水平扫描线;

所述下传电路包括:

第十六 TFT,其栅极连接所述栅极信号点,其漏极和源极分别连接第一时钟信号和输出第 N 级开动信号;

所述上拉控制电路包括:

第十七 TFT,其栅极输入第 N-1 级开动信号,其漏极和源极分别输入第 N-1 级水平扫描线和连接所述栅极信号点。

[0016] 其中,所述下拉电路包括:

第十八 TFT,其栅极输入第 N+1 级开动信号,其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第一直流低电压;

第十九 TFT,其栅极连接所述第十八 TFT 的栅极,其漏极和源极分别连接所述栅极信号点和输入所述第一直流低电压;

第二十 TFT,其栅极连接所述第十八 TFT 的栅极,其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第二直流低电压。

[0017] 相应地,本发明实施例还提供一种用于液晶显示的 GOA 电路,其中,包括级联的多个 GOA 单元,按照第 N 级 GOA 单元控制对显示区域第 N 级水平扫描线充电,该第 N 级 GOA 单

元包括上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路、上拉控制电路、下传电路及自举电容；

所述上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路及自举电容分别与栅极信号点和所述第 N 级水平扫描线连接；

所述上拉控制电路和下传电路分别与所述栅极信号点连接；

所述第一下拉维持电路包括：

第一 TFT，其栅极连接第一电路点，其漏极和源极分别连接第 N 级水平扫描线和输入第一直流低电压；

第二 TFT，其栅极连接第一电路点，其漏极和源极分别连接栅极信号点和输入第一直流低电压；

第三 TFT，其栅极连接第二电路点，其漏极和源极分别连接第一电路点和输入第二直流低电压；

第四 TFT，其源极连接第一电路点，其栅极和漏极均连接第一时钟信号；

第六 TFT，其栅极连接第一时钟信号，其漏极和源极均连接第一电路点；

所述第二下拉维持电路包括：

第八 TFT，其栅极连接第二时钟信号，其漏极和源极分别连接第 N 级水平扫描线和输入第一直流低电压；

第九 TFT，其栅极连接所述第八 TFT 的栅极，其漏极和源极分别连接栅极信号点和输入第 N-1 级开动信号；

其中，所述第二时钟信号与所述第一时钟信号相位互补；所述第二直流低电压低于所述第一直流低电压。

[0018] 其中，进一步包括第三下拉维持电路，其包括：

第十 TFT，其漏极和源极分别连接第二电路点和输入第二直流低电压；

第十一 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接所述第十 TFT 的栅极和输入第一直流低电压；

第十二 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极均连接第一时钟信号。

[0019] 其中，所述下拉电路包括：

第十八 TFT，其栅极输入第 N+1 级开动信号，其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第一直流低电压；

第十九 TFT，其栅极连接所述第十八 TFT 的栅极，其漏极和源极分别连接所述栅极信号点和输入所述第一直流低电压。

[0020] 其中，所述下拉电路进一步包括：

第二十 TFT，其栅极连接所述第十八 TFT 的栅极，其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第二直流低电压。

[0021] 其中，进一步包括第三下拉维持电路，其包括：

第十 TFT，其漏极和源极分别连接第二电路点和输入第二直流低电压；

第十一 TFT，其栅极连接所述栅极信号点，其漏极和源极分别连接所述第十 TFT 的栅极和输入第一直流低电压；

第十二 TFT，其源极连接所述第十 TFT 的栅极，其漏极和栅极均连接第二时钟信号；

第十三 TFT,其源极连接所述第十 TFT 的栅极,其漏极和栅极分别连接第一时钟信号和第二时钟信号。

[0022] 其中,所述下拉电路包括:

第十八 TFT,其栅极输入第 N+1 级开动信号,其漏极和源极分别连接所述第 N 级水平扫描线和输入所述第一直流低电压;

第十九 TFT,其栅极连接所述第十八 TFT 的栅极,其漏极和源极分别连接所述栅极信号点和输入所述第一直流低电压;

所述第一下拉维持电路进一步包括:

第七 TFT,其栅极连接第二电路点,其漏极和源极分别连接第二电路点和输入第二直流低电压。

[0023] 其中,所述上拉电路包括:

第十五 TFT,其栅极连接所述栅极信号点,其漏极和源极分别连接第一时钟信号和连接所述第 N 级水平扫描线;

所述下传电路包括:

第十六 TFT,其栅极连接所述栅极信号点,其漏极和源极分别连接第一时钟信号和输出第 N 级开动信号;

所述上拉控制电路包括:

第十七 TFT,其栅极输入第 N-1 级开动信号,其漏极和源极分别输入第 N-1 级水平扫描线和连接所述栅极信号点。

[0024] 相应地,本发明实施例还提供一种液晶显示装置,其中,包括前述的用于液晶显示的 GOA 电路。

[0025] 实施本发明的实施例,具有如下的有益效果:

首先,在对 Q (N) 点第一阶段抬升时,用 T43 的漏极连接 ST (N-1),当 ST (N-1) 对 Q (N) 点第一阶段充电的时候,可以获得一个高电位对 Q (N) 点第一阶段的电位进行抬升,以此解决 Q (N) 点第一阶段电位不足的问题,这样可以使 Q (N) 点在第二阶段的自举(Boost)将会相对较高且稳定,而且 G (N) 和 ST (N) 的输出将更迅速,使电路的整体性获得提高;

另外,通过第三下拉维持电路 530 中的 ST (N) 下拉模块对 ST (N) 进行处理,可以防止 ST (N) 的下拉不良,能防止电路因为 ST (N) 的下拉不足而导致下拉维持电路失效,从而使向下传递的信号逐级均非常准确,不会出现问题;

同时,由于在第一下拉维持电路、第二下拉维持电路采用交替工作的方式,且对 ST (N) 的电位实现下拉也采用了第十 TFT (T72) 和第七 TFT (T71) 交替实现,可以提高 GOA 电路的操作寿命。

## 附图说明

[0026] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其它的附图。

[0027] 图 1 是现有的一种 GOA 电路的示意图;

图 2 是图 1 中的 GOA 电路在实际操作时关键节点的时序示意图；  
图 3 是本发明提供的用于液晶显示的 GOA 电路的第一实施例的电路示意图；  
图 4 是图 3 中的 GOA 电路在实际操作时关键节点的时序示意图；  
图 5 是本发明提供的用于液晶显示的 GOA 电路的第二实施例的电路示意图；  
图 6 是本发明提供的用于液晶显示的 GOA 电路的第三实施例的电路示意图；  
图 7 是本发明提供的用于液晶显示的 GOA 电路的第四实施例的电路示意图；  
图 8 是本发明提供的用于液晶显示的 GOA 电路的第五实施例的电路示意图；  
图 9 是本发明提供的用于液晶显示的 GOA 电路的第六实施例的电路示意图；  
图 10 是本发明提供的用于液晶显示的 GOA 电路的第七实施例的电路示意图；  
图 11 是采用 SPICE 软件对本发明实施例的电路进行仿真的结果示意图。

### 具体实施方式

[0028] 下面参考附图对本发明的优选实施例进行描述。

[0029] 如图 3 所示,是本发明提供的用于液晶显示的 GOA 电路的第一实施例的电路示意图;在该实施例中,该 GOA 电路包括级联的多个 GOA 单元,按照第 N 级 GOA 单元控制对显示区域第 N 级水平扫描线 G (N) 充电,该第 N 级 GOA 单元包括上拉电路 200、下拉电路 400、第一下拉维持电路 510、第二下拉维持电路 520、上拉控制电路 100、下传电路 300 及自举电容 600,其中第一下拉维持电路 510 和第二下拉维持电路 520 组成了下拉维持电路 500;

上拉电路 200、下拉电路 400、第一下拉维持电路 510、第二下拉维持电路 520 及自举电容 600 分别与栅极信号点 Q (N) 和第 N 级水平扫描线 G (N) 连接;

上拉控制电路 100 和下传电路 300 分别与栅极信号点 Q (N) 连接;

其中,第一下拉维持电路 510 包括:

第一 TFT (即 T32),其栅极连接第一电路点 P (N),其漏极和源极分别连接第 N 级水平扫描线 G (N) 和输入第一直流低电压 VSS1;

第二 TFT (即 T42),其栅极连接第一电路点 P (N),其漏极和源极分别连接栅极信号点 Q (N) 和输入第一直流低电压 VSS1;

第三 TFT (即 T52),其栅极连接第二电路点 K (N),其漏极和源极分别连接第一电路点 P (N) 和输入第二直流低电压 VSS2;

第四 TFT (即 T51),其源极连接第一电路点 P (N),其栅极和漏极均连接第一时钟信号 CK;

第五 TFT (即 T53),其栅极输入第 N-1 级开动信号 ST (N-1),其漏极和源极分别连接第一电路点 P (N) 和输入第二直流低电压 VSS2;

第六 TFT (即 T54),其栅极连接第二时钟信号 XCK,其漏极和源极均连接第一电路点 P (N);

第七 TFT (即 T71),其栅极连接第一电路点 P (N),其漏极和源极分别连接第二电路点 K (N) 和输入第二直流低电压 VSS2;

第二下拉维持电路 520 包括:

第十四 TFT (即 T43),其栅极和源极均输入第 N-1 级开动信号 ST (N-1),其漏极连接栅极信号点 Q (N)。

[0030] 上拉电路 200 包括：

第十五 TFT (即 T21), 其栅极连接栅极信号点 Q (N), 其漏极和源极分别连接第一时钟信号 CK 和连接第 N 级水平扫描线 G (N)；

下传电路 300 包括：

第十六 TFT (即 T22), 其栅极连接栅极信号点 Q (N), 其漏极和源极分别连接第一时钟信号 CK 和输出第 N 级开动信号 ST (N)；

上拉控制电路 100 包括：

第十七 TFT (即 T11), 其栅极输入第 N-1 级开动信号 ST (N-1), 其漏极和源极分别输入第 N-1 级水平扫描线 G (N-1) 和连接栅极信号点 Q (N)。

[0031] 下拉电路 400 包括：

第十八 TFT (即 T31), 其栅极输入第 N+2 级开动信号 ST (N+1), 其漏极和源极分别连接第 N 级水平扫描线 G (N) 和输入第一直流低电压 VSS1；

第十九 TFT (即 T41), 其栅极连接述第十八 TFT 的栅极, 其漏极和源极分别连接栅极信号点 Q (N) 和输入第一直流低电压 VSS1；

第二十 TFT (即 T73), 其栅极连接述第十八 TFT 的栅极, 其漏极和源极分别连接第 N 级水平扫描线 G (N) 和输入第二直流低电压 VSS2。

[0032] 其中, 第二直流低电压 VSS2 低于第一直流低电压 VSS1。第二直流低电压 VSS2 主要负责下拉第一电路点 P (N) 的低电位, 而第一直流低电压 VSS1 主要负责下拉第 N 级水平扫描线 G (N) 和栅极信号点 Q (N) 的低电位。

[0033] 其中, 第一 TFT (即 T32) 和第二 TFT (即 T42) 两颗 TFT 的栅极均连接 P (N), 而漏极分别连接 G (N) 和 Q (N), 且源极均连接 VSS1, 两者主要负责维持 G (N) 和 Q (N) 的低电位；

第三 TFT (即 T52) 和第五 TFT (即 T53) 两颗 TFT 的栅极分别接 ST (N) 和 ST (N-1), 而漏极均连接 P (N), 且源极均连接 VSS2, 两者主要负责作用期间下拉 P (N) 和 K (N), 从而关闭下拉维持电路 500, 以防止对 Q (N) 和 G (N) 输出的影响, 而 VSS2 的负电位设计成低于 VSS1 (即  $VSS2 < VSS1$ ), 主要是为了降低 P (N)、ST (N) 的电位, P (N) 在作用期间被拉得越低, 则第一 TFT (即 T32) 和第二 TFT (即 T42) 就关闭得越好, 可防止对 GN 的放电导致输出异常; 而第九 TFT (即 T43) 的栅极和漏极均连接 ST (N-1), 而源极连接 Q (N) 点, 可以对 Q (N) 点第一阶段的自举起促进作用; 而第七 TFT (即 T71) 和第二十 TFT (即 T73) 的栅极分别接 P (N) 和 ST (N+1), 而漏极均连接 ST (N), 而源极均连接 VSS2, 主要负责对 ST (N) 下拉处理。

[0034] 如图 4 所示, 是图 3 中的 GOA 电路在实际操作时关键节点的时序示意图；

其中, 第一时钟信号 CK 和第二时钟信号 XCK 为两组相位上互补的时钟信号, 而  $VSS2 < VSS1$ , 且 G (N) 和 G (N+1) 为上下级栅极输出信号。从图 4 中, 可以看出 Q (N) 和 G (N) 会被拉到 VSS1 的低电位, P (N) 在作用期间会被拉到 VSS2 的更低的电位, 这样保证作用期间 Q (N) 和 G (N) 的正常。

[0035] 如图 5 所示, 是本发明提供的用于液晶显示的 GOA 电路的第二实施例的电路示意图; 在该实施例中, 该 GOA 电路包括级联的多个 GOA 单元, 其中, 该第 N 级 GOA 单元与图 3 中示出的 GOA 单元的区别在于, 在本实施例中, 省去了第五 TFT (即 T53), 且第六 TFT (即

T54) 的连接关系与第二下拉维持电路 520 的结构稍有不同, 该第二下拉维持电路 520 具体包括:

第八 TFT (即 T33), 其栅极连接第二时钟信号 XCK, 其漏极和源极分别连接第 N 级水平扫描线 G (N) 和输入第一直流低电压 VSS1;

第九 TFT (即 T43), 其栅极连接第八 TFT (即 T33) 的栅极, 其漏极和源极分别连接栅极信号点 Q (N) 和输入第 N-1 级开动信号 ST (N-1);

其中, 第一下拉维持电路 (510) 所包含的第六 TFT (即 T54) 连接关系具体为, 其漏极连接第一时钟信号 (CK), 其栅极和源极均连接第一电路点 (P (N));

其中, 第二时钟信号 XCK 与第一时钟信号 CK 相位互补。

[0036] 其中, 第一 TFT (即 T32) 和第二 TFT (即 T42) 两颗 TFT 的栅极均连接 P (N), 而漏极分别连接 G (N) 和 Q (N), 且源极均连接 VSS1, 两者主要负责维持 G (N) 和 Q (N) 的低电位;

第三 TFT (即 T52) 和第五 TFT (即 T53) 两颗 TFT 的栅极分别接 ST (N) 和 ST (N-1), 而漏极均连接 P (N), 且源极均连接 VSS2, 两者主要负责作用期间下拉 P (N) 和 K (N), 从而关闭下拉维持电路 500, 以防止对 Q (N) 和 G (N) 输出的影响, 而 VSS2 的负电位设计成低于 VSS1 (即  $VSS2 < VSS1$ ), 主要是为了降低 P (N)、ST (N) 的电位, P (N) 在作用期间被拉得越低, 则第一 TFT (即 T32) 和第二 TFT (即 T42) 就关闭得越好, 可防止对 GN 的放电导致输出异常;

而第七 TFT (即 T71) 和第二十 TFT (即 T73) 的栅极分别接 P (N) 和 ST (N+1), 而漏极均连接 ST (N), 而源极均连接 VSS2, 主要负责对 ST (N) 下拉处理。

[0037] 而第八 TFT (即 T33) 和第九 TFT (即 T43) 的栅极均连接 XCK 信号, 而漏极分别连接 ST (N1) 和 G (N), 而源极分别连接 Q (N) 和连接 VSS1, 可以对 Q (N) 点第一阶段的自举起促进作用;

同时具有一个非对称的第二下拉维持电路 520, 可以交替和第一下拉维持电路 510 作用, 共同完轮流完成交替作用, 相应的波形可以参见图 4 所示。

[0038] 如图 6 所示, 是本发明提供的用于液晶显示的 GOA 电路的第三实施例的电路示意图; 在该实施例中, 该 GOA 电路包括级联的多个 GOA 单元, 其中, 该第 N 级 GOA 单元与图 5 中示出的 GOA 单元的区别在于, 在本实施例中, 在图 5 的基础上, 该下拉维持电路 520 还包括有一个第三下拉维持电路 530, 该第三下拉维持电路 530 包括:

第十 TFT (即 T72), 其漏极和源极分别连接第二电路点 K (N) 和输入第二直流低电压 VSS2;

第十一 TFT (即 T44), 其栅极连接栅极信号点 Q (N), 其漏极和源极分别连接第十 TFT (即 T72) 的栅极和输入第一直流低电压 VSS1;

第十二 TFT (即 T61), 其源极连接第十 TFT (即 T72) 的栅极, 其漏极和栅极均连接第一时钟信号 CK。

[0039] 其中, 在本实施例中增加了一个第三下拉维持电路 530 用于对 ST (N) 进行下拉处理, 保证其在作用期间之外的所有时间持续地实现作用, 首先, 防止 ST (N) 信号出现下拉不足的波纹电压 (Ripple), 其中, 第十一 TFT (即 T44) 主要用来实现控制 T72 开关的作用, 而第十二 TFT (即 T61) 通过第一时钟信号 CK 对第十 TFT (即 T72) 的栅极进行充电, 由于第

十二 TFT (即 T61) 为二极管, 其无法放电, 故会持续的高电位, 且通过第十一 TFT (即 T44) 保持和 Q (N) 点相反的电位, 这样, 可以在非作用期间通过第十 TFT (即 T72) 持续下拉 ST (N), 其他部件的原理参见前述对图 5 的说明, 此实施例相应的波形可以参见图 4 所示。

[0040] 如图 7 所示, 是本发明提供的用于液晶显示的 GOA 电路的第四实施例的电路示意图; 在该实施例中, 该 GOA 电路包括级联的多个 GOA 单元, 其中, 该第 N 级 GOA 单元与图 6 中示出的 GOA 单元的区别在于, 在本实施例中, 在第一下拉维持电路 510 中省去了第七 TFT (即 T71), 其他结构与图 6 中相同。

[0041] 参照前述对图 6 中电路的原理的介绍, 由于在非作用期间将会通过第十 TFT (即 T72) 持续下拉 ST (N) 点的电位, 故实现了第七 TFT (即 T71) 的作用, 故可以第七 TFT (即 T71), 此实施例相应的波形可参见图 4 所示。

[0042] 如图 8 所示, 是本发明提供的用于液晶显示的 GOA 电路的第五实施例的电路示意图; 在该实施例中, 该 GOA 电路包括级联的多个 GOA 单元, 其中, 该第 N 级 GOA 单元与图 7 中示出的 GOA 单元的区别在于, 在本实施例中, 在下拉电路 400 中省去了第二十 TFT (即 T73), 其他结构与图 7 中相同。

[0043] 参照前述对图 6 中电路的原理的介绍, 由于在非作用期间将会通过第十 TFT (即 T72) 持续下拉 ST (N) 点的电位, 故实现了第二十 TFT (即 T73), 故可以第二十 TFT (即 T73), 此实施例相应的波形可参见图 4 所示。

[0044] 如图 9 所示, 是本发明提供的用于液晶显示的 GOA 电路的第六实施例的电路示意图; 在该实施例中, 该 GOA 电路包括级联的多个 GOA 单元, 其中, 该第 N 级 GOA 单元与图 6 中示出的 GOA 单元的区别在于, 其第三下拉维持电路 530 稍有不同, 具体地, 在本实施例中, 该第三下拉维持电路 530 包括:

第十 TFT (即 T72), 其漏极和源极分别连接第二电路点 K (N) 和输入第二直流低电压 VSS2;

第十一 TFT (即 T44), 其栅极连接栅极信号点 Q (N), 其漏极和源极分别连接第十 TFT (即 T72) 的栅极和输入第一直流低电压 VSS1;

第十二 TFT (即 T61), 其源极连接第十 TFT (即 T72) 的栅极, 其漏极和栅极均连接第二时钟信号 XCK;

第十三 TFT (即 T64), 其源极连接第十 TFT (即 T72) 的栅极, 其漏极和栅极分别连接第一时钟信号 CK 和第二时钟信号 XCK。

[0045] 其中, 在本实施例中, 在第三下拉维持电路 530 中增加了一个第十三 TFT (即 T64), 其可以使实现第十 TFT (即 T72) 和第七 TFT (即 T71) 之间可以交替的对 ST (N) 的电位实现下拉, 这样可以减小第十 TFT (即 T72) 这颗 TFT 的压力, 从而增加了电路的寿命, 此实施例的相应的波形可参见图 4 所示。

[0046] 如图 10 所示, 是本发明提供的用于液晶显示的 GOA 电路的第七实施例的电路示意图; 在该实施例中, 该 GOA 电路包括级联的多个 GOA 单元, 其中, 该第 N 级 GOA 单元与图 9 中示出的 GOA 单元的区别在于, 其中, 下拉电路 400 仍然包括有第二十 TFT (即 T73), 其栅极输入第 N+2 级开动信号 ST (N+1), 其漏极和源极分别连接第 N 级水平扫描线 G (N) 和输入第二直流低电压 VSS2。

[0047] 其中, 在图 9 所示的电路上增加第二十 TFT (即 T73), 是因为考虑到 ST (N) 的延

迟(Delay)小于G(N)的延迟,这样通过第N个TFT(即T73)的作用,可以在第一时间对ST(N)的电位实现下拉操作,可以更加有效的控制ST(N)的延迟。此实施例的相应的波形可以参见图4所示。

[0048] 如图11所示为采用SPICE(Simulation program with integrated circuit emphasis)仿真软件对本发明前述实施例中的GOA电路的仿真效果示意图。在SPICE仿真软件中模拟60级5个帧(Frame)获得的结果,从中可以看出,整体能够输出良好,相邻级数之间的栅极电压相差不足0.1V,所有级数都能完整输出。

[0049] 相应地,本发明实施例还提供了一种液晶显示装置,其包括前述图3至图10示出的用于液晶显示的GOA电路。

[0050] 实施本发明实施例,具有如下的有益效果:

首先,在对Q(N)点第一阶段抬升时,用T43的漏极连接ST(N-1),当ST(N-1)对Q(N)点第一阶段充电的时候,可以获得一个高电位对Q(N)点第一阶段的电位进行抬升,以此解决Q(N)点第一阶段电位不足的问题,这样可以使Q(N)点在第二阶段的自举(Boost)将会相对较高且稳定,而且G(N)和ST(N)的输出将更迅速,使电路的整体性获得提高;

另外,通过第三下拉维持电路530中的ST(N)下拉模块对ST(N)进行处理,可以防止ST(N)的下拉不良,能防止电路因为ST(N)的下拉不足而导致下拉维持电路失效,从而使向下传递的信号逐级均非常准确,不会出现问题;

同时,由于在第一下拉维持电路、第二下拉维持电路采用交替工作的方式,且对ST(N)的电位实现下拉也采用了第十TFT(即T72)和第七TFT(即T71)交替实现,可以提高GOA电路的操作寿命。

[0051] 以上所揭露的仅为本发明较佳实施例而已,当然不能以此来限定本发明之权利范围,因此等同变化,仍属本发明所涵盖的范围。

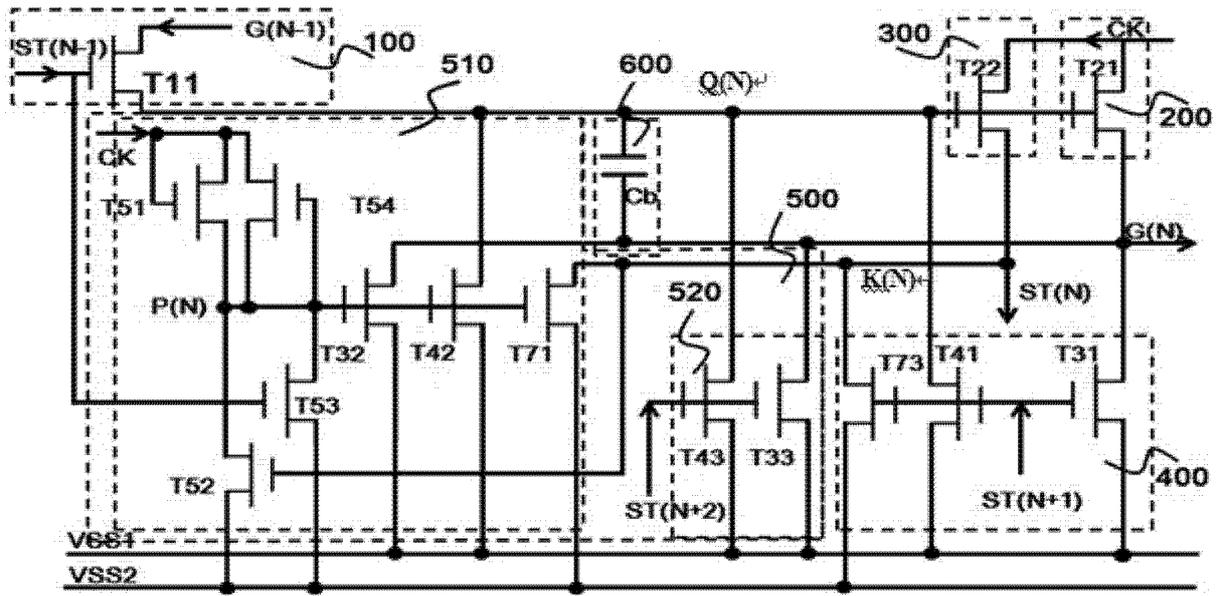


图 1

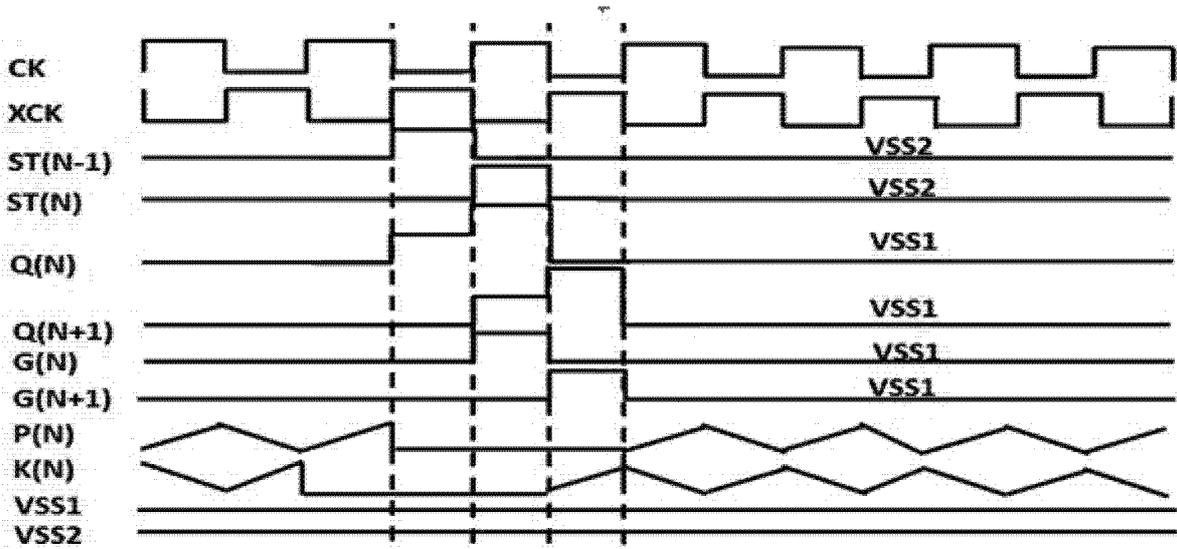


图 2

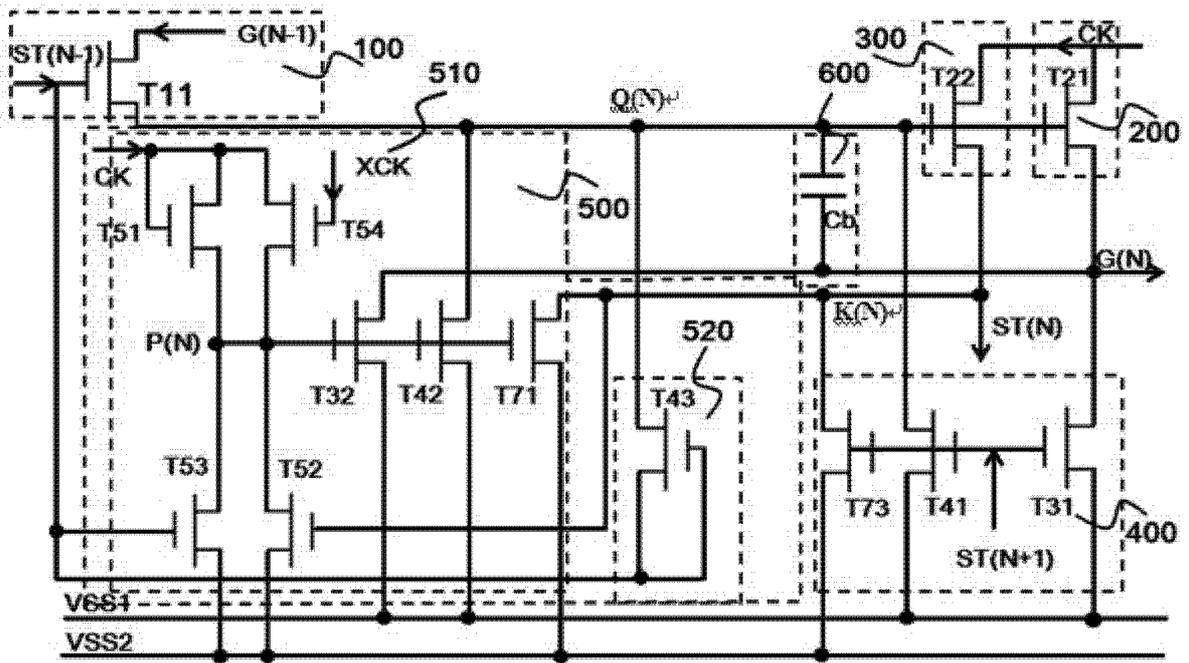


图 3

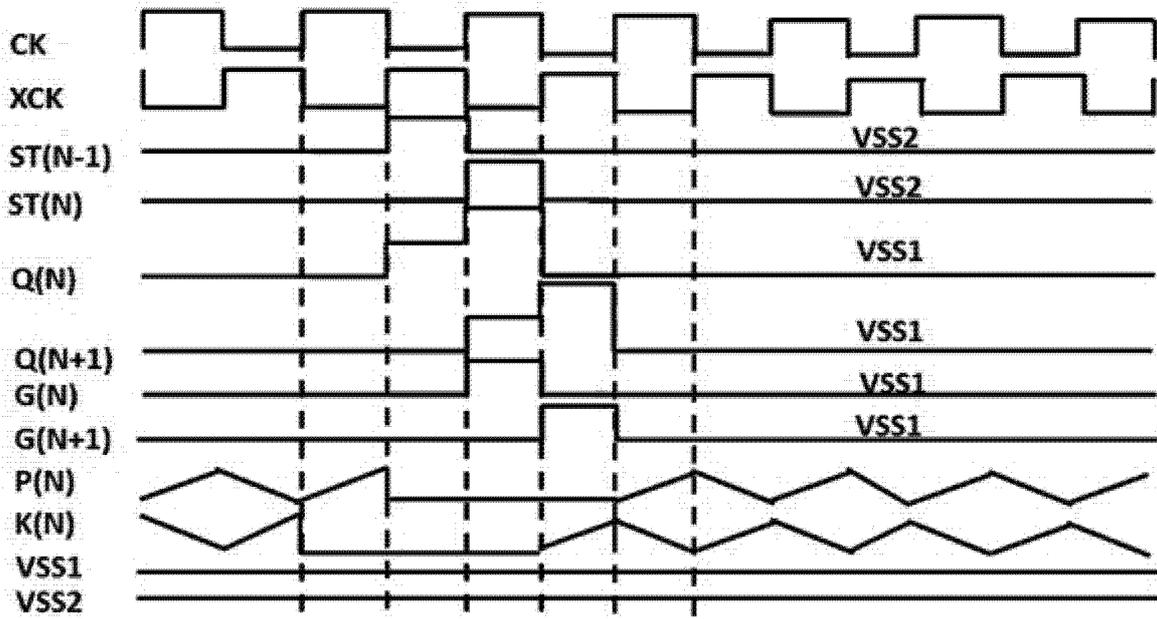


图 4

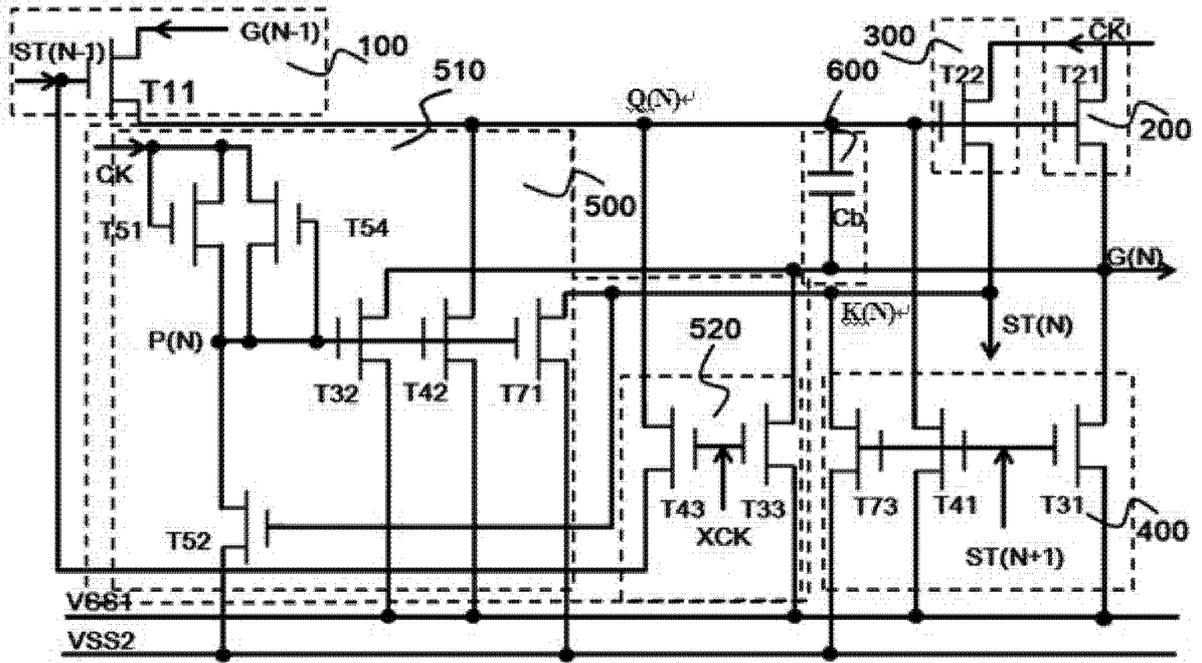


图 5

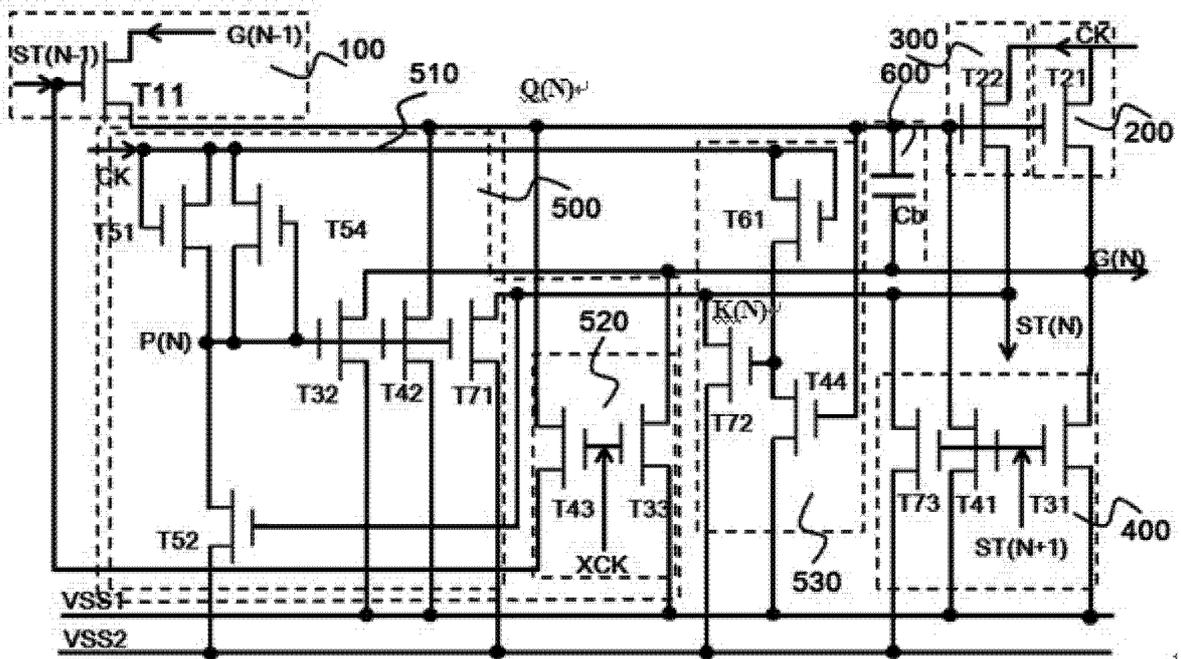


图 6

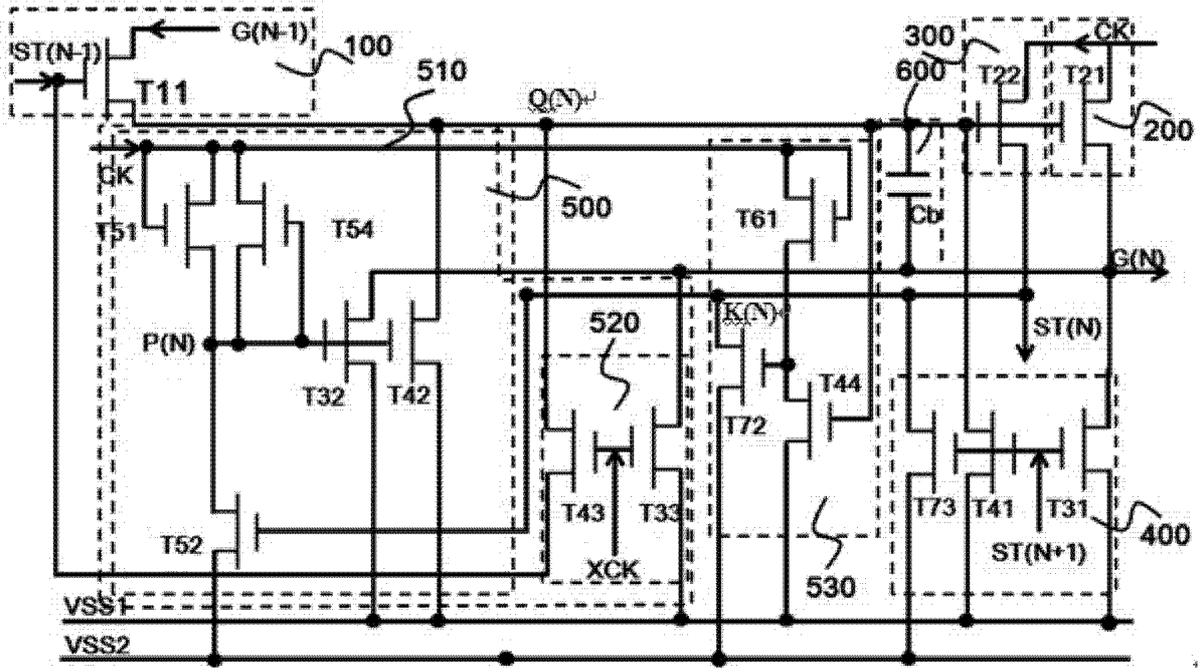


图 7

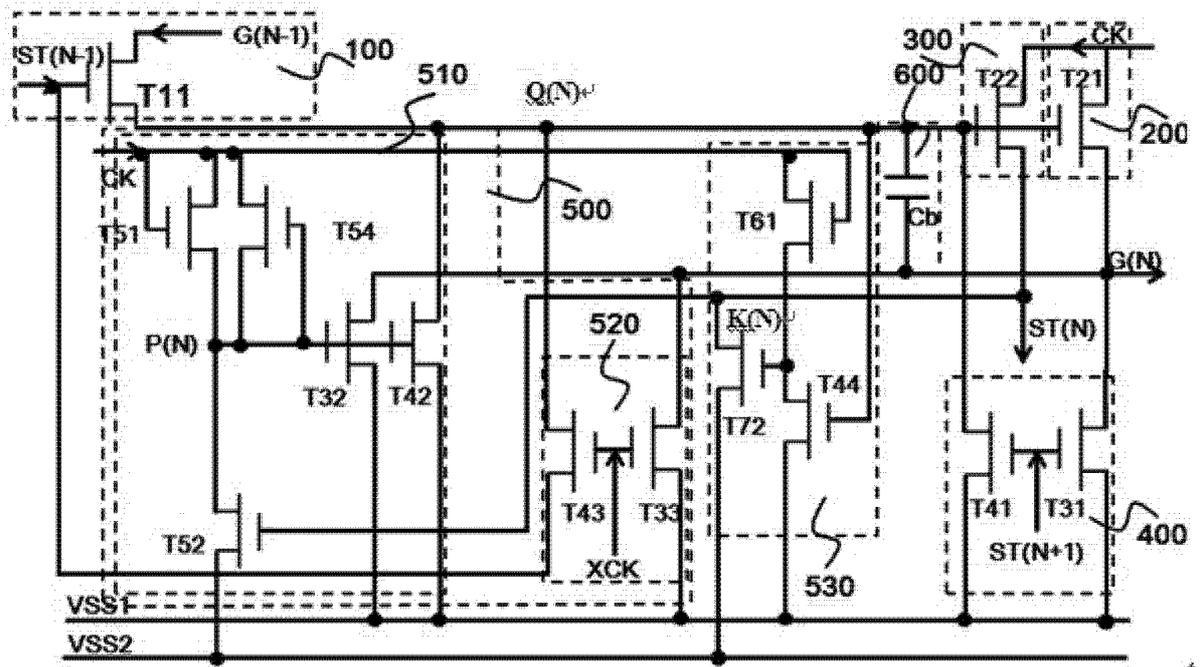


图 8

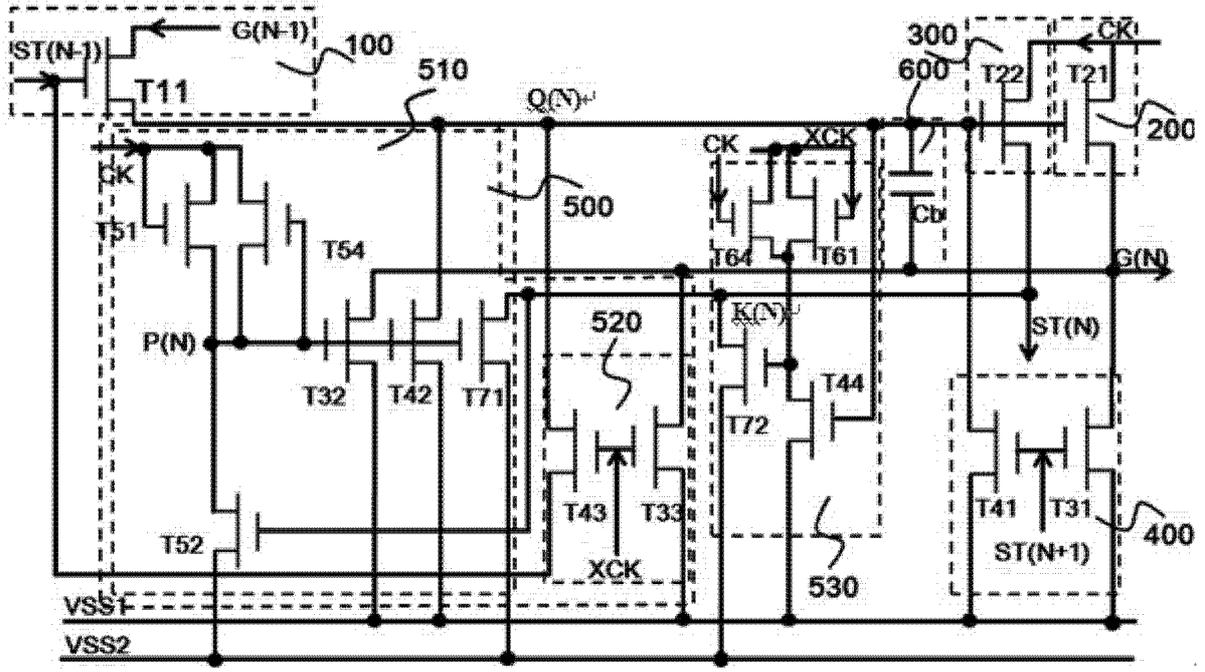


图 9

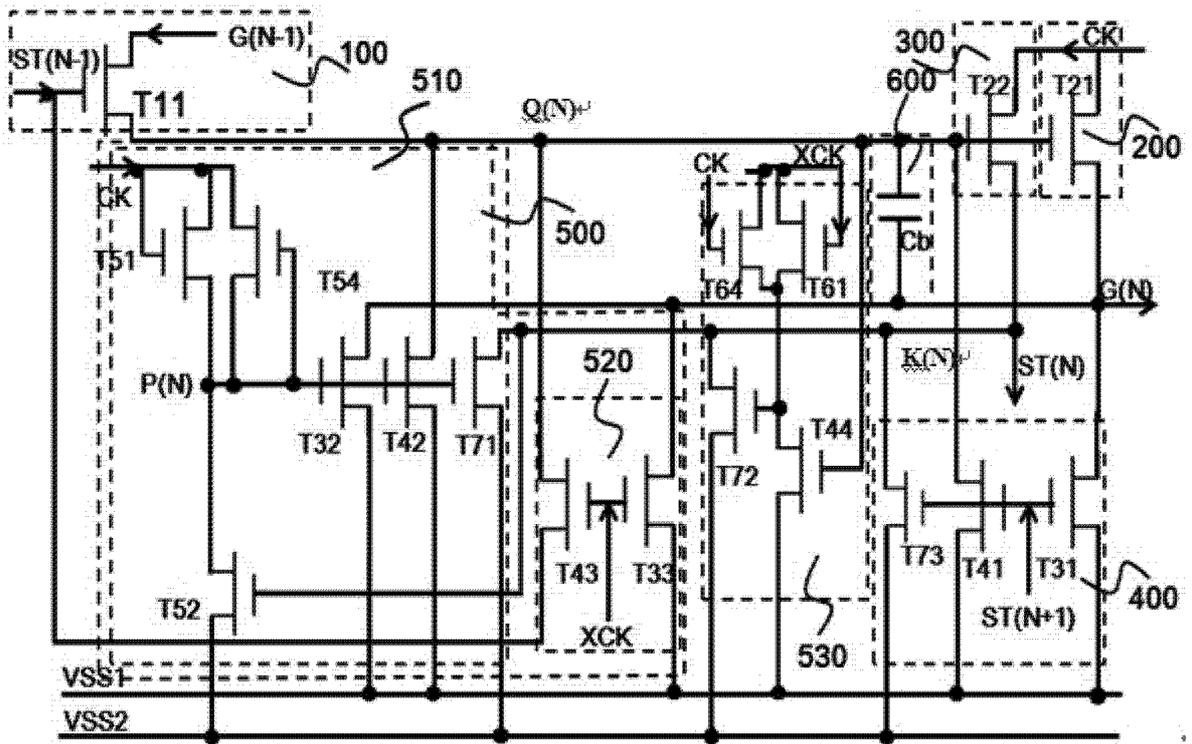


图 10

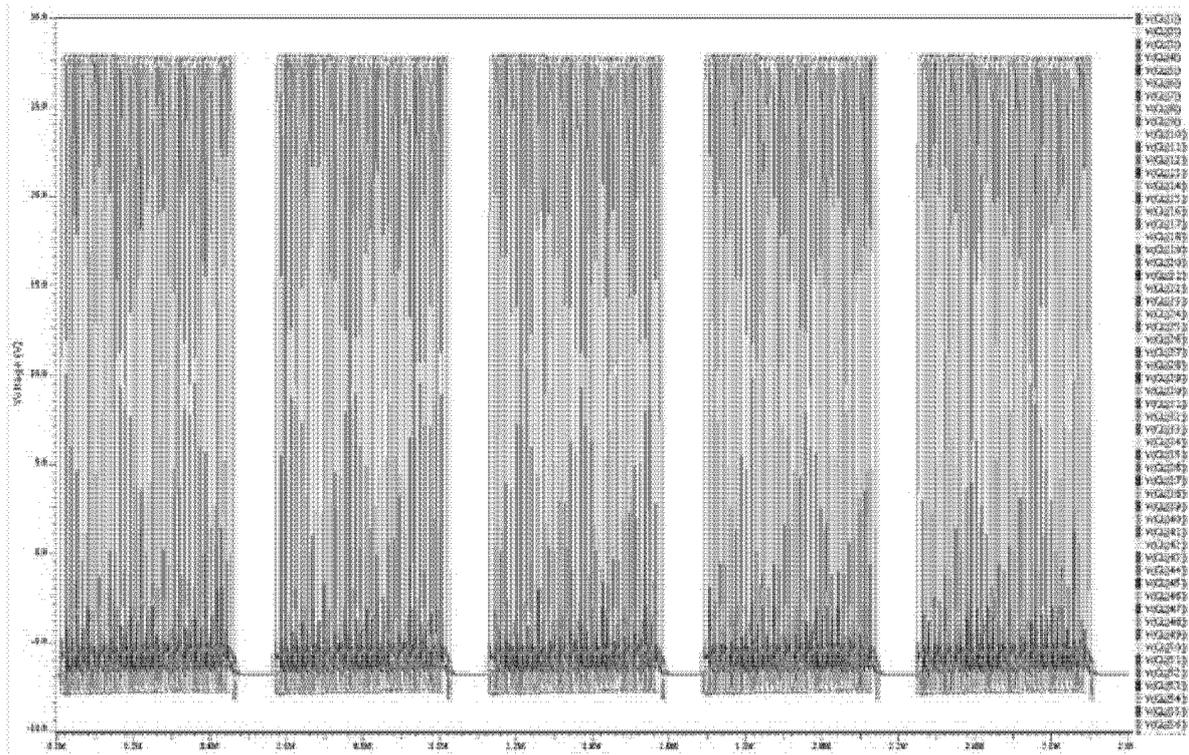


图 11

专利名称(译)	一种用于液晶显示的GOA电路及液晶显示装置		
公开(公告)号	<a href="#">CN103928008A</a>	公开(公告)日	2014-07-16
申请号	CN201410167258.0	申请日	2014-04-24
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	肖军城		
发明人	肖军城		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3648 G09G3/3674 G09G2300/0809 G09G2310/0251 G09G2310/0267 G09G2310/0286 G09G2310/06 G09G2310/08 G09G2320/0204 G11C19/184 G11C19/28 H01L27/124 H01L27/1255		
其他公开文献	CN103928008B		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明实施例公开了一种用于液晶显示的GOA电路，其特征在于，包括级联的多个GOA单元，按照第N级GOA单元控制对显示区域第N级水平扫描线充电，该第N级GOA单元包括上拉电路、下拉电路、第一下拉维持电路、第二下拉维持电路、上拉控制电路、下传电路及自举电容；本发明实施例还公开了一种液晶显示装置。实施本发明实施例，可以降低液晶显示器的成本、提高GOA电路功能性不良以及操作寿命。

