



(12) 发明专利

(10) 授权公告号 CN 103323993 B

(45) 授权公告日 2016. 05. 18

(21) 申请号 201210072205. 1

WO 2011118085 A1, 2011. 09. 29,

(22) 申请日 2012. 03. 19

TW 200745709 A, 2007. 12. 16,

US 2007268440 A1, 2007. 11. 22,

(73) 专利权人 群康科技(深圳)有限公司

审查员 秦琦冰

地址 518100 广东省深圳市宝安区龙华镇富

士康科技工业园区 E 区 4 栋 1 楼

专利权人 群创光电股份有限公司

(72) 发明人 李欣育 杨清喆 高克毅 陈右儒

(74) 专利代理机构 上海专利商标事务所有限公
司 31100

代理人 骆希聪

(51) Int. Cl.

G02F 1/1345(2006. 01)

G02F 1/1343(2006. 01)

G02F 1/1368(2006. 01)

G02F 1/1333(2006. 01)

H01L 21/77(2006. 01)

(56) 对比文件

CN 102236216 A, 2011. 11. 09,

CN 102236216 A, 2011. 11. 09,

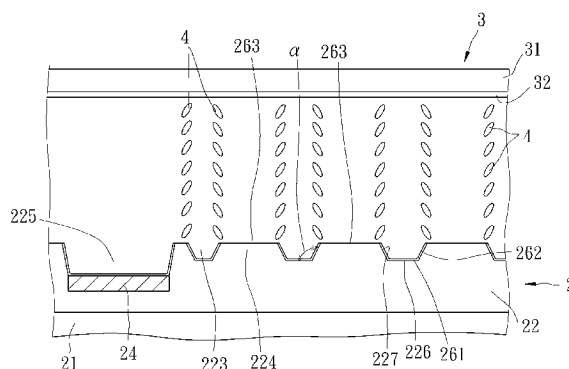
权利要求书2页 说明书8页 附图12页

(54) 发明名称

液晶显示装置及导电基板的制作方法

(57) 摘要

本发明为提供一种液晶显示装置, 包含一个第一导电基板、一个第二导电基板, 及多个夹设在该第一、二基板之间的液晶分子, 特别是, 本发明利用第一导电基板的结构设计, 于绝缘本体形成多个本体凹槽, 及于该绝缘本体上形成具有多个电极狭缝的像素电极, 提升像素区域内的垂直电场并加强侧向电场, 而改善液晶显示装置的暗纹问题; 此外, 本发明还同时提供一种导电基板的制作方法。



1. 一种液晶显示装置, 包含一个第一导电基板、一个与该第一导电基板间隔设置的第二导电基板, 及多个夹设在该第一、二导电基板间的液晶分子; 其特征在于: 该第一导电基板包括一个透明的基材、一个形成于该基材的其中一表面并具有多个本体凹槽的绝缘本体、以及设置于该绝缘本体中的多条扫描电极线和多条数据电极线, 该多条数据电极线与该多条扫描电极线交错设置并定义出多个像素区域, 且该多个像素区域的至少其中之一包括: 一个形成于该绝缘本体表面, 并具有多个电极狭缝的像素电极, 其中, 该多个电极狭缝沿该像素区域的边缘设置, 且该多个电极狭缝自该像素区域的边缘向内延伸一长度, 该长度小于该多个扫描电极线其中之一的宽度。

2. 如权利要求 1 所述的液晶显示装置, 其特征在于: 该多条扫描电极线与数据电极线分别沿彼此相互垂直的一第一方向与一第二方向间隔分布于该绝缘本体且彼此为电性绝缘, 且该多个本体凹槽的延长方向与该扫描电极线或数据电极线的锐角夹角 β 介于 35 度~55 度之间。

3. 如权利要求 1 所述的液晶显示装置, 其特征在于: 该多个本体凹槽的深度介于 1500Å~3000Å, 且每一个该本体凹槽具有一个底壁面, 及一个与该底壁面连接且向上延伸的侧壁面, 该底壁面与该侧壁面的夹角 α 介于 90 度~120 度之间。

4. 如权利要求 3 所述的液晶显示装置, 其特征在于: 该绝缘本体还具有多个将该多个本体凹槽隔离的隔离壁, 该像素电极定义出至少一个图案区, 且该像素电极还具有多个由透明导电材料构成的第一电极部, 该多个第一电极部分别形成在该底壁面, 该多个电极狭缝分别形成于该多个隔离壁的顶面, 且该多个电极狭缝的一端为紧邻该图案区边缘或延伸至该图案区边缘。

5. 如权利要求 4 所述的液晶显示装置, 其特征在于: 该多个电极狭缝为长度不小于 2 μm 的包括平行四边形或梯形的几何图形, 该多个电极狭缝的延长方向与该扫描电极线或数据电极线的锐角夹角 γ 介于 35~55 度, 且任一个第一电极部与相邻的电极狭缝的宽度比值介于 0.5~2 之间。

6. 如权利要求 3 所述的液晶显示装置, 其特征在于: 该像素电极还具有多个对应形成于该侧壁面的第二电极部。

7. 如权利要求 4 所述的液晶显示装置, 其特征在于: 该像素电极还具有多个形成于该隔离壁顶面的第三电极部。

8. 如权利要求 2 或 5 所述的液晶显示装置, 其特征在于: 该锐角夹角 β 与该锐角夹角 γ 分别介于 40~50 度之间。

9. 如权利要求 1 所述的液晶显示装置, 其特征在于: 该绝缘本体还具有一个沿该绝缘本体边缘形成的周边区, 且该多个本体凹槽为形成于该周边区。

10. 如权利要求 9 所述的液晶显示装置, 其特征在于: 该绝缘本体还具有一个被该周边区包围的中心区, 该多个本体凹槽为沿伸至该中心区, 且该多个延伸至该中心区的本体凹槽为部分连通或完全连通。

11. 如权利要求 1 所述的液晶显示装置, 其特征在于: 每一个该像素电极还具有至少一条沿一第一方向沿伸的第一支干及至少一条沿一第二方向沿伸并与该第一支干相交的第二支干, 且该第一、二支干共同将该像素电极定义出多个图案区。

12. 如权利要求 11 所述的液晶显示装置,其特征在于:该第一、二支干的宽度分别介于 $3 \sim 10 \mu\text{m}$ 之间。

13. 如权利要求 1 所述的液晶显示装置,其特征在于:该像素电极还具有一个宽度介于 $0.1 \sim 5 \mu\text{m}$ 的导电边框,该导电边框为沿着该像素电极边缘并环围该多个电极狭缝,且该多个电极狭缝的一端为延伸至该导电边框。

14. 如权利要求 1 所述的液晶显示装置,其特征在于:该液晶显示装置还包含一层由绝缘材料构成并填置于该多个本体凹槽的填充层。

15. 一种导电基板的制作方法,该导电基板是用于液晶显示装置具有薄膜晶体管的基板,包含:步骤 a,准备一基板,该基板具有一透明的基材、一形成于该基材其中一表面的绝缘本体、多个分别沿彼此相垂直的一第一方向与一第二方向间隔分布于该绝缘本体且彼此为电性绝缘的扫描电极线与数据电极线,且该绝缘本体具有一邻近该绝缘本体边缘的周边区;步骤 b,于该绝缘本体表面形成一光阻层,并准备一灰度光掩模,该灰度光掩模具有多个对应该绝缘本体欲形成导通孔位置的第一图案和第二图案,及多个对应于该周边区位置的第三图案,且该多个第一、二图案和第三图案具有不同的透光度,接着以光刻方式并配合该灰度光掩模,将对应该多个第一、二图案位置的光阻移除至该绝缘本体露出,并将对应该多个第三图案的光阻部分移除,令该光阻层形成一具有不同厚度的掩模图案;步骤 c,以该掩模图案为蚀刻掩模对该绝缘本体进行蚀刻,令该绝缘本体于对应该多个第一、二图案位置形成多个导通孔,并同时令该绝缘本体于对应该多个第三图案的位置形成多个彼此间隔的本体凹槽,及多个隔离该多个本体凹槽的隔离壁,且该多个导通孔与该多个本体凹槽的深度不同,得到一半成品;及步骤 d,于该半成品表面形成一由透明导电材料构成的导电层,再配合光刻蚀刻将部分导电层移除,令该导电层形成多个像素电极,且每一个该像素电极具有多个电极狭缝。

16. 如权利要求 15 所述的导电基板的制作方法,其特征在于:该步骤 c 形成的每一个该本体凹槽具有一底壁面及一与该底壁面连接并向上延伸的侧壁面,该侧壁面与该底壁面的夹角 α 介于 $90^\circ \sim 120^\circ$ 之间,且该多个本体凹槽的深度介于 $1500 \sim 3000 \text{\AA}$ 。

17. 如权利要求 15 所述的导电基板的制作方法,其特征在于:该绝缘本体还具有被该周边区包围的中心区,该步骤 c 形成的该多个本体凹槽为自该周边区并延伸至该中心区,且该多个延伸至该中心区本体凹槽为部分或完全连通。

18. 如权利要求 15 所述的导电基板的制作方法,其特征在于:该制作方法还包含一实施于该步骤 d 之后的步骤 e,于该多个本体凹槽形成一层由绝缘材料构成的填充层。

液晶显示装置及导电基板的制作方法

技术领域

[0001] 本发明涉及一种液晶显示装置及用于该液晶显示装置的导电基板的制作方法，特别是指一种可改善暗纹问题的液晶显示装置，及用于该液晶显示装置的导电基板的制作方法。

背景技术

[0002] 已知液晶显示装置包含一个具有第一导电层的第一导电基板、一个具有第二导电层的第二导电基板，及多个夹设于该第一、二导电层之间的液晶分子，前述该第一导电基板为包含薄膜晶体管，因此业界通称为薄膜晶体管侧基板，而该第二导电基板为包含彩色滤光片，因此业界一般称为彩色滤光片侧基板。其中，该第一导电基板具有一透明基材、一形成于该基材表面的绝缘本体、多个间隔分布于该本体且彼此电隔绝的扫描电极及数据电极，及一由透明导电材料构成，形成于该绝缘本体表面的第一导电层，所述扫描电极及数据电极共同界定出多个像素区域 (pixel area)，且该第一导电层具有多个分别对应形成于所述像素区域表面并具有电极狭缝 (slit) 的像素电极，而任一薄膜晶体管则分别与相互交错的任一扫描电极、数据电极及像素电极电性连接。由于该第一、二导电基板的细部元件及相关结构为业界所周知，因此不再多加赘述。

[0003] 当借由该第一、二导电基板施加电压时，可利用所述扫描电极及数据电极的扫描控制该薄膜晶体管，驱动对应的该像素电极与该第二导电基板相互配合形成电场，令所述液晶分子的长轴沿垂直电力线方向产生倾倒而产生色彩的变化。

[0004] 然而，由于前述该像素电极的电极狭缝位置无透明导电层材料存在，因此，当形成电场时，该像素电极在邻近所述电极狭缝位置的垂直电场强度会下降，导致所述像素区域的电极狭缝位置的液晶倾倒角度不足而容易会有暗纹产生。

发明内容

[0005] 本发明的目的在于提供一种可用以降低像素区域的边界暗纹，及不同配向区交界处的暗纹问题的液晶显示装置。此外，本发明的另一目的，即在提供一种用于降低像素区域的边界，及不同配向区交界处暗纹问题的液晶显示装置的导电基板的制作方法。

[0006] 于是，本发明的液晶显示装置，包含一个第一导电基板、一个与该第一导电基板间隔设置的第二导电基板，及多个夹设在该第一、二导电基板间的液晶分子，其中，该第一导电基板包括一个透明的基材、一个形成于该基材的其中一表面并具有多个本体凹槽的绝缘本体、以及设置于该绝缘本体中的多条扫描电极线和多条数据电极线，该多条数据电极线与该多条扫描电极线交错设置并定义出多个像素区域，且该多个像素区域的至少其中之一包括：一个形成于该绝缘本体表面，并具有多个电极狭缝的像素电极，其中，该多个电极狭缝沿该像素区域的边缘设置，且该多个电极狭缝自该像素区域的边缘向内延伸一长度，该长度小于该多个扫描电极线其中之一的宽度。

[0007] 较佳地，前述该液晶显示装置，其中，该多条扫描电极线与数据电极线分别沿彼此

相互垂直的一第一方向与一第二方向间隔分布于该绝缘本体且彼此为电性绝缘,且所述本体凹槽的延长方向与该扫描电极线或数据电极线的锐角夹角 β 介于 35 度~55 度之间。

[0008] 较佳地,前述该液晶显示装置,其中,所述本体凹槽的深度介于 1500Å~3000Å,且该每一个本体凹槽具有一个底壁面,及一个与该底壁面连接且向上延伸的侧壁面,该底壁面与该侧壁面的夹角 α 介于 90 度~120 度之间。

[0009] 较佳地,前述该液晶显示装置,其中,该绝缘本体还具有多个将所述本体凹槽隔离的隔离壁,该像素电极定义出至少一个图案区,且该像素电极还具有多个由透明导电材料构成的第一电极部,所述第一电极部分别形成在该底壁面,所述电极狭缝分别形成于所述隔离壁的顶面,且所述电极狭缝的一端为紧邻该图案区边缘或延伸至该图案区边缘。

[0010] 较佳地,前述该液晶显示装置,其中,所述电极狭缝为长度不小于 $2\mu\text{m}$ 的平行四边形或梯形等几何图形,所述电极狭缝的延长方向与该扫描电极线或数据电极线的锐角夹角 γ 介于 35~55 度,且任一个第一电极部与相邻的电极狭缝的宽度比值介于 0.5~2 之间。

[0011] 较佳地,前述该液晶显示装置,其中,该像素电极还具有多个对应形成于该侧壁面的第二电极部。

[0012] 较佳地,前述该液晶显示装置,其中,该像素电极还具有多个形成于该隔离壁顶面的第三电极部。

[0013] 较佳地,前述该液晶显示装置,其中,该锐角夹角 β 与该锐角夹角 γ 分别介于 40~50 度之间。

[0014] 较佳地,前述该液晶显示装置,其中,该绝缘本体还具有一个沿该绝缘本体边缘形成的周边区,且所述本体凹槽为形成于该周边区。

[0015] 较佳地,前述该液晶显示装置,其中,该绝缘本体还具有一个被该周边区包围的中心区,所述本体凹槽为沿伸至该中心区,且所述延伸至该中心区的本体凹槽为部分连通或完全连通。

[0016] 较佳地,前述该液晶显示装置,其中,该每一个像素电极还具有至少一条沿一第一方向沿伸的第一支干及至少一条沿一第二方向沿伸并与该第一支干相交的第二支干,且该第一、二支干共同将该像素电极定义出多个图案区。

[0017] 较佳地,前述该液晶显示装置,其中,该第一、二支干的宽度分别介于 $3\sim 10\mu\text{m}$ 之间。

[0018] 较佳地,前述该液晶显示装置,其中,该第一、二支干的宽度分别介于 $3\sim 10\mu\text{m}$ 之间。

[0019] 较佳地,前述该液晶显示装置,其中,该液晶显示装置还包含一层由绝缘材料构成并填置于所述本体凹槽的填充层。

[0020] 较佳地,前述该液晶显示装置,其中,至少两个位于该像素电极相邻两侧边的电极狭缝彼此连通。

[0021] 又,本发明一种导电基板的制作方法,该导电基板是用于液晶显示装置具有薄膜晶体管的基板,包含以下三个步骤。

[0022] 步骤 a,准备一基板,该基板具有一透明的基材、一形成于该基材其中一表面的绝缘本体、多个分别沿彼此相垂直的一第一方向与一第二方向间隔分布于该绝缘本体且彼此

为电性绝缘的扫描电极线与数据电极,且该绝缘本体具有一邻近该绝缘本体边缘的周边区。

[0023] 步骤 b,于该绝缘本体表面形成一光阻层,并准备一灰度光掩模,该灰度光掩模具有多个对应该绝缘本体欲形成导通孔位置的第一图案和第二图案,及多个对应于周边区位置的第三图案,且所述第一、二图案和第三图案具有不同的透光度,接着以光刻方式并配合该灰度光掩模,将对应所述第一、二图案位置的光阻移除至该绝缘本体露出,并将对应所述第三图案的光阻部分移除,令该光阻层形成一具有不同厚度的掩模图案。

[0024] 步骤 c,以该掩模图案为蚀刻掩模对该本体进行蚀刻,令该绝缘本体于对应所述第一、二图案位置形成多个导通孔,并同时令该绝缘本体于对应所述第三图案的位置形成多个彼此间隔的本体凹槽,及多个隔离所述本体凹槽的隔离壁,且所述导通孔与所述本体凹槽的深度不同,得到一半成品,及步骤 d,于该半成品表面形成一由透明导电材料构成的导电层,再配合光刻蚀刻将部分导电层移除,令该导电层形成多个像素电极,且该每一个像素电极具有多个电极狭缝。

[0025] 较佳地,前述该导电基板的制作方法,其中,该步骤 c 形成的该每一个本体凹槽具有一底壁面及一与该底壁面连接并向上延伸的侧壁面,该侧壁面与该底壁面的夹角 α 介于 90 度~120 度之间,且所述本体凹槽的深度介于 1500~3000Å。

[0026] 较佳地,前述该导电基板的制作方法,其中,该绝缘本体还具有一被该周边区包围的中心区,该步骤 (c) 形成的所述本体凹槽为自该周边区并延伸至该中心区,且所述延伸至该中心区本体凹槽为部分或完全连通。

[0027] 较佳地,前述该导电基板的制作方法,还包含一实施于该步骤 d 之后的步骤 e,于所述本体凹槽形成一层由绝缘材料构成的填充层。

[0028] 本发明的有益效果在于:利用该第一导电基板的结构设计,于该绝缘本体形成多个本体凹槽并令该像素电极同时形成多个电极狭缝,提升所述像素区域内的垂直电场并加强侧向电场,有效控制并影响液晶分子的转向,以改善液晶显示装置的暗纹问题。

附图说明

[0029] 为了让本发明的上述目的、特征和优点能更明显易懂,以下结合附图对本发明的具体实施方式作详细说明,其中:

[0030] 图 1 是本发明液晶显示装置的较佳实施例的剖视图;

[0031] 图 2 是辅助说明该较佳实施例的第一导电基板的俯视示意图;

[0032] 图 3 是说明该较佳实施例的所述本体凹槽的实施态样的俯视示意图;

[0033] 图 4 是说明所述本体凹槽的另一实施态样的俯视示意图;

[0034] 图 5 是说明所述本体凹槽的又一实施态样的俯视示意图;

[0035] 图 6 是说明所述本体凹槽的再一实施态样的俯视示意图;

[0036] 图 7 是辅助说明该较佳实施例的该像素电极的实施态样的俯视示意图;

[0037] 图 8 是说明该较佳实施例的像素电极具有导电边框的示意图;

[0038] 图 9 是说明该像素电极界定出四个图案区的示意图;

[0039] 图 10 是说明该像素电极另一实施态样的俯视示意图;

[0040] 图 11 是说明该像素电极又一实施态样的俯视示意图;

- [0041] 图 12 是说明该像素电极再一实施态样的俯视示意图；
[0042] 图 13 是说明该第一、二、三电极部的分布态样示意图；
[0043] 图 14 是辅助说明该较佳实施例的第一导电基板制作流程的流程示意图；
[0044] 图 15 是说明具有该填充层的第一导电基板的示意图。

具体实施方式

[0045] 下面结合附图及实施例对本发明进行详细说明：

[0046] 参阅图 1～图 2，图 1 为本发明液晶显示装置较佳实施例在未施加电场且沿一第三方向 z 的结构示意图，且图 1 所示的该第一导电基板 2 是沿该图 2 的 a-a 剖线的剖视结构，图 2 则是该第一导电基板 2 的俯视示意图。

[0047] 本发明该较佳实施例包含一第一导电基板 2、一与该第一导电基板 2 间隔设置并可与该第一导电基板 2 配合施加电压产生电场的第二导电基板 3，及多个夹设在该第一、二导电基板间，可在受到该电场影响而转向的液晶分子 4。

[0048] 该第一导电基板 2 即为薄膜晶体管侧基板，包括一个透明的第一基材 21、一个绝缘本体 22、多个扫描电极线 23、多个数据电极线 24、多个像素区域 25、多个像素电极 26，及多个薄膜晶体管 27，于本发明的各图示中均仅显示其中一个像素区域 25。

[0049] 该第一基材 21 是由例如玻璃、石英玻璃等透明材料构成，于本实施例中该第一基材 21 是由玻璃构成。

[0050] 该绝缘本体 22 由绝缘材料构成，形成于该第一基材 21 的其中一表面。

[0051] 所述扫描电极线 23 及数据电极线 24 分别沿一第一方向 y 及一第二方向 x 间隔设置于该绝缘本体 22 中，该第一方向 y 及该第二方向 x 可相互垂直且彼此为电性绝缘，且任两相邻交错的扫描电极 23 与数据电极 24 共同配合界定出一像素区域 25。

[0052] 配合参阅图 1、图 3，图 3 为该绝缘本体 22 的俯视示意图，该绝缘本体 22 具有一个沿该绝缘本体 22 边缘的周边区 221、一个被该周边区 221 包围的中心区 222、多个自该绝缘本体 22 远离该第一基材 21 的表面向下形成的本体凹槽 223、多个将所述本体凹槽 223 隔离的隔离壁 224，及多个用以对外电连接的导通孔 225，且该每一个本体凹槽 223 具有一个底壁面 226 及一与该底壁面 226 连接并向上延伸的侧壁面 227。

[0053] 值得一提的是，当所述本体凹槽 223 的深度太浅，则不足以对所述液晶分子 4 产生足够的规范能力，而当所述本体凹槽 223 的深度过深时，则会造成所述本体凹槽 223 边缘的液晶分子 4 的排列方向改变，而在所述本体凹槽 223 边缘会有漏光问题；较佳地，所述本体凹槽 223 的深度介于 $1500\sim 3000\text{\AA}$ 以产生足够的规范能力并减少漏光量。此外，当所述本体凹槽 223 的底壁面 226 与该侧壁面 227 的夹角 α 太大时，所形成的坡度过缓会使得利用所述本体凹槽 223 产生的电场对液晶分子 4 规范能力不足，而产生排列不佳的情况；而当所述本体凹槽 223 的底壁面 226 与该侧壁面 227 的夹角 α 为垂直时，会造成位于所述本体凹槽 223 边缘的液晶分子 4 的排列方向改变，而在所述本体凹槽 223 边缘会有漏光问题，且后续形成的该第二电极部 261 也容易有断线的问题；但坡度较陡时的漏光范围较少，因此，较佳地，所述本体凹槽 223 的底壁面 226 与该侧壁面 227 的夹角 α 介于 $90^\circ\sim 120^\circ$ 间。

[0054] 又，较佳地，所述本体凹槽 223 的延长方向 L_1 与所述扫描电极线 23 的锐角夹角 β 为介于 $35^\circ\sim 55^\circ$ ，于图 3 中该锐角夹角 β 是以该本体凹槽 223 的延长方向 L_1 与该扫描电

极线 23 的夹角表示, 较佳地, 该锐角夹角 β 为介于 $40 \sim 50$ 度之间。于本实施例中, 所述本体凹槽 223 为自该周边区 221 延伸至该中心区 222 而呈现如图 4 所示的镜相对称分布图案, 且所述本体凹槽 223 的延长方向 L_1 与所述扫描电极线 23 的锐角夹角 β 实质为 45 度。于其他实施例中亦可将所述本体凹槽 223 视需要而设计成非对称分布的排列方式。

[0055] 参阅图 4 ~ 6, 所述本体凹槽 223 也可以设计成如图 4 或图 5 所示, 仅将部分形成于该周边区 221 的本体凹槽 223 朝该中心区 222 延伸, 而令所述本体凹槽 223 形成部分连通的态样, 或是只形成在该周边区 221 且彼此不连通; 或是形成如图 6 所示的不对称分布态样; 此外, 要再说明的是, 所述本体凹槽 223 只要不超出该像素区域 25 即可, 并不需要和所述扫描电极线 23 或数据电极线 24 保持一固定的距离, 但亦可视需要而保持一固定的距离。

[0056] 配合参阅图 1、图 3, 及图 7, 图 7 为图 1 中该像素电极 26 结构的俯视示意图, 该像素电极 26 形成于所述像素区域 25 内并定义出一个图案区, 具有多个由透明导电材料构成并分别形成在所述本体凹槽 223 的底壁面 226 的第一电极部 261、形成于所述侧壁面 227 的第二电极部 262, 及多个对应形成于所述隔离壁 224 顶面的电极狭缝 263, 所述电极狭缝 263 可为椭圆形、正方形、长方形、平行四边形, 或梯型等几何图形, 且可呈等距离, 或是渐进式分布。

[0057] 较佳地, 所述电极狭缝 263 的延长方向 L_2 与所述扫描电极线 23 的锐角夹角 γ 为介于 35 度 ~ 55 度, 于图 7 中该锐角夹角 γ 是以所述电极狭缝 263 的延长方向 L_1 与该扫描电极线 23 的夹角表示; 较佳地, 该锐角夹角 γ 为介于 40 度 ~ 50 度之间; 更佳地, 该锐角夹角 γ 与该锐角夹角 β 的差值介于 ± 5 度之间。又, 较佳地, 任一第一电极部 261 与相邻的一电极狭缝 263 的宽度和 (W_1) 介于 $4 \sim 8 \mu m$, 且任一第一电极部 261 与相邻的一电极狭缝 263 的宽度比值介于 $0.5 \sim 2$ 之间。

[0058] 于本实施例中所述电极狭缝 263 为平行四边形, 对应形成位于该周边区 221 的隔离壁 224 的顶面, 所述电极狭缝 263 的一端为延伸至该像素电极 26 的边缘, 且所述电极狭缝 263 的延长方向 L_2 与所述扫描电极线 23 的锐角夹角 γ 实质为 45 度。

[0059] 参阅图 8, 该像素电极 26 还可具有一个由该透明导电材料构成的导电边框 265, 该导电边框 265 为沿着该像素电极 26 边缘并环围所述电极狭缝 263, 且所述电极狭缝 263 的一端为延伸至该导电边框 265, 利用该导电边框 265 可降低所述扫描电极 23 及数据电极 24 所产生的横向电场对位在该像素电极 26 边缘的液晶分子 4 的干扰, 而可进一步降低暗态漏光的问题, 并减轻该像素区域 25 的边缘暗纹; 较佳地, 该导电边框 265 的宽度 W_d 介于 $0.1 \sim 5 \mu m$, 更佳地, 该导电边框 265 的宽度 W_d 介于 $2 \sim 4 \mu m$ 之间。

[0060] 参阅图 9, 又值得一提的是, 该每一个像素电极 26 还可具有至少一条由该透明导电材料构成且沿该第二方向 x 沿伸至该导电边框 265 的第一支干 266 及至少一条沿该第一方向 y 沿伸, 与该第一支干 266 相交并沿伸至该导电边框 265 的第二支干 267, 于图 9 中是分别以一条第一、二支干 266、267 为例说明。

[0061] 该第一、二支干 266、267 与该导电边框 265 共同将该像素电极 26 定义出四个图案区, 而令该像素电极 26 形成四个配向区域, 所述电极狭缝 263 则沿着该导电边框 265 及该第一、二支干 266、267 分布于该每一个图案区。借由该像素电极 26 形成的多个图案区, 不仅可达到多配向区域 (Multi-domain) 的配向效果, 且利用形成于该每一个图案区边缘的所述本体凹槽 223、电极狭缝 263 及所述第一电极部 261 的配合, 可更进一步改善所述像素

区域 25 边缘的暗纹问题。

[0062] 要说明的是,当该第一、二支干 266、267 宽度不足时,不易区隔出所述图案区,而容易造成液晶分子 4 排列不良;然而当该第一、二支干 266、267 宽度过大,又会令所述图案区于对应该第一、二支干 266、267 位置的暗纹明显,较佳地,该第一支干 266 的宽度 W_1 与该第二支干 267 的宽度 W_2 分别介于 $3 \sim 10 \mu\text{m}$ 之间。

[0063] 参阅图 10~12,又要说明的是,所述位于不同图案区的电极狭缝 263,也可设计成如图 10、11 所示,将部分位于所述图案区相邻两侧边的电极狭缝 263 从该导电边框 265 位置向内延伸而部分连通,或是将所有位于所述配向区相邻两侧边的电极狭缝 263 从该导电边框 265 位置向内延伸而完全连通形成对称图案,或是如图 12 所示的不对称图案。

[0064] 参阅图 13,值得一提的是,该像素电极 26 还可具有多个形成于所述隔离壁 224 顶面的第三电极部 264,所述第一、二、三电极部 261、262、264 可视需求而单独存在、同时存在,或是选择性组合存在,且所述第三电极部 264 可完全或部分覆盖所述隔离壁 224 的顶面;而所述电极狭缝 263 则为配合所述第一、二、三电极部 261、262、264 的分布态样,可同时或是分别对应形成于所述本体凹槽 223 的底壁面 226 或是所述隔离壁 224 顶面,图 13 为所述第一、二、三电极部 261、262、264 于所述本体凹槽 223 的底壁面 226、侧壁面 227 及隔离壁 224 的不同组合态样的示意表示。

[0065] 所述薄膜晶体管 27 为对应形成于该每一个像素区域,且任一薄膜晶体管 27 会分别与相互交错的任一扫描电极 23、数据电极 24 及像素电极 26 电性连接。

[0066] 该第二导电基板 3 为彩色滤光片侧基板,具有一透明的第二基材 31 及一形成于该第二基材 31 邻近所述液晶分子 4 表面的透明导电层 32,而所述液晶分子 4 则是选自具有负诱电异方性的液晶材料。

[0067] 当经由该第一、二导电基板 2、3 施加电压时,会经由所述扫描电极 23 及数据电极 24 的控制所述薄膜晶体管 27 并提供适当的信号电压驱动对应的该像素电极 26,并与该透明导电层 32 相互配合形成电场,令所述液晶分子 4 的长轴沿垂直电力线方向转向,而产生明暗或色彩的变化。

[0068] 本发明利用该第一导电基板 2 的结构设计,于该绝缘本体 22 形成多个本体凹槽 223 的立体结构,使得所述像素电极 26 得以形成较大的导电面积,提升所述像素区域 25 内的本体凹槽 223 的垂直电场强度,并使位于所述本体凹槽 223 的液晶分子 4 的倾角增加,以改善所述像素区域 25 的暗纹问题;同时经由形成于所述底壁面 226 的第一电极部 261 或第二电极部 262,可让经由所述第一电极部 261 或第二电极部 262 产生的侧向电场会先通过所述侧壁面 227,如此即可利用调整所述本体凹槽 223 的高度及控制介电系数(ϵ),改变通过所述侧壁面 227 的电场方向,降低所述像素电极 26 的边际电场对液晶分子 4 的干扰,而可进一步改善所述像素区域 25 边缘的暗纹问题。

[0069] 上述该第一导电基板 2 的较佳实施例在配合以下的制作方法说明后当可更加清楚明白。

[0070] 配合参阅图 14,该第一导电基板 2 的制作方法,包含:

[0071] 步骤(a),准备一基板,该基板具有一透明的基材 21、一形成于该基材 21 其中一表面的绝缘本体 22、多个分别沿彼此相垂直的一第一方向 y 与一第二方向 x 间隔分布于该绝缘本体 22 且彼此为电隔绝的扫描电极线 23 与数据电极线 24,及多个薄膜晶体管(图未

示),并定义该绝缘本体 22 具有一邻近该绝缘本体 22 边缘的周边区 221 及一被该周边区 221 包围的中心区 222。

[0072] 由于该基材 21、绝缘本体 22、所述数据电极 23、扫描电极 24 与薄膜晶体管等细部相关结构的制程及材料选择为本技术领域所周知,且非为本技术重点因此不再多加赘述。

[0073] 步骤(b),于该绝缘本体 22 表面形成一光阻层 100,并准备一灰度光掩模 200,该灰度光掩模 200 具有多个分别对应该绝缘本体 22 欲形成导通孔位置的第一图案 201、第二图案 202,及多个对应于该像素区域 25 位置的第三图案 203,且所述第一、二图案 201、202 与所述第三图案 203 具有不同的透光度,接着以光刻方式并配合该灰度光掩模 200,将对应所述第一、二图案 201、202 位置的光阻移除至该本体 22 露出,并将对应所述第三图案 203 的光阻部分移除,令该光阻层 100 形成一具有不同厚度的掩模图案 100'。

[0074] 详细的说,该步骤(b)使用的光阻材料可为正型光阻材料或负型光阻材料,而该灰度光掩模 200 的第一、二、三图案 201、202、203 的透光度则需配合使用的光阻材料加以改变。于本较佳实施例中该光阻材料以正型光阻为例作说明,因此,该灰度光掩模 200 的第一、二图案 201、202 为可完全透光,该第三图案 203 的透光度会小于该第一、二图案 201、202,而其它部分则为完全不透光,如此,利用该灰度光掩模 200 对该光阻层 100 进行光刻后,即可将对应所述第一、二图案 201、202 的光阻材料完全移除,令该绝缘本体 22 露出,而对应所述第三图案 203 位置的光阻材料则会因接受的曝光能量较低,无法完全移除而会有光阻材料残留,即可让该光阻层 100 形成该具有不同厚度的掩模图案 100'。

[0075] 要说明的是,该图 14 为分别表示利用该灰度光掩模于对应该绝缘本体 22 的三个不同位置形成该导通孔 225 或本体凹槽 223 的流程示意图,最左边及右边分别表示利用该第一、二图案 201、202 于对应该本体 22 欲形成导通孔 225 的位置及流程,中间表示以该第三图案 203 于该绝缘本体 22 形成所述本体凹槽 223 的流程。

[0076] 步骤(c),以该掩模图案 100' 为蚀刻掩模对该绝缘本体 22 进行蚀刻,令该绝缘本体 22 于对应所述第一图案 201、202 位置形成多个令所述扫描电极 23 与数据电极 24 于预定区域的部分表面裸露出的导通孔 225,并同时令该绝缘本体 22 于对应所述第三图案 203 位置形成多个彼此间隔的本体凹槽 223,及多个隔离所述本体凹槽 223 的隔离壁 224,得到一半成品。

[0077] 详细的说,该步骤(c)是利用该掩模图案 100' 为蚀刻掩模,并可利用干式或湿式蚀刻对该绝缘本体 22 进行蚀刻,由于该绝缘本体 22 上的掩模图案 100' 具有不同厚度,因此可利用该掩模图案 100' 的不同遮挡效果而可以单次蚀刻制程即在该绝缘本体 22 形成所述具有不同深度的导通孔 225 及本体凹槽 223,如此,可减少一道光掩模制程,而可有效降低制程成本。

[0078] 步骤(d),于该半成品表面形成一由透明导电材料构成的导电层 26',再配合光刻蚀刻制程将所述隔离壁 224 顶面的部分导电材料移除形成所述电极狭缝 263,即可得到该具有预定图案的像素电极 26,而完成该第一导电基板 2 的制作。

[0079] 值得一提的是,该第一导电基板 2 的制作方法还可包含一实施于该步骤(d)之后的步骤(e),该步骤(e)是于所述本体凹槽 223 形成一由绝缘材料构成的填充层 28。

[0080] 详细的说,该步骤(e)可利用化学气相沉积、溅镀法、旋转涂布法、喷墨印刷技术等制程方式于所述本体凹槽 223 形成由氮化硅、高分子树脂、氧化硅等绝缘材料构成的填

充层 28。于本较佳实施中,是于所述本体凹槽 223 及该绝缘本体 22 表面形成该填充层 28 而得到如图 15 所示的第一导电基板 2'。

[0081] 利用该形成于所述本体凹槽 223 及绝缘本体 22 表面的填充层 28,不仅可提供一平坦的表面以利后续制程,还可降低因为所述本体凹槽 223 造成的坡度而造成位于所述坡度位置的液晶分子 4 配向方向改变,所造成的暗态漏光问题;此外,还可进一步利用该填充层 28 的厚度及控制介电系数(ϵ)调整通过该填充层 28 的电场方向,而可进一步改善所述像素区域 25 边缘的暗纹问题。

[0082] 本发明该液晶显示装置系利用该第一导电基板 2 的设计,于该每一像素区域 25 的边缘形成多个本体凹槽 223 及电极狭缝 263,并于所述本体凹槽 223 的底壁面 226 形成多个第一电极部 261,借由所述本体凹槽 223 的立体结构改变所述第一电极部 261 所产生的电场方向,提升所述像素区域 25 的垂直电场并加强侧向电场,以有效改善液晶显示装置的暗纹问题;此外,本发明该第一导电基板 2 的所述本体凹槽 223 及隔离壁 224 系利用该灰度光掩模 200 在单次光刻蚀刻制程同时制得,不像已知须分别利用两次光刻蚀刻制程,可减少一道光掩模,因此还可进一步降低制程成本,故确实可达成本发明的目的。

[0083] 虽然本发明已以较佳实施例揭示如上,然其并非用以限定本发明,任何本领域技术人员,在不脱离本发明的精神和范围内,当可作些许的修改和完善,因此本发明的保护范围当以权利要求书所界定的为准。

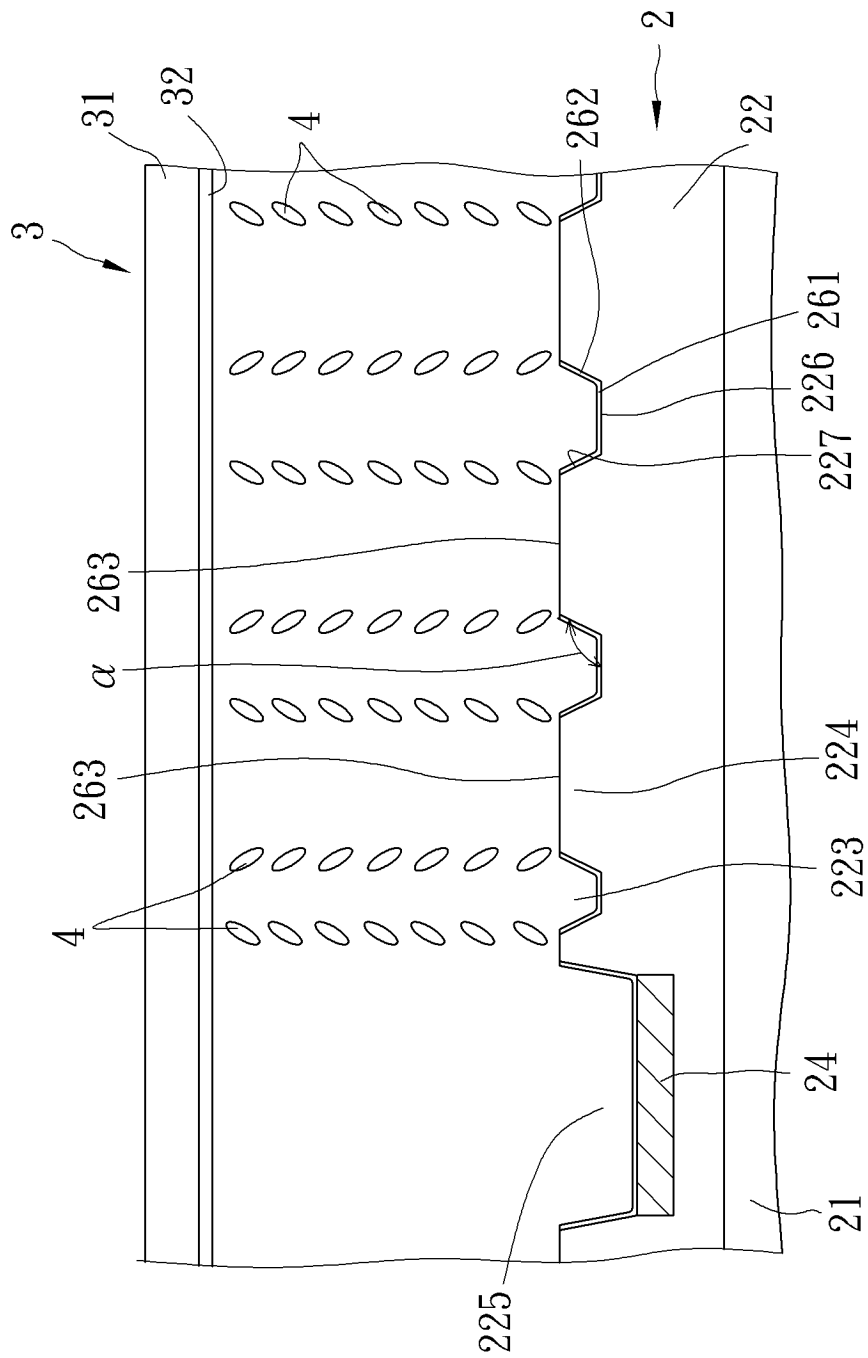


图 1

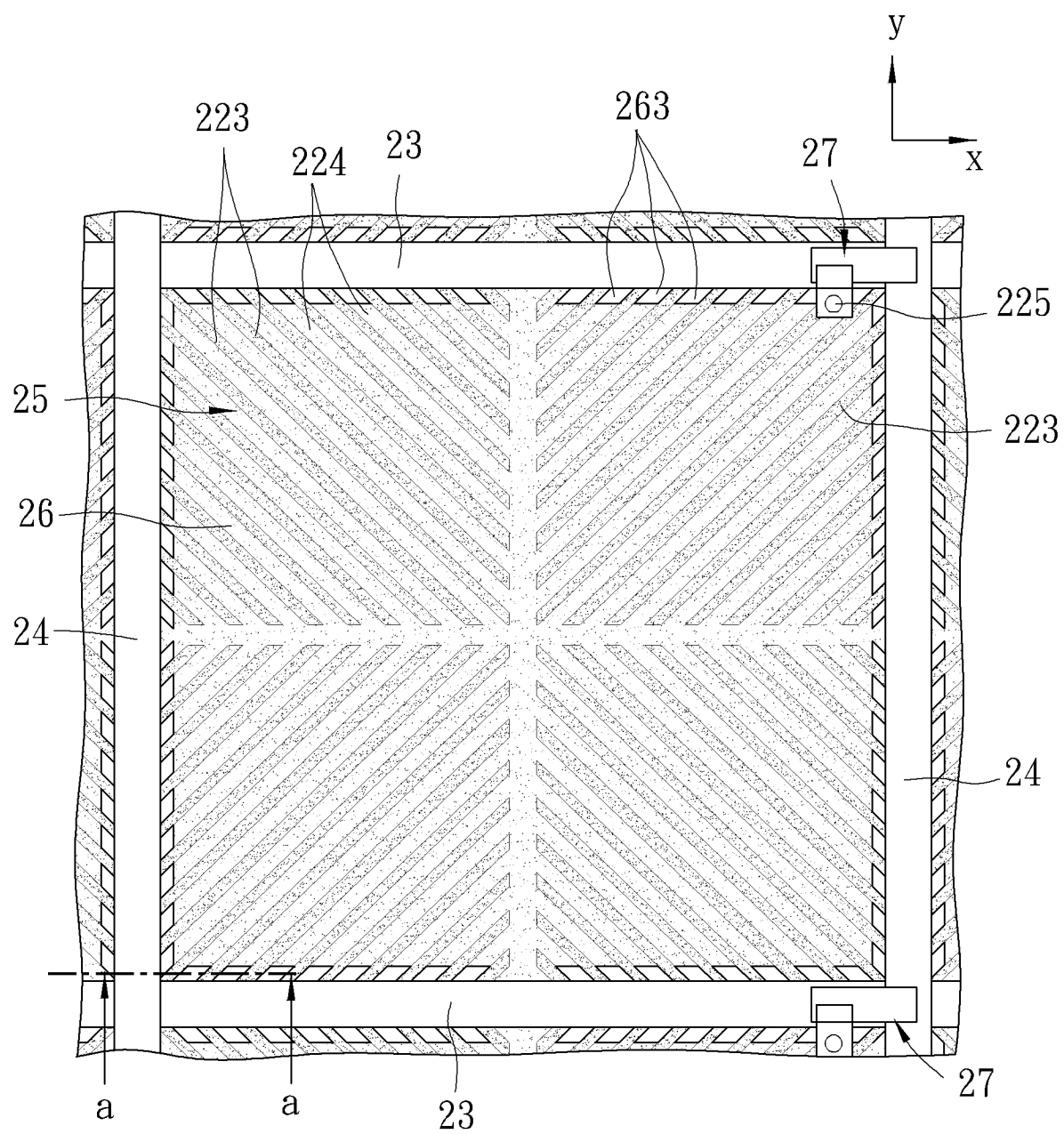


图 2

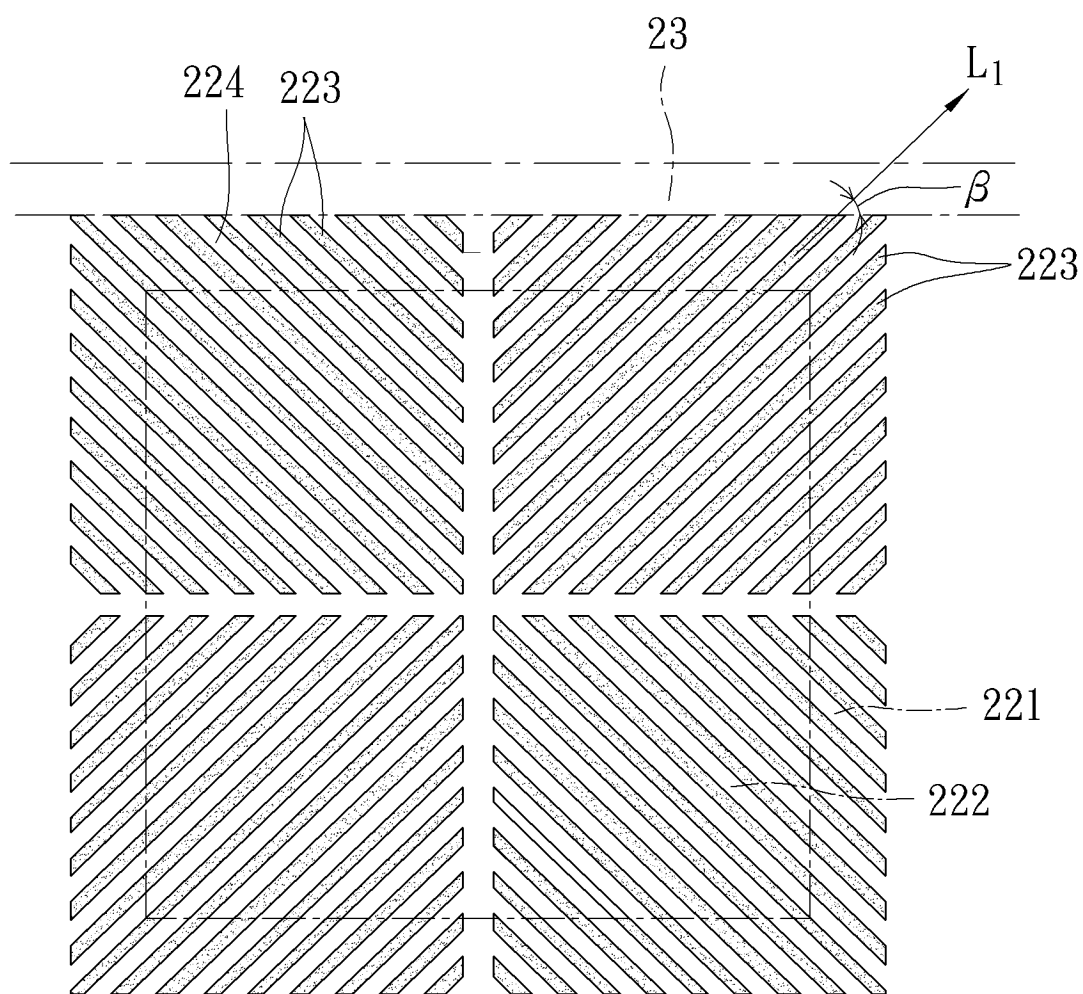


图 3

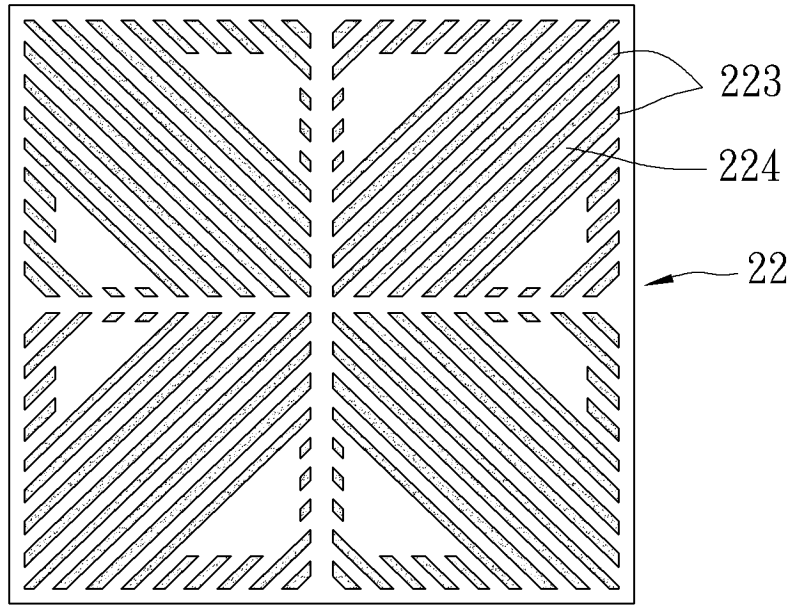


图 4

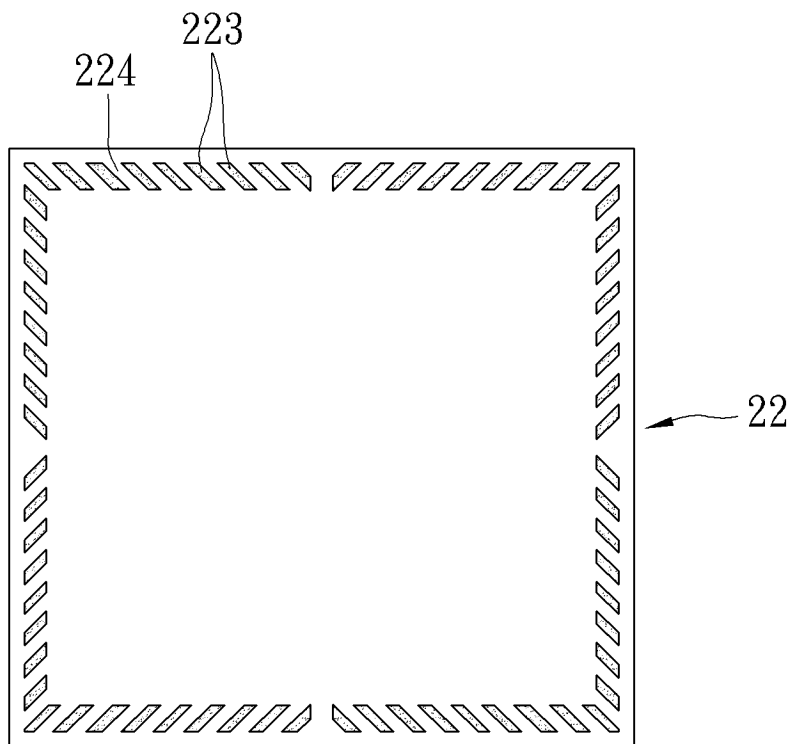


图 5

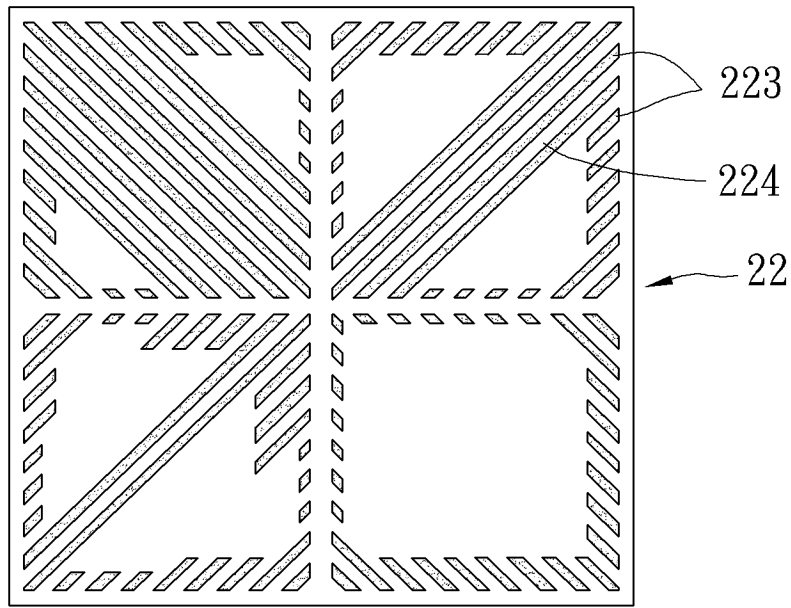


图 6

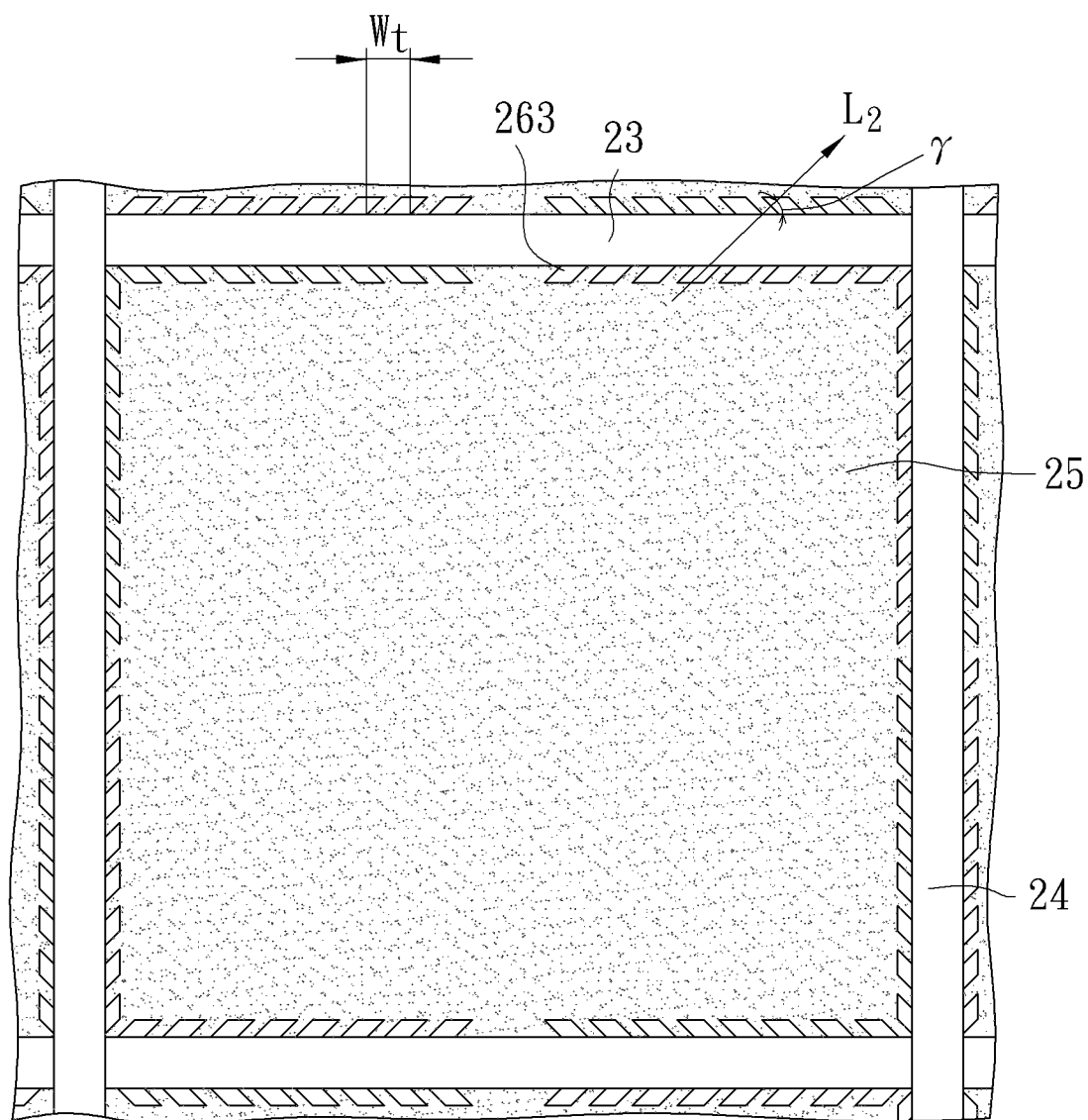


图 7

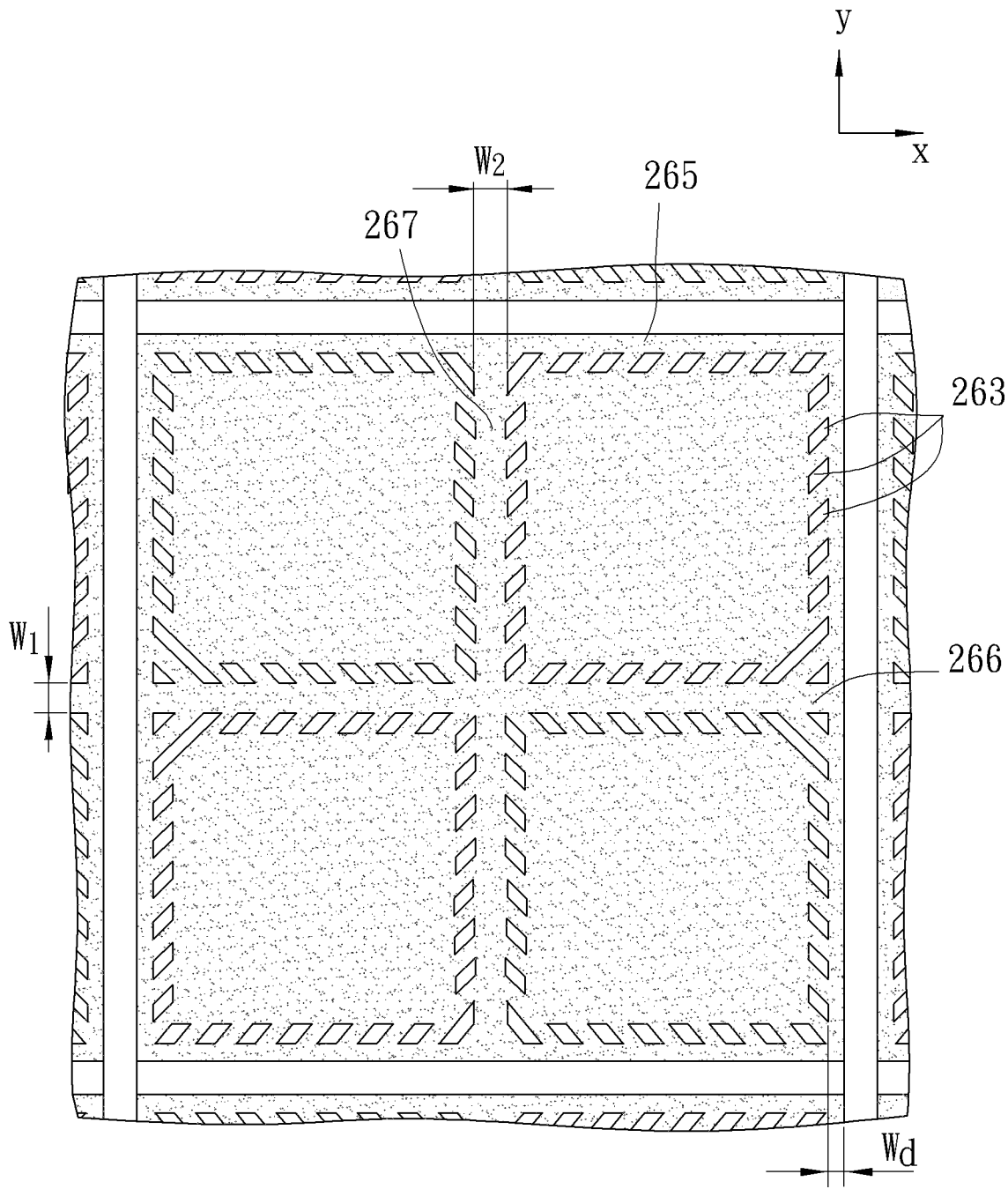


图 9

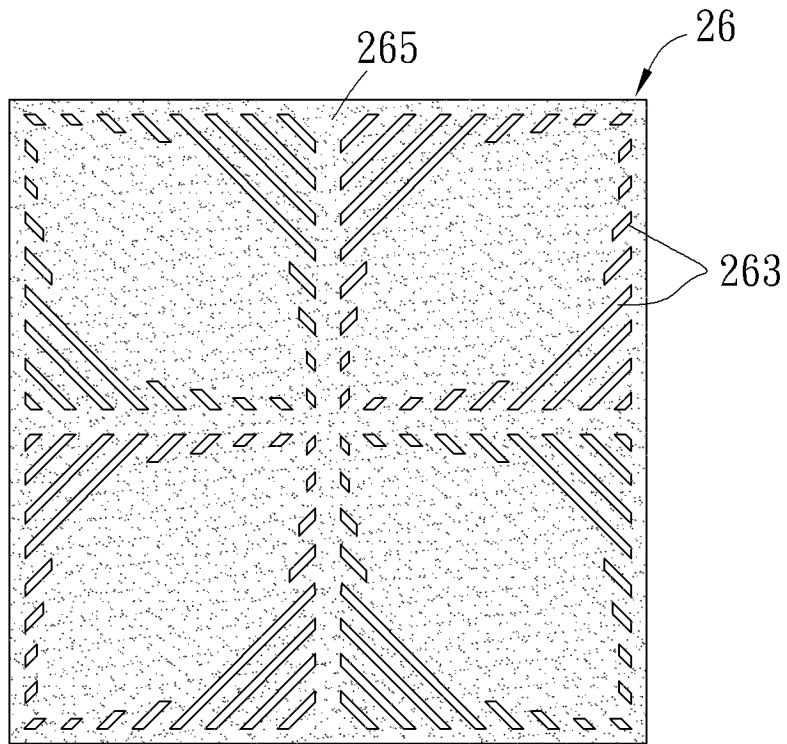


图 10

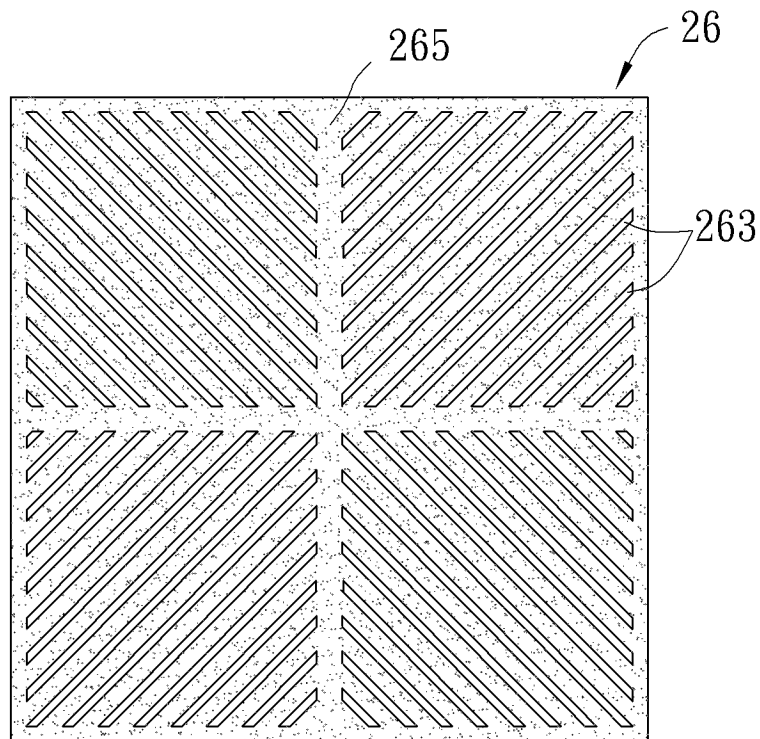


图 11

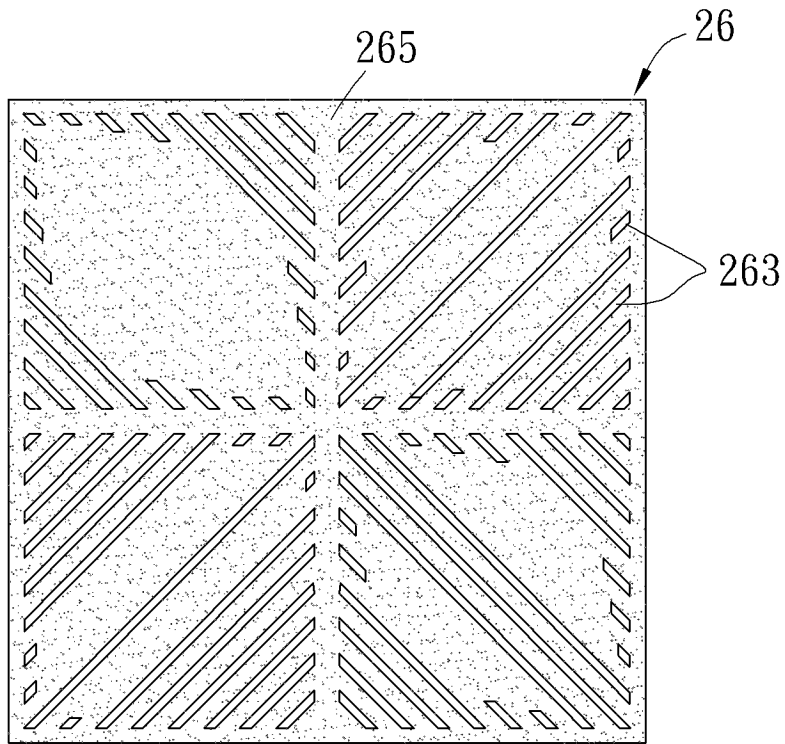


图 12

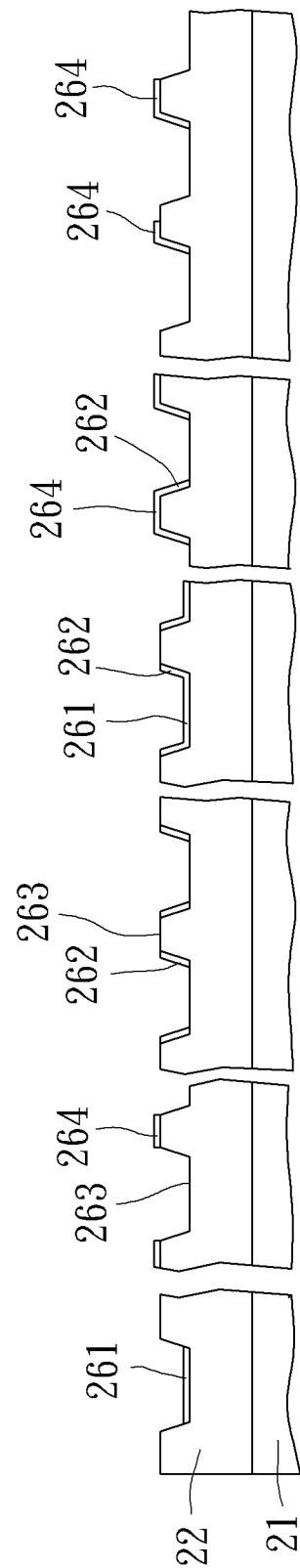


图 13

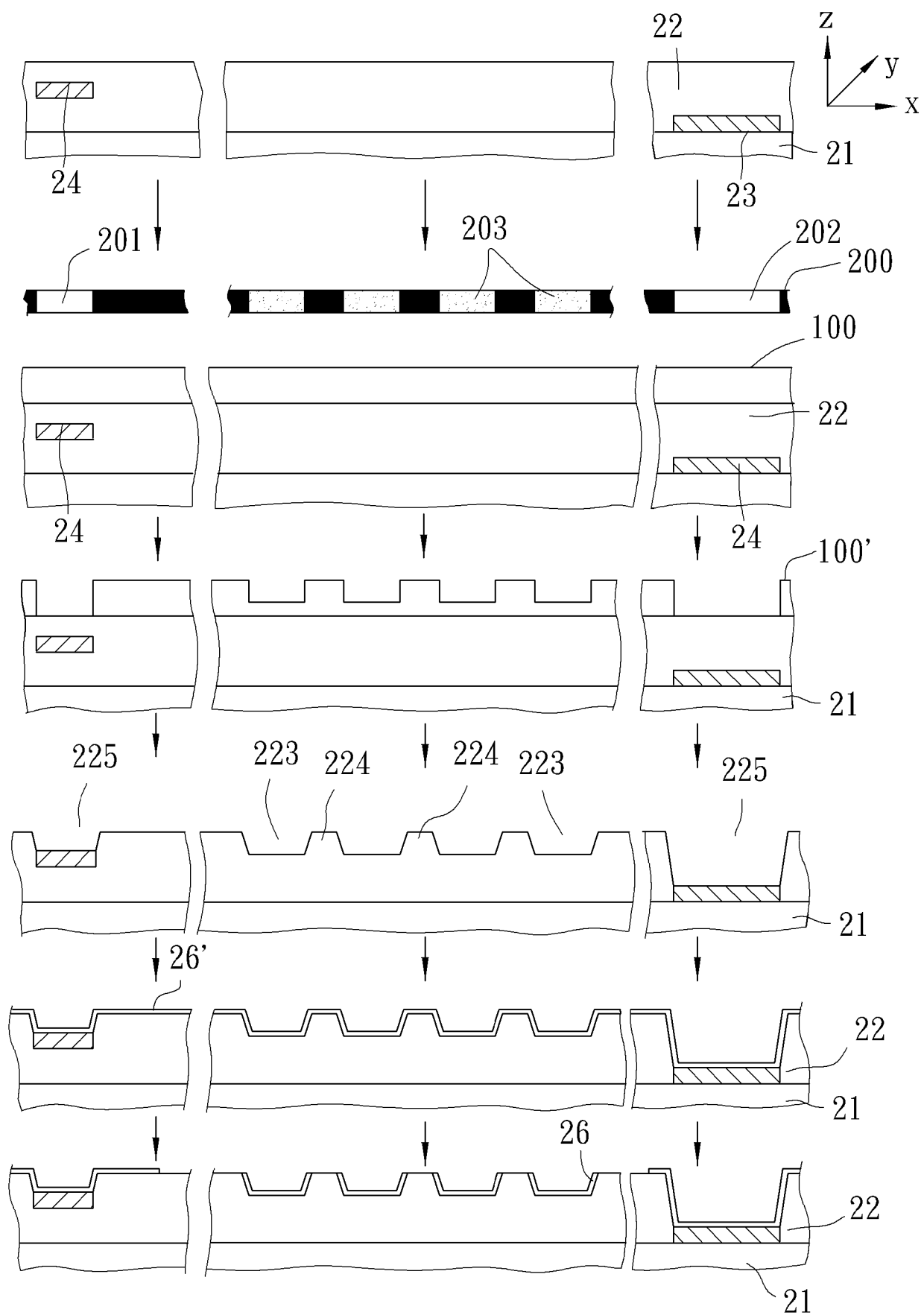


图 14

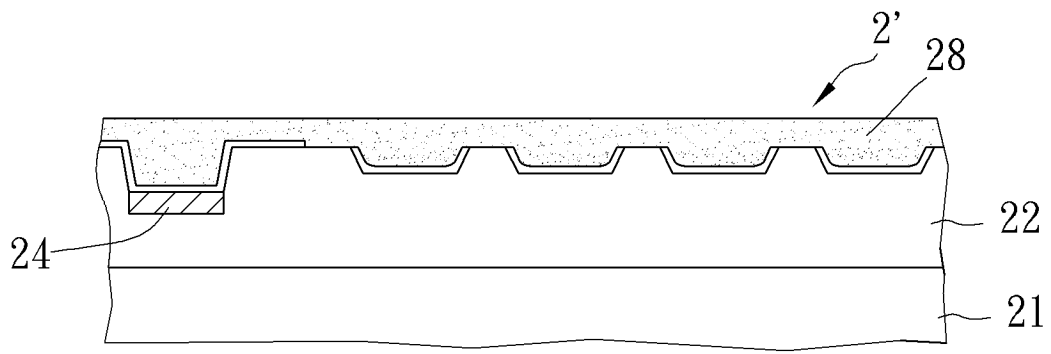


图 15

专利名称(译)	液晶显示装置及导电基板的制作方法		
公开(公告)号	CN103323993B	公开(公告)日	2016-05-18
申请号	CN201210072205.1	申请日	2012-03-19
[标]申请(专利权)人(译)	群康科技(深圳)有限公司 群创光电股份有限公司		
申请(专利权)人(译)	群康科技(深圳)有限公司 奇美电子股份有限公司		
当前申请(专利权)人(译)	群康科技(深圳)有限公司 群创光电股份有限公司		
[标]发明人	李欣育 杨清喆 高克毅 陈右儒		
发明人	李欣育 杨清喆 高克毅 陈右儒		
IPC分类号	G02F1/1345 G02F1/1343 G02F1/1368 G02F1/1333 H01L21/77		
其他公开文献	CN103323993A		
外部链接	Espacenet SIPO		

摘要(译)

本发明为提供一种液晶显示装置，包含一个第一导电基板、一个第二导电基板，及多个夹设在该第一、二基板之间的液晶分子，特别是，本发明利用第一导电基板的结构设计，于绝缘本体形成多个本体凹槽，及于该绝缘本体上形成具有多个电极狭缝的像素电极，提升像素区域内的垂直电场并加强侧向电场，而改善液晶显示装置的暗纹问题；此外，本发明还同时提供一种导电基板的制作方法。

