



(12) 发明专利申请

(10) 申请公布号 CN 103003744 A

(43) 申请公布日 2013. 03. 27

(21) 申请号 201280001076. 5

代理人 汪惠民

(22) 申请日 2012. 03. 08

(51) Int. Cl.

(30) 优先权数据

G02F 1/1368 (2006. 01)

2011-157438 2011. 07. 19 JP

G02F 1/1343 (2006. 01)

(85) PCT申请进入国家阶段日

2012. 10. 09

(86) PCT申请的申请数据

PCT/JP2012/001590 2012. 03. 08

(87) PCT申请的公布数据

W02013/011601 JA 2013. 01. 24

(71) 申请人 松下电器产业株式会社

地址 日本大阪府

(72) 发明人 佐藤荣一

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

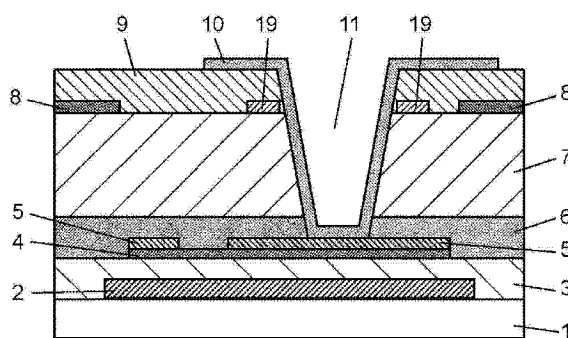
权利要求书 1 页 说明书 6 页 附图 5 页

(54) 发明名称

液晶显示装置及其制造方法

(57) 摘要

本发明提供一种液晶显示装置及其制造方法。液晶显示装置具备：一对透明基板，隔着液晶层相互对置配置；栅极绝缘膜，按照覆盖栅电极的方式形成，所述栅电极形成在透明基板之中的一个透明基板的液晶层侧的像素区域；半导体膜，被设置在栅极绝缘膜上且构成薄膜晶体管；第1电极，隔着第1绝缘膜以及第2绝缘膜被设置在半导体膜上；第2电极，隔着第3绝缘膜被设置在第1电极上；和接触孔，被一并形成在第1绝缘膜、第2绝缘膜以及第1电极上的第3绝缘膜，并在接触孔中形成了第2电极，在接触孔的周围区域形成了浮动电极。



1. 一种液晶显示装置,具备:

一对透明基板,隔着液晶层相互对置配置;

栅极绝缘膜,按照覆盖栅电极的方式形成,所述栅电极形成在所述一对所述透明基板之中的一个所述透明基板的所述液晶层侧的像素区域;

开关元件,被设置在所述栅极绝缘膜上且由薄膜晶体管构成;

第1电极,隔着绝缘膜被设置在所述开关元件上;

第2电极,隔着绝缘膜被设置在所述第1电极上、且与所述开关元件的电极连接;和

接触孔,被一并形成于所述开关元件上的所述绝缘膜以及所述第1电极上的所述绝缘膜,并在该接触孔中形成了所述第2电极,

在所述开关元件上的所述绝缘膜的所述接触孔的周围区域,与所述第1电极同时地形成了浮动电极。

2. 一种液晶显示装置的制造方法,所述液晶显示装置具备:

一对透明基板,隔着液晶层相互对置配置;

栅极绝缘膜,按照覆盖栅电极的方式形成,所述栅电极形成在所述一对所述透明基板之中的所述一个所述透明基板的所述液晶层侧的像素区域;

开关元件,被设置在所述栅极绝缘膜上且由薄膜晶体管构成;

第1电极,隔着绝缘膜被设置在所述开关元件上;

第2电极,隔着绝缘膜被设置在所述第1电极上、且与所述开关元件的电极连接;和

接触孔,被一并形成于所述开关元件上的所述绝缘膜以及所述第1电极上的所述绝缘膜,并在该接触孔中形成了所述第2电极,

在所述液晶显示装置的制造方法中,

在所述开关元件上形成了所述绝缘膜之后,

在所述开关元件上的所述绝缘膜上以图案成形的方式形成所述第1电极,并且在形成所述接触孔的周围区域形成浮动电极,

然后,在所述第1电极上形成了所述绝缘膜之后,在多个所述绝缘膜一并形成接触孔,并使所述开关元件的所述电极的一部分露出到外部,

将所述开关元件的所述电极和所述第2电极连接起来。

液晶显示装置及其制造方法

技术领域

[0001] 本发明涉及液晶显示装置,尤其涉及被称为 IPS(In-Plane-Switching) 方式的液晶显示装置及其制造方法。

背景技术

[0002] 被称为 IPS 方式的液晶显示装置是通过在隔着液晶对置配置的一对透明基板之中的、一个透明基板的液晶侧的各像素区域中形成像素电极和公共电极而构成的,其中所述公共电极使与透明基板平行的电场(横向电场)产生在与该像素电极之间。并且,构成通过电场来控制液晶的驱动,以调整透过像素电极与公共电极之间的区域的光的量。公知这种液晶显示装置为即便从相对于显示面倾斜的方向观察显示也不会发生变化的、所谓宽视角特性优越的液晶显示装置。

[0003] 以往,在这种液晶显示装置中,像素电极和公共电极由不让光透过的导电层形成。但是,近年来,公知采用下述构成的液晶显示装置,即:在像素区域的除了周边之外的整个区域内形成由透明电极构成的公共电极,并在该公共电极上隔着绝缘膜形成了带状的像素电极。

[0004] 这种构成的液晶显示装置,由于在像素电极与公共电极之间产生横向电场,因而在宽视角特性上优越,并且具有孔径比提高的特征(例如,参照专利文献 1)。

[0005] 另一方面,公开了斜电场方式的液晶显示装置。该液晶显示装置将用于向液晶层施加电场的像素电极和公共电极分别隔着绝缘膜而配置于不同的层上,由于与 IPS 方式的液晶显示装置相比为宽视角且高对比度,伴随着能进行更低的低电压驱动从而具有更高的高透过率,故具有能进行明亮显示的特征。

[0006] 然而,由于漏极信号线与像素电极的电位差会产生取向异常,故信号线附近成为不能有助于显示的区域,从而数值孔径降低,并且还具有下述问题:由于信号线与像素电极所产生的耦合电容,易导致串扰等显示品质的下降。

[0007] 因此,为了减小这种信号线电位的影响,而提出了使用层间树脂膜并在该层间树脂膜上配置像素电极或公共电极的液晶显示装置(例如,参照专利文献 2 和 3)。

[0008] 但是,却进一步要求数值孔径(透过率)高且能以较低成本制造的液晶显示装置及其制造方法。

[0009] 在先技术文献

[0010] 专利文献

[0011] 专利文献 1:日本特开平 11-202356 号公报

[0012] 专利文献 2:日本特开 2009-122299 号公报

[0013] 专利文献 3:日本特开 2010-145449 号公报

发明内容

[0014] 本发明的液晶显示装置具备一对透明基板、栅极绝缘膜、开关元件、第 1 电极、第 2

电极和接触孔。一对的透明基板隔着液晶层相互对置配置。栅极绝缘膜按照覆盖栅电极的方式形成,所述栅电极形成在透明基板之中的一个透明基板的液晶层侧的像素区域。开关元件被设置在栅极绝缘膜上且由薄膜晶体管构成。第 1 电极隔着绝缘膜被设置在开关元件上。第 2 电极隔着绝缘膜被设置在第 1 电极上、且与开关元件的电极连接。接触孔被一并形成于开关元件上的绝缘膜以及第 1 电极上的绝缘膜,并形成了第 2 电极。液晶显示装置在开关元件上的绝缘膜的接触孔的周围区域,与第 1 电极同时地形成了浮动电极。

[0015] 另外,本发明的液晶显示装置的制造方法是具备一对透明基板、栅极绝缘膜、开关元件、第 1 电极、第 2 电极和接触孔的液晶显示装置的制造方法。

[0016] 液晶显示装置的一对透明基板隔着液晶层相互对置配置。栅极绝缘膜按照覆盖栅电极的方式形成,所述栅电极形成在透明基板之中的一个透明基板的液晶层侧的像素区域。开关元件被设置在栅极绝缘膜上且由薄膜晶体管构成。第 1 电极隔着绝缘膜被设置在开关元件上。第 2 电极隔着绝缘膜被设置在第 1 电极上、且与开关元件的电极连接。接触孔被一并形成在开关元件上的绝缘膜以及第 1 电极上的绝缘膜,并形成了第 2 电极。

[0017] 在液晶显示装置的制造方法中,在开关元件上形成了绝缘膜之后,在绝缘膜上以图案成形的方式形成第 1 电极,并且在形成接触孔的周围区域形成浮动电极,然后在第 1 电极上形成了绝缘膜之后,在多个绝缘膜一并形成接触孔,并使开关元件的电极的一部分露出到外部,将开关元件的电极和第 2 电极连接起来。

[0018] 这样一来,根据本发明,能够提供低成本且数值孔径(透过率)高的液晶显示装置及其制造方法。

附图说明

[0019] 图 1 是表示本发明的一实施方式的液晶显示装置的一像素份的主要部分结构的俯视图。

[0020] 图 2 是在图 1 之中开关元件部分的 2-2 剖面处的概略剖视图。

[0021] 图 3 是在图 1 之中液晶层部分的 3-3 剖面处的概略剖视图。

[0022] 图 4A 是表示本发明的一实施方式的液晶显示装置的制造方法中的制造工序的一例的剖视图。

[0023] 图 4B 是表示本发明的一实施方式的液晶显示装置的制造方法中的制造工序的一例的剖视图。

[0024] 图 4C 是表示本发明的一实施方式的液晶显示装置的制造方法中的制造工序的一例的剖视图。

[0025] 图 4D 是表示本发明的一实施方式的液晶显示装置的制造方法中的制造工序的一例的剖视图。

[0026] 图 4E 是表示本发明的一实施方式的液晶显示装置的制造方法中的制造工序的一例的剖视图。

具体实施方式

[0027] (实施方式)

[0028] 以下,使用图 1 ~ 图 4E 的附图来说明本发明的一实施方式的液晶显示装置及其制

造方法。

[0029] 图 1 是表示本发明的一实施方式的液晶显示装置的一像素份的主要部分结构的俯视图。图 2 是在图 1 之中开关元件部分的 2-2 剖面处的概略剖视图。图 3 是在图 1 之中液晶层部分的 3-3 剖面处的概略剖视图。图中所示的液晶显示装置是有源矩阵方式的液晶显示装置,多个像素被配置成矩阵状。

[0030] 如图 1、图 2、图 3 所示,一对透明基板 1、12 隔着液晶层 13 相互对置配置。之后,在玻璃基板等绝缘性的透明基板 1 的液晶层 13 侧的像素区域,直接地或者隔着基底层以规定的图案形成了多个栅电极 2,按照覆盖栅电极 2 的方式在透明基板 1 上形成了栅极绝缘膜 3。在栅极绝缘膜 3 上形成了半导体膜 4。之后,通过在半导体膜 4 上形成源 / 漏电极 5,从而构成作为开关元件的薄膜晶体管。

[0031] 在此,作为半导体膜 4,优选由含 In-Ga-Zn-O 在内的 InGaZnO_x 的非晶氧化物半导体构成。作为包含 In-Ga-Zn-O 在内的 InGaZnO_x 的非晶氧化物半导体膜的成膜方法,例如能够将具有 InGaO₃(ZnO)₄ 组成的多晶烧结体作为靶材,通过溅射法或激光蒸渡法等气相成膜法形成。

[0032] 栅电极 2 和源 / 漏电极 5 分别与信号线 2a、5a 连接。每条信号线 2a、5a 按照以被栅极绝缘膜 3 绝缘的状态交叉的方式形成。栅电极 2 与成为扫描信号线的信号线 2a 一体形成。源 / 漏电极 5 的信号线 5a 的一部分兼作影像信号线,成为两者被连接的结构。在此,栅电极 2、源 / 漏电极 5 以及各自的信号线 2a、5a 由 Al、Mo、Cr、W、Ti、Pb、Cu、Si 的单金属、或者这些单金属的复合层 (Ti/Al 等)、或者金属化合物层 (MoW、AlCu 等) 形成。在本实施方式中,虽然都由 Cr 构成,但是栅电极 2 和源 / 漏电极 5 也可以由不同的材料构成。

[0033] 另外,在源 / 漏电极 5、即开关元件之上依次层叠形成了第 1 绝缘膜 6、第 2 绝缘膜 7、作为公共电极的第 1 电极 8、第 3 绝缘膜 9 以及作为像素电极的第 2 电极 10。第 2 电极 10 经由接触孔 11 而与薄膜晶体管的源 / 漏电极 5 连接,该接触孔 11 被一并形成在 3 层、即第 1 绝缘膜 6、第 2 绝缘膜 7 以及第 3 绝缘膜 9。即,第 1 电极 8 隔着作为绝缘膜的第 1 绝缘膜 6、第 2 绝缘膜 7 被设置在开关元件上。第 2 电极 10 隔着作为绝缘膜的第 3 绝缘膜 9 被设置在第 1 电极 8 上、且与开关元件的电极连接。接触孔 11 的壁面被第 2 电极 10 覆盖。在接触孔 11 的周围区域形成了浮动电极 19。

[0034] 第 1 电极 8、第 2 电极 10 和浮动电极 19 例如由 ITO (Indium Tin Oxide) 等透明导电膜形成,在形成第 1 电极 8 的工序中按照存在于形成有接触孔 11 的区域的周围的方式同时形成了浮动电极 19。另外,向第 1 电极 8 提供与向第 2 电极 10 施加的电位不同的公共电位。因此,由第 1 电极 8、第 2 电极 10 和第 3 绝缘膜 9 构成了保持电容,并且由于能形成透明的保持电容,因而能够增大透过显示时的数值孔径。

[0035] 在此,作为第 3 绝缘膜 9,通过等离子体 CVD (Chemical Vapor Deposition) 法成膜后的氮化硅膜最合适。如果使用氮化硅膜,则与使用涂敷型的有机或无机材料的绝缘膜的情况、或使用氧化硅膜的情况相比,由于介电常数变高,因而能够增大保持电容。优选第 3 绝缘膜 9 通过高温下成膜从而成为致密的膜。

[0036] 第 2 绝缘膜 7 是由涂敷型的有机或无机材料构成的绝缘膜,由具有 Si-O 键的 SOG (Spin on Glass) 材料构成。通过对第 2 绝缘膜 7 使用 SOG 材料,从而如后述那样可以与第 1 绝缘膜 6 以及第 3 绝缘膜 9 一并进行干蚀刻,能够简化制造工序。而且,由于可以用

一般涂敷机中的涂敷工序进行成膜,所以与由真空装置成膜的第 1 绝缘膜 6 以及第 3 绝缘膜 9 这样的无机绝缘膜相比,膜形成的成本本身也得到了降低。另外,与使用无机绝缘膜的情况相比,由于容易形成得较厚,所以可以提高平坦度、减小寄生电容。另外,第 2 绝缘膜 7 由具有 Si-O 键的 SOG 材料构成,耐热性高,可以在 240℃ 以上对第 3 绝缘膜 9 进行高温成膜,可以形成可靠性更高的第 3 绝缘膜。

[0037] 如图 3 所示,在画像的显示侧,按照与透明基板 1 对置的方式配置了由玻璃基板等构成的作为共通基板的绝缘性的透明基板 12,并在这些透明基板 1 与透明基板 12 之间配置了液晶层 13。在透明基板 1 的成为与液晶层 13 相接的面的第 2 电极 10 上形成了取向膜 14,并且在透明基板 12 的与液晶层 13 相接的面侧也配置了取向膜 14。另外,在透明基板 12 的形成有取向膜 14 的内面形成了滤色器 15 和黑矩阵 16,按照覆盖滤色器 15 和黑矩阵 16 的方式形成了保护层 17,并在该保护层 17 上形成了取向膜 14。

[0038] 另外,在透明基板 1 以及透明基板 12 的外面配置了偏振片 18。其中,在图 1 之中没有示出偏振片 18。另外,也可以根据需要,在透明基板 1、12 之中的至少一个基板配置相位差板 (retardation film) 等。

[0039] 在此,在本实施方式的液晶显示装置中,第 2 电极 10 具有线状的部分,形成梳齿状。另外,第 1 电极 8 形成面状。并且,液晶显示装置使与透明基板 1 以及透明基板 12 平行的电场产生在第 2 电极 10 与第 1 电极 8 之间,从而驱动液晶层 13 来进行显示。

[0040] 接着,使用图 4A ~ 4E 来说明本发明的一实施方式的液晶显示装置的制造方法的一例。

[0041] 首先,如图 4A 所示,准备透明基板 1,在其表面的整个区域,例如利用溅射形成由 Cr 等构成的金属膜。之后,利用光刻技术,对金属膜进行选择蚀刻,从而与信号线一起形成栅电极 2。

[0042] 接着,如图 4B 所示,在包括栅电极 2 的透明基板 1 的表面的整个区域,例如利用等离子体 CVD 法或溅射法等形成由 SiN 膜构成的栅极绝缘膜 3。此时的成膜条件设为:成膜温度(基板温度)为 380℃,膜厚为 300nm。进而,在栅极绝缘膜 3 的表面的整个区域,例如利用 CVD 法依次形成 a-Si 层、或掺杂了 n 型杂质的 a-Si 层。进而,在该 a-Si 层的表面的整个区域,例如利用溅射法形成 Cr 膜等金属膜,利用光刻技术对该 a-Si 层以及金属膜同时进行选择蚀刻,分别形成薄膜晶体管 (Thin Film Transistor, 以下略记为“TFT”) 的半导体膜 4 和源/漏电极(包括信号线)5。

[0043] 接着,如图 4C 所示,在包括源/漏电极 5(沟道区域)的透明基板 1 的表面的整个区域,利用等离子体 CVD 法或溅射法等形成由 SiN 构成的第 1 绝缘膜 6。进而,在第 1 绝缘膜 6 的表面的整个面涂敷具有 Si-O 键的 SOG 材料,通过在干燥机内以 250℃ 进行 60 分钟的烘焙来进行热硬化处理,从而形成了第 2 绝缘膜 7。此外,在此形成的第 2 绝缘膜 7 的厚度优选设为 1.5 ~ 4.0 μm。若第 2 绝缘膜 7 的厚度小于 1.5 μm,则会在 TFT 等存在之处产生高低差,进而在利用以下工序形成的第 1 电极 8、第 2 电极 10 中也会产生高低差,所以不优选。另外,若第 2 绝缘膜 7 的厚度超过 4.0 μm,则第 2 绝缘膜 7 的光吸收率变大,显示区域的明亮度下降,所以也不优选。

[0044] 而且,在第 2 绝缘膜 7 的表面的整个区域,例如利用溅射法形成 ITO 膜。之后,利用光刻技术,对 ITO 膜进行选择蚀刻,从而形成了厚度为 55nm 的第 1 电极 8 以及浮动电极

19。此外,第1电极8与被布线于液晶显示装置的边框区域的公共布线进行电连接。浮动电极19按照存在于利用后续工序加工的接触孔11的周围区域的方式形成。

[0045] 其次,如图4D所示,在包括第1电极8的第2绝缘膜7的表面的整个区域,利用等离子体CVD法或溅射法等,形成了例如由绝缘性良好的SiN构成的第3绝缘膜9。关于此时的成膜条件,由于处于该第3绝缘膜9的下层的第2绝缘膜7为耐热温度高的SOG材料,因而可以将成膜温度(基板温度)设为 $230^{\circ}\text{C}\sim 300^{\circ}\text{C}$,与第2绝缘膜为现有的树脂膜的情况相比,可以形成更致密且可靠性更高的第3绝缘膜9。

[0046] 另外,此时在形成绝缘膜的通常的本征层(bulk layer)的情况下,将作为利用等离子体CVD法成膜时的材料气体的甲硅烷(SiH_4)与氨(NH_3)的气体流量比设为1:6,从中途开始增加氨(NH_3)的气体流量例如设为1:16,由此优选采用绝缘膜的表面附近的蚀刻速率比除此之外的部分(本征层)快的膜。绝缘膜的表面附近的蚀刻速率比除此之外的部分快的部分的膜厚优选为绝缘膜的膜厚的5%以上且30%以下。进而,换言之,该膜厚更优选为8%~12%左右。这样,通过在表面附近形成蚀刻速率快的膜(后退层),从而能够在形成接触孔11时设为正锥形。即、如图4D所示,接触孔11按照下述方式形成:越是接近其开口部,则直径越大于底部。

[0047] 为了确保TFT的沟道区域、源/漏电极的耐湿性以及绝缘性,最好将第3绝缘膜9的厚度设为100nm以上。此外,若第3绝缘膜9的厚度超过1000nm,则在第1电极8与第2电极10之间产生的电容变小,所以无法向液晶施加充足的写入电压,并且驱动液晶分子所需的电压变高,所以不优选。

[0048] 然后,在第3绝缘膜9上形成感光性的抗蚀剂掩模20,接着利用干蚀刻处理,按照一并贯通覆盖源/漏电极5的第1绝缘膜6、第2绝缘膜7以及第3绝缘膜9这3层的绝缘膜的方式在各像素形成接触孔11,并使源/漏电极5的一部分再次露出到外部。作为蚀刻气体而使用 SF_6 、 CHF_3 、 CF_4 等和 O_2 的混合气体,进行了干蚀刻。这样,通过一并蚀刻3层的绝缘膜,从而与作为第2绝缘膜7而使用感光性的树脂材料,利用光刻技术进行图案成形(形成接触孔)的现有的液晶显示装置相比,能够减低光刻工序、曝光工序负荷(曝光、光反应处理)等制造工序,可以实现低成本化。

[0049] 而且,由于被作为SiN等无机绝缘膜的第1绝缘膜6以及第3绝缘膜9夹持的、第2绝缘膜7是具有Si-O键的SOG材料,因而在干蚀刻处理之后不会产生各层的高低差,与光致抗蚀剂的选择比为2.5以上,蚀刻速率为500nm/min以上,进而由于也不会产生等离子体对绝缘膜的损坏,所以可以进行稳定的图案成形。

[0050] 另外,在第3绝缘膜9中,在接触孔11的周围区域,与第1电极8同时地形成浮动电极19,在形成接触孔11之际,由于该浮动电极19能够防止孔的扩大,因此即便在通过一并蚀刻3层的绝缘膜而形成了接触孔11的情况下,也能够形成高精度的接触孔11。

[0051] 如图4E所示,在形成接触孔11之后去除抗蚀剂掩模20,然后按照覆盖第3绝缘膜9的整个表面以及接触孔11的方式利用ITO包覆透明导电性材料,利用光刻法以及蚀刻法形成了第2电极(像素电极)10。膜厚成为75nm。此时,透明导电性材料的一部分成膜在接触孔11内,由此第2电极(像素电极)10与源/漏电极5被电连接。

[0052] 此外,在本实施方式中,虽然作为第3绝缘膜9而使用了SiN膜,但是为了可靠地避免ITO上的白浊,也可以使用 SiO_2 或SiON等包括氧气的绝缘膜来作为至少与ITO接触

的第 3 绝缘膜 9。

[0053] 另外,虽然对在源 / 漏电极 5 之上形成了第 1 绝缘膜 6 的情况进行了说明,但是按照可靠性的要求程度等,第 1 绝缘膜 6 也可不一定是必要的层,即便是在源 / 漏电极 5 之上直接形成了第 2 绝缘膜 7 的构成,根据本发明也能起到增大保持电容的效果。此外,在采用这种结构的情况下,通过作为第 2 绝缘膜 7 而使用 SOG 材料,从而与树脂材料的情况相比能够得到更高的可靠性。而且,虽然对作为绝缘膜而形成 SiN 的情况进行了说明,但是并不限定于此,也能够采用包括 SiO₂、SiO 或 SiN 的层叠膜、例如 SiO₂ 和 SiN 的 2 层结构。

[0054] 另外,即便在第 3 绝缘膜 9 中,在接触孔 11 的周围区域,与第 1 电极 8 同时地形成浮动电极 19、且通过一并蚀刻 3 层的绝缘膜而形成了接触孔 11 的情况下,也能够形成高精度的接触孔 11,由此能够形成可靠性更高的第 2 电极 10。

[0055] - 工业可用性 -

[0056] 根据本发明,在提供低成本且数值孔径(透过率)高的液晶显示装置的方面是有用的发明。

[0057] - 符号说明 -

[0058] 1、12 透明基板

[0059] 2 栅电极

[0060] 3 栅极绝缘膜

[0061] 4 半导体膜

[0062] 5 源 / 漏电极

[0063] 6 第 1 绝缘膜

[0064] 7 第 2 绝缘膜(具有 Si-O 键的 SOG 材料)

[0065] 8 第 1 电极

[0066] 9 第 3 绝缘膜

[0067] 10 第 2 电极

[0068] 11 接触孔

[0069] 13 液晶层

[0070] 19 浮动电极

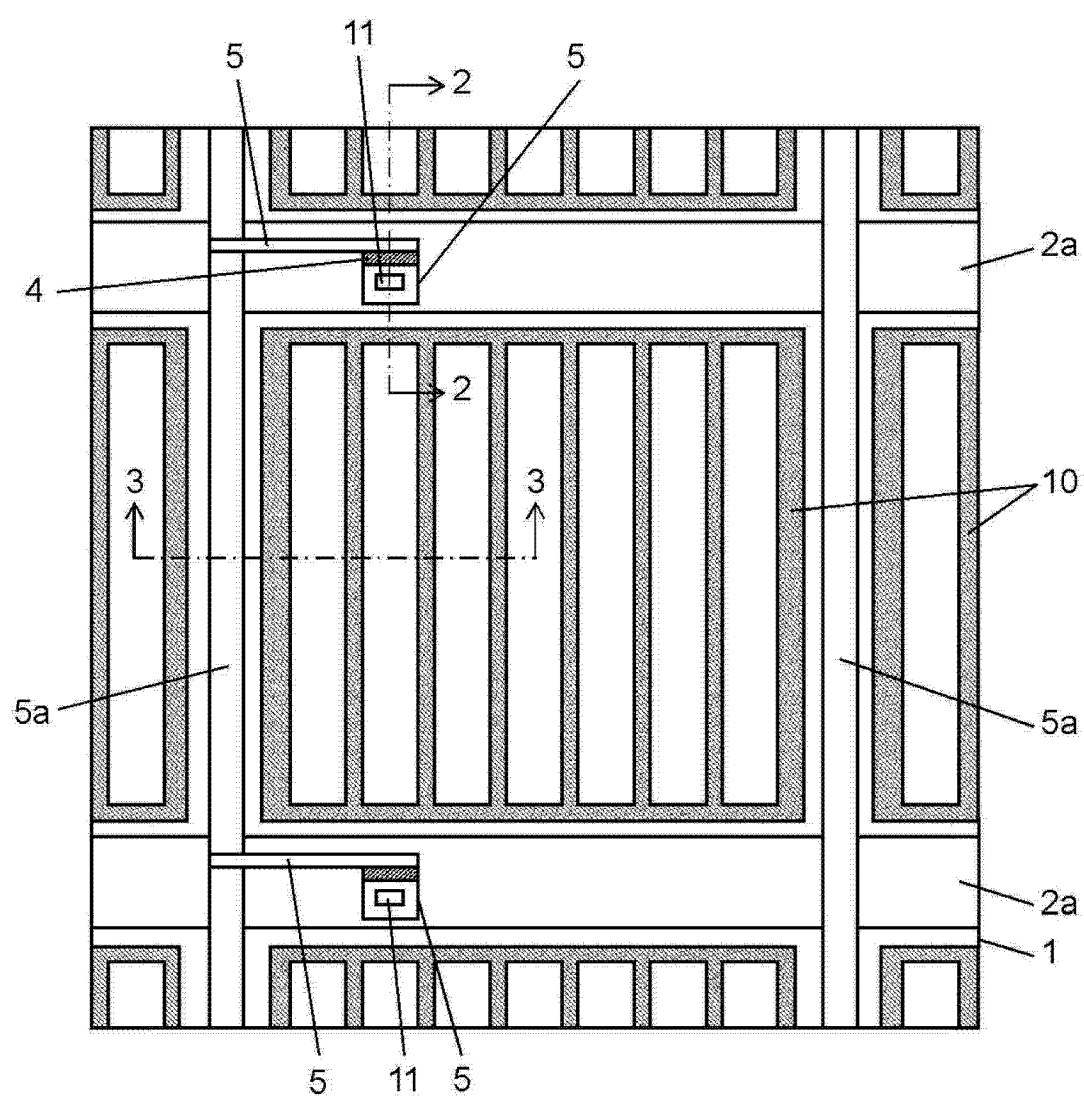


图 1

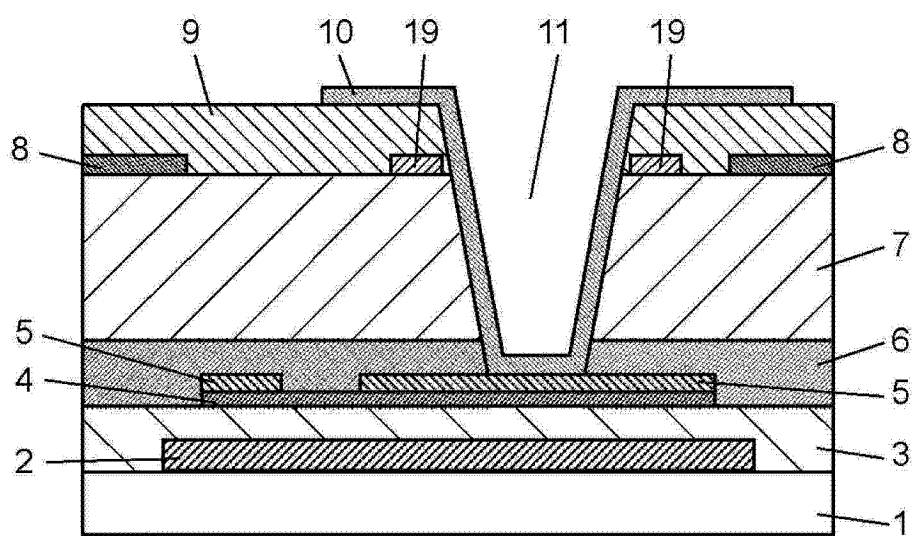


图 2

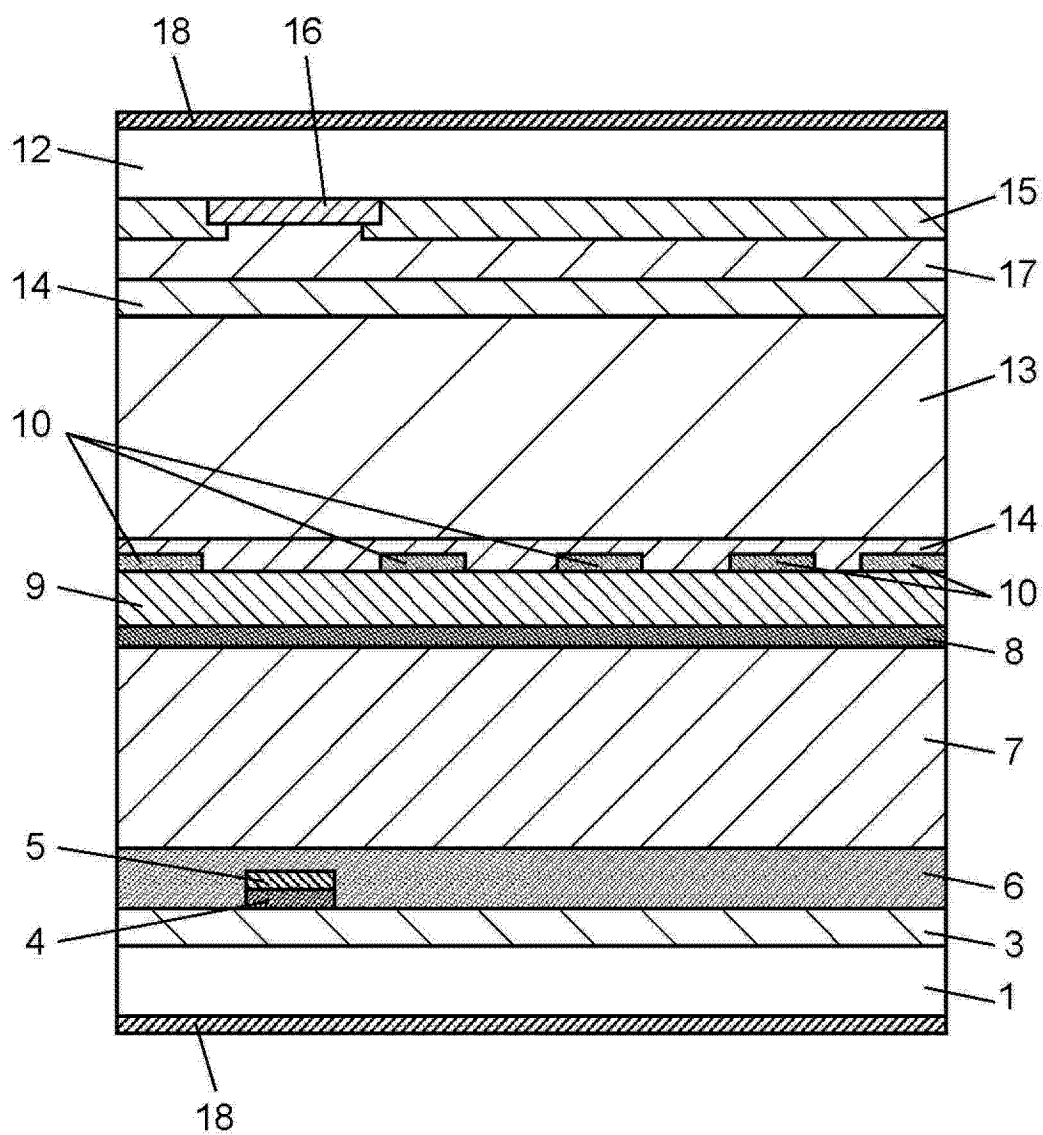


图 3

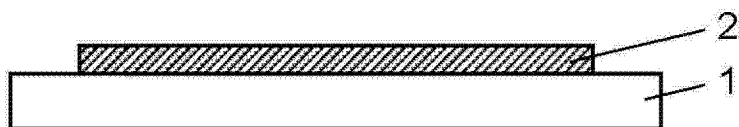


图 4A

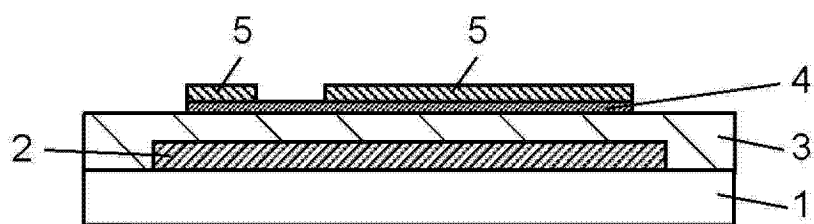


图 4B

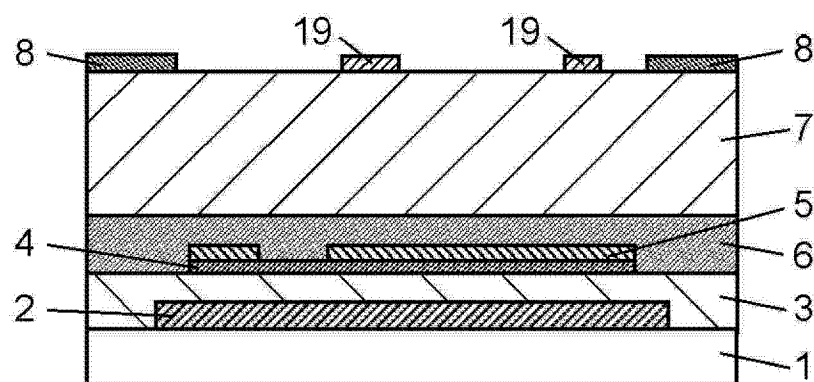


图 4C

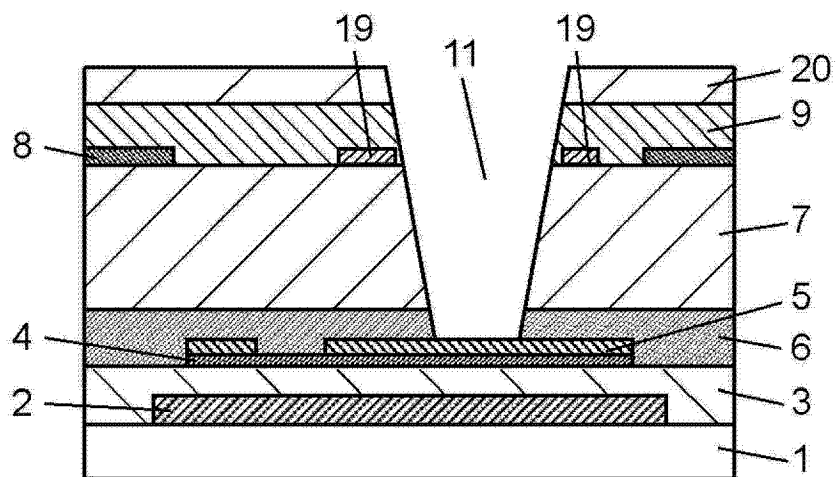


图 4D

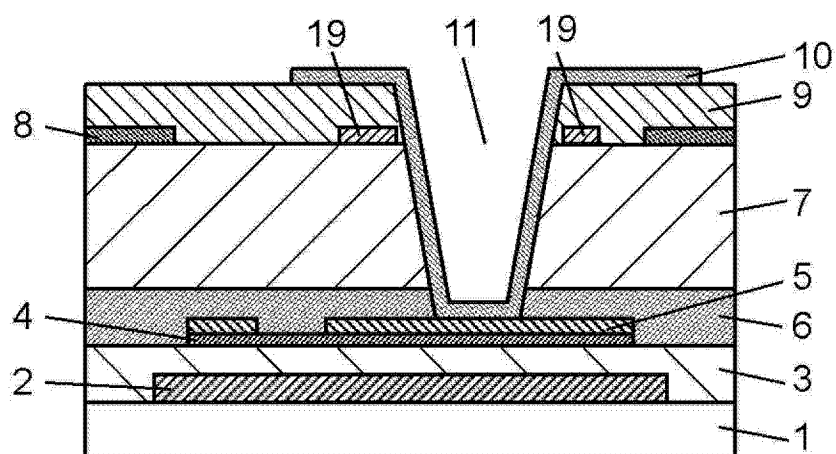


图 4E

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	CN103003744A	公开(公告)日	2013-03-27
申请号	CN201280001076.5	申请日	2012-03-08
申请(专利权)人(译)	松下电器产业株式会社		
当前申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	佐藤荣一		
发明人	佐藤荣一		
IPC分类号	G02F1/1368 G02F1/1343		
CPC分类号	G02F1/1343 G02F1/1368 G02F1/134363 G02F1/136227 G02F2001/134372 G02F2001/136218		
优先权	2011157438 2011-07-19 JP		
其他公开文献	CN103003744B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶显示装置及其制造方法。液晶显示装置具备：一对透明基板，隔着液晶层相互对置配置；栅极绝缘膜，按照覆盖栅电极的方式形成，所述栅电极形成在透明基板之中的一个透明基板的液晶层侧的像素区域；半导体膜，被设置在栅极绝缘膜上且构成薄膜晶体管；第1电极，隔着第1绝缘膜以及第2绝缘膜被设置在半导体膜上；第2电极，隔着第3绝缘膜被设置在第1电极上；和接触孔，被一并形成在第1绝缘膜、第2绝缘膜以及第1电极上的第3绝缘膜，并在接触孔中形成了第2电极，在接触孔的周围区域形成了浮动电极。

