



(12)发明专利

(10)授权公告号 CN 103901686 B

(45)授权公告日 2018.07.27

(21)申请号 201310697581.4

H01L 21/84(2006.01)

(22)申请日 2013.12.18

(56)对比文件

(65)同一申请的已公布的文献号

申请公布号 CN 103901686 A

CN 102446913 A, 2012.05.09, 说明书第3页0038段-0045段, 第4页0047段-第5页0056段, 及附图2-8.

(43)申请公布日 2014.07.02

CN 1794077 A, 2006.06.28, 说明书第4页第2-5段, 及附图3.

(30)优先权数据

10-2012-0153658 2012.12.26 KR

CN 102540596 A, 2012.07.04, 说明书第14页0240段-第16页0260段, 及附图35.

(73)专利权人 乐金显示有限公司

地址 韩国首尔

CN 101211084 A, 2008.07.02, 说明书第7页倒数第4段-第11页第2段, 及附图4-8.

(72)发明人 朴文基

CN 102446913 A, 2012.05.09, 说明书第3页0038段-0045段, 第4页0047段-第5页0056段, 及附图2-8.

(74)专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国 赵静

CN 1648749 A, 2005.08.03, 全文.

(51)Int.Cl.

G02F 1/1362(2006.01)

US 2012113376 A1, 2012.05.10, 全文.

G02F 1/1368(2006.01)

US 2007109455 A1, 2007.05.17, 全文.

H01L 27/12(2006.01)

审查员 刘志玲

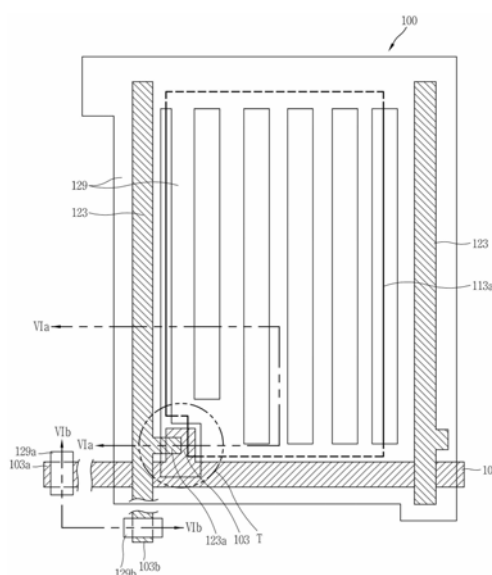
权利要求书1页 说明书9页 附图9页

(54)发明名称

边缘场开关模式液晶显示装置的阵列基板及其制造方法

(57)摘要

本发明涉及用于边缘场开关模式液晶显示装置的阵列基板及其制造方法, 该阵列基板包括: 在绝缘基板的一个表面上沿一个方向形成的栅极线; 在从栅极线延伸出的栅极上形成的有源层; 在有源层的一侧上形成的具有源极的数据线, 该数据线通过与栅极线交叉来界定像素区域; 在有源层的另一侧上形成的、与源极隔开的且在绝缘基板的像素区域上的大像素电极; 在数据线和源极上形成的平整层; 在具有平整层的绝缘基板的整个表面上形成的钝化层; 和在钝化层上形成的且与像素电极和数据线重叠的公共电极。



1. 一种制造用于边缘场开关模式液晶显示装置的阵列基板的方法,所述方法包括:
在绝缘基板的一个表面上沿一个方向形成栅极线、栅极焊盘和数据焊盘;
在从所述栅极线延伸出的栅极上形成有源层;
在包括有源层的绝缘基板的整个表面上顺序形成透明导电材料层和金属层;
在金属层上形成平整层;
使用半色调掩模图案化平整层以形成平整层图案;
使用平整层图案作为掩模除去金属层和透明导电材料层,以形成由金属导电图案和透明导电图案构成的数据线和源极;
除去像素区域上的平整层图案和金属层,以形成由透明导电图案的单层结构构成的大像素电极;
在具有所述大像素电极的所述绝缘基板的整个表面上形成钝化层;
在所述钝化层上形成栅极焊盘接触孔和数据焊盘接触孔,所述栅极焊盘接触孔和所述数据焊盘接触孔分别暴露所述栅极焊盘和所述数据焊盘;和
在所述钝化层上形成公共电极,所述公共电极与所述大像素电极和所述数据线重叠;
其中所述大像素电极被用作漏极。
2. 如权利要求1所述的方法,其中所述平整层仅形成在所述数据线和所述源极上。
3. 如权利要求1所述的方法,其中所述平整层由具有光敏性的有机绝缘材料形成。
4. 如权利要求1所述的方法,其中形成所述数据线的步骤和形成所述大像素电极的步骤是通过单个掩模工艺执行的。

边缘场开关模式液晶显示装置的阵列基板及其制造方法

技术领域

[0001] 本发明涉及液晶显示 (LCD) 装置,尤其涉及边缘场开关 (FFS) 模式LCD装置的阵列基板及其制造方法。

背景技术

[0002] 通常,液晶显示 (LCD) 装置利用液晶的诸如光学各向异性和极性之类的特性。由于液晶分子具有细长结构和排列方向,所以能通过人工向液晶施加电场来控制液晶分子的排列。

[0003] 因此,当液晶分子的排列方向被随机地调整时,由于光学各项异性,光朝向液晶分子的排列方向折射,从而显示图像信息。

[0004] 目前,具有以矩阵形式排列的像素电极和薄膜晶体管的有源矩阵液晶显示 (AM-LCD) 装置正被开发成具有高分辨率和显示运动图像的能力。

[0005] LCD装置包括具有公共电极的滤色器基板(即上基板)、具有像素电极的阵列基板(即下基板)和夹在上基板与下基板之间的液晶。

[0006] LCD装置的公共电极和像素电极通过沿上下方向形成的电场来驱动液晶分子。因此,LCD装置具有高透射率和大开口率(aperture ratio)。但是,由于液晶分子由垂直形成的电场驱动,所以LCD装置具有小视角特征。

[0007] 因此,为了克服这个缺点,已提出诸如利用边缘场开关 (FFS) 的液晶驱动方法的技术。使用FFS的液晶驱动方法显示出大视角特点。

[0008] 以下,将参考图1与图2描述具有该优点的现有技术的FFS模式LCD装置。

[0009] 图1是根据现有技术的FFS模式LCD装置的示意性平面图。

[0010] 图2是沿图1的线 II a- II a与 II b- II b切割的、示意性地示出现有技术的FFS模式LCD装置的阵列基板的截面图。

[0011] 如图1与图2所示,根据现有技术的FFS模式LCD装置的阵列基板10可包括:在透明绝缘基板11上沿一个方向延伸且互相平行地隔开的多条栅极线14;与栅极线14交叉以使用交叉点界定像素区域的多条数据线23;和在栅极线14与数据线23之间的每个交叉点上设置的薄膜晶体管(T),且该薄膜晶体管包括栅极13、有源层17、源极23a和漏极23b。

[0012] 在绝缘基板11的每一个像素区域的整个表面上可设置大透明像素电极29,并与栅极线14和数据线23隔开一定空间。在像素电极29上可设置呈条状的多个透明公共电极35,在像素电极29和公共电极35之间夹有平整膜(planarization film)31。

[0013] 像素电极29可电连接至漏极23b。

[0014] 此外,栅极焊盘13a与数据焊盘13b可分别从栅极线14与数据线23的末端伸出。栅极焊盘13a与数据焊盘13b可分别连接至栅极焊盘连接图案35a与数据焊盘连接图案35b。

[0015] 通过这种配置,当经由TFT T向像素电极29施加数据信号时,在像素电极29与被施加公共电压的公共电极35之间会形成边缘场。因此,水平排列在绝缘基板11与结合至绝缘基板11的滤色器基板(未图示)之间的液晶分子可由于介电各向异性而旋转。液晶分子的旋

转角可改变透过像素区域的光透射率。这样就可实现渐变。

[0016] 以下将参考图3示意性描述在制造现有技术的FFS模式LCD装置的阵列基板时采用的掩模工艺。

[0017] 图3是示出在制造现有技术的FFS模式LCD装置的阵列基板时使用的掩模工艺的流程图。

[0018] 如图3所示,制造现有技术的FFS模式LCD装置的阵列基板的工艺可包括:第一掩模工艺51,在绝缘基板11上形成栅极线14、栅极13、栅极焊盘13a和数据焊盘13b;第二掩模工艺52,在栅极13上形成有源层17;第三掩模工艺53,在有源层17上形成数据线23和互相隔开的源极23a与漏极23b;第四掩模工艺54,形成用于暴露漏极23b的漏极接触孔(未图示);第五掩模工艺55,形成通过漏极接触孔电连接至漏极23b的大像素电极29;第六掩模工艺56,形成分别用于暴露栅极焊盘13a与数据焊盘13b的栅极焊盘接触孔(未图示)与数据焊盘接触孔(未图示);和第七掩模工艺57,形成栅极焊盘连接图案35a、数据焊盘连接图案35b和对应于像素电极29的公共电极35。

[0019] 另一方面,以下将参考图4A至4G示意性地描述通过上述七次掩模工艺制造现有技术的FFS模式LCD装置的阵列基板的方法。

[0020] 图4A至4G是示出现有技术的FFS模式LCD装置的阵列基板的制造工艺的截面图。

[0021] 如图4A所示,可在透明绝缘基板11上界定包括开关区域的多个像素区域。可用溅射方式在透明绝缘基板11上沉积第一导电金属层(未图示)。可利用光刻技术通过第一掩模工艺(未图示;参见图3中标号51)将第一导电金属层(未图示)图案化,从而形成栅极线(未图示;参见图1的标号14)、从栅极线14伸出的栅极13a以及与外部驱动电路电连接的栅极焊盘13a与数据焊盘13b。

[0022] 参考图4B,在包括栅极13的基板11的整个表面上沉积栅绝缘层15之后,可在栅绝缘层15上按顺序方式沉积非晶硅层(a-Si:H)(未图示)和含杂质的非晶硅层(n+或p+)(未图示)。

[0023] 然后,尽管未图示,可利用光刻通过第二掩模工艺(未图示;参见图3的标号52)图案化含杂质的非晶硅层(n+或p+)与非晶硅层(a-Si:H),从而形成有源层17与欧姆接触层(未图示)。

[0024] 然后,参考图4C,可在包括有源层17与欧姆接触层(未图示)的整个绝缘基板11上沉积第二导电金属层(未图示)。可利用光刻通过第三掩模工艺(未图示;参见图3的标号53)选择性地图案化该第二导电金属层,形成与栅极线13垂直交叉的数据线23以及从数据线23伸出的源极23a和漏极23b。

[0025] 参考图4D,在包括数据线23的整个基板11上沉积钝化层25之后,可利用光刻通过第四掩模工艺(未图示;参见图3的标号54)选择性地图案化钝化层25,形成用于暴露漏极23b的漏极接触孔27以及分别用于暴露栅极焊盘13a与数据焊盘13b的栅极焊盘接触孔27a与数据焊盘接触孔27b。

[0026] 参考图4E,在包括暴露漏极23b的漏极接触孔27、暴露栅极焊盘13a与数据焊盘13b的栅极焊盘接触孔27a与数据焊盘接触孔27b的钝化层25上形成第一透明导电层(未图示)之后,可利用光刻通过第五掩模工艺(未图示;参见图3的标号55)选择性地图案化第一透明导电层,形成与漏极23b电连接的大像素电极29。

[0027] 参考图4F,在包括像素电极29的绝缘基板11的整个表面上形成平整层31之后,可利用光刻通过第六掩模工艺(未图示;参见图3的标号56)图案化平整层31,形成分别用于暴露栅极焊盘13a与数据焊盘13b的栅极焊盘开口33a与数据焊盘开口33b。

[0028] 参考图4G,在包括栅极焊盘开口33a与数据焊盘开口33b的平整层31上形成第二透明导电层(未图示)之后,可利用光刻通过第七掩模工艺(未图示;参见图3的标号57)选择性地图案化第二透明导电层,且形成对应于像素电极29的多个分离的公共电极35以及与栅极焊盘13a与数据焊盘13b电连接的栅极焊盘连接图案35a与数据焊盘连接图案35b。因此,可完成现有技术的FFS模式LCD装置的阵列基板的制造。

[0029] 然后,尽管未图示,可执行滤色阵列基板制造工艺和在阵列基板与滤色器基板之间形成液晶层的工艺,来完整地制造FFS模式LCD装置。

[0030] 然而,按照根据现有技术的FFS模式LCD装置的阵列基板及其制造方法,在制造FFS模式LCD装置的阵列基板时,形成源极与漏极的工艺和形成像素电极的工艺是分别进行的。这会需要全部七个掩模工艺。结果,制造工艺会变得复杂且制造成本会相应地增加。

[0031] 另外,按照根据现有技术的FFS模式LCD装置的阵列基板及其制造方法,当在最上层具有公共电极的结构被应用于低电压驱动时,电容 C_{dp} 会由于像素电极与数据线之间的重叠差(overlay difference)而改变,从而引起偶数/奇数缺陷。特别是,由于数据线与像素电极的重叠而引起的偶数/奇数缺陷会导致在低功率驱动类型时难以将公共电极电压 V_{com} 施加至最上层Top。

[0032] 按照根据现有技术的FFS模式LCD装置的阵列基板及其制造方法,由于必须单独地形成漏极接触孔以使漏极与像素电极电连接,因此需要用来形成漏极接触孔的区域,这会导致透射率和开口率的减小。更具体地说,关于用来形成漏极和像素电极的漏极接触孔的需求会减少很多开口平面(aperture plane)(开口面积)。另外,进一步需要黑矩阵来覆盖上述漏极接触孔形成区域,这将导致开口平面进一步减少。

[0033] 此外,按照根据现有技术的FFS模式LCD装置的阵列基板及其制造方法,由于在绝缘基板的整个表面上形成平整层,所以开口的透射率会进一步减小。

发明内容

[0034] 因此,为了避免现有技术的缺陷,本发明的一个方面是提供一种用于边缘场开关(FFS)模式液晶显示(LCD)装置的阵列基板及其制造方法,该阵列基板能够通过用在制造FFS模式LCD装置时同时形成像素电极和漏极以便容许应用Z反转(Z-inversion)和在最上层上形成公共电极的结构的方式,去除(省略)漏极接触孔结构以便最大化透射率。

[0035] 为了获得这些和其他优点,并且根据本说明书的目的,如此处具体和概括地描述的那样,提供一种用于边缘场开关(FFS)模式液晶显示(LCD)装置的阵列基板,该阵列基板包括:在绝缘基板的一个表面上沿一个方向形成的栅极线;在从所述栅极线延伸出的栅极上形成的有源层;数据线,所述数据线具有在所述有源层的一侧上形成的源极并且通过与所述栅极线交叉来界定像素区域;在所述有源层的另一侧上形成的大像素电极,所述大像素电极与所述源极隔开且在所述绝缘基板的所述像素区域上;在所述数据线和所述源极上形成的平整层;在具有所述平整层的所述绝缘基板的整个表面上形成的钝化层;和在所述钝化层上形成的公共电极,且所述公共电极与所述像素电极和所述数据线重叠。

[0036] 为了获得这些和其他优点,并且根据本说明书的目的,如此处具体和概括地描述的那样,提供一种制造用于边缘场开关模式液晶显示装置的阵列基板的方法,该方法包括:在绝缘基板的一个表面上沿一个方向形成栅极线、栅极焊盘和数据焊盘;在从所述栅极线伸出的栅极上形成有源层;形成通过与所述栅极线交叉来界定像素区域的数据线,所述数据线具有设置在所述有源层的一侧上的源极;在所述有源层的另一侧上形成大像素电极,所述大像素电极与所述源极隔开且在所述绝缘基板的所述像素区域上;在所述数据线和所述源极上形成平整层;在具有所述平整层的所述绝缘基板的整个表面上形成钝化层;在所述钝化层上形成栅极焊盘接触孔和数据焊盘接触孔,所述栅极焊盘接触孔和所述数据焊盘接触孔分别暴露所述栅极焊盘和所述数据焊盘;和在所述钝化层上形成公共电极,所述公共电极与所述像素电极和所述数据线重叠。

[0037] 按照根据本发明的用于FFS模式LCD装置的阵列基板及其制造方法,能通过用在制造FFS模式LCD装置时同时形成像素电极和漏极以便容许应用在最上层上具有公共电极的结构的方式,以去除(省略)漏极接触孔结构,从而最大化透射率。

[0038] 按照根据本发明的用于FFS模式LCD装置的阵列基板及其制造方法,可同时形成包括源极和像素电极的数据线,因此可减少很多掩模的数量。另外,由于在源极与像素电极之间没有由于自对准而导致的重叠部分,因此不会导致偶数/奇数缺陷。

[0039] 此外,按照根据本发明的用于FFS模式LCD装置的阵列基板及其制造方法,平整层可以只存在于数据线上,而不是在绝缘基板的整个表面上,从而可以大幅增加开口的透射率。

[0040] 本申请的更多的应用范围将由以下给出的详细描述变得更加清楚。然而,应理解的是,在表述本发明的优选实施方式时,只通过图解的方式给出详细描述和具体示例,因为根据详细描述,在本发明的精神和范围内的各种变化和修改对本领域的技术人员来说都将变得显而易见。

附图说明

[0041] 附图被包括在内以提供对于本发明的进一步的理解,它们被并入并构成本说明书的一部分;附图示出示例性实施方式并与说明书一起用于解释本发明的原理。

[0042] 在附图中:

[0043] 图1是示意性示出根据现有技术的用于FFS模式LCD装置的阵列基板的平面图;

[0044] 图2是沿图1的线II a-II a与II b-II b切割的、示意性示出用于现有技术的FFS模式LCD装置的阵列基板的截面图;

[0045] 图3是示出在制造用于现有技术的FFS模式LCD装置的阵列基板时所使用的掩模工艺的流程;

[0046] 图4A至4G是示出用于现有技术的FFS模式LCD装置的阵列基板的制造工艺的截面图;

[0047] 图5是示意性示出根据本发明的用于FFS模式LCD装置的阵列基板的平面图;

[0048] 图6是沿图5的线VI a-VI a与VI b-VI b切割的、示意性示出根据本发明的用于FFS模式LCD装置的阵列基板的截面图;

[0049] 图7是示出在制造根据本发明的用于FFS模式LCD装置的阵列基板时所使用的掩模

工艺的流程图;和

[0050] 图8A至8J是示出根据本发明的用于FFS模式LCD装置的阵列基板的制造工艺的截面图。

具体实施方式

[0051] 现在将参考附图根据示例性实施方式给出用于FFS模式LCD装置的阵列基板的详细描述。

[0052] 图5是示意性示出根据本发明的用于FFS模式LCD装置的阵列基板的平面图,且图6是沿图5的线VIa-VIa与VIb-VIb切割的、示意性示出根据本发明的用于FFS模式LCD装置的阵列基板的截面图。

[0053] 如图5与图6所示,根据本发明的用于FFS模式LCD装置的阵列基板100可包括:在绝缘基板101的一个表面上沿一个方向形成的栅极线104;在从栅极线104伸出的栅极103上形成的有源层110;通过与栅极线104交叉而形成像素区域并且具有在有源层110的一侧上形成的源极123a的数据线123;在有源层110的另一侧上形成的大像素电极113a,大像素电极113a与源极123a隔开并且在绝缘基板101的由栅极线104与数据线123互相交叉而形成的像素区域上;在数据线123和源极123a上形成的平整层图案117a;在包括平整层图案117a的绝缘基板101的整个表面上形成的钝化层125;和在钝化层125上形成的并且与像素电极113a和数据线123重叠的公共电极129。

[0054] 这里,薄膜晶体管T可配置成包括:从形成在绝缘基板101上的栅极线104垂直伸出的栅极103;在栅极103上形成的栅绝缘层105;半导体层107a;和由有源层110的通道区域互相隔开的源极123a与像素电极113a,其中有源层110实现为欧姆接触图案109a。这里,像素电极113a还可用作漏极。也就是说,本发明可使用像素电极113a作为漏极,而不用形成单独的漏极。

[0055] 可将大透明像素电极113a设置在绝缘基板101的由栅极线104与数据线123交叉来界定的像素区域上。这里,像素电极113a可具有透明导电层的单层结构。数据线123可具有透明导电图案113b和金属图案115b的分层结构。源极123a可具有透明导电图案113c和金属图案115c的分层结构。这里,源极123a可从数据线123延伸出。

[0056] 平整层图案117a可只形成在数据线123和源极123a上,而不存在于栅极焊盘103a和数据焊盘103b(包括位于绝缘基板101的像素区域上的像素电极113a)上。因此,平整层图案117a可不形成在绝缘基板101的整个表面上,而是只存在于包括源极123a的数据线123上。这可使得开口的透射率增大。

[0057] 公共电极129可被分离(diverged)成多个。多个分离的公共电极129可与像素电极113a重叠,并且在两者之间夹有钝化层125。这里,公共电极129还可与数据线123重叠。

[0058] 因此,可经由多个公共电极129向每一个像素施加用于激活液晶的参考电压,即公共电压。公共电极129通过与大像素电极113a重叠,并且两者之间夹有钝化层125,从而可在每一个像素区域上形成边缘场。

[0059] 尽管未图示,但是可在包括公共电极129的绝缘基板101的整个表面上形成下取向层(lower alignment layer)(未图示)。

[0060] 尽管未图示,但是在结合至TFT基板(即绝缘基板101)的滤色器基板(未图示)(滤

色器基板与绝缘基板101之间有间隔)上,可形成黑矩阵(未图示)以用来阻挡光透射到除像素区域以外的区域中。

[0061] 在滤色器基板的像素区域上可形成红色、绿色和蓝色滤色器层(未图示)。这里,黑矩阵可形成在滤色器基板(未图示)上并且位于红色、绿色和蓝色滤色器层之间。

[0062] 这里,在将滤色器基板结合至绝缘基板101(即TFT基板)之后,可将黑矩阵设置成与绝缘基板101的除像素区域以外的区域重叠,所述除像素区域以外的区域例如是TFT T、栅极线104和数据线123。这里,本发明可以不单独形成漏极接触孔,因为像素电极113a用作漏极。因此,在不形成漏极接触孔的情况下,能减少很多由黑矩阵覆盖的区域,这可使得开口率和透射率最大化。

[0063] 尽管未图示,但是可在滤色器基板(未图示)上形成上取向层(upper alignment layer)(未图示)以使得液晶沿预定方向对齐。

[0064] 因此,当通过TFT T向像素电极113a施加数据信号时,可在像素电极113a与被施加公共电压的公共电极129之间形成边缘场。响应于该边缘场,在绝缘基板101与滤色器基板(未图示)之间水平排列的液晶分子可由于介电各向异性而旋转。液晶分子的旋转角度可改变透过像素区域传输的光的透射率,从而实现渐变(gradation)。

[0065] 因此,按照依据本发明的用于FFS模式LCD装置的阵列基板,能通过用在制造FFS模式LCD装置时同时形成像素电极和漏极以便容许应用在最上层上形成公共电极的结构的方式,以去除(省略)漏极接触孔结构,从而最大化开口率和透射率。

[0066] 另外,按照根据本发明的用于FFS模式LCD装置的阵列基板,平整层可只形成于数据线上,而不是形成在绝缘基板的整个表面上,从而可使得开口的透射率增加很多。

[0067] 以下,将参考图7示意性给出在制造根据本发明的具有所述配置的FFS模式LCD装置的阵列基板时所使用的掩模工艺的描述。

[0068] 图7是示出在制造根据本发明的用于FFS模式LCD装置的阵列基板时所使用的掩模工艺的流程圖。

[0069] 如图7所示,在制造根据本发明的用于FFS模式LCD装置的阵列基板时所使用的掩模工艺可包括:第一掩模工艺151,在绝缘基板101上形成栅极线104、栅极103、栅极焊盘103a和数据焊盘103b;第二掩模工艺153,在栅极103上形成有源层110;第三掩模工艺155,形成数据线123和大像素电极113a,数据线123包括在有源层110上的源极123a,大像素电极113a与源极123a隔开并且位于由数据线123和栅极线104互相交叉而界定的像素区域上;第四掩模工艺157,形成用于暴露栅极焊盘103a和数据焊盘103b的栅极焊盘接触孔(未图示;参见图8J的标号127a)和数据焊盘接触孔(未图示;参见图8J的标号127b);和第五掩模工艺159,形成栅极焊盘连接图案129a、数据焊盘连接图案129b和与像素电极113a对应的公共电极129。

[0070] 以下,将给出制造根据本发明的用于FFS模式LCD装置的阵列基板的方法的描述。

[0071] 图8A至8J是示出根据本发明的用于FFS模式LCD装置的阵列基板的制造工艺的截面图。

[0072] 参考图8A,可在透明绝缘基板101上界定包括开关区域的多个像素区域,且可用溅射方式在绝缘基板101上沉积第一导电金属层(未图示)。这里,第一导电金属层可由从包括铝(Al)、钨(W)、铜(Cu)、钼(Mo)、铬(Cr)、钛(Ti)、钨化钼(MoW)、钛化钼(MoTi)和铜/钛化钼

(Cu/MoTi)的群组中选择的导电金属制成。

[0073] 尽管未图示,但是可将具有高透射率的光刻胶涂布在第一金属导电层(未图示)上以形成第一光感膜(未图示)。

[0074] 然后,可利用光刻通过第一掩模工艺(参见图6的151)来图案化第一光感膜(未图示),形成第一光感图案(未图示)。

[0075] 接着,可利用第一光感图案作为蚀刻掩模而选择性地蚀刻第一金属导电层,从而在绝缘基板101上形成栅极103、栅极焊盘103a和数据焊盘103b。这里,栅极103可从栅极线104延伸出。

[0076] 然后,参考图8B,可移除第一光感图案。然后,可在具有栅极103的绝缘基板101的整个表面上形成由氮化硅(SiNx)或氧化硅(SiO₂)形成的栅绝缘层105。

[0077] 参考图8C,可在栅绝缘层105上顺序地沉积非晶硅层(a-Si:H)107和欧姆接触层109。这里,欧姆接触层109可通过使用钛化钼(MoTi)或含杂质的非晶硅层(n+或p+)来制成。以下,将给出其中欧姆接触层109由钛化钼(MoTi)制成的示例的描述。

[0078] 尽管未图示,可将具有高透射率的光刻胶涂布在欧姆接触层109上,以形成第二光感膜(未图示)。

[0079] 然后,可利用光刻通过第二掩模工艺(参见图6的153)来图案化第二光感膜,从而形成第二光感图案(未图示)。

[0080] 参考图8D,可利用第二光感图案作为蚀刻掩模而选择性地蚀刻非晶硅层(a-Si:H)107和欧姆接触层109,形成包括非晶硅图案107a和欧姆接触图案109a的有源层110。

[0081] 参考图8E,在去除第二光感图案之后,可用溅射方式在具有有源层110的绝缘基板101的整个表面上顺序地沉积第一透明导电层113和第二金属导电层115。这里,第一透明导电层113可用从包括氧化铟锡(ITO)和氧化铟锌(IZO)的群组中选择的一种物质制成。另外,第二金属导电层115可用从包括铝(Al)、钨(W)、铜(Cu)、钼(Mo)、铬(Cr)、钛(Ti)、钨化钼(MoW)、钛化钼(MoTi)和铜/钛化钼(Cu/MoTi)的群组中选择的一种导电金属制成。

[0082] 然后,在第二金属导电层115上可形成具有光敏性的平整层117。平整层117可用从诸如光敏亚克力(photoacryl)之类的具有光敏性的有机绝缘材料中选择的一种材料制成。

[0083] 然后,可利用包括遮光图案120a和半透明图案120b的半色调掩模(half-tone mask)120,通过将红外线照射到平整层117上来执行曝光工艺。这里,半色调掩模120的遮光图案120a可位于与用于形成包括源极的数据线的区域对应的平整层117上。半透明图案120b可位于与像素电极形成区域对应的平整层117上。另一方面,还可使用利用光的衍射效应的衍射掩模,诸如狭缝掩模或其他类型的衍射掩模,来替代半色调掩模。

[0084] 参考图8F,在曝光工艺之后,可执行显影工艺来选择性地移除平整层117,以便形成与包括源极的数据线的形成区域对应的平整图案117a和与像素电极形成区域对应的虚拟(dummy)平整图案117b。这里,由于平整图案117a处遮光,所以平整图案117a的厚度可保持不变。然而,由于光在虚拟平整图案117b处透射传播,所以虚拟平整图案117b可被移除预定的厚度。也就是说,虚拟平整图案117b可比平整图案117a更薄。

[0085] 参考图8G,可利用平整图案117a和虚拟平整图案117b作为蚀刻掩模来选择性地蚀刻第二金属导电层115和第一透明导电层113,以便在平整图案117a下面形成数据线123和从数据线123延伸出的源极123a。这里,源极123a和数据线123可具有第一透明导电层图案

113b、113c和第二金属导电层图案115b、115c的分层结构。另外,平整图案117a可只形成在包括源极123a的数据线123上。

[0086] 参考图8H,在固化(curing)平整图案117a和虚拟平整图案117b之后,可执行灰化(ashing)工艺来完全移除虚拟平整图案117b,从而暴露下虚拟金属导电图案(lower dummy metal conductive pattern)113a。这里,也可沿厚度方向移除一部分平整图案117a。

[0087] 参考图8I,可通过湿式蚀刻工艺移除暴露的虚拟金属导电图案113a,从而在绝缘基板101的像素区域上形成大像素电极113a。这里,可将像素电极113a设置在由数据线123和栅极线104互相交叉而界定的像素区域上。

[0088] 参考图8J,可在具有像素电极113a的绝缘基板101的整个表面上设置无机绝缘材料或有机绝缘材料,从而形成钝化层125。然后,可将具有高透射率的光刻胶涂布在钝化层125上,以形成第三光感膜(未图示)。

[0089] 尽管未图示,可利用光刻通过第四掩模工艺(参见图6的157)来执行曝光和显影工艺,以移除第三光感膜(未图示),从而形成第三光感图案(未图示)。

[0090] 接着,可通过利用第三光感图案作为蚀刻掩模来选择性地蚀刻钝化层125和下栅绝缘层105,形成用于暴露栅极焊盘103a的栅极焊盘接触孔127a和用于暴露数据焊盘103b的数据焊盘接触孔127b。

[0091] 然后,可移除第三光感图案,且可用DC(直流)磁控溅射方式在具有栅极焊盘接触孔127a和数据焊盘接触孔127b的绝缘基板101的整个表面上沉积第二透明导电层(未图示)。这里,第二透明导电层可用包括ITO和IZO的透明材料之一制成。

[0092] 可将具有高透射率的光刻胶涂布在第二透明导电层上,以形成第四光感膜(未图示)。

[0093] 可利用光刻通过第五掩模工艺(参见图6的159)来执行曝光和显影工艺,以移除第四光感膜,从而形成第四光感图案(未图示)。

[0094] 仍然参考图8J,可利用第四光感图案作为蚀刻掩模来蚀刻第二透明导电层,从而同时形成栅极焊盘连接图案129a和数据焊盘连接图案129b以及彼此间隔分离的多个公共电极129,栅极焊盘连接图案129a和数据焊盘连接图案129b分别通过栅极焊盘接触孔127a和数据焊盘接触孔127b电连接至栅极焊盘103a和数据焊盘103b。

[0095] 然后,尽管未图示,可移除第四光感图案,且可在包括多个公共电极129的整个基板上形成下取向层(未图示),从而完成根据本发明的用于FFS模式LCD装置的阵列基板的制造工艺。

[0096] 另一方面,尽管未图示,在结合至绝缘基板101的滤色器基板(未图示)(滤色器基板与绝缘基板101之间有间隔)上的、除像素区域以外的区域上,可形成用来阻挡光透射的黑矩阵(未图示)。

[0097] 在滤色器基板的像素区域上可形成红色、绿色和蓝色滤色器层(未图示)。这里,黑矩阵可形成在滤色器基板上并且位于红色、绿色和蓝色滤色器层之间。

[0098] 这里,在将滤色器基板结合至绝缘基板101(即TFT基板)之后,可将黑矩阵设置成与绝缘基板101的除像素区域以外的区域重叠,例如与TFT T、栅极线104和数据线123重叠。这里,本发明可不单独形成漏极接触孔,因为像素电极113a用作漏极。

[0099] 因此,在不形成漏极接触孔的情况下,能减少很多由黑矩阵覆盖的区域,这可使得

开口率和透射率最大化。

[0100] 然后,尽管未图示,可在滤色器阵列基板(未图示)上形成使得液晶沿预定方向对齐的上取向层(未图示)。

[0101] 尽管未图示,可在绝缘基板101与滤色器基板之间形成液晶层(未图示),从而完成制造FFS模式LCD装置。

[0102] 因此,按照根据本发明的用于FFS模式LCD装置的阵列基板及其制造方法,能通过制造FFS模式LCD装置时同时形成像素电极和漏极以便容许应用在最上层上具有公共电极的结构的方式,以去除(省略)漏极接触孔结构,从而最大化开口率和透射率。

[0103] 按照根据本发明的用于FFS模式LCD装置的阵列基板及其制造方法,可同时形成像素电极和包括源极的数据线,因此可减少很多掩模的数量。另外,由于在源极与像素电极之间没有由于自对准而导致的重叠部分,因此不会导致偶数/奇数缺陷。

[0104] 此外,按照根据本发明的用于FFS模式LCD装置的阵列基板及其制造方法,平整层可只存在于数据线上,而不是在绝缘基板的整个表面上,从而可大幅增加开口的透射率。

[0105] 上述实施方式和优点仅仅是示例性的,且不被理解为本发明的限制。本说明书中的内容能容易地应用到其他类型的设备中。本说明书中的内容旨在为说明性的,且不限制权利要求的范围。许多供替代的选择、修改和变化对本领域的技术人员是显而易见的。可用不同的方式结合在此描述的示例性的实施方式的特点、结构、方法和其他特征,以便获得其他的和/或供选择的示例性实施方式。

[0106] 由于在不背离本发明的特征的情况下,可用多种形式呈现本发明的特点,所以还应当理解的是,除非另外指明,以上描述的实施方式不被上述任何细节限制,而是应当在所附权利要求书中所界定的范围内被广泛地理解,且因此旨在使所附权利要求书包括所有落在权利要求书或其等同物内的边界和范围的变化和修改。

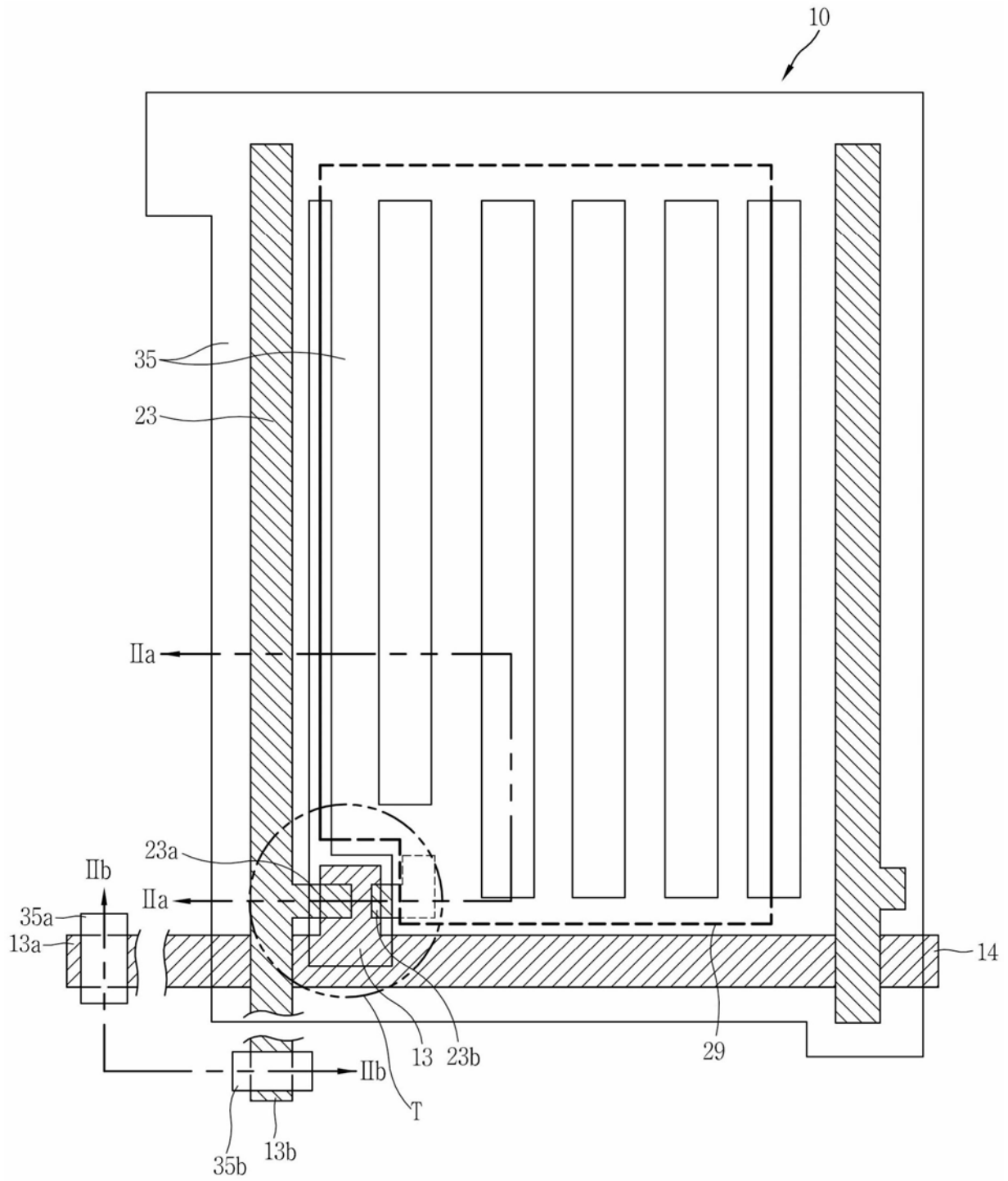


图1

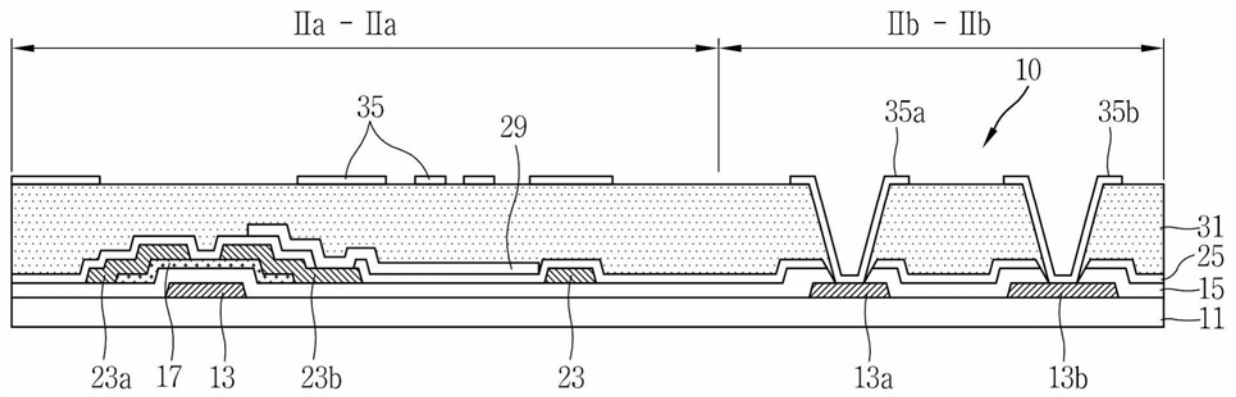


图2

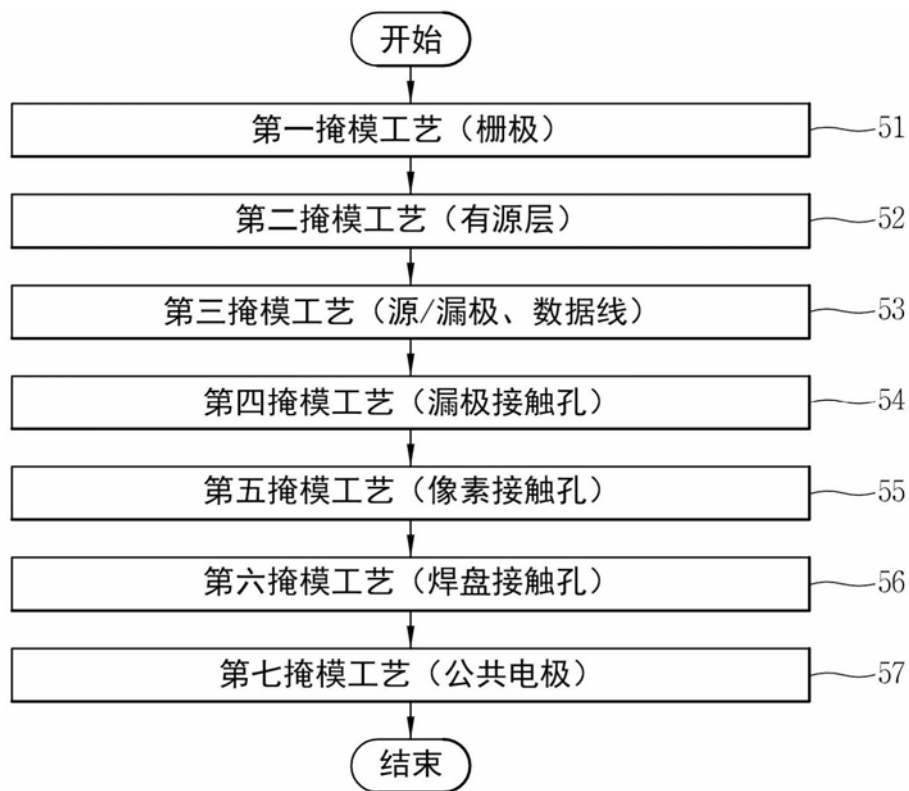


图3

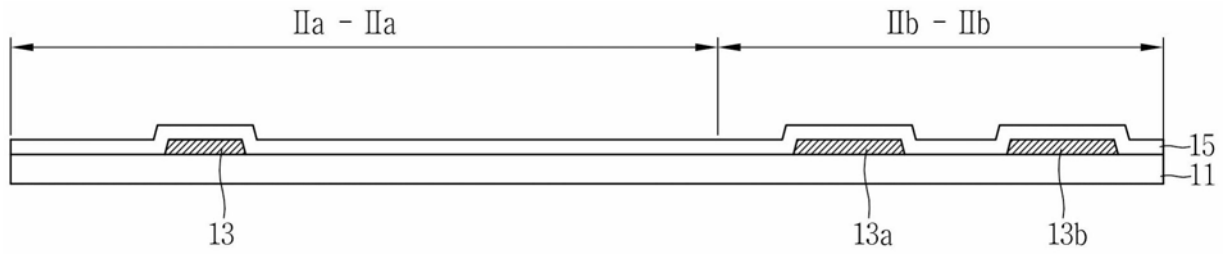


图4A

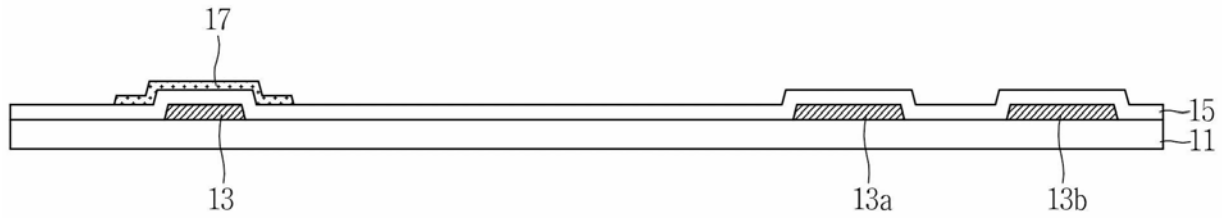


图4B

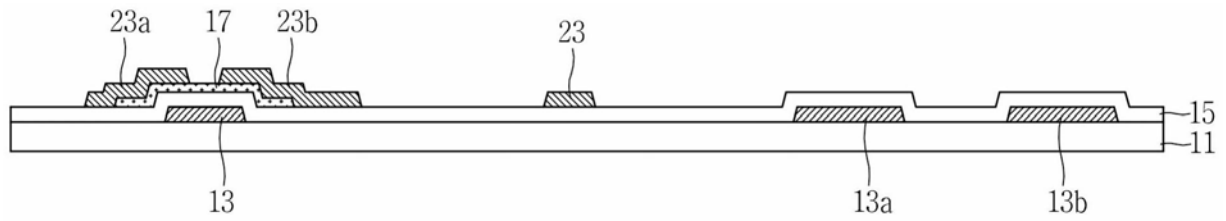


图4C

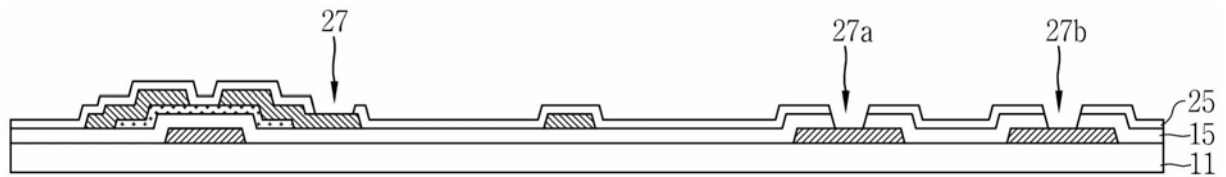


图4D

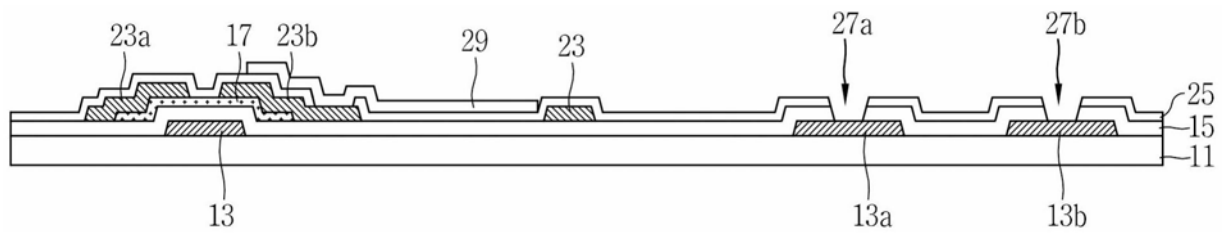


图4E

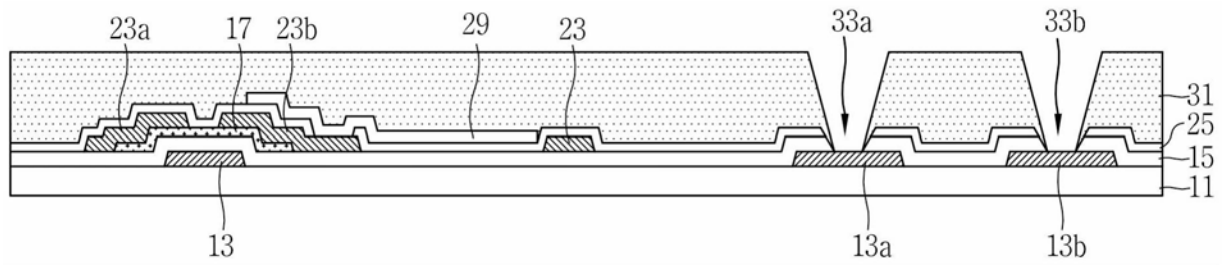


图4F

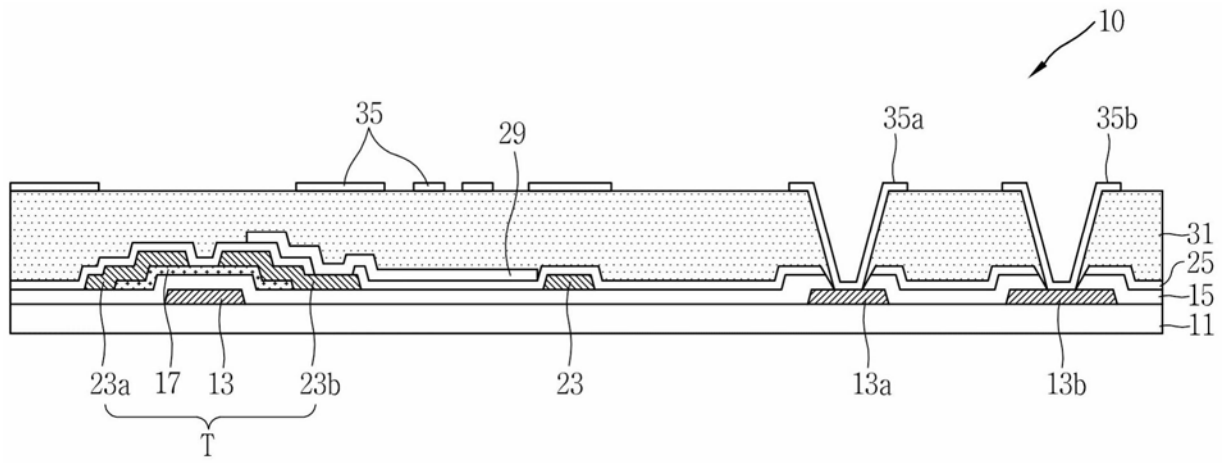


图4G

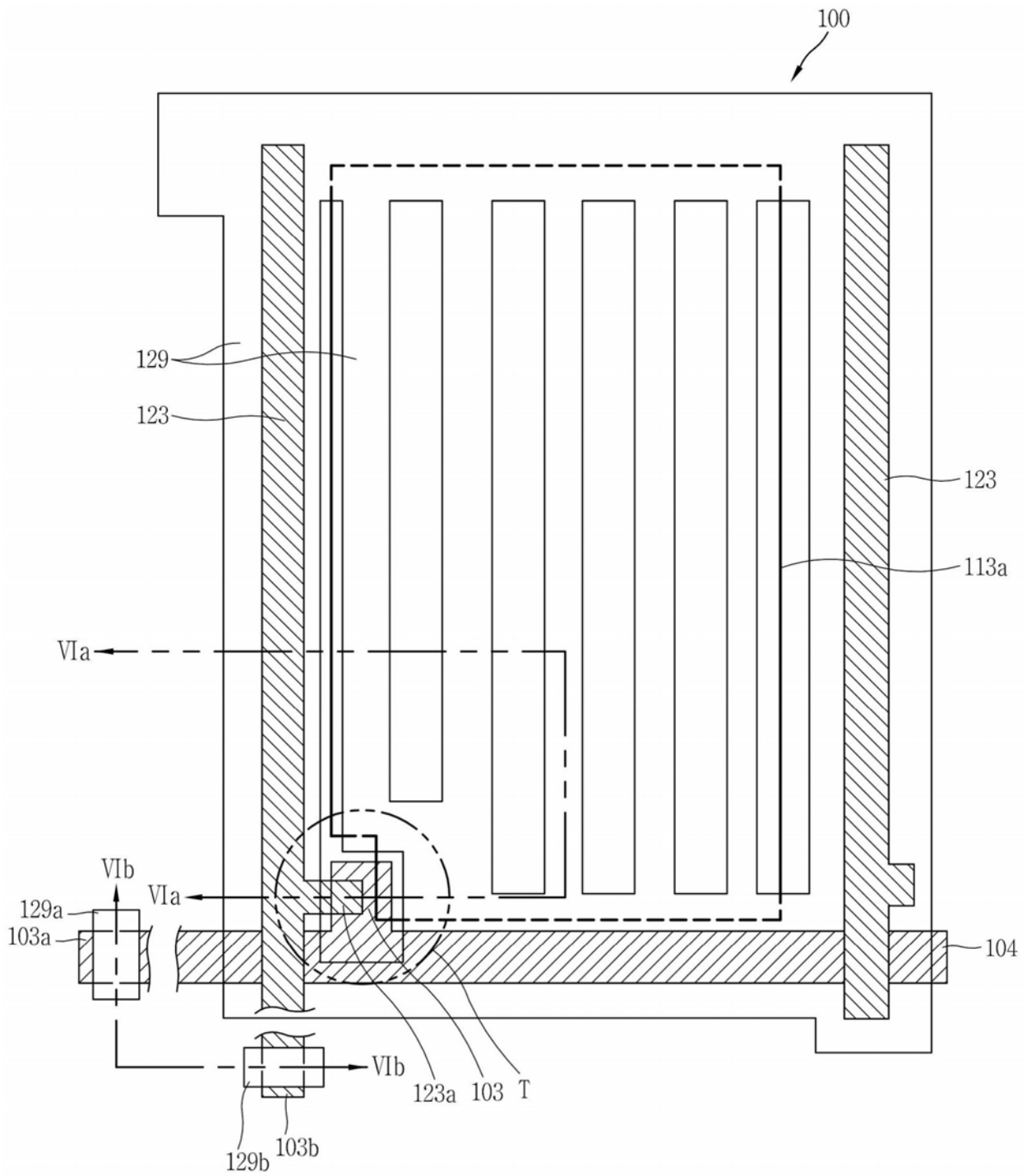


图5

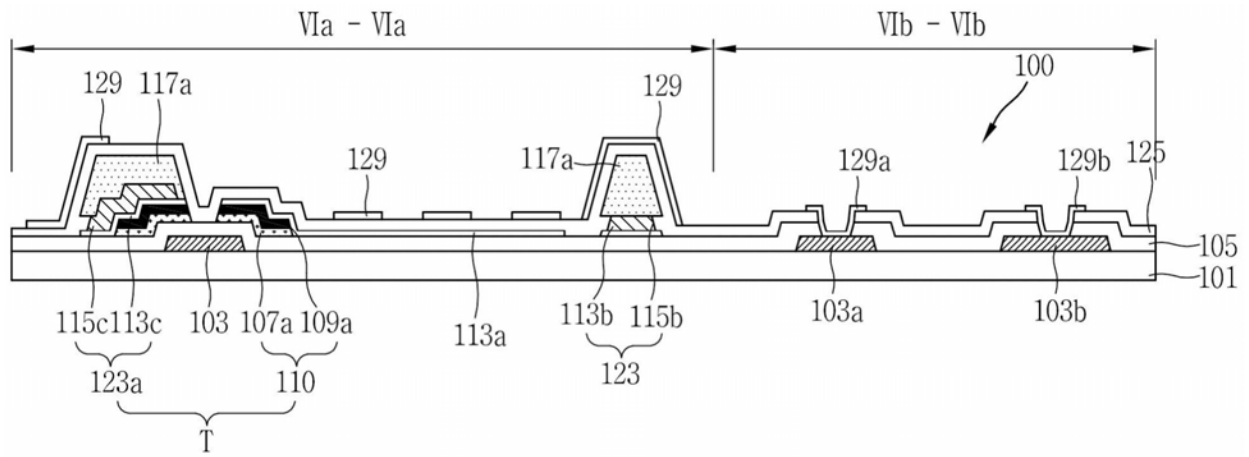


图6

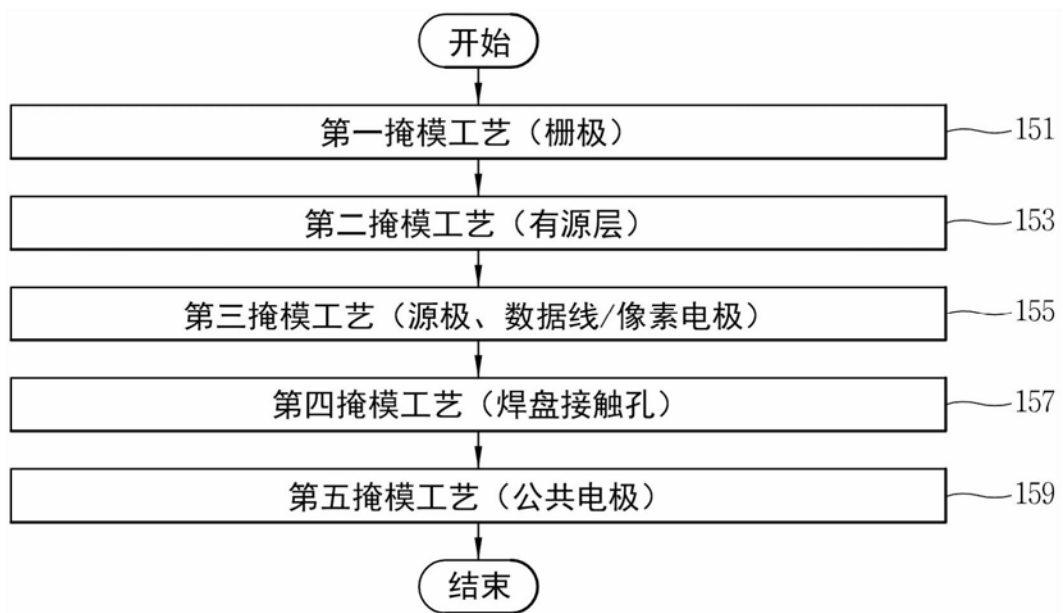


图7

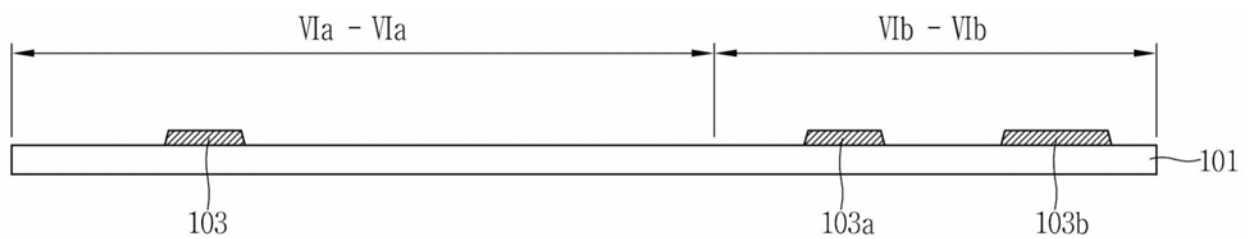


图8A

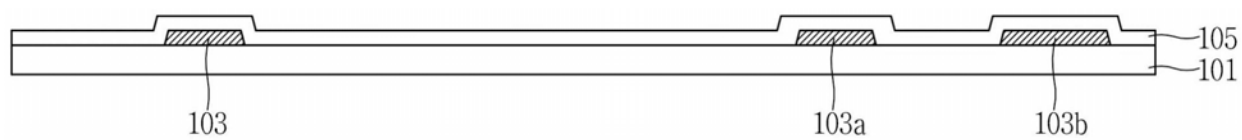


图8B

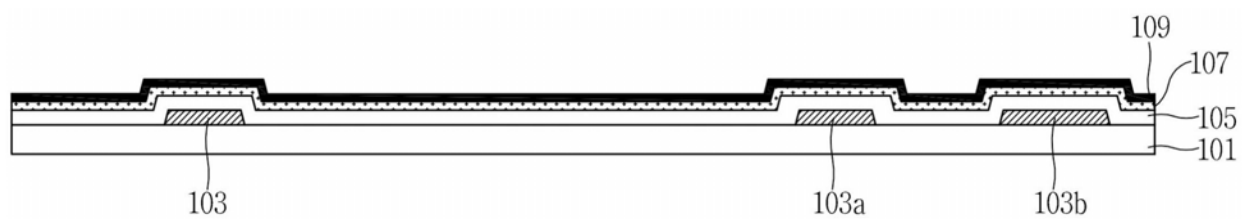


图8C

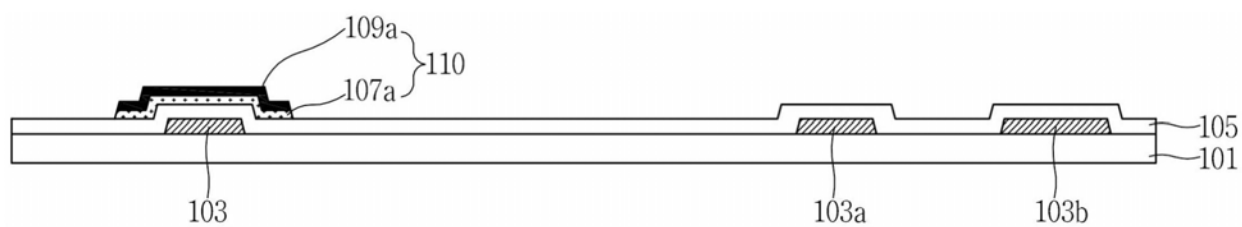


图8D

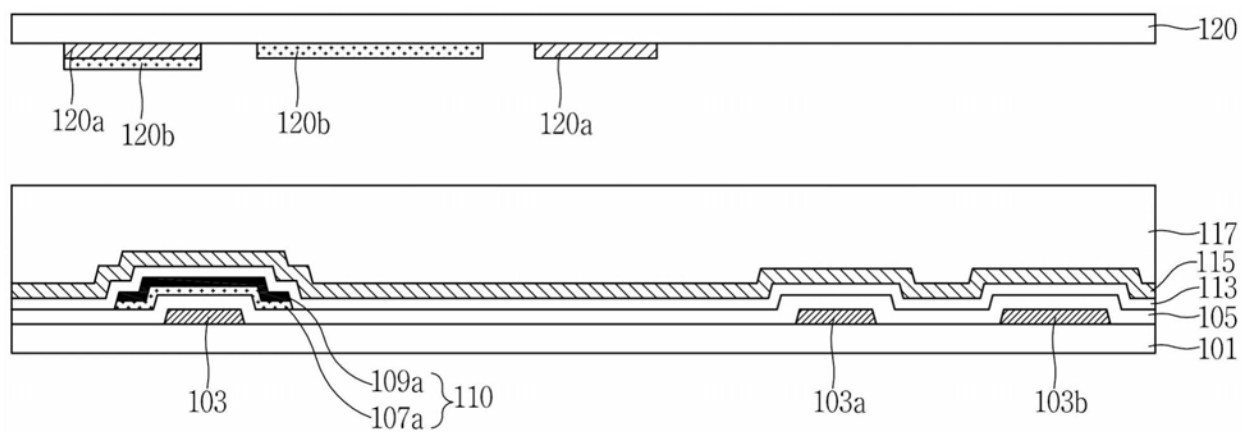


图8E

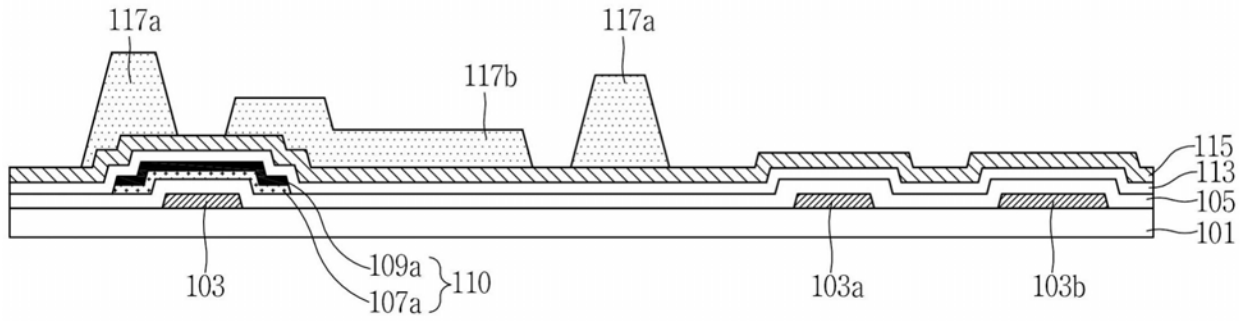


图8F

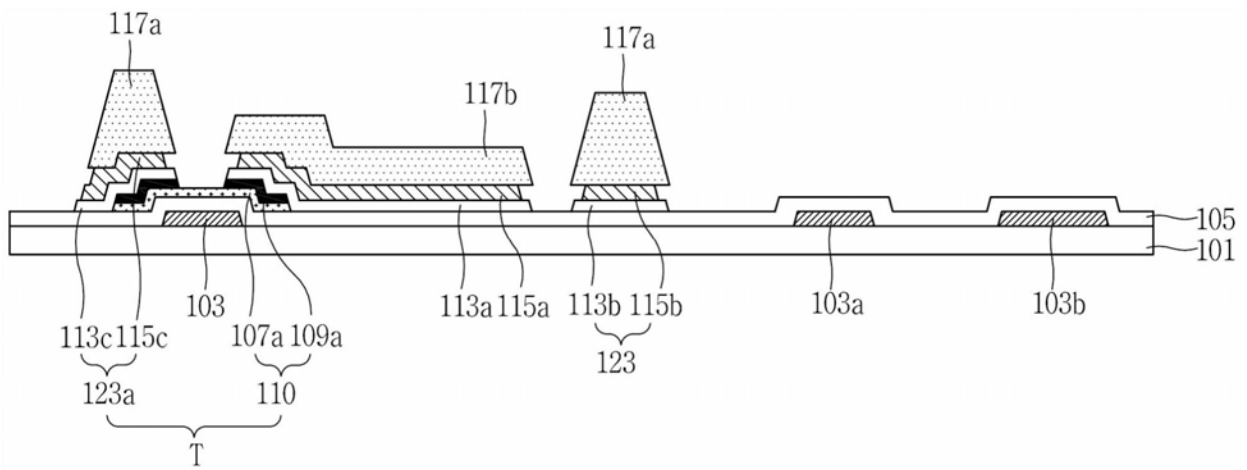


图8G

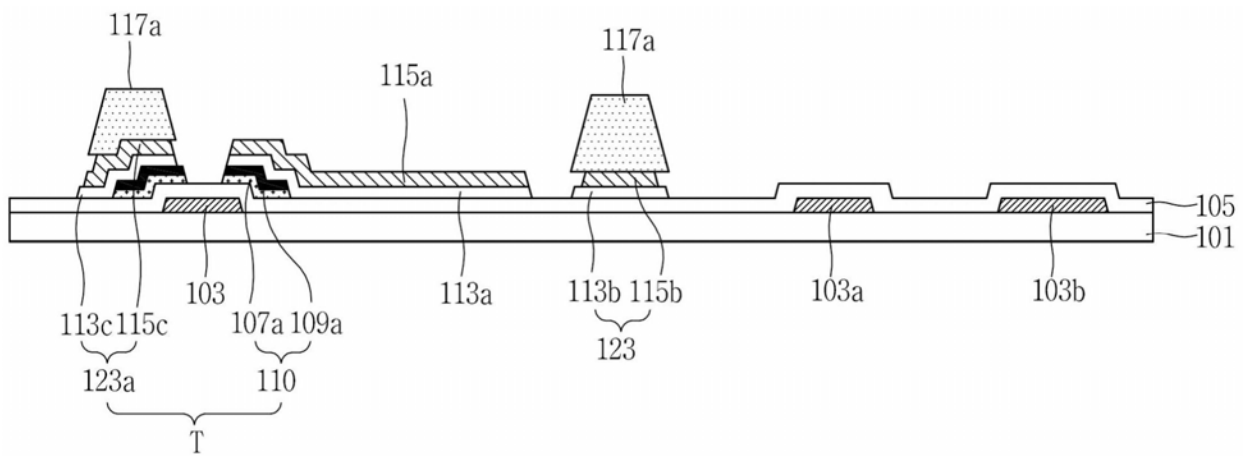


图8H

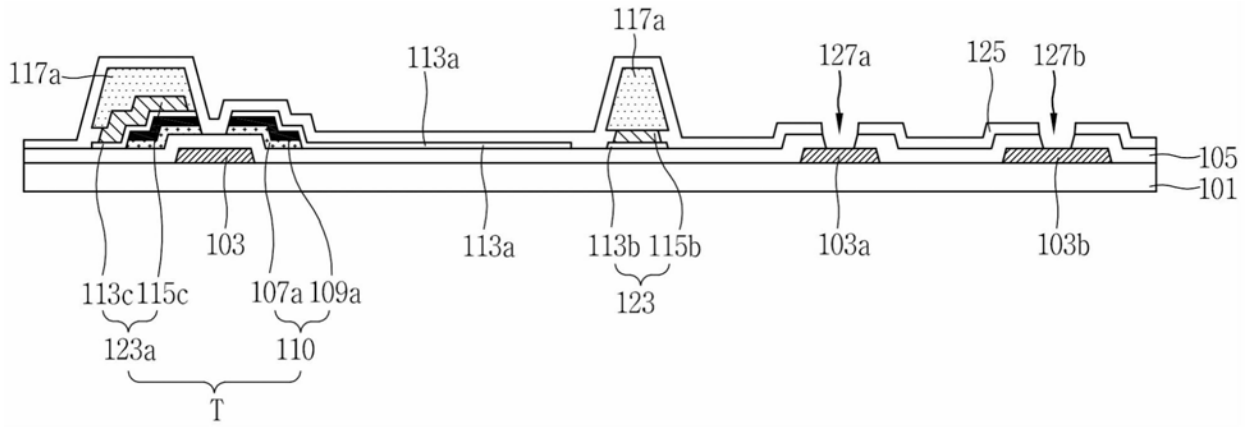


图8I

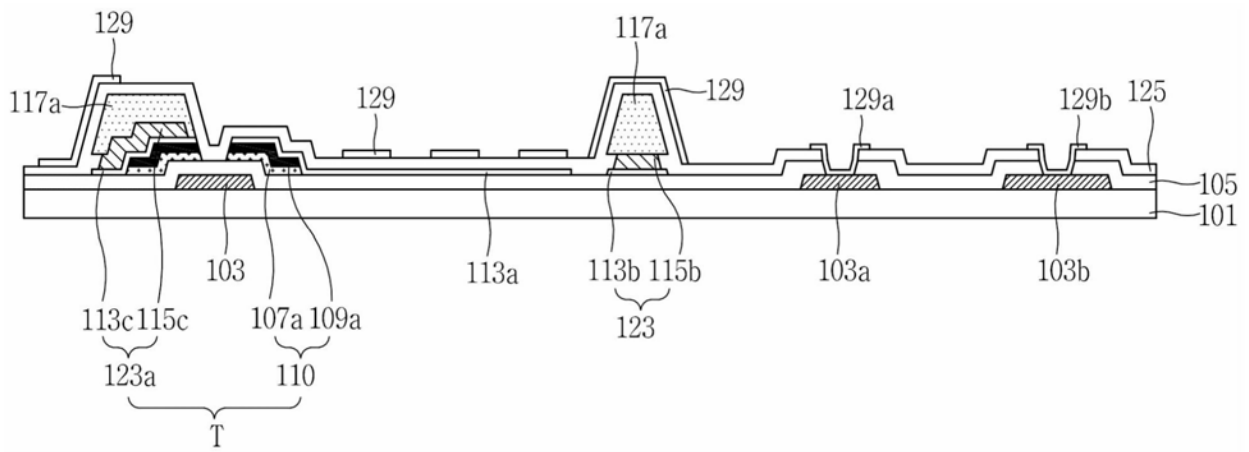


图8J

专利名称(译)	边缘场开关模式液晶显示装置的阵列基板及其制造方法		
公开(公告)号	CN103901686B	公开(公告)日	2018-07-27
申请号	CN201310697581.4	申请日	2013-12-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	朴文基		
发明人	朴文基		
IPC分类号	G02F1/1362 G02F1/1368 H01L27/12 H01L21/84		
代理人(译)	徐金国 赵静		
审查员(译)	刘志玲		
优先权	1020120153658 2012-12-26 KR		
其他公开文献	CN103901686A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及用于边缘场开关模式液晶显示装置的阵列基板及其制造方法，该阵列基板包括：在绝缘基板的一个表面上沿一个方向形成的栅极线；在从栅极线延伸出的栅极上形成的有源层；在有源层的一侧上形成的具有源极的数据线，该数据线通过与栅极线交叉来界定像素区域；在有源层的另一侧上形成的、与源极隔开的且在绝缘基板的像素区域上的大像素电极；在数据线和源极上形成的平整层；在具有平整层的绝缘基板的整个表面上形成的钝化层；和在钝化层上形成的且与像素电极和数据线重叠的公共电极。

