



(12) 发明专利申请

(10) 申请公布号 CN 103176317 A

(43) 申请公布日 2013. 06. 26

(21) 申请号 201310118866. 8

(22) 申请日 2013. 04. 07

(71) 申请人 合肥京东方光电科技有限公司

地址 230011 安徽省合肥市铜陵北路 2177 号

申请人 京东方科技集团股份有限公司

(72) 发明人 文锤源 黄强 朴台圭

(74) 专利代理机构 北京路浩知识产权代理有限公司 11002

代理人 王莹

(51) Int. Cl.

G02F 1/1343(2006. 01)

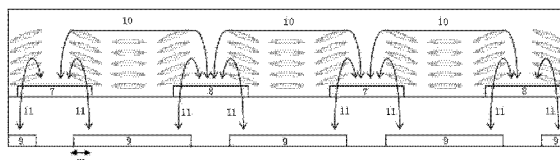
权利要求书1页 说明书3页 附图2页

(54) 发明名称

液晶像素电极结构、阵列基板及显示装置

(57) 摘要

本发明公开了一种液晶像素电极结构、阵列基板及显示装置,涉及显示技术领域。所述电极结构包括:第一像素电极和第二像素电极、以及公共电极,所述第一像素电极和第二像素电极依次间隔排布,且位于所述公共电极上方,所述第一像素电极和第二像素电极的驱动电压不同,且分别与所述公共电极之间形成相等的电压差绝对值。本发明中两种像素电极相互可以产生电场,同时这两种电极也可以分别与公共电极产生电场,两种电场综合起来可降低驱动电压的需求,减少能耗。此外,本发明中公共电极采用狭缝电极,光透过率得到提升。



1. 一种液晶像素电极结构,其特征在于,包括:第一像素电极和第二像素电极、以及公共电极,所述第一像素电极和第二像素电极依次间隔排布,且位于所述公共电极上方,所述第一像素电极和第二像素电极的驱动电压不同,且分别与所述公共电极之间形成相等的电压差绝对值。

2. 如权利要求 1 所述的液晶像素电极结构,其特征在于,所述公共电极为狭缝电极。

3. 如权利要求 2 所述的液晶像素电极结构,其特征在于,所述狭缝电极的开口位置对应于所述第一像素电极或者所述第二像素电极的位置。

4. 如权利要求 3 所述的液晶像素电极结构,其特征在于,所述开口的面积小于相应的所述第一像素电极或者所述第二像素电极的面积。

5. 如权利要求 1 所述的液晶像素电极结构,其特征在于,所述第一像素电极和第二像素电极由 ITO 材料制成。

6. 如权利要求 1 所述的液晶像素电极结构,其特征在于,所述公共电极由 ITO 材料制成。

7. 如权利要求 1 所述的液晶像素电极结构,其特征在于,所述电极结构还包括位于所述公共电极与所述第一像素电极及第二像素电极之间的钝化层。

8. 一种阵列基板,其特征在于,包括如权利要求 1-7 任一项所述的液晶像素电极结构。

9. 一种显示装置,其特征在于,包括如权利要求 8 所述的阵列基板。

液晶像素电极结构、阵列基板及显示装置

技术领域

[0001] 本发明涉及显示技术领域，具体涉及一种液晶像素电极结构、阵列基板及显示装置。

背景技术

[0002] 在液晶显示技术中，AD-SDS(ADvanced Super Dimension Switch, 高级超维场转换技术，简称ADS)模式以透过率高、宽视角、响应速度快和功耗低的优点逐渐取代TN(Twisted Nematic)液晶模式，成为液晶显示领域的重要技术之一。

[0003] 基于ADS模式的显示器通过同一平面内狭缝电极边缘所产生的电场以及狭缝电极层与板状电极层间产生的电场形成多维电场，使液晶盒内狭缝电极间、电极正上方所有取向液晶分子都能够产生旋转，从而提高了液晶工作效率并增大了透光效率。高级超维场转换技术可以提高 TFT-LCD 产品的画面品质，具有高分辨率、高透过率、低功耗、宽视角、高开口率、低色差、无挤压水波纹(push Mura)等优点。

[0004] 现有ADS模式显示面板的结构如图1所示，包括彩膜基板2、阵列基板3、以及两者对盒之后灌注的液晶1，其中阵列基板3还包括像素电极4(相当于狭缝电极)、公共电极5、以及钝化层6。图1中虚线左边表示未加电压状态，右边表示加电压状态。当加电压时，盒内电场线呈抛物线状，液晶分子在电场线作用下发生扭曲旋转，从而达到控制光线的目的。现有ADS模式电极结构的透过率特性如图2中曲线所示，光透过率在像素电极的边缘处最大，而在相邻像素电极之间和像素电极中间处，光透过率极小。

[0005] 在现有的ADS模式中，采用单个像素电极完全覆盖公共电极的设计，电极通常是一层ITO薄膜，ITO透过率约为0.91，光线经过像素电极和公共电极两层ITO薄膜的透过率约为0.80，损耗接近0.20。此外，现有ADS模式中相邻像素电极之间和像素电极的中间位置电场较弱，需要较高的驱动电压以保证液晶驱动。

发明内容

[0006] (一)要解决的技术问题

[0007] 本发明要解决的技术问题是：提供一种能够提高现有ADS模式透过率，并降低驱动电压，减少能耗的液晶像素电极结构、阵列基板及显示装置。

[0008] (二)技术方案

[0009] 为解决上述问题，本发明提供一种液晶像素电极结构，其包括：第一像素电极和第二像素电极、以及公共电极，所述第一像素电极和第二像素电极依次间隔排布，且位于所述公共电极上方，所述第一像素电极和第二像素电极的驱动电压不同，且分别与所述公共电极之间形成相等的电压差绝对值。

[0010] 优选地，所述公共电极为狭缝电极。

[0011] 优选地，所述狭缝电极的开口位置对应于所述第一像素电极或者所述第二像素电极的位置。

[0012] 优选地,所述开口的面积小于相应的所述第一像素电极或者所述第二像素电极的面积。

[0013] 优选地,所述第一像素电极和第二像素电极由 ITO 材料制成。

[0014] 优选地,所述公共电极由 ITO 材料制成。

[0015] 优选地,所述电极结构还包括位于所述公共电极与所述第一像素电极及第二像素电极之间的钝化层。

[0016] 本发明还提供一种阵列基板,包括上述的电极结构。

[0017] 本发明还提供一种显示装置,包括上述的阵列基板。

[0018] (三)有益效果

[0019] 本发明中两种像素电极相互可以产生电场,同时这两种电极也可以分别与公共电极产生电场,两种电场综合起来可降低驱动电压的需求,减少能耗。此外,本发明中公共电极采用狭缝电极,光透过率得到提升。

附图说明

[0020] 图 1 是现有 ADS 模式显示面板的结构图;

[0021] 图 2 是现有 ADS 模式电极结构的透过率特性曲线;

[0022] 图 3 是本发明提供的一种 ADS 模式下的液晶像素电极结构图;

[0023] 图 4 是本发明一种实施例中所需提供的驱动电压的示意图;

[0024] 图 5 是本发明提供的一种 ADS 模式电极结构的透过率特性曲线。

具体实施方式

[0025] 下面结合附图和实施例,对本发明的具体实施方式作进一步详细描述。以下实施例用于说明本发明,但不用来限制本发明的范围。

[0026] 图 3 是本发明提供的一种 ADS 模式下的液晶像素电极结构图,包括:第一像素电极 7 和第二像素电极 8、以及公共电极 9,所述第一像素电极 7 和第二像素电极 8 依次间隔排布,且位于所述公共电极 9 上方。

[0027] 所述第一像素电极 7 和第二像素电极 8 的驱动电压不同,它们之间会产生电场,其电场线标记为 10。同时,第一像素电极 7 和第二像素电极 8 又分别与公共电极 9 之间产生电场,其电场线标记为 11。

[0028] 本发明中,第一像素电极 7 和第二像素电极 8 分别与公共电极 9 之间形成相等的电压差。例如,为第一像素电极 7 和第二像素电极 8 提供的驱动电压分别为 8v 和 0v,为公共电极 9 提供的驱动电压为 4v,那么第一像素电极 7 和第二像素电极 8 之间的电压差为 8v,而这两种像素电极与公共电极 9 之间的电压差绝对值均为 4v。图 4 是本实施例所需提供的驱动电压的示意图。

[0029] 现有 ADS 模式中相邻像素电极之间和像素电极的中间位置电场较弱,需要较高的驱动电压来保证液晶驱动。本发明中得益于第一像素电极 7 和第二像素电极 8 之间的电场作用,通过两种电场(10 和 11)的综合作用,降低了对驱动电压的需求,减少了能耗。

[0030] 其中,第一像素电极 7 和第二像素电极 8 由 ITO 材料制成,公共电极 9 也由 ITO 材料制成,所述电极结构还包括位于公共电极 9 与第一像素电极 7 及第二像素电极 8 之间的

钝化层。

[0031] 本发明中的公共电极 9 为狭缝电极,所述狭缝电极的开口位置对应于所述第一像素电极 7 或者第二像素电极 8 的位置。较优地,所述开口的面积小于相应的第一像素电极 7 或者第二像素电极 8 的面积。

[0032] 由于公共电极被刻蚀掉一部分区域,使得光线无需透过两层 ITO 电极,提升了透过率。同时,由于公共电极的面积减少,可降低储存电容 C,减小耗电量,进一步降低能耗。

其中存储电容 $C = \epsilon \frac{S}{d}$, ϵ 为介电常数, S 为公共电极与相应的像素电极重叠的面积, d 为公共电极与像素电极之间的距离。

[0033] 本发明提供的 ADS 模式电极结构的透过率特性曲线如图 5 所示,从图中可以看出,与现有技术相比,相邻像素电极之间和像素电极中间处的光透过率得到了提升。

[0034] 本发明还提供一种阵列基板,所述阵列基板包括上述的电极结构。本发明还提供一种显示装置,所述显示装置包括上述的阵列基板。

[0035] 以上所述仅是本发明的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本发明技术原理的前提下,还可以做出若干改进和替换,这些改进和替换也应视为本发明的保护范围。

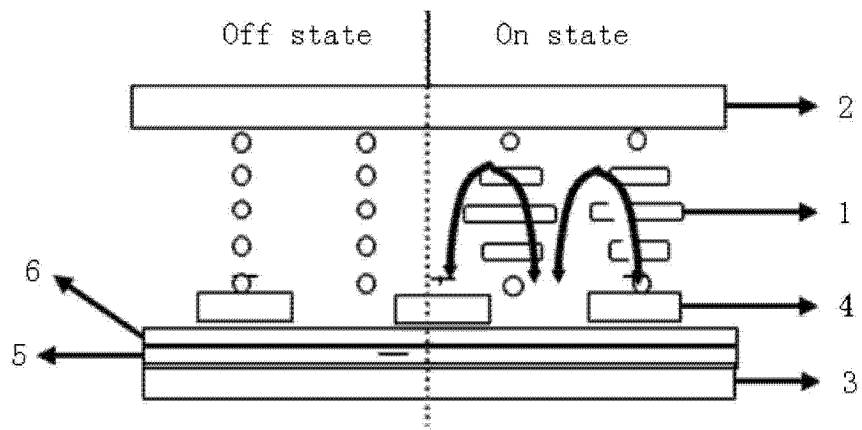


图 1

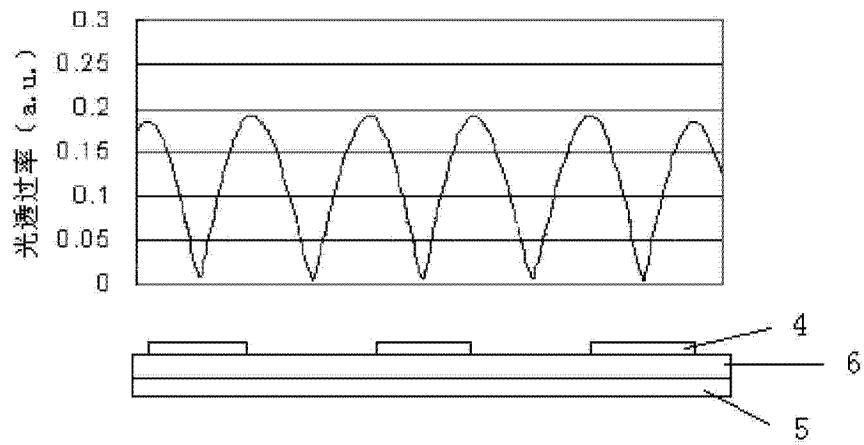


图 2

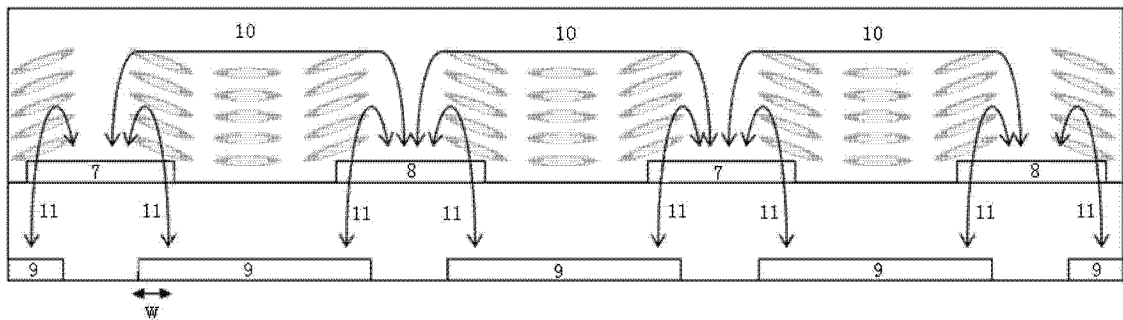


图 3

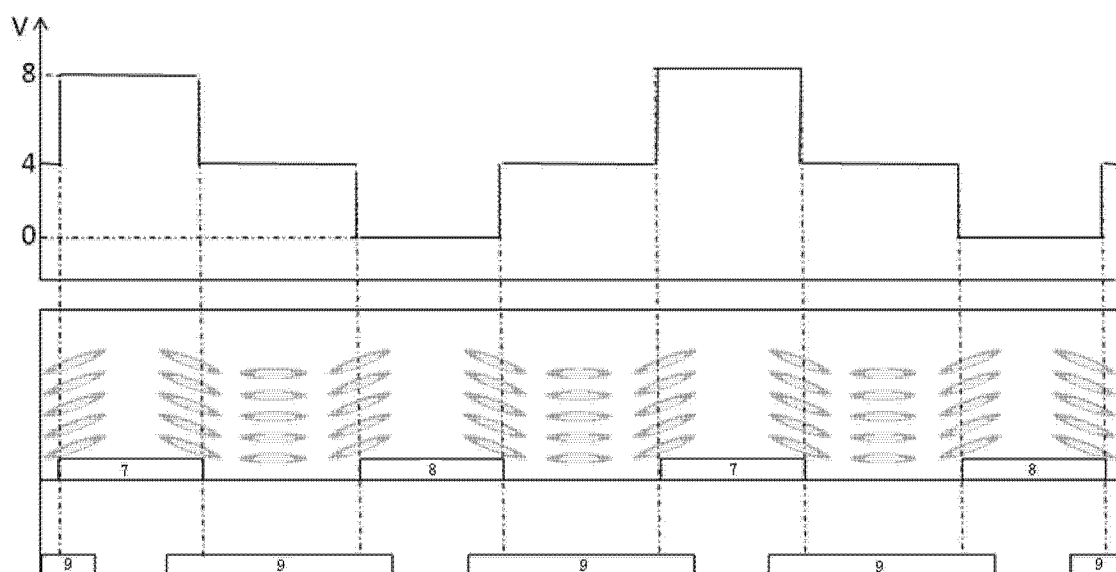


图 4

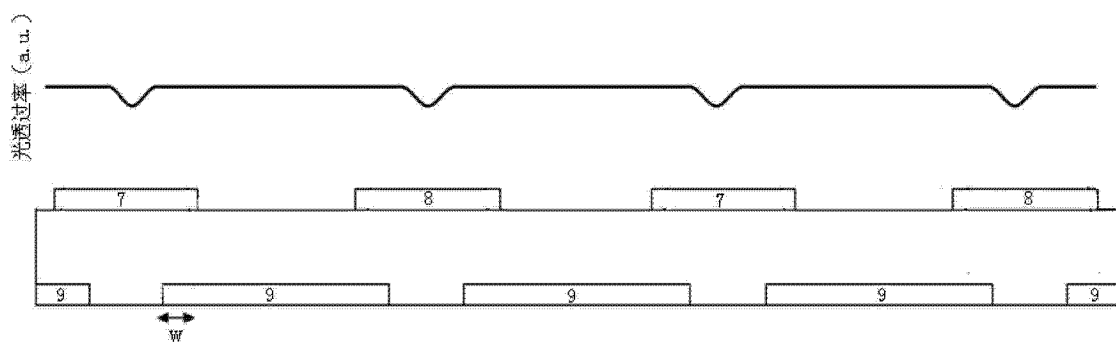


图 5

专利名称(译)	液晶像素电极结构、阵列基板及显示装置		
公开(公告)号	CN103176317A	公开(公告)日	2013-06-26
申请号	CN201310118866.8	申请日	2013-04-07
[标]申请(专利权)人(译)	合肥京东方光电科技有限公司 京东方科技集团股份有限公司		
申请(专利权)人(译)	合肥京东方光电科技有限公司 京东方科技集团股份有限公司		
当前申请(专利权)人(译)	合肥京东方光电科技有限公司 京东方科技集团股份有限公司		
[标]发明人	文锺源 黄强 朴台圭		
发明人	文锺源 黄强 朴台圭		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/133707 G02F1/134309 G02F1/134363 G02F1/13439 G02F2001/134318 G02F2001/134372 G02F2201/40		
代理人(译)	王莹		
其他公开文献	CN103176317B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种液晶像素电极结构、阵列基板及显示装置，涉及显示技术领域。所述电极结构包括：第一像素电极和第二像素电极、以及公共电极，所述第一像素电极和第二像素电极依次间隔排布，且位于所述公共电极上方，所述第一像素电极和第二像素电极的驱动电压不同，且分别与所述公共电极之间形成相等的电压差绝对值。本发明中两种像素电极相互可以产生电场，同时这两种电极也可以分别与公共电极产生电场，两种电场综合起来可降低驱动电压的需求，减少能耗。此外，本发明中公共电极采用狭缝电极，光透过率得到提升。

