



(12)发明专利

(10)授权公告号 CN 110021278 B

(45)授权公告日 2020.04.24

(21)申请号 201910165202.4

(22)申请日 2019.03.05

(65)同一申请的已公布的文献号

申请公布号 CN 110021278 A

(43)申请公布日 2019.07.16

(73)专利权人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 田新斌 徐向阳

(74)专利代理机构 深圳市德力知识产权代理事务所 44265

代理人 林才桂 鞠骁

(51)Int.Cl.

G09G 3/36(2006.01)

(56)对比文件

CN 109064964 A, 2018.12.21,
KR 20180036425 A, 2018.04.09,
US 2019058029 A1, 2019.02.21,
CN 104966500 A, 2015.10.07,

审查员 姜坤良

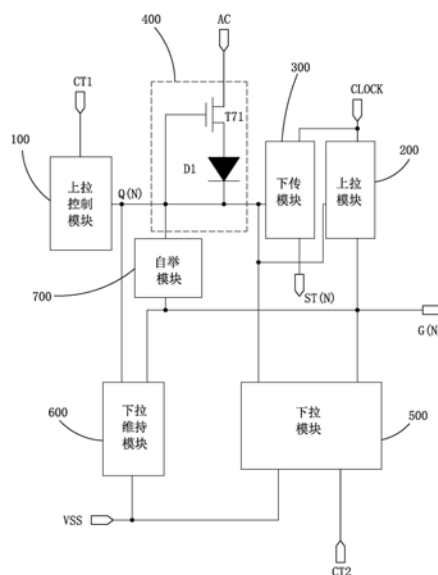
权利要求书2页 说明书5页 附图5页

(54)发明名称

GOA电路及液晶显示面板

(57)摘要

本发明提供一种GOA电路及液晶显示面板。本发明的GOA电路在每一级GOA单元中设置一个充电模块,该充电模块包括第七十一薄膜晶体管及二极管,第七十一薄膜晶体管的栅极电性连接上拉控制模块、上拉模块及下传模块之间的连接点也即第一节点,源极接入交流输入信号,漏极电性连接二极管的正极,二极管的负极电性连接第一节点,该交流输入信号的高低电位时刻分别与该级GOA单元接入的时钟信号的高低电位时刻对应,从而利用充电模块在第一节点为高电位时持续为其充电,避免因第一节点漏电导致电路失效,使GOA电路具有较高的高温温度限度,可靠性较高。



1. 一种GOA电路,其特征在于,包括多个级联的GOA单元,每一级GOA单元均包括上拉控制模块(100)、上拉模块(200)、下传模块(300)及充电模块(400);

设N为正整数,在第N级GOA单元中,

所述上拉控制模块(100)接入第一启动信号(CT1)并电性连接第一节点(Q(N)),用于在第一启动信号(CT1)的控制下上拉第一节点(Q(N))的电位;

所述上拉模块(200)电性连接第一节点(Q(N))并接入时钟信号(Clock),用于在第一节点(Q(N))的电位的控制下利用时钟信号(Clock)输出扫描信号(G(N));

所述下传模块(300)电性连接第一节点(Q(N))并接入时钟信号(Clock),用于在第一节点(Q(N))的电位的控制下利用时钟信号(Clock)输出级传信号(ST(N));

所述充电模块(400)包括第七十一薄膜晶体管(T71)及二极管(D1),所述第七十一薄膜晶体管(T71)的栅极电性连接第一节点(Q(N)),源极接入交流输入信号(AC),漏极电性连接二极管(D1)的正极,所述二极管(D1)的负极电性连接第一节点(Q(N));同一级GOA单元中,当时钟信号(Clock)为高电位时交流输入信号(AC)为高电位,当时钟信号(Clock)为低电位时交流输入信号(AC)为低电位。

2. 如权利要求1所述的GOA电路,其特征在于,所述交流输入信号(AC)的高电位为40-50V。

3. 如权利要求1所述的GOA电路,其特征在于,所述上拉模块(200)包括第二十一薄膜晶体管(T21);所述第二十一薄膜晶体管(T21)的栅极电性连接第一节点(Q(N)),源极接入时钟信号(Clock),漏极输出扫描信号(G(N))。

4. 如权利要求1所述的GOA电路,其特征在于,所述下传模块(300)包括第二十二薄膜晶体管(T22);所述第二十二薄膜晶体管(T22)的栅极电性连接第一节点(Q(N)),源极接入时钟信号(Clock),漏极输出级传信号(ST(N))。

5. 如权利要求1所述的GOA电路,其特征在于,每一级GOA单元还包括下拉模块(500);所述下拉模块(500)电性连接第一节点(Q(N))并接入第二启动信号(CT2)、扫描信号(G(N))及恒压低电位(VSS),用于在第二启动信号(CT2)的控制下将第一节点(Q(N))及扫描信号(G(N))的电位下拉至恒压低电位(VSS)。

6. 如权利要求5所述的GOA电路,其特征在于,每一级GOA单元还包括下拉维持模块(600);所述下拉维持模块(600)电性连接第一节点(Q(N))并接入扫描信号(G(N))及恒压低电位(VSS),用于在第一节点(Q(N))为低电位时将第一节点(Q(N))及扫描信号(G(N))的电位维持在恒压低电位(VSS)。

7. 如权利要求1所述的GOA电路,其特征在于,每一级GOA单元还包括自举模块(700);所述自举模块(700)电性连接第一节点(Q(N))并接入扫描信号(G(N)),用于在扫描信号(G(N))输出期间使所述第一节点(Q(N))的电位抬升并保持抬升后的电位。

8. 如权利要求1所述的GOA电路,其特征在于,在第一级GOA单元中,所述第一启动信号(CT1)为起始信号(STV),在除了第一级GOA单元外的第N级GOA单元中,所述第一启动信号(CT1)为第N-1级GOA单元的级传信号(ST(N-1))及第N-1级GOA单元的扫描信号(G(N-1))。

9. 如权利要求5所述的GOA电路,其特征在于,在最后一级GOA单元中,所述第二启动信号(CT2)为起始信号(STV),在除了最后一级GOA单元外的第N级GOA单元中,所述第二启动信号(CT2)为第N+1级GOA单元的扫描信号(G(N+1))。

10. 一种液晶显示面板,其特征在于,包括如权利要求1-9任一项所述的GOA电路。

GOA电路及液晶显示面板

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种GOA电路及液晶显示面板。

背景技术

[0002] 在显示技术领域,液晶显示装置(Liquid Crystal Display,LCD)等平板显示装置已经逐步取代阴极射线管(Cathode Ray Tube,CRT)显示装置。液晶显示装置具有机身薄、省电、无辐射等众多优点,得到了广泛的应用。

[0003] 现有市场上的液晶显示器大部分为背光型液晶显示器,其包括液晶显示面板及背光模组(backlight module)。液晶显示面板的工作原理是在薄膜晶体管基板(Thin Film Transistor Array Substrate,TFT Array Substrate)与彩色滤光片(Color Filter,CF)基板之间灌入液晶分子,并在两片基板上分别施加像素电压和公共电压,通过像素电压和公共电压之间形成的电场控制液晶分子的旋转方向,以将背光模组的光线折射出来产生画面。

[0004] 主动式液晶显示器中,每个像素电性连接一个薄膜晶体管(TFT),薄膜晶体管的栅极(Gate)连接至水平扫描线,漏极(Drain)连接至垂直方向的数据线,源极(Source)则连接至像素电极。在水平扫描线上施加足够的电压,会使电性连接至该条水平扫描线上的所有TFT打开,从而数据线上的信号电压能够写入像素,控制不同液晶的透光度进而达到控制色彩与亮度的效果。目前主动式液晶显示面板水平扫描线的驱动主要由外接的集成电路板(Integrated Circuit,IC)来完成,外接的IC可以控制各级水平扫描线的逐级充电和放电。

[0005] 而GOA技术(Gate Driver on Array)即阵列基板行驱动技术,是可以运用液晶显示面板的阵列制程将栅极驱动电路制作在TFT阵列基板上,实现对栅极逐行扫描的驱动方式。GOA技术能减少外接IC的焊接(bonding)工序,有机会提升产能并降低产品成本,而且可以使液晶显示面板更适合制作窄边框或无边框的显示产品。

[0006] 判定GOA电路设计架构的好坏,很重要的一个测试标准就是量测各种信赖性条件下的GOA限度(margin)。在高温条件下GOA电路中薄膜晶体管的电流增大,导致如图1所示,GOA电路中上拉控制模块、上拉模块及下传模块的连接点也即第一节点处的漏电流较大,可能导致级传信号及扫描信号无法正常输出,导致GOA电路失效。

发明内容

[0007] 本发明的目的在于提供一种GOA电路,具有较高的高温温度限度,可靠性较高。

[0008] 本发明的另一目的在于提供一种液晶显示面板,其GOA电路具有较高的高温温度限度,可靠性较高。

[0009] 为实现上述目的,本发明首先提供一种GOA电路,包括多个级联的GOA单元,每一级GOA单元均包括上拉控制模块、上拉模块、下传模块及充电模块;

[0010] 设N为正整数,在第N级GOA单元中,

[0011] 所述上拉控制模块接入第一启动信号并电性连接第一节点,用于在第一启动信号

的控制下上拉第一节点的电位；

[0012] 所述上拉模块电性连接第一节点并接入时钟信号，用于在第一节点的电位的控制下利用时钟信号输出扫描信号；

[0013] 所述下传模块电性连接第一节点并接入时钟信号，用于在第一节点的电位的控制下利用时钟信号输出级传信号；

[0014] 所述充电模块包括第七十一薄膜晶体管及二极管，所述第七十一薄膜晶体管的栅极电性连接第一节点，源极接入交流输入信号，漏极电性连接二极管的正极，所述二极管的负极电性连接第一节点；同一级GOA单元中，当时钟信号为高电位时交流输入信号为高电位，当时钟信号为低电位时交流输入信号为低电位。

[0015] 所述交流输入信号的高电位为40-50V。

[0016] 所述上拉模块包括第二十一薄膜晶体管；所述第二十一薄膜晶体管的栅极电性连接第一节点，源极接入时钟信号，漏极输出扫描信号。

[0017] 所述下传模块包括第二十二薄膜晶体管；所述第二十二薄膜晶体管的栅极电性连接第一节点，源极接入时钟信号，漏极输出级传信号。

[0018] 每一级GOA单元还包括下拉模块；所述下拉模块电性连接第一节点并接入第二启动信号、扫描信号及恒压低电位，用于在第二启动信号的控制下将第一节点及扫描信号的电位下拉至恒压低电位。

[0019] 每一级GOA单元还包括下拉维持模块；所述下拉维持模块电性连接第一节点并接入扫描信号及恒压低电位，用于在第一节点为低电位时将第一节点及扫描信号的电位维持在恒压低电位。

[0020] 每一级GOA单元还包括自举模块；所述自举模块电性连接第一节点并接入扫描信号，用于在扫描信号输出期间使所述第一节点的电位抬升并保持抬升后的电位。

[0021] 在第一级GOA单元中，所述第一启动信号为起始信号，在除了第一级GOA单元外的第N级GOA单元中，所述第一启动信号为第N-1级GOA单元的级传信号及第N-1级GOA单元的扫描信号。

[0022] 在最后一级GOA单元中，所述第二启动信号为起始信号，在除了最后一级GOA单元外的第N级GOA单元中，所述第二启动信号为第N+1级GOA单元的扫描信号。

[0023] 本发明还提供一种液晶显示面板，包括上述的GOA电路。

[0024] 本发明的有益效果：本发明的GOA电路在每一级GOA单元中设置一个充电模块，该充电模块包括第七十一薄膜晶体管及二极管，第七十一薄膜晶体管的栅极电性连接上拉控制模块、上拉模块及下传模块之间的连接点也即第一节点，源极接入交流输入信号，漏极电性连接二极管的正极，二极管的负极电性连接第一节点，该交流输入信号的高低电位时刻分别与该级GOA单元接入的时钟信号的高低电位时刻对应，从而利用充电模块在第一节点为高电位时持续为其充电，避免因第一节点漏电导致电路失效，使GOA电路具有较高的高温温度限度，可靠性较高。本发明的液晶显示面板的GOA电路具有较高的高温温度限度，可靠性较高。

附图说明

[0025] 为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细

说明与附图,然而附图仅提供参考与说明用,并非用来对本发明加以限制。

[0026] 附图中,

[0027] 图1为现有的GOA电路的第一节点在常温及高温下的电压波形图;

[0028] 图2为本发明的GOA电路的结构示意图;

[0029] 图3为本发明的GOA电路的一实施例的电路图;

[0030] 图4为本发明的GOA电路的一实施例的第一级GOA电路的电路图;

[0031] 图5为本发明的GOA电路的一实施例的最后一级GOA电路的电路图。

具体实施方式

[0032] 为更进一步阐述本发明所采取的技术手段及其效果,以下结合本发明的优选实施例及其附图进行详细描述。

[0033] 请参阅图2,本发明提供一种GOA电路,包括多个级联的GOA单元,每一级GOA单元均包括上拉控制模块100、上拉模块200、下传模块300、充电模块400、下拉模块500、下拉维持模块600及自举模块700。

[0034] 设N为正整数,在第N级GOA单元中,所述上拉控制模块100接入第一启动信号CT1并电性连接第一节点Q(N),用于在第一启动信号CT1的控制下上拉第一节点Q(N)的电位。所述上拉模块200电性连接第一节点Q(N)并接入时钟信号Clock,用于在第一节点Q(N)的电位的控制下利用时钟信号Clock输出扫描信号G(N)。所述下传模块300电性连接第一节点Q(N)并接入时钟信号Clock,用于在第一节点Q(N)的电位的控制下利用时钟信号Clock输出级传信号ST(N)。所述充电模块400包括第七十一薄膜晶体管T71及二极管D1,所述第七十一薄膜晶体管T71的栅极电性连接第一节点Q(N),源极接入交流输入信号AC,漏极电性连接二极管D1的正极,所述二极管D1的负极电性连接第一节点Q(N)。所述下拉模块500电性连接第一节点Q(N)并接入第二启动信号CT2、扫描信号G(N)及恒压低电位VSS,用于在第二启动信号CT2的控制下将第一节点Q(N)及扫描信号G(N)的电位下拉至恒压低电位VSS。所述下拉维持模块600电性连接第一节点Q(N)并接入扫描信号G(N)及恒压低电位VSS,用于在第一节点Q(N)为低电位时将第一节点Q(N)及扫描信号G(N)的电位维持在恒压低电位VSS。所述自举模块700电性连接第一节点Q(N)并接入扫描信号G(N),用于在扫描信号G(N)输出期间使所述第一节点Q(N)的电位抬升并保持抬升后的电位。

[0035] 需要重点注意的是,同一级GOA单元中,当时钟信号Clock为高电位时交流输入信号AC为高电位,当时钟信号Clock为低电位时交流输入信号AC为低电位。

[0036] 具体地,所述交流输入信号AC的高电位为40-50V。优选地为40V。

[0037] 具体地,所述第七十一薄膜晶体管T71的大小可以依据需求进行适当调整。

[0038] 具体地,请参阅图3,在本发明的一实施例中,在除了第一级GOA单元外的第N级GOA单元中,所述第一启动信号CT1为第N-1级GOA单元的级传信号ST(N-1)及第N-1级GOA单元的扫描信号G(N-1)。在除了最后一级GOA单元外的第N级GOA单元中,所述第二启动信号CT2为第N+1级GOA单元的扫描信号G(N+1)。

[0039] 更进一步地,在图3所示的实施例中,在除了第一级及最后一级GOA单元外的第N级GOA单元中,

[0040] 所述上拉控制模块100包括第十一薄膜晶体管T11。所述第十一薄膜晶体管T11的

栅极接入第N-1级GOA单元的级传信号ST(N-1),源极接入第N-1级GOA单元的扫描信号G(N-1),漏极电性连接第一节点。

[0041] 所述上拉模块200包括第二十一薄膜晶体管T21。所述第二十一薄膜晶体管T21的栅极电性连接第一节点Q(N),源极接入时钟信号Clock,漏极输出扫描信号G(N)。

[0042] 所述下传模块300包括第二十二薄膜晶体管T22。所述第二十二薄膜晶体管T22的栅极电性连接第一节点Q(N),源极接入时钟信号Clock,漏极输出级传信号ST(N)。

[0043] 所述下拉模块500包括第三十一薄膜晶体管T31及第四十一薄膜晶体管T41。所述第三十一薄膜晶体管T31的栅极接入第N+1级GOA单元的扫描信号G(N+1),源极接入扫描信号G(N),漏极接入恒压低电位VSS。所述第四十一薄膜晶体管T41的栅极接入第N+1级GOA单元的扫描信号G(N+1),源极电性连接第一节点Q(N),漏极接入恒压低电位VSS。

[0044] 所述下拉维持模块600包括第三十二薄膜晶体管T32、第四十二薄膜晶体管T42及反相器610。所述第三十二薄膜晶体管T32的栅极电性连接反相器610的输出端,源极接入扫描信号G(N),漏极接入恒压低电位VSS。所述第四十二薄膜晶体管T42的栅极电性连接反相器610的输出端,源极电性连接第一节点Q(N),漏极接入恒压低电位VSS。所述反相器610的输入端电性连接第一节点Q(N)。

[0045] 所述自举模块700包括电容C1。所述电容C1的一端电性连接第一节点Q(N),另一端接入扫描信号G(N)。

[0046] 请参阅图4,图3所示的实施例中,在第一级GOA单元中,第十一薄膜晶体管T11的栅极及源极均接入起始信号STV。

[0047] 请参阅图5,图3所示的实施例中,在最后一级GOA单元中,第三十一薄膜晶体管T31及第四十一薄膜晶体管T41的栅极均接入起始信号STV。

[0048] 需要说明的是,本发明的GOA电路通过在每一级GOA单元中设置一个充电模块400,该充电模块400包括第七十一薄膜晶体管T71及二极管D1,第七十一薄膜晶体管T71的栅极电性连接上拉控制模块100、上拉模块200及下传模块300之间的连接点也即第一节点Q(N),源极接入交流输入信号AC,漏极电性连接二极管D1的正极,二极管D1的负极电性连接第一节点Q(N),并且该交流输入信号AC的高低电位时刻分别与该级GOA单元接入的时钟信号CLOCK的高低电位时刻对应,从而该GOA电路在工作时,当第一节点Q(N)为高电位时将第七十一薄膜晶体管T71导通,若在高温测试环境中,第一节点Q(N)存在漏电,当时钟信号CLOCK为高电位时交流输入信号AC也为高电位从而对第一节点Q(N)进行同步且持续的充电,避免因第一节点Q(N)漏电导致GOA电路无法正常产生扫描信号及级传信号而失效,从而使GOA电路具有较高的高温温度限度,可靠性较高,而二极管D1的存在能够防止第一节点Q(N)的电压高于交流输入信号AC的电压时反向导通的问题,保证充电模块400的正常工作。另外,在低温测试环境中,GOA电路中薄膜晶体管的电流较小,第一节点Q(N)存在充电不足的问题,该充电模块400的设置能够为第一节点Q(N)补充电压,增加GOA电路的可靠性。

[0049] 基于同一发明构思,本发明还提供一种液晶显示面板,包括上述的GOA电路。在此不再对GOA电路的结构进行重复性描述。本发明的液晶显示面板的GOA电路通过在每一级GOA单元中设置一个充电模块400,该充电模块400包括第七十一薄膜晶体管T71及二极管D1,第七十一薄膜晶体管T71的栅极电性连接上拉控制模块100、上拉模块200及下传模块300之间的连接点也即第一节点Q(N),源极接入交流输入信号AC,漏极电性连接二极管D1的

正极,二极管D1的负极电性连接第一节点Q(N),并且该交流输入信号AC的高低电位时刻分别与该级GOA单元接入的时钟信号CLOCK的高低电位时刻对应,从而该GOA电路在工作时,当第一节点Q(N)为高电位时将第七十一薄膜晶体管T71导通,若在高温测试环境中,第一节点Q(N)存在漏电,当时钟信号CLOCK为高电位时交流输入信号AC也为高电位从而对第一节点Q(N)进行同步且持续的充电,避免因第一节点Q(N)漏电导致GOA电路无法正常产生扫描信号及级传信号而失效,从而使GOA电路具有较高的高温温度限度,可靠性较高,而二极管D1的存在能够防止第一节点Q(N)的电压高于交流输入信号AC的电压时反向导通的问题,保证充电模块400的正常工作。另外,在低温测试环境中,GOA电路中薄膜晶体管的电流较小,第一节点Q(N)存在充电不足的问题,该充电模块400的设置能够为第一节点Q(N)补充电压,增加GOA电路的可靠性。

[0050] 综上所述,本发明的GOA电路在每一级GOA单元中设置一个充电模块,该充电模块包括第七十一薄膜晶体管及二极管,第七十一薄膜晶体管的栅极电性连接上拉控制模块、上拉模块及下传模块之间的连接点也即第一节点,源极接入交流输入信号,漏极电性连接二极管的正极,二极管的负极电性连接第一节点,该交流输入信号的高低电位时刻分别与该级GOA单元接入的时钟信号的高低电位时刻对应,从而利用充电模块在第一节点为高电位时持续为其充电,避免因第一节点漏电导致电路失效,使GOA电路具有较高的高温温度限度,可靠性较高。本发明的液晶显示面板的GOA电路具有较高的高温温度限度,可靠性较高。

[0051] 以上所述,对于本领域的普通技术人员来说,可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形,而所有这些改变和变形都应属于本发明权利要求的保护范围。

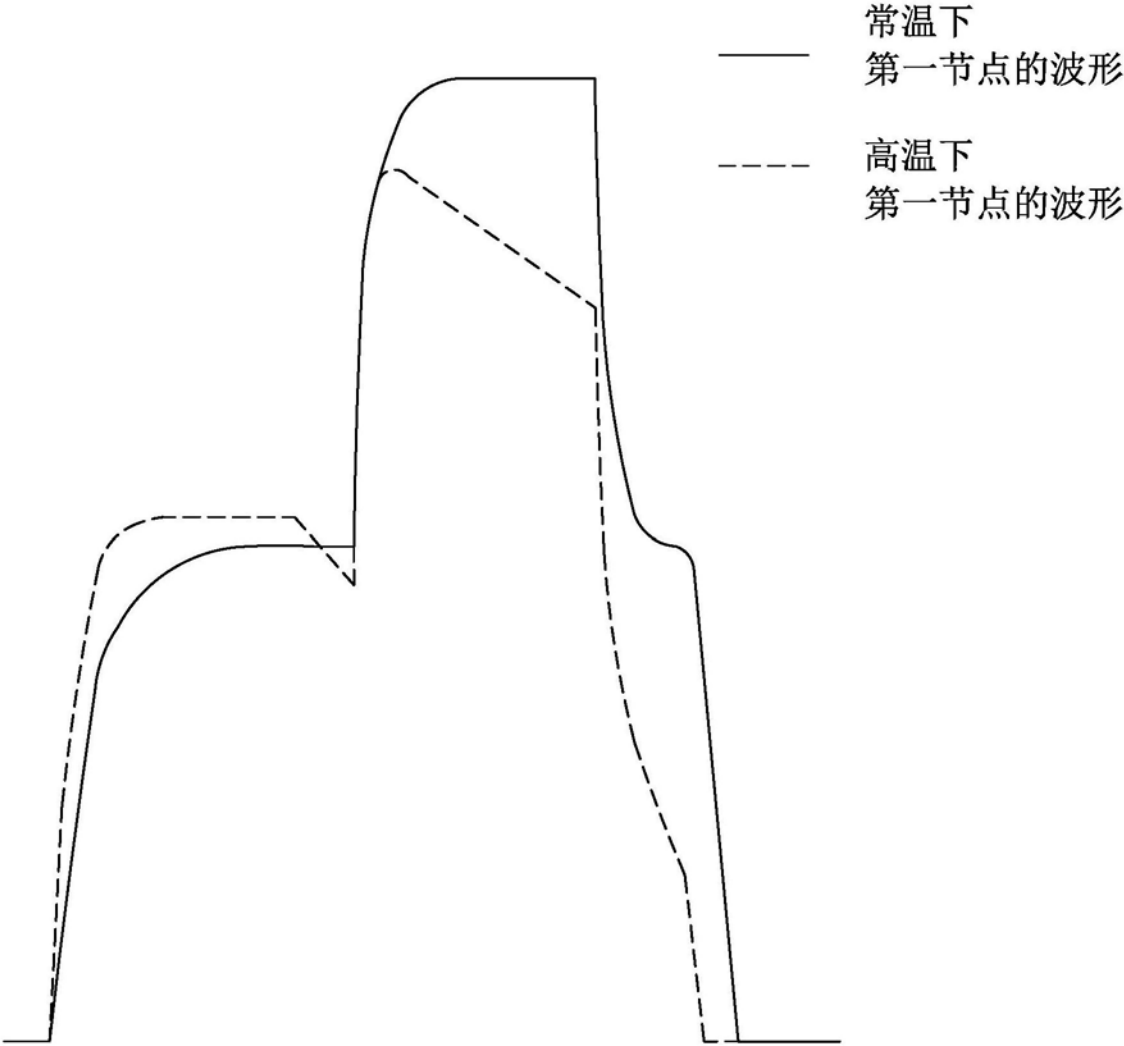


图1

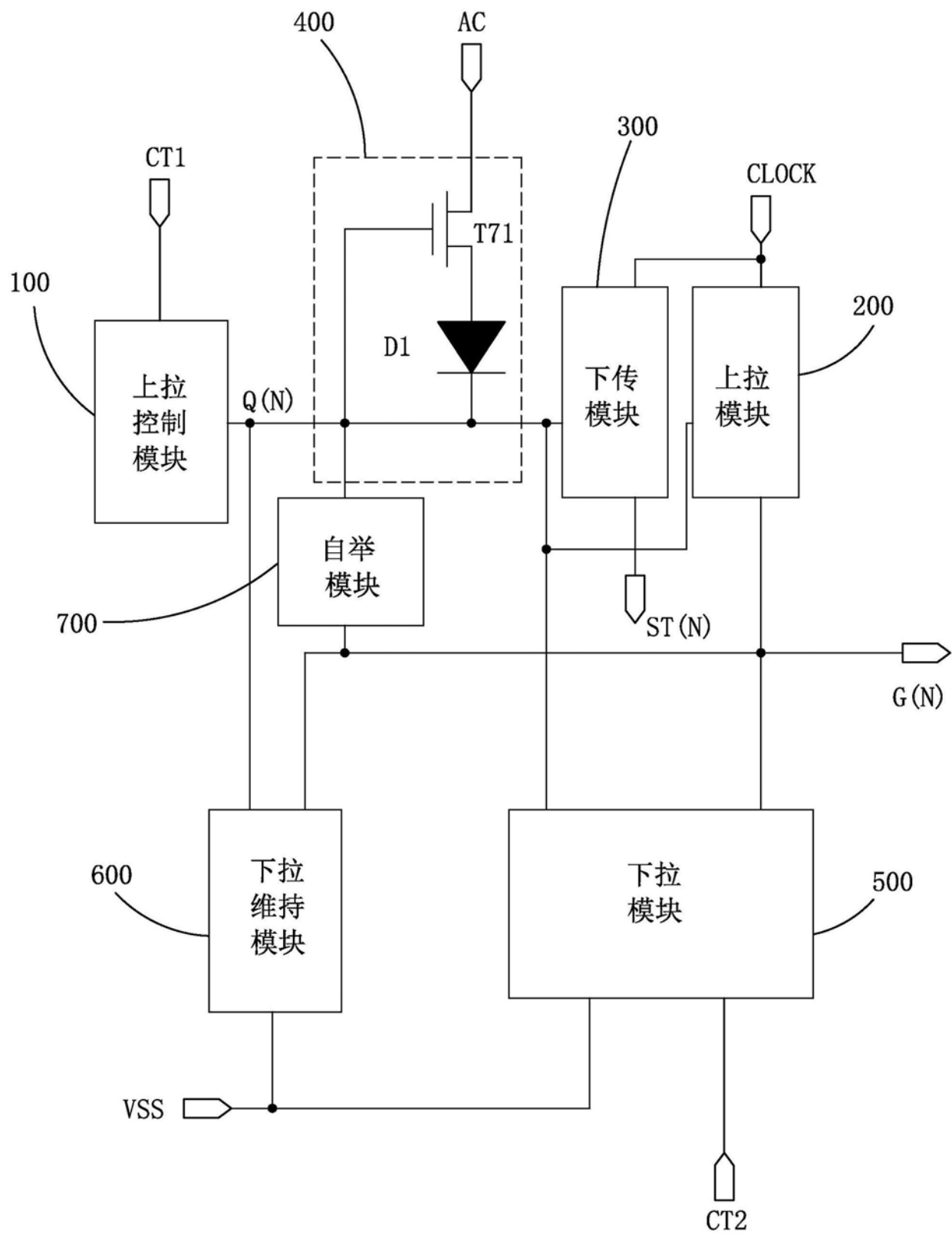


图2

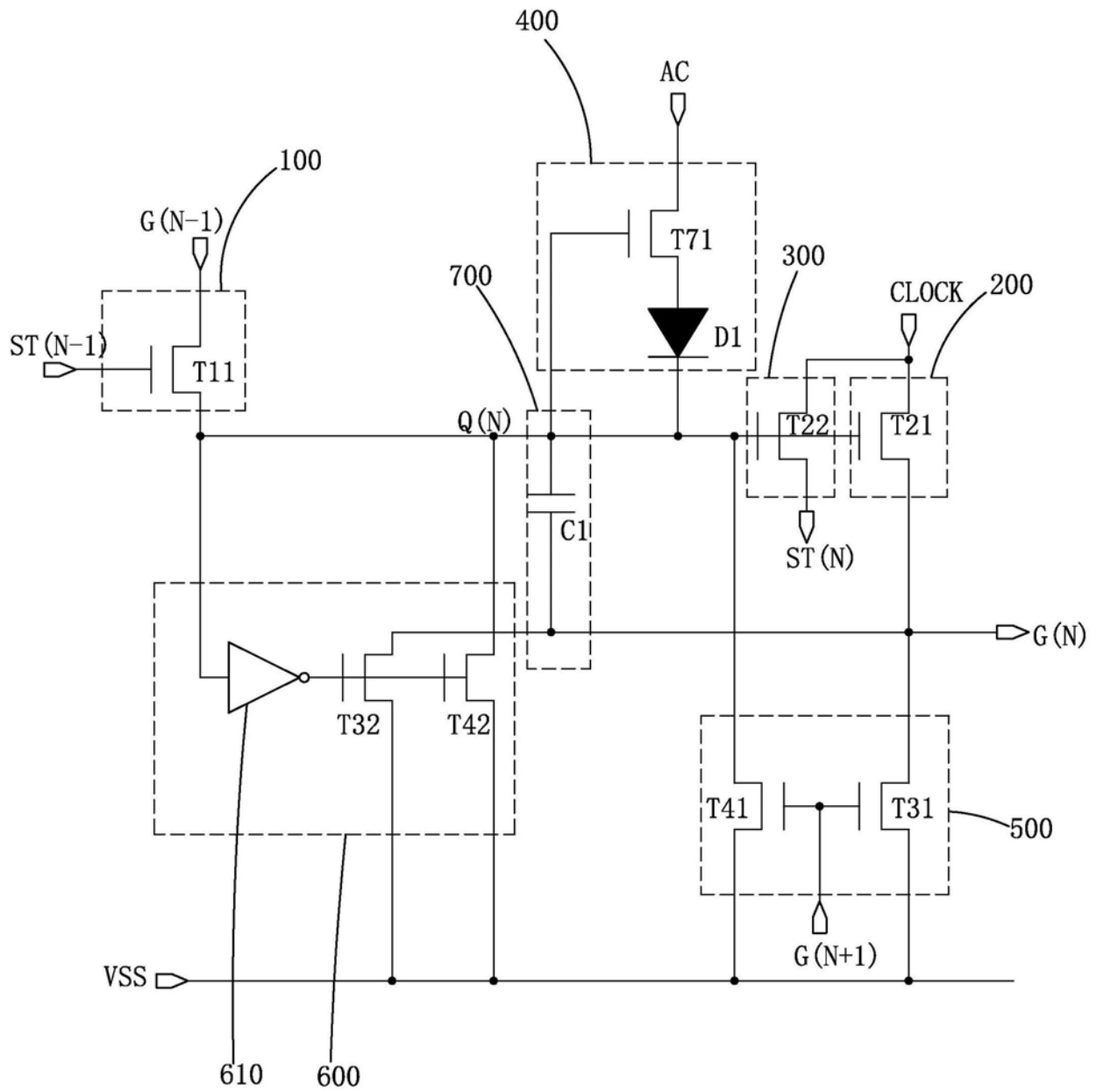


图3

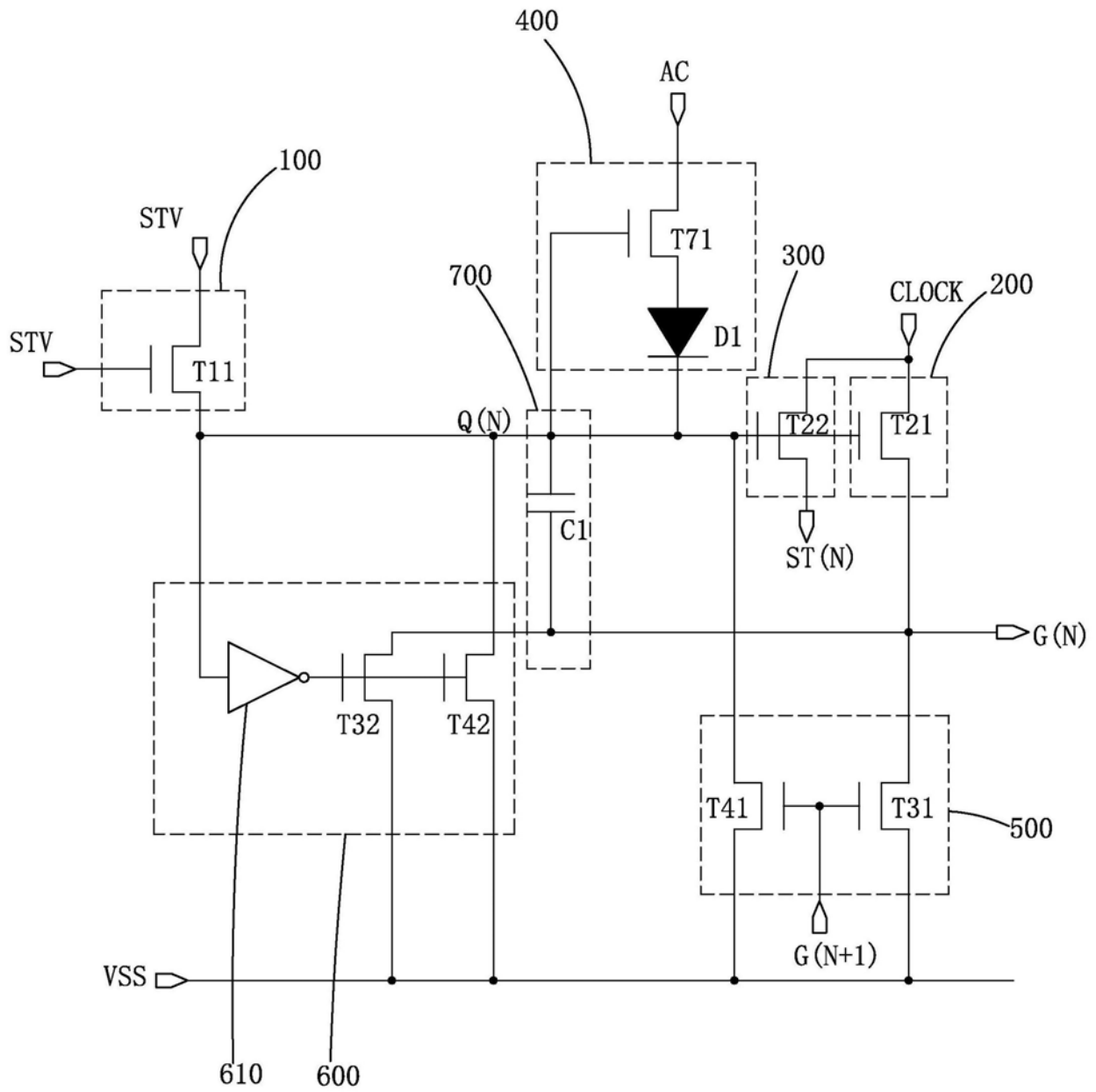


图4

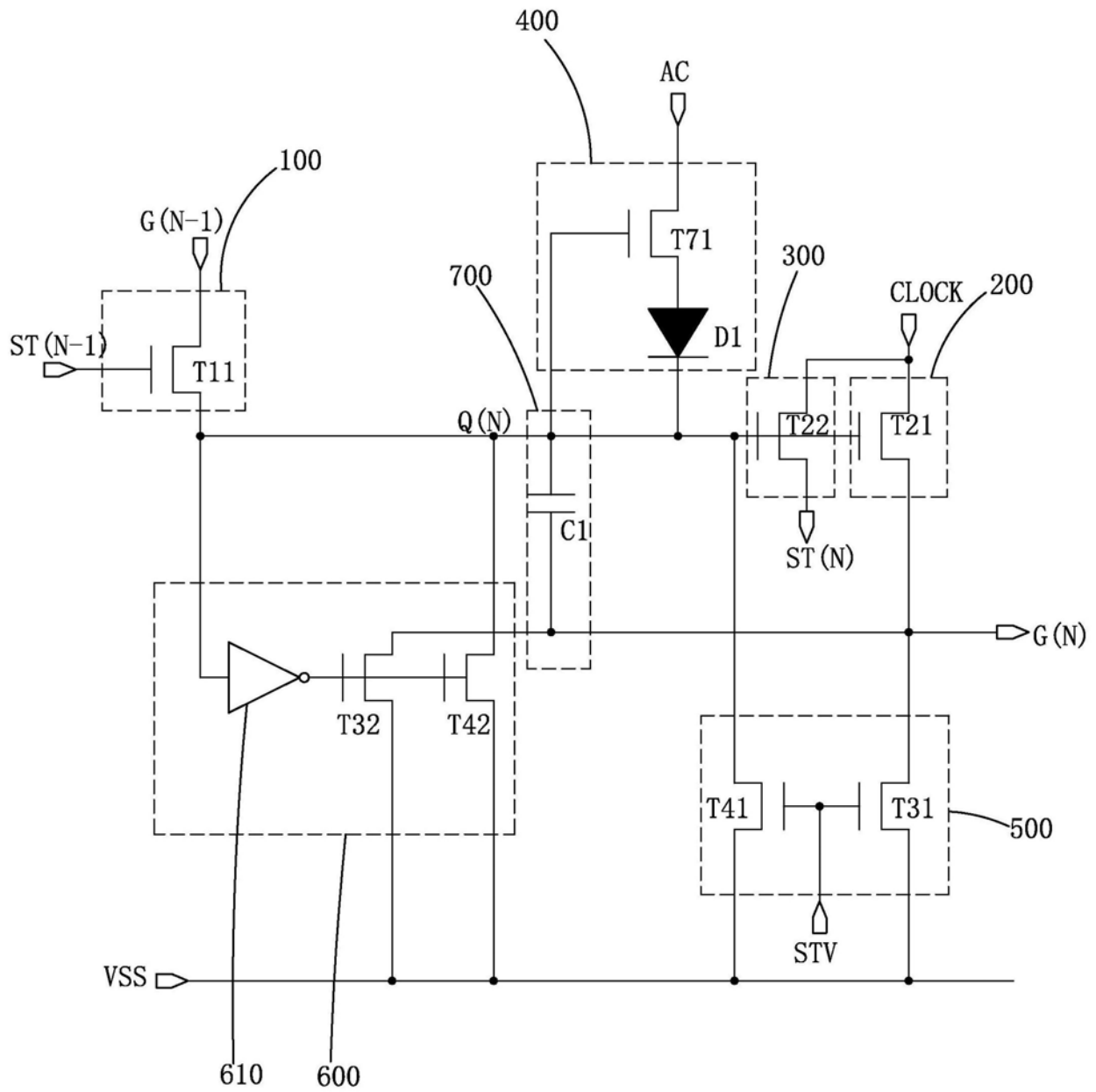


图5

专利名称(译)	GOA电路及液晶显示面板		
公开(公告)号	CN110021278B	公开(公告)日	2020-04-24
申请号	CN201910165202.4	申请日	2019-03-05
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	田新斌 徐向阳		
发明人	田新斌 徐向阳		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3611 G09G3/3677		
其他公开文献	CN110021278A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种GOA电路及液晶显示面板。本发明的GOA电路在每一级GOA单元中设置一个充电模块，该充电模块包括第七十一薄膜晶体管及二极管，第七十一薄膜晶体管的栅极电性连接上拉控制模块、上拉模块及下传模块之间的连接点也即第一节点，源极接入交流输入信号，漏极电性连接二极管的正极，二极管的负极电性连接第一节点，该交流输入信号的高低电位时刻分别与该级GOA单元接入的时钟信号的高低电位时刻对应，从而利用充电模块在第一节点为高电位时持续为其充电，避免因第一节点漏电导致电路失效，使GOA电路具有较高的高温温度限度，可靠性较高。

