



(12)发明专利

(10)授权公告号 CN 103918024 B

(45)授权公告日 2016.08.17

(21)申请号 201280048649.X

(22)申请日 2012.07.25

(30)优先权数据

2011-169050 2011.08.02 JP

(85)PCT国际申请进入国家阶段日

2014.04.02

(86)PCT国际申请的申请数据

PCT/JP2012/068758 2012.07.25

(87)PCT国际申请的公布数据

W02013/018596 JA 2013.02.07

(73)专利权人 夏普株式会社

地址 日本大阪府

(72)发明人 山本薰 金子诚二 小川康行

田中耕平 内田诚一 高丸泰

森重恭

(74)专利代理机构 北京市隆安律师事务所

11323

代理人 权鲜枝

(51)Int.Cl.

G09G 3/36(2006.01)

G02F 1/133(2006.01)

G09G 3/20(2006.01)

审查员 风艳艳

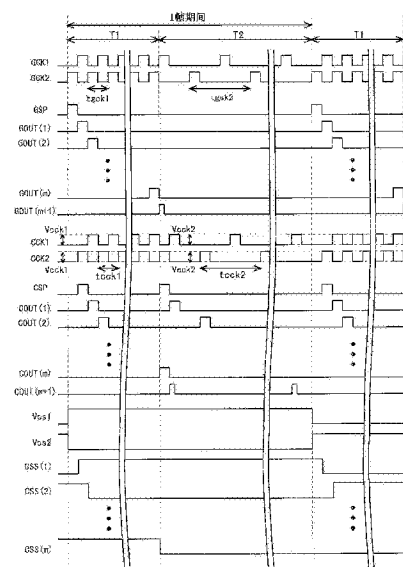
权利要求书3页 说明书25页 附图26页

(54)发明名称

液晶显示装置和辅助电容线的驱动方法

(57)摘要

提供减少功耗的CS驱动方式的液晶显示装置。CS驱动器(500)包括CS移位寄存器(510)和CS输出部(520)。CS移位寄存器(510)基于CS时钟信号CCK输出控制信号(COUT(1)~COUT(m))。CS输出部(520)基于控制信号(COUT(1)~COUT(m))分别输出辅助电容信号(CSS(1)~CSS(m))。在扫描期间(T1)之后设有中止期间(T2)。在中止期间(T2),基于中止期间CS频率(f_{cck2})的CS时钟信号(CCK)而驱动CS驱动器(500)。中止期间CS频率(f_{cck2})比扫描期间CS频率(f_{cck1})低。



1. 一种液晶显示装置,其特征在于,具备:

显示部,其包括:多个视频信号线、与该多个视频信号线交叉的多个扫描信号线、分别包括与该多个视频信号线和该多个扫描信号线对应地配置为矩阵状的多个像素电极的多个像素形成部、沿着该多个扫描信号线配置的多个辅助电容线、形成在各辅助电容线和与沿着该辅助电容线的扫描信号线对应的像素电极之间的辅助电容;

显示控制电路,其生成周期性地重复导通电平和截止电平的时钟信号;

扫描信号线驱动电路,其用于驱动上述多个扫描信号线,使得上述多个扫描信号线被依次选择的扫描期间和该多个扫描信号线均成为非选择状态的中止期间以包括该扫描期间和该中止期间的帧期间为周期交替地出现;以及

辅助电容线驱动电路,其与上述显示部一体地形成,用于基于上述时钟信号中包含的辅助电容时钟信号相互独立地驱动上述多个辅助电容线,

上述辅助电容线驱动电路包括第1移位寄存器,上述第1移位寄存器具有相互级联连接的多个第1双稳态电路,基于上述辅助电容时钟信号中包含的多个第1移位动作时钟信号将该多个第1双稳态电路的输出信号依次设为导通电平,

与上述扫描期间的上述多个第1移位动作时钟信号的频率相比,上述中止期间的该多个第1移位动作时钟信号的频率较低,

上述辅助电容线驱动电路还包括多个第1开关元件,上述多个第1开关元件的第1导通端子与上述多个辅助电容线分别连接,

上述显示控制电路将按每个上述帧期间在2个电位间切换并在各帧期间内固定的电位作为偏压信号提供给各第1开关元件的第2导通端子,

各第1开关元件的控制端子接受与该第1开关元件的上述第1导通端子所连接的辅助电容线对应的第1双稳态电路的输出信号。

2. 根据权利要求1所述的液晶显示装置,其特征在于,

上述中止期间的上述多个第1移位动作信号的振幅比上述扫描期间的该多个第1移位动作信号的振幅小。

3. 根据权利要求1所述的液晶显示装置,其特征在于,

上述中止期间比上述扫描期间长。

4. 根据权利要求1所述的液晶显示装置,其特征在于,

上述显示控制电路针对上述第1导通端子与相互相邻的辅助电容线分别连接的第1开关元件中的一方,对该第1开关元件的上述第2导通端子提供第1偏压信号作为上述偏压信号,针对上述第1导通端子与相互相邻的辅助电容线分别连接的第1开关元件中的另一方,对该第1开关元件的上述第2导通端子提供第2偏压信号作为上述偏压信号,

上述第1偏压信号和上述第2偏压信号在各帧期间中为相互不同的电位。

5. 根据权利要求1所述的液晶显示装置,其特征在于,

上述辅助电容线驱动电路还包括与上述多个第1开关元件分别对应的多个第2开关元件,

上述显示控制电路将中止期间动作时钟信号提供给各第2开关元件的控制端子,上述中止期间动作时钟信号包含于上述辅助电容时钟信号,在上述扫描期间的电位为截止电平,在上述中止期间中周期性地重复导通电平和截止电平,在上述中止期间的频率比上

述扫描期间的上述多个第1移位动作信号的低频率，

各第2开关元件的第1导通端子连接到与该第2开关元件对应的第1开关元件的上述第1导通端子所连接的辅助电容线，

各第2开关元件的第2导通端子接受提供与该第2开关元件对应的第1开关元件的上述第2导通端子的上述偏压信号。

6. 根据权利要求1所述的液晶显示装置，其特征在于，

上述多个第1移位动作时钟信号是相位相互不同的3相以上的第1移位动作时钟信号。

7. 一种液晶显示装置，其特征在于，具备：

显示部，其包括：多个视频信号线、与该多个视频信号线交叉的多个扫描信号线、分别包括与该多个视频信号线和该多个扫描信号线对应地配置为矩阵状的多个像素电极的多个像素形成部、沿着该多个扫描信号线配置的多个辅助电容线、形成在各辅助电容线和与沿着该辅助电容线的扫描信号线对应的像素电极之间的辅助电容；

显示控制电路，其生成周期性地重复导通电平和截止电平的时钟信号；

扫描信号线驱动电路，其用于驱动上述多个扫描信号线，使得上述多个扫描信号线被依次选择的扫描期间和该多个扫描信号线均成为非选择状态的中止期间以包括该扫描期间和该中止期间的帧期间为周期交替地出现；以及

辅助电容线驱动电路，其与上述显示部一体地形成，用于基于上述时钟信号中包含的辅助电容时钟信号相互独立地驱动上述多个辅助电容线，

上述辅助电容线驱动电路包括第1移位寄存器，上述第1移位寄存器具有相互级联连接的多个第1双稳态电路，基于上述辅助电容时钟信号中包含的多个第1移位动作时钟信号将该多个第1双稳态电路的输出信号依次设为导通电平，

与上述扫描期间的上述多个第1移位动作时钟信号的频率相比，上述中止期间的该多个第1移位动作时钟信号的频率较低，上述扫描信号线驱动电路与上述显示部一体地形成，

上述扫描信号线驱动电路和上述辅助电容线驱动电路共同地包括上述第1移位寄存器，

上述扫描信号线驱动电路还包括分别与多个第1双稳态电路对应设置的多个输出缓冲器，

上述显示控制电路将在上述扫描期间为导通电平、在上述中止期间为截止电平的缓冲器输入信号提供给上述多个输出缓冲器，

上述多个输出缓冲器将上述缓冲器输入信号与对应的第1双稳态电路的输出信号的逻辑积分别提供给上述多个扫描信号线。

8. 根据权利要求1至6中的任一项所述的液晶显示装置，其特征在于，

上述辅助电容线驱动电路是采用由氧化物半导体形成半导体层的薄膜晶体管而实现的。

9. 根据权利要求7所述的液晶显示装置，其特征在于，

上述扫描信号线驱动电路和上述辅助电容线驱动电路是采用由氧化物半导体形成半导体层的薄膜晶体管而实现的。

10. 根据权利要求1至6中的任一项所述的液晶显示装置，其特征在于，

上述辅助电容线驱动电路是采用由非晶硅形成半导体层的薄膜晶体管而实现的。

11. 根据权利要求7所述的液晶显示装置,其特征在于,

上述扫描信号线驱动电路和辅助电容线驱动电路是采用由非晶硅形成半导体层的薄膜晶体管而实现的。

12. 一种驱动方法,是液晶显示装置的多个辅助电容线的驱动方法,上述液晶显示装置具备:显示部,其包括多个视频信号线、与该多个视频信号线交叉的多个扫描信号线、分别包括与该多个视频信号线和该多个扫描信号线对应地配置为矩阵状的多个像素电极的多个像素形成部、沿着该多个扫描信号线配置的多个辅助电容线、形成在各辅助电容线和与沿着该辅助电容线的扫描信号线对应的像素电极之间的辅助电容;显示控制电路,其生成周期性地重复导通电平 and 截止电平的时钟信号;扫描信号线驱动电路,其用于驱动该多个扫描信号线;以及辅助电容线驱动电路,其与该显示部一体地形成,用于驱动该多个辅助电容线,

上述驱动方法的特征在于,具备如下步骤:

驱动上述多个扫描信号线,使得上述多个扫描信号线被依次选择的扫描期间和该多个扫描信号线均成为非选择状态的中止期间以包括该扫描期间和该中止期间的帧期间为周期交替地出现;

基于上述时钟信号中包含的辅助电容时钟信号相互独立地驱动该多个辅助电容线;以及

与上述扫描期间的上述辅助电容时钟信号中包含的多个第1移位动作时钟信号的频率相比,使上述中止期间的该多个第1移位动作时钟信号的频率变低,

上述辅助电容线驱动电路包括第1移位寄存器,上述第1移位寄存器具有相互级联连接的多个第1双稳态电路,基于上述多个第1移位动作时钟信号将该多个第1双稳态电路的输出信号依次设为导通电平,

上述辅助电容线驱动电路还包括多个第1开关元件,上述多个第1开关元件的第1导通端子与上述多个辅助电容线分别连接,

上述显示控制电路将按每个上述帧期间在2个电位间切换并在各帧期间内固定的电位作为偏压信号提供给各第1开关元件的第2导通端子,

各第1开关元件的控制端子接受与该第1开关元件的上述第1导通端子所连接的辅助电容线对应的第1双稳态电路的输出信号。

13. 根据权利要求12所述的驱动方法,其特征在于,

上述中止期间的上述多个第1移位动作信号的振幅比上述扫描期间的该多个第1移位动作信号的振幅小。

14. 根据权利要求12所述的驱动方法,其特征在于,

上述中止期间比上述扫描期间长。

15. 根据权利要求12所述的驱动方法,其特征在于,

上述多个第1移位动作时钟信号是相位相互不同的3相以上的第1移位动作时钟信号。

液晶显示装置和辅助电容线的驱动方法

技术领域

[0001] 本发明涉及液晶显示装置和该液晶显示装置内的辅助电容线的驱动方法,特别涉及驱动器单片型的液晶显示装置和该液晶显示装置内的辅助电容线的驱动方法。

背景技术

[0002] 以往,关于有源矩阵型的液晶显示装置一直在追求低功耗化。作为谋求该低功耗化的1个方法,已知在各扫描信号线的选择期间结束后使对应的辅助电容线的电位改变从而进行极性反转驱动的方法。以下将这种驱动方式称为“CS驱动方式”。根据该CS驱动方式,能以小的视频信号振幅对液晶层施加大的电压,因此能减少功耗。例如专利文献1公开了这种驱动方法。

[0003] 另外,近年来,将用于驱动液晶面板的驱动器直接形成在构成该液晶面板的基板上的情况逐渐变多。该驱动器例如能举出用于驱动栅极线(扫描信号线)的栅极驱动器(扫描信号线驱动电路)和用于驱动CS线(上述辅助电容线)的CS驱动器(辅助电容线驱动电路)等。这种驱动器被称为“单片驱动器”等。例如专利文献2记载了具备该单片驱动器的液晶显示装置(以下称为“驱动器单片型的液晶显示装置”)。根据该驱动器单片型的液晶显示装置,能谋求窄边框化和低成本化。在该驱动器单片型的液晶显示装置中,以往采用将非晶硅(a-Si)用于半导体层的薄膜晶体管(以下称为“a-SiTFT”)作为驱动元件。

[0004] 另外,专利文献3公开了在扫描栅极线的扫描期间T1之后设有将全部的栅极线设为非扫描状态的中止期间T2的显示装置的驱动方法。在该中止期间T2中,不对栅极驱动器提供时钟信号等。因此,即使在扫描期间T1中以60Hz扫描栅极线,例如通过设置与该扫描期间T1相同长度的中止期间T2,整体的栅极线的驱动频率变为30Hz程度。因此,能谋求低功耗化。

[0005] 现有技术文献

[0006] 专利文献

[0007] 专利文献1:日本特开2009-86170号公报

[0008] 专利文献2:日本特开2004-78172号公报

[0009] 专利文献3:日本特开2001-312253号公报

发明内容

[0010] 发明要解决的问题

[0011] 根据上述CS驱动方式能减少液晶显示装置的功耗,但是对液晶显示装置还要追求进一步低功耗化。

[0012] 因此,本发明的目的在于提供减少功耗的CS驱动方式的液晶显示装置和该液晶显示装置内的辅助电容线的驱动方法。

[0013] 用于解决问题的方案

[0014] 本发明的第1方面的特征在于,是一种液晶显示装置,具备:

[0015] 显示部,其包括:多个视频信号线、与该多个视频信号线交叉的多个扫描信号线、分别包括与该多个视频信号线和该多个扫描信号线对应地配置为矩阵状的多个像素电极的多个像素形成部、沿着该多个扫描信号线配置的多个辅助电容线、形成在各辅助电容线和与沿着该辅助电容线的扫描信号线对应的像素电极之间的辅助电容;

[0016] 显示控制电路,其生成周期性地重复导通电平和截止电平的时钟信号;

[0017] 扫描信号线驱动电路,其用于驱动上述多个扫描信号线,使得上述多个扫描信号线被依次选择的扫描期间和该多个扫描信号线均成为非选择状态的中止期间以包括该扫描期间和该中止期间的帧期间为周期交替地出现;以及

[0018] 辅助电容线驱动电路,其与上述显示部一体地形成,用于基于上述时钟信号中包含的辅助电容时钟信号相互独立地驱动上述多个辅助电容线,

[0019] 上述辅助电容线驱动电路包括第1移位寄存器,上述第1移位寄存器具有相互级联连接的多个第1双稳态电路,基于上述辅助电容时钟信号中包含的多个第1移位动作时钟信号将该多个第1双稳态电路的输出信号依次设为导通电平,

[0020] 与上述扫描期间的上述多个第1移位动作时钟信号的频率相比,上述中止期间的该多个第1移位动作时钟信号的频率较低,

[0021] 上述辅助电容线驱动电路还包括多个第1开关元件,上述多个第1开关元件的第1导通端子与上述多个辅助电容线分别连接,

[0022] 上述显示控制电路将按每个上述帧期间在2个电位间切换并在各帧期间内固定的电位作为偏压信号提供给各第1开关元件的第2导通端子,

[0023] 各第1开关元件的控制端子接受与该第1开关元件的上述第1导通端子所连接的辅助电容线对应的第1双稳态电路的输出信号。

[0024] 本发明的第2方面的特征在于,在本发明的第1方面中,

[0025] 上述中止期间的上述多个第1移位动作信号的振幅比上述扫描期间的该多个第1移位动作信号的振幅小。

[0026] 本发明的第3方面的特征在于,在本发明的第1方面中,

[0027] 上述中止期间比上述扫描期间长。

[0028] 本发明的第4方面的特征在于,在本发明的第1方面中,

[0029] 上述辅助电容线驱动电路还包括多个第1开关元件,上述多个第1开关元件的第1导通端子与上述多个辅助电容线分别连接,

[0030] 上述显示控制电路将按每个上述帧期间在2个电位间切换并在各帧期间内固定的电位作为偏压信号提供给各第1开关元件的第2导通端子,

[0031] 各第1开关元件的控制端子接受与该第1开关元件的上述第1导通端子所连接的辅助电容线对应的第1双稳态电路的输出信号。

[0032] 本发明的第5方面的特征在于,在本发明的第4方面中,

[0033] 上述显示控制电路针对上述第1导通端子与相互相邻的辅助电容线分别连接的第1开关元件中的一方,对该第1开关元件的上述第2导通端子提供第1偏压信号作为上述偏压信号,针对上述第1导通端子与相互相邻的辅助电容线分别连接的第1开关元件中的另一方,对该第1开关元件的上述第2导通端子提供第2偏压信号作为上述偏压信号,

[0034] 上述第1偏压信号和上述第2偏压信号在各帧期间中为相互不同的电位。

- [0035] 本发明的第6方面的特征在于,在本发明的第4方面中,
- [0036] 上述辅助电容线驱动电路还包括与上述多个第1开关元件分别对应的多个第2开关元件,
- [0037] 上述显示控制电路将中止期间动作时钟信号提供给各第2开关元件的控制端子,上述中止期间动作时钟信号被包含于上述辅助电容时钟信号,在上述扫描期间的电位为截止电平,在上述中止期间中周期性地重复导通电平和截止电平,在上述中止期间的频率比上述扫描期间的上述多个第1移位动作信号的频率低,
- [0038] 各第2开关元件的第1导通端子连接到与该第2开关元件对应的第1开关元件的上述第1导通端子所连接的辅助电容线,
- [0039] 各第2开关元件的第2导通端子接受提供与该第2开关元件对应的第1开关元件的上述第2导通端子的上述偏压信号。
- [0040] 本发明的第7方面的特征在于,在本发明的第1方面中,
- [0041] 上述多个第1移位动作时钟信号是相位相互不同的3相以上的第1移位动作时钟信号。
- [0042] 本发明的第8方面的特征在于,是一种液晶显示装置,其特征在于,具备:
- [0043] 显示部,其包括:多个视频信号线、与该多个视频信号线交叉的多个扫描信号线、分别包括与该多个视频信号线和该多个扫描信号线对应地配置为矩阵状的多个像素电极的多个像素形成部、沿着该多个扫描信号线配置的多个辅助电容线、形成在各辅助电容线和与沿着该辅助电容线的扫描信号线对应的像素电极之间的辅助电容;
- [0044] 显示控制电路,其生成周期性地重复导通电平和截止电平的时钟信号;
- [0045] 扫描信号线驱动电路,其用于驱动上述多个扫描信号线,使得上述多个扫描信号线被依次选择的扫描期间和该多个扫描信号线均成为非选择状态的中止期间以包括该扫描期间和该中止期间的帧期间为周期交替地出现;以及
- [0046] 辅助电容线驱动电路,其与上述显示部一体地形成,用于基于上述时钟信号中包含的辅助电容时钟信号相互独立地驱动上述多个辅助电容线,
- [0047] 上述辅助电容线驱动电路包括第1移位寄存器,上述第1移位寄存器具有相互级联连接的多个第1双稳态电路,基于上述辅助电容时钟信号中包含的多个第1移位动作时钟信号将该多个第1双稳态电路的输出信号依次设为导通电平,
- [0048] 与上述扫描期间的上述多个第1移位动作时钟信号的频率相比,上述中止期间的该多个第1移位动作时钟信号的频率较低,
- [0049] 上述扫描信号线驱动电路与上述显示部一体地形成,
- [0050] 上述扫描信号线驱动电路和上述辅助电容线驱动电路共同地包括上述第1移位寄存器,
- [0051] 上述扫描信号线驱动电路还包括分别与多个第1双稳态电路对应设置的多个输出缓冲器,
- [0052] 上述显示控制电路将在上述扫描期间为导通电平、在上述中止期间为截止电平的缓冲器输入信号提供给上述多个输出缓冲器,
- [0053] 上述多个输出缓冲器将上述缓冲器输入信号与对应的第1双稳态电路的输出信号的逻辑积分别提供给上述多个扫描信号线。

[0054] 本发明的第9方面的特征在于,在本发明的第8方面中,

[0055] 上述扫描信号线驱动电路包括第2移位寄存器,上述第2移位寄存器基于上述时钟信号中包含的多个第2移位动作时钟信号将相互级联连接的多个第2双稳态电路的输出信号依次设为导通电平,上述扫描信号线驱动电路将该多个第2双稳态电路的输出信号分别提供给上述多个扫描信号线。

[0056] 本发明的第10方面的特征在于,在本发明的第8方面中,

[0057] 上述扫描信号线驱动电路和上述辅助电容线驱动电路共同地包括上述第1移位寄存器,

[0058] 上述扫描信号线驱动电路还包括分别与多个第1双稳态电路对应设置的多个输出缓冲器,

[0059] 上述显示控制电路将在上述扫描期间为导通电平、在上述中止期间为截止电平的缓冲器输入信号提供给上述多个输出缓冲器,

[0060] 上述多个输出缓冲器将上述缓冲器输入信号与对应的第1双稳态电路的输出信号的逻辑积分别提供给上述多个扫描信号线。

[0061] 本发明的第11方面的特征在于,在本发明的第1方面至第7方面的任一项中,

[0062] 上述辅助电容线驱动电路是采用由氧化物半导体形成半导体层的薄膜晶体管而实现的。

[0063] 本发明的第12方面的特征在于,在本发明的第8方面至第10方面的任一项中,

[0064] 上述扫描信号线驱动电路和上述辅助电容线驱动电路是采用由氧化物半导体形成半导体层的薄膜晶体管而实现的。

[0065] 本发明的第13方面的特征在于,在本发明的第1方面至第7方面的任一项中,

[0066] 上述辅助电容线驱动电路是采用由非晶硅形成半导体层的薄膜晶体管而实现的。

[0067] 本发明的第14方面的特征在于,在本发明的第8方面至第10方面的任一项中,

[0068] 上述扫描信号线驱动电路和辅助电容线驱动电路是采用由非晶硅形成半导体层的薄膜晶体管而实现的。

[0069] 本发明的第15方面是一种驱动方法,是液晶显示装置的多个辅助电容线的驱动方法,上述液晶显示装置具备:显示部,其包括多个视频信号线、与该多个视频信号线交叉的多个扫描信号线、分别包括与该多个视频信号线和该多个扫描信号线对应地配置为矩阵状的多个像素电极的多个像素形成部、沿着该多个扫描信号线配置的多个辅助电容线、形成在各辅助电容线和与沿着该辅助电容线的扫描信号线对应的像素电极之间的辅助电容;显示控制电路,其生成周期性地重复导通电平和截止电平的时钟信号;扫描信号线驱动电路,其用于驱动该多个扫描信号线;以及辅助电容线驱动电路,其与该显示部一体地形成,用于驱动该多个辅助电容线,

[0070] 上述驱动方法的特征在于,具备如下步骤:

[0071] 驱动上述多个扫描信号线,使得上述多个扫描信号线被依次选择的扫描期间和该多个扫描信号线均成为非选择状态的中止期间以包括该扫描期间和该中止期间的帧期间为周期交替地出现;

[0072] 基于上述时钟信号中包含的辅助电容时钟信号相互独立地驱动该多个辅助电容线;以及

[0073] 与上述扫描期间的上述辅助电容时钟信号中包含的多个第1移位动作时钟信号的频率相比,使上述中止期间的该多个第1移位动作时钟信号的频率变低,

[0074] 上述辅助电容线驱动电路包括第1移位寄存器,上述第1移位寄存器具有相互级联连接的多个第1双稳态电路,基于上述多个第1移位动作时钟信号将该多个第1双稳态电路的输出信号依次设为导通电平,

[0075] 上述辅助电容线驱动电路还包括多个第1开关元件,上述多个第1开关元件的第1导通端子与上述多个辅助电容线分别连接,

[0076] 上述显示控制电路将按每个上述帧期间在2个电位间切换并在各帧期间内固定的电位作为偏压信号提供给各第1开关元件的第2导通端子,

[0077] 各第1开关元件的控制端子接受与该第1开关元件的上述第1导通端子所连接的辅助电容线对应的第1双稳态电路的输出信号。

[0078] 本发明的第16方面的特征在于,在本发明的第15方面中,

[0079] 上述中止期间的上述多个第1移位动作信号的振幅比上述扫描期间的该多个第1移位动作信号的振幅小。

[0080] 本发明的第17方面的特征在于,在本发明的第15方面中,

[0081] 上述中止期间比上述扫描期间长。

[0082] 本发明的第18方面的特征在于,在本发明的第15方面中,

[0083] 上述多个第1移位动作时钟信号是相位相互不同的3相以上的第1移位动作时钟信号。

[0084] 发明效果

[0085] 根据本发明的第1方面,在显示部和辅助电容线驱动电路一体地形成,多个辅助电容线相互独立地驱动的显示装置中,1帧期间包括上述扫描期间和上述中止期间。在该中止期间中,与扫描期间相比第1移位动作时钟信号的频率变低,因此1帧期间整体的辅助电容线驱动电路的驱动频率减少。因此,功耗减少。另外,显示部和辅助电容线驱动电路被一体地形成,因此边框面积缩小,并且辅助电容线驱动电路的成本减少。

[0086] 根据本发明的第2方面,中止期间的多个第1移位动作时钟信号的振幅与扫描期间的该多个第1移位动作时钟信号的振幅相比变小。因此,能谋求进一步低功耗化。

[0087] 根据本发明的第3方面,中止期间比扫描期间长。因此,能谋求进一步低功耗化。

[0088] 根据本发明的第4方面,在中止期间中,在中止期间紧前的扫描期间提供给各辅助电容线的偏压信号基于辅助电容时钟信号被提供给辅助电容线。因此,在中止期间中辅助电容线所受到的噪声等的影响减少。由此,能抑制显示质量的降低。另外,中止期间的多个第1移位动作时钟信号的频率比扫描期间的低,因此施加到第1开关元件的负载减少。因此,第1开关元件的阈值变动减少,因此能抑制该第1开关元件的可靠性降低。

[0089] 根据本发明的第5方面,对相互相邻的辅助电容线提供在包括扫描期间和中止期间的帧期间中相互不同的电位。因此,在相互独立地驱动多个辅助电容线时,能进行线反转驱动。

[0090] 根据本发明的第6方面,代替多个第1时钟信号而基于中止期间动作时钟信号,能实现与本发明的第1方面同样的效果。另外,在中止期间中第1双稳态电路的输出信号不为导通电平,因此施加到第1开关元件的负载进一步减少。因此,能谋求第1开关元件的进一

步高可靠性化。

[0091] 根据本发明的第7方面,使多个第1时钟信号的相数为3相以上,由此各相所对应的双稳态电路内的元件的负载电容足够小。因此,能谋求进一步低功耗化。

[0092] 根据本发明的第8方面,扫描信号线驱动电路也与显示部一体地形成,因此能减少扫描信号线驱动电路的成本,并且能谋求进一步窄边框化。

[0093] 根据本发明的第9方面,辅助电容线驱动电路和扫描信号线驱动电路用相互独立的移位寄存器实现。

[0094] 根据本发明的第10方面,由辅助电容线驱动电路和扫描信号线驱动电路共用移位寄存器。因此,电路规模缩小,因此例如能谋求进一步窄边框化。

[0095] 根据本发明的第11方面,采用由氧化物半导体形成半导体层的薄膜晶体管来实现辅助电容线驱动电路。该薄膜晶体管的漏电流足够小,因此能使中止期间的多个时钟信号的频率进一步降低。因此,能谋求进一步低功耗化。另外,由氧化物半导体形成半导体层的薄膜晶体管的导通电流足够大,因此能使该薄膜晶体管的尺寸足够小。由此,能谋求进一步窄边框化。

[0096] 根据本发明的第12方面,采用由氧化物半导体形成半导体层的薄膜晶体管来实现扫描信号线驱动电路和辅助电容线驱动电路。该薄膜晶体管的漏电流足够小,因此能使中止期间的多个时钟信号的频率进一步降低。因此,能谋求进一步低功耗化。另外,由氧化物半导体形成半导体层的薄膜晶体管的导通电流足够大,因此能使该薄膜晶体管的尺寸足够小。由此,能谋求进一步窄边框化。

[0097] 根据本发明的第13方面,采用由非晶硅形成半导体层的薄膜晶体管来实现辅助电容线驱动电路。因此,能谋求进一步低成本化。

[0098] 根据本发明的第14方面,采用由非晶硅形成半导体层的薄膜晶体管来实现扫描信号线驱动电路和辅助电容线驱动电路。因此,能谋求进一步低成本化。

[0099] 根据本发明的第15方面至第18方面,在显示装置的驱动方法中,能分别实现与本发明的第1方面至第3方面和本发明的第7方面同样的效果。

附图说明

[0100] 图1是示出本发明的第1实施方式的液晶显示装置的整体构成的框图。

[0101] 图2是用于说明上述第1实施方式的栅极驱动器和CS驱动器的构成的框图。

[0102] 图3是示出上述第1实施方式的栅极移位寄存器的构成的框图。

[0103] 图4是示出上述第1实施方式的栅极移位寄存器的最前级侧的构成的框图。

[0104] 图5是示出上述第1实施方式的栅极移位寄存器的最后级侧的构成的框图。

[0105] 图6是用于说明上述第1实施方式的栅极驱动器的动作的信号波形图。

[0106] 图7是示出上述第1实施方式的栅极双稳态电路或者CS双稳态电路的构成的电路图。

[0107] 图8是用于说明上述第1实施方式的栅极双稳态电路的扫描期间时的动作的信号波形图。

[0108] 图9是示出上述第1实施方式的CS驱动器的构成的框图。

[0109] 图10是示出上述第1实施方式的CS驱动器的最前级侧的构成的框图。

- [0110] 图11是示出上述第1实施方式的CS驱动器的最后级侧的构成的框图。
- [0111] 图12是用于说明上述第1实施方式的CS移位寄存器的动作的信号波形图。
- [0112] 图13是用于说明上述第1实施方式的CS双稳态电路的扫描期间时的动作的信号波形图。
- [0113] 图14是用于说明上述第1实施方式的CS输出部的扫描期间时的动作的信号波形图。
- [0114] 图15是用于说明上述第1实施方式的像素电位的变化了的信号波形图。
- [0115] 图16是用于说明上述第1实施方式的CS驱动器的中止期间时的动作的信号波形图。
- [0116] 图17是用于说明上述第1实施方式的CS双稳态电路的中止期间时的动作的信号波形图。
- [0117] 图18是示出a-SiTFT和IGZOTFT的漏极电流-栅极电压特性的图。
- [0118] 图19是用于说明本发明的第2实施方式的CS驱动器的中止期间时的动作的信号波形图。
- [0119] 图20是示出本发明的第3实施方式的液晶显示装置的整体构成的框图。
- [0120] 图21是用于说明上述第3实施方式的栅极CS驱动器的构成的框图。
- [0121] 图22是示出上述第3实施方式的栅极CS驱动器的构成的框图。
- [0122] 图23是示出上述第3实施方式的栅极CS驱动器的最前级侧的构成的框图。
- [0123] 图24是示出上述第3实施方式的栅极CS驱动器的最后级侧的构成的框图。
- [0124] 图25是示出上述第3实施方式的输出缓冲器的构成例的电路图。
- [0125] 图26是用于说明上述第3实施方式的栅极CS驱动器的动作的信号波形图。
- [0126] 图27是示出本发明的第4实施方式的CS驱动器的构成的框图。
- [0127] 图28是用于说明上述第4实施方式的CS驱动器的动作的信号波形图。
- [0128] 图29是示出本发明的第5实施方式的CS驱动器的构成的框图。
- [0129] 图30是用于说明上述第5实施方式的CS移位寄存器的动作的信号波形图。

具体实施方式

[0130] 以下,参照附图说明本发明的实施方式。此外,以下的说明中,薄膜晶体管的栅极端子相当于控制端子,漏极端子相当于第1导通端子,源极端子相当于第2导通端子。另外,将薄膜晶体管全部设为n沟道型薄膜晶体管来进行说明。

[0131] <1.第1实施方式>

[0132] <1.1整体构成和动作>

[0133] 图1是示出本发明的第1实施方式的采用CS驱动方式的有源矩阵型的液晶显示装置的整体构成的框图。如图1所示,该液晶显示装置具备电源100、DC/DC转换器110、显示控制电路200、源极驱动器(视频信号线驱动电路)300、栅极驱动器(扫描信号线驱动电路)400、CS驱动器(辅助电容线驱动电路)500、显示部600以及共用电极驱动电路700。CS驱动器500利用非晶硅、多晶硅、微晶硅或者氧化物半导体等形成在包括显示部600的液晶显示面板800上。即,本实施方式的液晶显示装置是CS驱动器500和显示部600形成在同一基板(作为构成液晶显示面板的2个基板中的一方基板的阵列基板)上的CS驱动器单片型的液晶显

示装置。由此,能缩小液晶显示装置的边框面积。此外,栅极驱动器400和/或者源极驱动器300也可以利用非晶硅、多晶硅、微晶硅或者氧化物半导体等而形成在液晶显示面板800上。在后面说明利用这些非晶硅和IGZO的具体实现例。

[0134] 在显示部600中,形成有n个源极线(视频信号线)SL1~SLn、m个栅极线(扫描信号线)GL1~GLm、分别沿着m个栅极线GL1~GLm配置的m个CS线(辅助电容线)CL1~CLm以及与这些源极线SL1~SLn和栅极线GL1~GLm的交叉点分别对应设置的 $m \times n$ 个像素形成部。上述 $m \times n$ 个像素形成部被矩阵状配置从而构成像素阵列。各像素形成部包括:像素薄膜晶体管80,其为开关元件,栅极端子与通过对应的交叉点的栅极线连接,并且源极端子与通过该交叉点的源极线连接;像素电极Ep,其与该像素薄膜晶体管80的漏极端子连接;共用电极Ec,其为以被上述多个像素形成部共用方式设置的相对电极;以及液晶层,其以被上述多个像素形成部共用的方式设置,被夹持在像素电极Ep和共用电极Ec之间。由像素电极Ep和共用电极Ec形成液晶电容Cic。另外,由沿着通过上述对应的交叉点的栅极线配置的CS线(也称为“辅助电容电极”)和与沿着该CS线配置的栅极线对应的像素电极Ep形成辅助电容Ccs。由这些液晶电容Cic和辅助电容Ccs形成像素电容Cp。

[0135] 电源100对DC/DC转换器110、显示控制电路200、共用电极驱动电路700提供规定的电源电压。DC/DC转换器110从电源电压生成用于使源极驱动器300、栅极驱动器400和CS驱动器500动作的规定的直流电压,将其提供给源极驱动器300、栅极驱动器400和CS驱动器500。共用电极驱动电路700对共用电极Ec提供规定的电位Vcom。

[0136] 显示控制电路200接受从外部发送的图像信号DAT和水平同步信号、垂直同步信号等定时信号组TG,输出数字视频信号DV、用于控制显示部600的图像显示的源极起始脉冲信号SSP、源极时钟信号SCK、锁存选通信号LS、栅极起始脉冲信号GSP、栅极时钟信号GCK、第1偏压信号Vcs1、第2偏压信号Vcs2、CS时钟信号CCK和CS起始脉冲信号CSP。栅极时钟信号GCK和CS时钟信号CCK的高电平侧的电位为Vdd电位,低电平侧的电位为Vss电位。在本实施方式中,利用栅极起始脉冲信号GSP、栅极时钟信号GCK、CS时钟信号CCK和CS起始脉冲信号CSP来实现时钟信号。另外,利用CS时钟信号CCK和CS起始脉冲信号CSP来实现辅助电容时钟信号。

[0137] 栅极时钟信号GCK包括2相的栅极时钟信号GCK1和GCK2。以下将栅极时钟信号GCK1称为“第1栅极时钟信号”,将栅极时钟信号GCK2称为“第2栅极时钟信号”。这些第1栅极时钟信号GCK1和第2栅极时钟信号GCK2的相位相互错开1个水平扫描期间,均在2水平扫描期间中的1个水平扫描期间处于高电平电位(Vdd电位)(其中,后述的中止期间T2除外)。在本实施方式中,利用第1栅极时钟信号GCK1和第2栅极时钟信号GCK2实现多个第2移位动作时钟信号。

[0138] CS时钟信号CCK包括2相的CS时钟信号CCK1和CCK2。以下,将CS时钟信号CCK1称为“第1CS时钟信号”,将Cs时钟信号CCK2称为“第2CS时钟信号”。这些第1CS时钟信号CCK1和第2CS时钟信号CCK2的相位相互错开1个水平扫描期间,均在2水平扫描期间中的1个水平扫描期间处于高电平电位(Vdd电位)(其中,后述的中止期间T2除外)。在本实施方式中,CS时钟信号CCK的相位比栅极时钟信号GCK延迟1个水平扫描期间。更详细地说,第1CS时钟信号CCK1和第2CS时钟信号CCK2的相位分别比第1栅极时钟信号GCK1和第2栅极时钟信号延迟1个水平扫描期间。在本实施方式中,利用第1CS时钟信号CCK1和第2CS时钟信号CCK2实现多个第1移位动作时钟信号。

[0139] 源极驱动器300接受从显示控制电路200输出的数字视频信号DV、源极起始脉冲信号SSP、源极时钟信号SCK和锁存选通信号LS,对源极线SL1~SLn施加分别进行了D/A变换的模拟视频信号SS(1)~SS(n)。

[0140] 栅极驱动器400基于从显示控制电路200输出的栅极起始脉冲信号GSP和栅极时钟信号GCK,以1帧期间为周期反复对栅极线GL1~GLm分别施加高电平电位的扫描信号GOUT(1)~GOUT(m)。此外,后面详细说明该栅极驱动器400。

[0141] CS驱动器500基于从显示控制电路200输出的第1偏压信号Vcs1、第2偏压信号Vcs2、CS时钟信号CCK和CS起始脉冲信号CSP,对CS线CL1~CLm分别施加用于对各像素形成部的像素电极Ep的电位(以下称为“像素电位”,标注附图标记Vd)施加偏压的辅助电容信号CSS(1)~CSS(m)。此外,后面详细说明该CS驱动器500。

[0142] 如上所述,对源极线SL1~SLn分别施加视频信号SS(1)~SS(n),对栅极线GL1~GLm分别施加扫描信号GOUT(1)~GOUT(m),由此在显示部600中显示基于从外部送来的图像信号DAT的图像。

[0143] <1.2栅极驱动器的构成和动作>

[0144] 图2是用于说明本实施方式的栅极驱动器400和CS驱动器500的构成的框图。如图2所示,栅极驱动器400由包括m个(级)的栅极双稳态电路40(1)~40(m)和1个(级)的虚拟用栅极双稳态电路40(m+1)(以下也称为“虚拟级”)的栅极移位寄存器410构成。此外,在后面进行CS驱动器500的说明。在本实施方式中,利用栅极移位寄存器410实现第2移位寄存器,利用栅极双稳态电路实现第2双稳态电路。

[0145] 在显示部600中如上述那样形成有m行×n列的像素矩阵,与这些像素矩阵的各行以1对1对应的方式在各级中设有上述栅极双稳态电路。该栅极双稳态电路和后述的CS双稳态电路在各时点为2个状态(第1状态和第2状态)中任一种状态,输出表示该状态的信号(以下称为“状态信号”)。在本实施方式中,如果双稳态电路为第1状态,则从该双稳态电路输出高电平(导通电平)电位的状态信号,如果双稳态电路为第2状态,则从该双稳态电路输出低电平(截止电平)电位的状态信号。另外,以下将从双稳态电路输出高电平电位的状态信号的期间称为“选择期间”。

[0146] 图3是示出本实施方式的栅极移位寄存器410的最前级和最后级以外的构成的框图。图4是示出本实施方式的栅极移位寄存器410的最前级侧的构成的框图。图5是示出本实施方式的栅极移位寄存器410的最后级侧的构成的框图。此外,在以下的说明中,有时将第x级(x=1~m+1)双稳态电路仅称为“第x级”。如上述那样,该移位寄存器410包括m个栅极双稳态电路40(1)~40(m)和1个虚拟用栅极双稳态电路40(m+1)。图3示出了第i-2级40(i-2)~第i+1级40(i+1),图4示出了第1级40(1)和第2级40(2),图5示出了第m-1级40(m-1)和第m级40(m)与虚拟级40(m+1)。

[0147] 在各栅极双稳态电路中,设有用于接受时钟信号CK1(以下称为“第1时钟信号”)的输入端子、用于接受时钟信号CK2(以下称为“第2时钟信号”)的输入端子、用于接受低电平的直流电源电位Vss(也将该电位的大小称为上述“Vss电位”)的输入端子、用于接受置位信号S的输入端子、用于接受复位信号R的输入端子和用于输出状态信号Z的输出端子。

[0148] 对栅极移位寄存器410如上述那样提供2相的第1栅极时钟信号GCK1和第2栅极时钟信号GCK2作为栅极时钟信号GCK。

[0149] 提供给栅极移位寄存器410的各级(各栅极双稳态电路)的输入端子的信号如下。此外,以下假设 i 为奇数, m 为偶数。如图3~图5所示,对第奇数级提供第1栅极时钟信号GCK1作为第1时钟信号CK1,提供第2栅极时钟信号GCK2作为第2时钟信号CK2。对第偶数级提供第1栅极时钟信号GCK1作为第2时钟信号CK2,提供第2栅极时钟信号GCK2作为第1时钟信号CK1。另外,对各级以共用的方式提供低电平的直流电源电位 V_{ss} 。

[0150] 对各级提供从前级输出的状态信号 Z 作为置位信号 S ,提供从后一级输出的状态信号 Z 作为复位信号 R 。其中,对第1级(最前级)40(1)提供栅极起始脉冲信号GSP作为置位信号 S 。另外,对第 m 级(最后级)40(m)提供从虚拟级40($m+1$)输出的状态信号作为复位信号 R 。此外,对虚拟级40($m+1$)提供从第 m 级40(m)输出的状态信号 Z 作为置位信号 S ,提供自身的状态信号 Z 作为复位信号 R 。因此,虚拟级40($m+1$)的状态信号 Z 处于高电平电位的期间比其它级的状态信号 Z 处于高电平电位的期间短。也可以代替设置这种虚拟级40($m+1$)而对第 m 级40(m)提供栅极结束脉冲信号GEP作为复位信号 R 。该栅极结束脉冲信号是在扫描期间 $T1$ 结束后的1个水平扫描期间中为高电平电位的信号。

[0151] 在如上构成中,当对栅极移位寄存器410的第1级40(1)提供作为置位信号 S 的栅极起始脉冲信号GSP时,基于第1栅极时钟信号GCK1和第2栅极时钟信号GCK2,栅极起始脉冲信号GSP中包含的脉冲(该脉冲被包含于从各级输出的状态信号 Z)被依次传输到第1级40(1)至第 m 级40(m)。并且,与该脉冲的传输相应,从第1级40(1)~第 m 级40(m)分别输出的状态信号 Z 依次成为高电平电位。这些从第1级40(1)~第 m 级40(m)分别输出的状态信号 Z 作为扫描信号 $GOUT(1) \sim GOUT(m)$ 被分别提供给栅极线 $GL1 \sim GLm$ 。此外,从第1级40(1)~第 m 级40(m)分别输出的状态信号 Z 也可以在由电平移位器增高电压后,作为扫描信号 $GOUT(1) \sim GOUT(m)$ 分别提供给栅极线 $GL1 \sim GLm$ 。如上所述,如图6所示,按每1个水平扫描期间依次成为高电平电位的扫描信号被提供给显示部600内的栅极线。

[0152] <1.3栅极双稳态电路的构成>

[0153] 图7是示出本实施方式的各栅极双稳态电路的构成的电路图。此外,后述的CS双稳态电路也与栅极双稳态电路同样为图7所示的构成。如图7所示,该双稳态电路包括4个薄膜晶体管(开关元件) $M1 \sim M4$ 、电容器(电容元件) $C1$ 、4个输入端子41~44、低电平的直流电源电位 V_{ss} 用的输入端子和输出端子49。在此,对接受第1时钟信号CK1的输入端子标注附图标记41,对接受第2时钟信号CK2的输入端子标注附图标记42,对接受置位信号 S 的输入端子标注附图标记43,对接受复位信号 R 的输入端子标注附图标记44。另外,对输出状态信号 Z 的输出端子标注附图标记49。

[0154] 接下来说明该双稳态电路内的构成要素间的连接关系。薄膜晶体管 $M1$ 的栅极端子、薄膜晶体管 $M3$ 的源极端子、薄膜晶体管 $M4$ 的漏极端子和电容器 $C1$ 的一端被相互连接。以下,为了方便,将它们被相互连接的连接点(配线)称为“第1节点”。对该第1节点标注附图标记 $N1$ 。

[0155] 关于薄膜晶体管 $M1$,栅极端子与第1节点 $N1$ 连接,漏极端子与输入端子41连接,源极端子与输出端子49连接。关于薄膜晶体管 $M2$,栅极端子与输入端子42连接,漏极端子与输出端子49连接,源极端子与直流电源电位 V_{ss} 用的输入端子连接。关于薄膜晶体管 $M3$,栅极端子及漏极端子与输入端子43连接(即为二极管连接),源极端子与第1节点 $N1$ 连接。关于薄膜晶体管 $M4$,栅极端子与输入端子44连接,漏极端子与第1节点 $N1$ 连接,源极端子与直流电

源电位 V_{ss} 用的输入端子连接。关于电容器 $C1$ ，一端与第1节点 $N1$ 连接，另一端与输出端子49连接。

[0156] 接下来说明该栅极双稳态电路的各构成要素的功能。薄膜晶体管 $M1$ 在第1节点 $N1$ 的电位为高电平时，将第1时钟信号 CK 的电位提供给输出端子49。薄膜晶体管 $M2$ 在第2时钟信号 $CK2$ 的电位为高电平时，使输出端子49的电位向 V_{ss} 电位变化。薄膜晶体管 $M3$ 在置位信号 S 的电位为高电平时，使第1节点 $N1$ 的电位向高电平变化。薄膜晶体管 $M4$ 在复位信号 R 的电位为高电平时，使第1节点 $N1$ 的电位向 V_{ss} 电位变化。电容器 $C1$ 发挥第1节点 $N1$ 自举时的辅助电容的功能。

[0157] <1.4栅极双稳态电路的动作>

[0158] 图8是用于说明本实施方式的第 i 级栅极双稳态电路40(i)的动作中的特别是后述的扫描期间 $T1$ 的动作的信号波形图。此外，其它栅极双稳态电路的动作也同样，因此省略说明。在第 i 级中，第1栅极时钟信号 $GCK1$ 和第2栅极时钟信号 $GCK2$ 分别相当于第1时钟信号 $CK1$ 和第2时钟信号 $CK2$ 。图8的时点 $t1$ 到时点 $t2$ 的期间相当于选择期间。在以下的说明中，将1帧期间中的从栅极起始脉冲信号 GSP 上升的时点(扫描开始时点)到虚拟级扫描信号 $GOUT(m+1)$ 上升的时点为止的期间称为“扫描期间”，标注附图标记 $T1$ 。该扫描期间 $T1$ 是对多个(m 个)栅极线 $GL(1) \sim GL(m)$ 进行1次扫描的期间。另外，将1帧期间中的从虚拟级扫描信号 $GOUT(m+1)$ 上升的时点到后续的帧期间中栅极起始脉冲信号 GSP 上升的时点为止的期间称为“中止期间”，标注附图标记 $T2$ 。该中止期间 $T2$ 是除了虚拟级40($m+1$)以外的双稳态电路40(1)~40(m)的输出信号均成为低电平电位的期间。在扫描期间 $T1$ 的动作说明中，将选择期间紧前的1个水平扫描期间称为“置位期间”，将选择期间紧后的1个水平扫描期间称为“复位期间”。另外，将扫描期间 $T1$ 中的选择期间、置位期间和复位期间以外的期间称为“通常动作期间”。

[0159] 当处于置位期间时(为时点 $t0$ 时)，置位信号 S 的电位从低电平变化为高电平。薄膜晶体管 $M3$ 如图7所示为二极管连接，因此随着置位信号 S 的电位变为高电平，薄膜晶体管 $M3$ 变为导通状态，电容器 $C1$ 被充电(在此为预充电)。由此，第1节点 $N1$ 的电位从低电平变化为高电平，薄膜晶体管 $M1$ 为导通状态。但是，在置位期间中，第1栅极时钟信号 $GCK1$ (第1时钟信号 $CK1$)的电位为低电平，因此状态信号 Z 的电位维持为低电平。

[0160] 当处于选择期间时(为时点 $t1$ 时)，置位信号 S 从高电平变化为低电平。由此，薄膜晶体管 $M3$ 为截止状态。此时，第1节点 $N1$ 为悬浮状态。在该时点 $t1$ ，第1栅极时钟信号 $GCK1$ 的电位从低电平变化为高电平。薄膜晶体管 $M1$ 为导通状态，由于存在栅极电容，因此随着输入端子41的电位的上升，第1节点 $N1$ 的电位也上升(第1节点 $N1$ 自举)。此时，电容器 $C1$ 以促进第1节点 $N1$ 的电位上升的方式动作。其结果是，薄膜晶体管 $M1$ 的栅极电位变为足够高的电平，因此状态信号 Z 的电位上升到第1栅极时钟信号 $GCK1$ 的高电平(V_{dd} 电位)。

[0161] 当处于复位期间时(为时点 $t2$ 时)，第1栅极时钟信号 $GCK1$ 的电位从高电平变化为低电平。在时点 $t2$ ，薄膜晶体管 $M1$ 为导通状态，因此状态信号 Z 的电位随着输入端子41的电位降低而一起降低。这样状态信号 Z 的电位降低，从而第1节点 $N1$ 的电位通过电容器 $C1$ 也降低。另外，在复位期间，复位信号 R 从低电平变化为高电平。因此，薄膜晶体管 $M4$ 为导通状态。其结果是，在复位期间，第1节点 $N1$ 的电位可靠地降低为低电平。而且，在复位期间，第2栅极时钟信号 $GCK2$ (第2时钟信号 $CK2$)从低电平变化为高电平。因此，薄膜晶体管 $M2$ 为导通状态，因此状态信号 Z 的电位可靠地降低为低电平。

[0162] 在通常动作期间(扫描期间T1中,时点t0以前的期间和时点t3以后的期间)中,第2栅极时钟信号GCK2的电位按每1个水平扫描期间重复高电平和低电平,由此薄膜晶体管M2按每1个水平扫描期间为导通状态。因此,能使状态信号Z的电位维持为低电平。

[0163] 此外,在以下的说明中,用附图标记tgck1表示扫描期间T1中的第1栅极时钟信号GCK1和第2栅极时钟信号GCK2各自的周期(以下称为“扫描期间栅极周期”)。另外,用附图标记fgck1表示扫描期间T1中的第1栅极时钟信号GCK1和第2栅极时钟信号GCK2各自的频率(以下称为“扫描期间栅极频率”)。

[0164] <1.6CS驱动器的构成和动作>

[0165] 如上述图2所示,本实施方式的CS驱动器500包括CS移位寄存器510和CS输出部520。在本实施方式中,栅极驱动器400和CS驱动器500分别配置于隔着显示部600的两侧。CS移位寄存器510包括m个(级)CS双稳态电路50(1)~50(m)和1个(级)虚拟用CS双稳态电路50(m+1)(以下也称为“虚拟级”)。在显示部600中如上述那样形成有m行×n列的像素矩阵,与这些像素矩阵的各行以1对1对应的方式在各级中设有上述CS双稳态电路。CS双稳态电路50(1)~50(m)与CS输出部520连接。CS输出部520与CS线CL1~CLm连接。在本实施方式中,利用CS移位寄存器510实现第1移位寄存器,利用CS双稳态电路实现第1双稳态电路。

[0166] <1.6.1CS移位寄存器的构成和动作>

[0167] 图9是示出本实施方式的CS驱动器500的最前级和最后级以外的构成的框图。图10是示出本实施方式的CS驱动器500的最前级侧的构成的框图。图11是示出本实施方式的CS驱动器500的最后级侧的构成的框图。如上述那样,各CS双稳态电路的构成与上述栅极双稳态电路同样。因此,省略与上述栅极双稳态电路共用的部分的说明。

[0168] 其中,在该CS双稳态电路中,提供给用于接受第1时钟信号的输入端子41和用于接受第2时钟信号的输入端子42的信号与上述栅极双稳态电路不同。即,如图9~图11所示,对第奇数级提供第1CS时钟信号CCK1作为第1时钟信号CK1,提供第2CS时钟信号CCK2作为第2时钟信号CK2。对第偶数级提供第1CS时钟信号CCK1作为第2时钟信号CK2,提供第2CS时钟信号CCK2作为第1时钟信号CK1。

[0169] 另外,如图10所示,对第1级(最前级目)50(1)提供CS起始脉冲信号CSP作为置位信号S。该CS起始脉冲信号CSP是在上述栅极起始脉冲信号GSP的电位为高电平的1个水平扫描期间的紧后的1个水平扫描期间和中止期间T2开始紧后的1个水平扫描期间中电位为高电平的信号。

[0170] 在如上构成中,当对CS移位寄存器510的第1级40(1)提供作为置位信号S的CS起始脉冲信号CSP时,基于第1CS时钟信号CCK1和第2CS时钟信号CCK2,CS起始脉冲信号CSP中包含的脉冲(该脉冲包含于从各级输出的状态信号Z)被依次传输到第1级40(1)至第m级40(m)。并且,与该脉冲的传输相应,从第1级40(1)~第m级40(m)分别输出的状态信号Z依次成为高电平电位。这些从第1级40(1)~第m级40(m)分别输出的状态信号Z作为控制信号COUT(1)~COUT(m)被提供给CS输出部520。更详细地说,这些控制信号COUT(1)~COUT(m)被分别提供给构成CS输出部520的后述的偏压用薄膜晶体管(第1开关元件)60(1)~60(m)的栅极端子。如上所述,如图12所示,按每1个水平扫描期间依次成为高电平电位的控制信号被提供给CS输出部520。

[0171] <1.6.2CS双稳态电路的动作>

[0172] 图13是用于说明本实施方式的第*i*级CS双稳态电路50(*i*)的动作中的特别是扫描期间T1的动作的信号波形图。如图13所示,该CS双稳态电路的动作在上述栅极双稳态电路的动作中将第1栅极时钟信号GCK1和第2栅极时钟信号GCK2分别替换为第1CS时钟信号CCK1和第2CS时钟信号CCK2,因此省略扫描期间T1CS的双稳态电路的详细动作说明。

[0173] 此外,在以下的说明中,用附图标记 t_{cck1} 表示扫描期间T1中的第1CS时钟信号CCK1和第2CS时钟信号CCK2各自的周期(以下称为“扫描期间CS周期”)。另外,用附图标记 f_{cck1} 表示扫描期间T1中的第1CS时钟信号CCK1和第2CS时钟信号CCK2各自的频率(以下称为“扫描期间CS频率”)。而且,用附图标记 V_{cck1} 表示扫描期间T1中的第1CS时钟信号CCK1和第2CS时钟信号CCK2各自的振幅(以下称为“扫描期间CS振幅”)。

[0174] <1.6.3CS输出部的构成和动作>

[0175] 如上述图9~图11所示,本实施方式的CS输出部520包括*m*个偏压用薄膜晶体管(第1开关元件)60(1)~60(*m*)。偏压用薄膜晶体管60(1)~60(*m*)与CS双稳态电路50(1)~50(*m*)分别对应,并且与CS线CL1~CL*m*分别对应。对各偏压用薄膜晶体管的栅极端子连接有对应的CS双稳态电路的输出端子49(输出状态信号Z的端子),对漏极端子连接有对应的CS线。另外,对第奇数级偏压用薄膜晶体管的源极端子提供第1偏压信号 V_{cs1} ,对第偶数级偏压用薄膜晶体管的源极端子提供第2偏压信号 V_{cs2} 。此外,利用CS线(辅助电容信号)、第1偏压信号 V_{cs1} 和第2偏压信号 V_{cs2} 的电位来更换各偏压用薄膜晶体管的源极端子和漏极端子。但是在本说明书中,与这些电位无关,在各偏压用薄膜晶体管中,将与对应的CS线连接的一侧的端子作为漏极端子,将接受第1偏压信号 V_{cs1} 或者第2偏压信号 V_{cs2} 的端子作为源极端子来进行说明。

[0176] 图14是用于说明本实施方式的CS输出部520的动作中的特别是扫描期间T2的动作的信号波形图。如图14所示,第1偏压信号 V_{cs1} 和第2偏压信号为相互不同的电位,并且按每1帧期间电位反转。即,在连续的2帧期间中的例如在先的1帧期间中第1偏压信号 V_{cs1} 的电位为规定的高电位 V_h (以下仅称为“高电位 V_h ”)且第2偏压信号 V_{cs2} 为规定的低电位 V_l (以下仅称为“低电位 V_l ”),在后续的1帧期间中第1偏压信号 V_{cs1} 的电位为低电位 V_l 且第2偏压信号 V_{cs2} 的电位为高电位 V_h 。

[0177] 首先,设为第1偏压信号 V_{cs1} 的电位为高电位 V_h ,第2偏压信号 V_{cs2} 的电位为低电位 V_l 。当作为第1级CS双稳态电路50(1)的输出信号的控制信号COUT(1)为高电平电位时,与其对应的偏压用薄膜晶体管60(1)为导通状态。对该偏压用薄膜晶体管60(1)的源极端子提供第1偏压信号 V_{cs1} ,因此对CS线(1)施加的辅助电容信号CSS(1)的电位变化为高电位 V_h 。该辅助电容信号CSS(1)的电位被维持到后续的1帧期间中偏压用薄膜晶体管60(1)成为导通状态为止。

[0178] 接下来,当作为第2级CS双稳态电路50(2)的输出信号的控制信号COUT(2)为高电平电位时,与其对应的偏压用薄膜晶体管60(2)为导通状态。对该偏压用薄膜晶体管60(2)的源极端子提供第2偏压信号 V_{cs2} ,因此对CS线(2)施加的辅助电容信号CSS(2)的电位变化为低电位 V_l 。该辅助电容信号CSS(2)的电位被维持到在后续的1帧期间中偏压用薄膜晶体管60(2)成为导通状态为止。

[0179] 接下来,当作为第3级CS双稳态电路50(3)的输出信号的控制信号COUT(3)为高电平电位时,与其对应的偏压用薄膜晶体管60(3)为导通状态。对该偏压用薄膜晶体管60(3)

的源极端子提供第1偏压信号 V_{cs1} ,因此对CS线(3)施加的辅助电容信号CSS(3)的电位变化为高电位 V_h 。该辅助电容信号CSS(3)的电位被维持到在后续的1帧期间中偏压用薄膜晶体管60(3)成为导通状态为止。以下同样,对各CS线施加的辅助电容信号的电位与作为CS双稳态电路的输出信号的控制信号相应地依次变化。

[0180] <1.7像素电位的变化>

[0181] 图15是用于说明本实施方式的像素电位的变化的信号波形图。在本实施方式中,在各行中进行使像素电位的极性反转的线反转驱动。此外,以下说明按每1行使像素电位的极性反转的方案,但是也可以按每多个行使像素电位的极性反转。在图15中, $V_d(1) \sim V_d(3)$ 表示与栅极线GL1~GL3对应设置的像素形成部中的任意的像素形成部的像素电位 V_d 。以下将像素电位 $V_d(1)$ 称为“第1行像素电位”,将像素电位 $V_d(2)$ 称为“第2行像素电位”,将像素电位 $V_d(3)$ 称为“第3行像素电位”。

[0182] 当栅极线GL1为选择状态时(当扫描信号GOUT(1)为高电平电位时),对该栅极线GL1连接着栅极端子的像素薄膜晶体管80为导通状态,因此像素电容 C_p 由通过该像素薄膜晶体管80提供的视频信号充电。其结果是,如图15所示,第1行像素电位 $V_d(1)$ 为写入电位 V_{sig} 。接下来,当扫描信号GOUT(1)为低电平电位时,像素薄膜晶体管80为截止状态,由此第1行像素电位 $V_d(1)$ 保持为写入电位 V_{sig} 。到该时点为止,施加到沿着栅极线GL1配置的CS线CL1的辅助电容信号CSS(1)的电位为低电位 V_l 。

[0183] 接下来,辅助电容信号CSS(1)的电位从低电位 V_l 变化为高电位 V_h 。因此,会对第1行像素电位 $V_d(1)$ 增加与辅助电容信号CSS(1)的变化量相应的偏压电压 ΔV_{cs} 。其结果是,第1行像素电位 $V_d(1)$ 的电位用下述式(1)表示。

[0184] $V_d(1) = V_{sig} + \Delta V_{cs}$

[0185] $= V_{sig} + (C_{cs} / (C_{lc} + C_{cs})) \times (V_h - V_l) \cdots (1)$

[0186] 这样,第1行像素电位 $V_d(1)$ 比与视频信号的振幅相当的写入电位 V_{sig} 大 $(C_{cs} / (C_{lc} + C_{cs})) \times (V_h - V_l)$ 。这样,能使要提供给源极线的视频信号的振幅变小,并且对液晶层施加大的电压。由此,能谋求低功耗化。该第1行像素电位 $V_d(1)$ 被保持到后续的帧期间中像素薄膜晶体管80再次成为导通状态为止。此外,在该后续的帧期间中也进行同样的动作,因此省略其说明。其中,在该后续的帧期间中,第1行像素电位 $V_d(1)$ 的极性为在先的帧期间的极性的相反极性。另外,第2行像素电位 $V_d(2)$ 和第3行像素电位 $V_d(3)$ 也进行同样的动作,因此省略其说明。其中,第2行像素电位 $V_d(2)$ 为第1行像素电位 $V_d(1)$ 的相反极性。

[0187] 此外,在本实施方式中,如上述图6所示,栅极线GL1~GLm的扫描按栅极线GL1~GLm的编号的升序(指“GL1→GL2→…→GLm的顺序”)进行。因此,如上述图12所示,辅助电容信号CSS(1)~CSS(m)的电位切换顺序也是辅助电容信号CSS(1)~CSS(m)的编号的升序(指“CSS(1)→CSS(2)→…→CSS(m)的顺序”)。其中,本发明的栅极线GL1~GLm的扫描顺序和辅助电容信号CSS(1)~CSS(m)的电位切换顺序不限于此。在栅极线GL1~GLm的扫描按栅极线GL1~GLm的编号的降序(指“GLm→…→GL2→GL1的顺序”)进行的情况下,辅助电容信号CSS(1)~CSS(m)的电位切换顺序也为辅助电容信号CSS(1)~CSS(m)的编号的降序(指“CSS(m)→…→CSS(2)→CSS(1)的顺序”)。另外,也可以使切换栅极线GL1~GLm的扫描顺序和辅助电容信号CSS(1)~CSS(m)的电位切换顺序能够切换。

[0188] <1.8中止期间的动作>

[0189] 图16是用于说明本实施方式的CS驱动器500的动作中的特别是中止期间T2的动作的信号波形图。如图16所示,在本实施方式中,1帧期间包括扫描期间T1和设于该扫描期间T1之后的中止期间T2。即,扫描期间T1和中止期间T2以1帧期间为周期交替地出现。在说明CS驱动器500的动作之前,首先说明栅极驱动器400的动作。在此,用附图标记tgck2表示中止期间T2中的第1栅极时钟信号GCK1和第2栅极时钟信号GCK2各自的周期(以下称为“中止期间栅极周期”)。另外,用附图标记fgck2表示中止期间T2中的第1栅极时钟信号GCK1和第2栅极时钟信号GCK2各自的频率(以下称为“中止期间栅极频率”)。

[0190] 在本实施方式中,设为中止期间T2比扫描期间T1长。但是,本发明不限于此,中止期间T2也可以比扫描期间T1短。

[0191] 在扫描期间T1中,栅极驱动器400以扫描期间栅极频率fgck1被驱动,作为从第1级40(1)~第m级40(m)分别输出的状态信号Z的扫描信号GOUT(1)~GOUT(m)基于第1栅极时钟信号GCK1和第2栅极时钟信号GCK2依次为高电平电位。另一方面,在中止期间T2中,栅极驱动器400以比扫描期间栅极频率fgck1低的中止期间栅极频率fgck2被驱动,扫描信号GOUT(1)~GOUT(m)维持低电平电位。即,在该中止期间T2中栅极线GL1~GLm均成为非选择状态。通过这种动作能减少用于驱动栅极驱动器400的功耗。此外,也可以在中止期间T2中停止对栅极驱动器400提供栅极时钟信号GCK或者将栅极时钟信号GCK维持为低电平电位。

[0192] 接下来说明本实施方式的CS驱动器500的动作。在扫描期间T1中,作为从第1级50(1)~第m-1级50(m-1)分别输出的状态信号Z的控制信号COUT(1)~COUT(m-1)基于第1CS时钟信号CCK1和第2CS时钟信号CCK2依次成为高电平电位。此外,控制信号COUT(m)在该扫描期间T1后的中止期间T2的最初的1个水平扫描期间中为高电平电位。

[0193] 在一方中止期间T2中,CS驱动器500的动作与扫描期间T1的动作不同。在此,用附图标记tcck2表示中止期间T2中的第1CS时钟信号CCK1和第2CS时钟信号CCK2各自的周期(以下称为“中止期间CS周期”)。另外,用附图标记fcck2表示中止期间T2中的第1CS时钟信号CCK1和第2CS时钟信号CCK2各自的频率(以下称为“中止期间CS频率”)。而且,用附图标记Vcck2表示中止期间T2中的第1CS时钟信号CCK1和第2CS时钟信号CCK2各自的振幅(以下称为“中止期间CS振幅”)。

[0194] 如图16所示,中止期间CS周期tcck2比扫描期间CS周期tcck1长。即,中止期间CS频率fcck2比扫描期间CS频率fcck1低。在此,希望扫描期间CS频率fcck1是中止期间CS频率fcck2的整数倍。由此,能将显示控制电路200等设为简化的构成。另外,希望扫描期间CS频率fcck1是中止期间CS频率fcck2的2倍以上。换言之,希望中止期间CS频率fcck2是扫描期间CS频率fcck1的1/2倍以下。由此,能充分减少CS驱动器500的驱动所需的功耗。这种CS时钟信号CCK的频率(周期)的控制例如在显示控制电路200中进行。上述栅极时钟信号GCK的频率(周期)的控制例如也在显示控制电路200中进行。此外,在本实施方式中,中止期间CS振幅Vcck2和扫描期间CS振幅Vcck1为相互相同的大小。

[0195] 如图16所示,在中止期间T2的最初的1个水平扫描期间中CS起始脉冲信号CSP为高电平电位。因此,基于比扫描期间CS频率fcck1低的中止期间CS频率fcck2,控制信号COUT(1)~COUT(m)依次为高电平电位。这样,在本实施方式中,在中止期间T2中,控制信号COUT(1)~COUT(m)以比扫描期间T1的周期长的周期依次成为高电平电位。当在中止期间T2中控制信号COUT(1)~COUT(m)为高电平电位时,偏压用薄膜晶体管60(1)~(m)分别为导通状

态。该中止期间T2的第1偏压信号Vcs1和第2偏压信号Vcs2是与扫描期间T1中的第1偏压信号Vcs1和第2偏压信号Vcs2相同的电位。因此,分别提供给CS线CL1~CLm的辅助电容信号CSS(1)~CSS(m)的电位不变化。

[0196] 图17是用于说明本实施方式的第i级CS双稳态电路50(i)的动作中的特别是中止期间T2的动作的信号波形图。此外,其它CS双稳态电路的动作也同样,因此省略说明。在中止期间T2的动作说明中,将置位信号S为高电平电位的1个水平扫描期间称为“置位期间”,将从置位期间的结束时点到选择期间开始时点为止的期间称为“选择等待期间”,将从选择期间结束时点到复位信号R变化为高电平电位的时点为止的期间称为“复位等待期间”,将复位信号R为高电平电位的期间称为“复位期间”。另外,将中止期间T2中的选择期间、置位期间、选择等待期间、复位等待期间和复位期间以外的期间称为“通常动作期间”。

[0197] 置位期间(时点s0~s1)的动作与扫描期间T1的置位期间的动作同样,因此省略说明。

[0198] 当处于选择等待期间时(为时点s1时),置位信号S的电位从高电平变化为低电平,因此薄膜晶体管M3为截止状态(参照图7)。因此,第1节点N1为悬浮状态。另外,第1CS时钟信号CCK1原样保持低电平电位。因此,在选择等待期间中,维持置位期间的第1节点N1的电位。此外,第2CS时钟信号CCK2的电位变化为低电平,因此薄膜晶体管M2为截止状态。

[0199] 选择期间(时点s2~s3)的动作与扫描期间T1的置位期间的动作同样,因此省略说明。

[0200] 当处于复位等待期间时(为时点s3时),第1CS时钟信号CCK1的电位从高电平变化为低电平,因此第1节点N1的电位由于薄膜晶体管M1的栅极-漏极间的寄生电容的影响而下降。该电位的下降量相当于上述自举造成的电位的上升量。因此,薄膜晶体管M1不会成为截止状态。因此,如上述那样第1CS时钟信号CCK1的电位从高电平变化为低电平,由此状态信号Z的电位变化为低电平。另外,其后也是第1CS时钟信号CCK1的电位维持低电平,因此状态信号Z的电位维持低电平。

[0201] 复位期间(自时点s4起的1个水平扫描期间)的动作与扫描期间T1的置位期间的动作同样,因此省略说明。

[0202] 在通常动作期间(中止期间T2中,时点s0以前的期间和时点s4以后的期间)中,第2CS时钟信号CCK2的电位按每个中止期间CS周期t_{cck2}重复高电平和低电平,由此薄膜晶体管M2按每个中止期间CS周期t_{cck2}期间成为导通状态。因此,能将状态信号Z的电位维持为低电平。

[0203] <1.9考察>

[0204] 例如考虑对图9所示的具备CS驱动器500的CS驱动器单片型的液晶显示装置应用上述专利文献3记载的驱动方法的情况。在这种情况下,为了将中止期间T2中CS线CL1~CLm(辅助电容信号CSS(1)~CSS(m))的电位维持为高电位V_h或者低电位V_l,需要将偏压用薄膜晶体管60(1)~60(m)维持为截止状态,或者将偏压用薄膜晶体管60(1)~60(m)维持为导通状态并且通过这些偏压用薄膜晶体管60(1)~60(m)对CS线CL1~CLm提供第1偏压信号Vcs1或者第2偏压信号Vcs2。

[0205] 在为了在中止期间T2中将CS线CL1~CLm的电位维持为高电位V_h或者低电位V_l而将偏压用薄膜晶体管60(1)~60(m)维持为截止状态的情况下,该中止期间T2中CS线CL1~

CL_m为悬浮状态。因此,导致在中止期间T₂中CS线CL₁~CL_m容易受噪声等的影响。其结果是有可能导致显示质量的降低。而在本实施方式中,如上述那样,在中止期间T₂中,基于第1CS时钟信号CCK1和第2CS时钟信号CCK2驱动CS驱动器500,由此控制信号COUT(1)~COUT(m)依次成为高电平电位。因此,在控制信号COUT(1)~COUT(m)为高电平电位的定时对CS线CL₁~CL_m分别提供高电位V_h或者低电位V_l。由此,在本实施方式中,减少在中止期间T₂中CS线CL₁~CL_m为悬浮状态而使这些CS线CL₁~CL_m所受的噪声等的影响。其结果是能抑制显示质量的降低。

[0206] 另一方面,在为了在中止期间T₂中将CS线CL₁~CL_m的电位维持为高电位V_h或者低电位V_l,将偏压用薄膜晶体管60(1)~60(m)维持为导通状态并且通过这些偏压用薄膜晶体管60(1)~60(m)对CS线CL₁~CL_m提供第1偏压信号V_{cs1}或者第2偏压信号V_{cs2}的情况下,需要持续对偏压用薄膜晶体管60(1)~60(m)的栅极端子提供高电位的电位。因此,这些偏压用薄膜晶体管60(1)~60(m)会长时间承受栅极偏压应力,因此这些偏压用薄膜晶体管60(1)~60(m)的阈值变动变大。其结果是,这些偏压用薄膜晶体管60(1)~60(m)的驱动能力(可靠性)会降低。而在本实施方式中,如上述那样,在中止期间T₂中,基于第1CS时钟信号CCK1和第2CS时钟信号CCK2来驱动CS驱动器500,由此控制信号COUT(1)~COUT(m)依次成为高电平电位。因此,在中止期间T₂中,仅在1个水平扫描期间中对偏压用薄膜晶体管60(1)~60(m)的栅极端子分别提供高电平电位。由此,在本实施方式中,偏压用薄膜晶体管60(1)~60(m)承受的栅极偏压应力减少,因此这些偏压用薄膜晶体管60(1)~60(m)的阈值变动减少。其结果是,能抑制这些偏压用薄膜晶体管60(1)~60(m)的驱动能力(可靠性)的降低。

[0207] <1.10实现例>

[0208] 本实施方式的双稳态电路中的各薄膜晶体管的半导体层例如能采用a-Si或者氧化物半导体等。此外,氧化物半导体典型地采用作为以铟、镓、锌和氧为主成分的氧化物半导体的InGaZnO_x(以下称为“1GZO”),但是本发明不限于此。例如只要是包含铟、镓、锌、铜、硅、锡、铝、钙、锆和铅中的至少1种的氧化物半导体即可。

[0209] 图18是示出将a-SiTFT和1GZO用于半导体层的TFT(以下称为“1GZOTFT”)的漏极电流-栅极电压特性的图。在图18中,横轴表示栅极电压V_g,纵轴表示漏极电流I_{ds}。如图18所示,1GZOTFT的漏极电流为a-SiTFT的漏极电流的1/1000以下,并且1GZOTFT的导通电流为a-SiTFT的导通电流的约20倍。

[0210] 在采用了a-SiTFT的情况下,能使帧频率低至例如45Hz程度。与此相对,在将1GZOTFT用作本实施方式的双稳态电路的各薄膜晶体管的情况下,由于1GZOTFT如上述那样漏极电流小,因此来自像素TFT的漏极电流小,能使像素电位的保持时间变长,因此能使帧频率低至例如0.2Hz程度。因此,在采用了1GZOTFT的情况下,与采用a-SiTFT的情况相比能使CS驱动器500的驱动功率为1/100以下。此外,更详细地说,在采用1GZOTFT的情况下,当将扫描期间CS频率f_{cck1}设定为60Hz时,能将中止期间CS频率f_{cck2}设定为1~0.1Hz程度。

[0211] 另外,1GZOTFT如上述那样导通电流大,因此在采用1GZOTFT的情况下,与采用a-SiTFT的情况相比能使TFT的尺寸小到1/20程度。

[0212] 此外,在采用a-SiTFT的情况下,能以比采用1GZOTFT的情况低的成本来实现本实施方式。

[0213] <1.11效果>

[0214] 根据本实施方式,在1帧期间中,在扫描期间T1之后设有中止期间T2。中止期间CS频率 f_{cck2} 比扫描期间CS频率 f_{cck1} 低,因此CS驱动器500的1帧期间整体的驱动频率减少。因此,CS驱动器500的驱动所需的功耗减少。另外,CS驱动器500以单片化的方式形成,因此液晶显示面板800的边框面积缩小,并且CS驱动器500的成本减少。

[0215] 另外,根据本实施方式,在中止期间T2中,在控制信号COUT(1)~COUT(m)为高电平电位的定时对CS线CL1~CLm分别提供高电位 V_h 或者低电位 V_l 。因此,可减少在中止期间T2中CS线CL1~CLm为悬浮状态而使这些CS线CL1~CLm所受的噪声等的影响。由此能抑制显示质量的降低。另外,在中止期间T2中,仅在1个水平扫描期间中对偏压用薄膜晶体管60(1)~60(m)的栅极端子分别提供高电平电位,因此偏压用薄膜晶体管60(1)~60(m)承受的栅极偏压应力减少。其结果是,偏压用薄膜晶体管60(1)~60(m)的阈值变动减少,因此能抑制这些偏压用薄膜晶体管60(1)~60(m)的驱动能力(可靠性)的降低。

[0216] 另外,根据本实施方式,中止期间T2设为比扫描期间T1长,因此能谋求进一步低功耗化。

[0217] 在将1GZOTFT作为本实施方式的CS双稳态电路的各薄膜晶体管的情况下,由于1GZOTFT的漏电电流足够小,因此能进一步降低中止期间CS频率 f_{cck2} 。因此,能减少功耗。另外,在这种情况下,1GZOTFT的导通电流足够大,因此能使TFT尺寸足够小。由此,能谋求进一步窄边框化。

[0218] 另一方面,在将a-SiTFT用于本实施方式的CS双稳态电路的各薄膜晶体管的情况下,能谋求进一步低成本化。

[0219] 此外,在本实施方式中,在1帧期间中,在扫描期间T1之后设有中止期间T2,由此栅极驱动器400的1帧期间整体的驱动频率也会减少,因此栅极驱动器400的驱动所需的功耗也会减少。另外,关于栅极时钟信号GCK的频率,与扫描期间T1相比在中止期间T2中较低,因此能减少栅极驱动器400的驱动所需的功耗。

[0220] <2.第2实施方式>

[0221] <2.1中止期间的动作>

[0222] 图19是用于说明本发明的第2实施方式的CS驱动器500的动作中的特别是中止期间T2的动作的信号波形图。此外,本实施方式除了中止期间的动作以外与上述第1实施方式同样,因此省略该同样的部分的说明。如图19所示,本实施方式的中止期间CS振幅 V_{cck2} 比扫描期间CS振幅 V_{cck1} 小。此外,为了在中止期间T2中将偏压用薄膜晶体管60(1)~60(m)可靠地设为导通状态,需要该中止期间CS振幅 V_{cck2} 比偏压用薄膜晶体管60(1)~60(m)的阈值电压大。即,本实施方式的中止期间CS振幅 V_{cck2} 比扫描期间CS振幅 V_{cck1} 小并且比偏压用薄膜晶体管60(1)~60(m)的阈值电压大。

[0223] <2.2效果>

[0224] 根据本实施方式,作为中止期间T2的第1CS时钟信号CCK1和第2CS时钟信号CCK2的振幅的中止期间CS振幅 V_{cck2} 比作为扫描期间T1的第1CS时钟信号CCK1和第2CS时钟信号CCK2的振幅的扫描期间CS振幅 V_{cck1} 小。因此,能谋求进一步低功耗化。另外,在中止期间V2中偏压用薄膜晶体管60(1)~60(m)承受的栅极偏压应力减少,因此能谋求这些偏压用薄膜晶体管60(1)~60(m)的进一步高可靠性化。

[0225] <3.第3实施方式>

[0226] <3.1整体构成和动作>

[0227] 图20是示出本发明的第3实施方式的有源矩阵型的液晶显示装置的整体构成的框图。对与本实施方式的构成要素中的第1实施方式相同的要素标注相同的参照附图标记,省略说明。如图20所示,本实施方式的液晶显示装置代替上述第1实施方式的栅极驱动器400和CS驱动器500而具备栅极CS驱动器900。该栅极CS驱动器900如后述那样包括上述栅极驱动器400和CS驱动器500。该栅极CS驱动器900与显示部600一体地形成在液晶显示面板800上。即,在本实施方式中,除了CS驱动器500以外,栅极驱动器400也与显示部600一体地形成。该栅极驱动器400也与CS驱动器500同样采用非晶硅、多晶硅、微晶硅或者氧化物半导体(例如1GZO)等,形成在包括显示部600的液晶显示面板800上。

[0228] 显示控制电路200与上述第1实施方式不同,不输出CS时钟信号CCK和CS起始脉冲信号CSP。即,本实施方式的显示控制电路200仅输出数字视频信号DV和源极起始脉冲信号SSP、源极时钟信号SCK、锁存选通信号LS、栅极起始脉冲信号GSP、栅极结束脉冲信号GEP、栅极时钟信号GCK、第1偏压信号 V_{cs1} 以及第2偏压信号 V_{cs2} 。在本实施方式中,实现了栅极起始脉冲信号GSP、栅极时钟信号GCK和时钟信号。另外,利用栅极起始脉冲信号GSP和栅极时钟信号GCK实现了辅助电容时钟信号。

[0229] 栅极CS驱动器900内的栅极驱动器400基于从显示控制电路200输出的栅极起始脉冲信号GSP和栅极时钟信号GCK,以1帧期间为周期反复将高电平电位的扫描信号GOUT(1)~GOUT(m)分别施加到栅极线GL1~GLm。栅极CS驱动器900内的CS驱动器500基于从显示控制电路200输出的栅极时钟信号GCK(第1栅极时钟信号GCK1和第2栅极时钟信号GCK2)、第1偏压信号 V_{cs1} 和第2偏压信号 V_{cs2} ,对CS线CL1~CLm分别施加用于对像素电位 V_d 施加偏压的辅助电容信号CSS(1)~CSS(m)。在本实施方式中,利用第1栅极时钟信号GCK1和第2栅极时钟信号GCK2实现了多个第1移位动作时钟信号。

[0230] <3.2栅极CS驱动器的构成>

[0231] 图21是用于说明本实施方式的栅极CS驱动器900的构成的框图。该栅极CS驱动器900如上述那样包括栅极驱动器400和CS驱动器500。如图21所示,栅极驱动器400包括上述栅极移位寄存器410(以下,在本实施方式中仅称为“移位寄存器”)和输出缓冲器组420。CS驱动器500包括移位寄存器410和上述CS输出部520。即,在本实施方式中,栅极驱动器400和CS驱动器500共用移位寄存器410。在本实施方式中,利用移位寄存器410来实现第1移位寄存器。

[0232] 图22是示出本实施方式的栅极驱动器400和CS驱动器500的最前级和最后级以外的构成的框图。图23是示出本实施方式的栅极驱动器400和CS驱动器500的最前级侧的构成的框图。图24是示出本实施方式的栅极驱动器400和CS驱动器500的最后级侧的构成的框图。此外,对与上述第1实施方式共用的部分适当地省略说明。

[0233] 如图22~图24所示,移位寄存器410包括m个栅极双稳态电路(以下,在本实施方式中仅称为“双稳态电路”)40(1)~40(m)和1个虚拟用双稳态电路40(m+1)(以下仅称为“双稳态电路40(m+1)”)。输出缓冲器组420包括m个输出缓冲器70(1)~70(m)。CS输出部520如上述那样包括m个偏压用薄膜晶体管60(1)~60(m)。在本实施方式中,利用双稳态电路(栅极双稳态电路)实现第1双稳态电路。

[0234] 在本实施方式中,与上述第1实施方式不同,偏压用薄膜晶体管60(1)~60(m)错开

1级与双稳态电路40(1)~40(m)对应。即,在本实施方式中,偏压用薄膜晶体管60(1)~60(m)与双稳态电路40(2)~40(m+1)分别对应。此外,这些偏压用薄膜晶体管60(1)~60(m)与上述第1实施方式同样分别与CS线CL1~CLm对应。对各偏压用薄膜晶体管的栅极端子连接着对应的双稳态电路的输出端子49(输出状态信号Z的端子),对漏极端子连接着对应的CS线。对第奇数级偏压用薄膜晶体管的源极端子提供第1偏压信号Vcs1,对第偶数级偏压用薄膜晶体管的源极端子提供第2偏压信号Vcs2。

[0235] 输出缓冲器70(1)~70(m)与双稳态电路40(1)~40(m)分别对应,并且与栅极线GL1~GLm分别对应。各输出缓冲器例如由图25所示的与(AND)电路实现。在此,示出实现输出缓冲器70(i)的与电路。以下,有时用相同的附图标记表示输出缓冲器和实现该输出缓冲器的与电路。对各与电路的一方输入端子连接着对应的双稳态电路的输出端子49(提供控制信号),对另一方输入端子提供对应的偏压输入信号Vgh,对输出端子连接着对应的栅极线。该偏压输入信号Vgh从显示控制电路200被提供给各与电路。另外,该偏压输入信号Vgh在扫描期间T1为高电平电位(Vdd电位),在中止期间T2为低电平电位(Vss电位)。

[0236] <3.3栅极CS驱动器的动作>

[0237] 图26是用于说明本实施方式的栅极CS驱动器900的运动的信号波形图。首先,说明扫描期间T1的动作。在扫描期间T1,栅极CS驱动器900以扫描期间栅极频率fgck1被驱动。如图26所示,在栅极起始脉冲信号GSP为高电平电位后,基于第1栅极时钟信号GCK1和第2栅极时钟信号GCK2,控制信号GOUT'(1)~GOUT'(m)依次成为高电平电位。在该扫描期间T1中偏压输入信号Vgh成为高电平电位,因此在这些控制信号GOUT'(1)~GOUT'(m)为高电平电位的定时,与电路70(1)~70(m)的输出信号的电位分别为高电平。即,在控制信号GOUT'(1)~GOUT'(m)为高电平电位的定时,扫描信号GOUT(1)~GOUT(m)分别为高电平电位。

[0238] 在此,在扫描期间T1中第1偏压信号Vcs1的电位为高电位Vh,第2偏压信号Vcs2的电位为低电位Vl。当作为第2级双稳态电路40(2)的输出信号的控制信号GOUT'(2)为高电平电位时,与其对应的偏压用薄膜晶体管60(1)为导通状态。对该偏压用薄膜晶体管60(1)的源极端子提供第1偏压信号Vcs1,因此对CS线(1)施加的辅助电容信号CSS(1)的电位变化为高电位Vh。该辅助电容信号CSS(1)的电位被维持到在后续的1帧期间中偏压用薄膜晶体管60(1)成为导通状态为止。

[0239] 当作为第3级双稳态电路40(3)的输出信号的控制信号GOUT'(3)为高电平电位时,与其对应的偏压用薄膜晶体管60(2)为导通状态。对该偏压用薄膜晶体管60(2)的源极端子提供第2偏压信号Vcs2,因此对CS线(2)施加的辅助电容信号CSS(2)的电位变化为低电位Vl。该辅助电容信号CSS(2)的电位被维持到在后续的1帧期间中偏压用薄膜晶体管60(2)成为导通状态为止。以下同样,与作为双稳态电路的输出信号的控制信号相应地施加到各CS线的辅助电容信号的电位依次变化。

[0240] 此外,如图26所示,在中止期间T2中使辅助电容信号CSS(1)~CSS(m)依次为高电平电位,因此在扫描期间T1的最后的1个水平扫描期间中栅极起始脉冲信号GSP再次成为高电平电位。

[0241] 接下来说明中止期间T2的动作。在中止期间T2中,栅极CS驱动器900以比扫描期间栅极频率fgck1低的中止期间栅极频率fgck2被驱动。如上述那样在扫描期间T1的最后的1个水平扫描期间中栅极起始脉冲信号GSP成为高电平电位,因此基于比扫描期间CS频率

f_{ckk1}低的中止期间CS频率f_{ckk2}的第1栅极时钟信号GCK1和第2栅极时钟信号GCK2,控制信号GOUT'(1)~GOUT'(m)依次成为高电平电位。但是,在该中止期间T2中偏压输入信号V_{gh}成为低电平电位,因此与电路70(1)~70(m)的输出信号的电位维持低电平。即,在中止期间T2中扫描信号GOUT(1)~扫描信号GOUT(m)维持低电平电位。

[0242] 另外,当在中止期间T2中控制信号GOUT'(1)~GOUT'(m)依次成为高电平电位时,偏压用薄膜晶体管60(1)~(m)分别成为导通状态。该中止期间T2的第1偏压信号V_{cs1}及第2偏压信号V_{cs2}与扫描期间T1的相同。因此,分别提供给CS线CL1~CL_m的辅助电容信号CSS(1)~CSS(m)的电位不发生变化。

[0243] 此外,本实施方式的双稳态电路的构成和动作与上述第1实施方式的栅极双稳态电路或者CS双稳态电路同样,因此省略其说明。

[0244] <3.4效果>

[0245] 根据本实施方式,能由栅极驱动器400和CS驱动器500共用移位寄存器410。因此,电路规模缩小,因此例如能谋求进一步窄边框化。另外,除了CS驱动器500以外,栅极驱动器400也被单片化地形成,因此栅极驱动器400的成本减少,并且能谋求进一步窄边框化。

[0246] 此外,在使中止期间T2的第1栅极时钟信号GCK1和第2栅极时钟信号GCK2的振幅(以下称为“中止期间栅极振幅”)比扫描期间T1的第1栅极时钟信号GCK1和第2栅极时钟信号GCK2的振幅(以下称为“扫描期间栅极振幅”)小的情况下,能谋求进一步低功耗化。其中,在这种情况下,需要中止期间栅极振幅比扫描期间栅极振幅小,并且比实现偏压用薄膜晶体管60(1)~60(m)的阈值电压和输出缓冲器70(1)~70(m)的薄膜晶体管的阈值电压大。

[0247] 此外,各输出缓冲器只要实际上能输出所提供的缓冲器输入信号V_{gh}与作为对应的双稳态电路的输出信号的控制信号之逻辑积即可,不限于上述与电路。

[0248] <4.第4实施方式>

[0249] <4.1CS驱动器的构成>

[0250] 图27是示出本发明的第4实施方式的CS驱动器500的构成的框图。此外,在本实施方式中,除了CS驱动器500的结构和中止期间的动作以外与上述第1实施方式同样,因此省略该同样的部分的说明。如图27所示,本实施方式的CS驱动器500还具备与m个栅极线GL1~GL_m分别对应的m个中止动作薄膜晶体管(第2开关元件)61(1)~61(m)。另外,这些中止动作薄膜晶体管61(1)~61(m)分别与CS双稳态电路50(1)~50(m)对应。

[0251] 对各中止动作薄膜晶体管的栅极端子提供中止期间动作时钟信号ALL_ON,对漏极端子连接着对应的栅极线。该中止期间动作时钟信号ALL_ON从显示控制电路200提供。另外,该中止期间动作时钟信号ALL_ON在扫描期间T1中总是低电平电位。此外,在以下的说明中,用附图标记tack2表示中止期间T2中的中止期间动作时钟信号ALL_ON的周期(以下称为“中止期间ALL_ON周期”)。另外,用附图标记fack2表示中止期间T2中的中止期间动作时钟信号ALL_ON的频率(以下称为“中止期间ALL_ON频率”)。

[0252] 中止期间动作时钟信号ALL_ON按每个中止期间ALL_ON周期tack2成为高电平电位。该中止期间ALL_ON周期tack2比扫描期间CS周期t_{ckk1}长。即,中止期间ALL_ON频率fack2比扫描期间CS频率f_{ckk1}低。

[0253] 对与第奇数级CS双稳态电路对应的中止动作薄膜晶体管的漏极端子提供第1偏压信号V_{cs1}。另一方面,对与第偶数级CS双稳态电路对应的中止动作薄膜晶体管的漏极

端子提供第2偏压信号 V_{cs2} 。在本实施方式中,利用中止期间动作用时钟信号 ALL_ON 、CS时钟信号 CCK 和CS起始脉冲信号 CSP 实现辅助电容时钟信号。

[0254] <4.2CS驱动器的动作>

[0255] 图28是用于说明本实施方式的CS驱动器500的动作中的特别是中止期间T2的动作的信号波形图。在扫描期间T1中,中止期间动作用时钟信号 ALL_ON 如上述那样维持低电平电位。

[0256] 在本实施方式中,与上述第1实施方式不同,在中止期间T2中第1CS时钟信号 $CCK1$ 和第2CS时钟信号 $CCK2$ 维持低电平电位。此时,中止期间CS频率 f_{cck2} 为0。另外,在中止期间T2中CS起始脉冲信号 CSP 不为高电平电位。因此,在中止期间T2中控制信号 $COUT(1) \sim COUT(m)$ 不为高电平电位。另外,在中止期间T2中,中止期间动作用时钟信号 ALL_ON 按每个中止期间 ALL_ON 周期 t_{ack2} 成为高电平电位。当中止期间动作用时钟信号 ALL_ON 成为高电平电位时,中止动作用薄膜晶体管 $61(1) \sim 61(m)$ 成为导通状态。该中止期间T2的第1偏压信号 V_{cs1} 和第2偏压信号 V_{cs2} 为与扫描期间T1的第1偏压信号 V_{cs1} 和第2偏压信号 V_{cs2} 相同的电位。因此,提供给CS线 $CL1 \sim CLm$ 的辅助电容信号 $CSS(1) \sim CSS(m)$ 的电位不发生变化。

[0257] 此外,CS驱动器500的其它的动作与上述第1实施方式同样,因此省略其说明。

[0258] <4.3效果>

[0259] 根据本实施方式,在中止期间T2中,不是在控制信号 $COUT(1) \sim COUT(m)$ 为高电平电位的定时,而是在中止期间动作用时钟信号 ALL_ON 为高电平电位的定时对CS线 $CL1 \sim CLm$ 分别提供高电位 V_h 或者低电位 V_l 。因此,减少在中止期间T2中CS线 $CL1 \sim CLm$ 为悬浮状态而使这些CS线 $CL1 \sim CLm$ 受到的噪声等的影响。由此,能抑制显示质量的降低。另外,在中止期间T2中第1CS时钟信号 $CCK1$ 和第2CS时钟信号 $CCK2$ 维持低电平电位,因此能谋求进一步低功耗化。而且,在中止期间T2中控制信号 $COUT(1) \sim COUT(m)$ 不为高电平电位,因此对偏压用薄膜晶体管 $60(1) \sim 60(m)$ 施加的栅极偏压应力进一步减少。因此,偏压用薄膜晶体管 $60(1) \sim 60(m)$ 的阈值变动进一步减少,因此能谋求这些偏压用薄膜晶体管 $60(1) \sim 60(m)$ 的进一步高可靠性化。此外,即使在中止动作用薄膜晶体管 $61(1) \sim 61(m)$ 中产生阈值变动,与在偏压用薄膜晶体管 $60(1) \sim 60(m)$ 中产生阈值变动的情况相比,对显示造成的影响较少。

[0260] <5.第5实施方式>

[0261] <5.1CS移位寄存器的构成和动作>

[0262] 图29是用于说明本发明的第5实施方式的CS移位寄存器510的构成的框图。此外,本实施方式除了CS移位寄存器510的构成和动作以外与上述第1实施方式同样,因此省略该同样的部分的说明。在本实施方式中,从显示控制电路200提供给CS驱动器500的CS时钟信号 CCK 包括3相的CS时钟信号 $CCK1 \sim CCK3$ 。以下将CS时钟信号 $CCK3$ 称为“第3CS时钟信号”。这些第1CS时钟信号 $CCK1$ 、第2CS时钟信号 $CCK2$ 和第3CS时钟信号 $CCK3$ 的相位相互错开1个水平扫描期间,均为3个水平扫描期间中的1个水平扫描期间为高电平电位(V_{dd} 电位)(但是,中止期间T2除外)。

[0263] 提供给CS移位寄存器510的各级(各CS双稳态电路)的输入端子的信号如下。对第 $i-2$ 级提供第1CS时钟信号 $CCK1$ 作为第1时钟信号 $CK1$,提供第2CS时钟信号 $CCK2$ 作为第2时钟信号 $CK2$ 。对第 $i-1$ 级提供第2CS时钟信号 $CCK2$ 作为第1时钟信号 $CK1$,提供第3CS时钟信号 $CCK3$ 作为第2时钟信号 $CK2$ 。对第 i 级提供第3CS时钟信号 $CCK3$ 作为第1时钟信号 $CK1$,提供第

1CS时钟信号CCK1作为第2时钟信号CK2。此外,提供给用于接受置位信号S和复位信号R的端子的信号与上述第1实施方式同样,因此省略说明。

[0264] 在如上构成中,当对CS移位寄存器510的第1级50(1)提供作为置位信号S的CS起始脉冲信号CSP时,如图30所示,基于第1CS时钟信号CCK1、第2CS时钟信号CCK2和第3CS时钟信号CCK3,将在每1个水平扫描期间依次成为高电平电位的控制信号提供给CS驱动器500内的CS输出部520。

[0265] <5.2功耗>

[0266] 一般来说,CS驱动器的驱动所需的功耗W(以下仅称为“功耗W”)利用下述式(1)求出。

$$[0267] \quad W = n \times f \times (C_p + C_t) \times V^2 \cdots (1)$$

[0268] 在此,n表示CS时钟信号CCK的相数,f表示CS时钟信号GCK的频率,C_p表示配线电容,C_t表示薄膜晶体管的负载电容。

[0269] 在上述第1实施方式中,CS时钟信号CCK的相数为2。因此,能通过上述式(1),将上述第1实施方式的功耗W利用下述式(2)表示。

$$[0270] \quad W = 2 \times f \times (C_p + C_t) \times V^2 \cdots (2)$$

[0271] 另一方面,在本实施方式中,CS时钟信号CCK的相数为3。另外,在关注CS时钟信号CCK的各相(以下仅称为“各相”)的情况下,本实施方式的接受该各相的双稳态电路的输入端子41或者42的数量(以下称为“连接数”)比上述第1实施方式的连接数少。这意味着各相所对应的薄膜晶体管的负载电容变小。在上述第1实施方式中,各相按每1级交替地被提供给输入端子41或者42,因此连接数为m。此外,在此为了方便而不考虑虚拟级50(m+1)。另一方面,在本实施方式中,各相隔开1级并且按每1级被交替地提供给输入端子41或者42,因此连接数为 $(2/3) \times m$ 。即,本实施方式的各相所对应的薄膜晶体管的负载电容为上述第1实施方式的负载电容的2/3。因此,能通过上述式(1),利用下述式(3)表示本实施方式的功耗W。

$$[0272] \quad W = 3 \times f \times (C_p + (2/3) \times C_t) \times V^2 \cdots (3)$$

[0273] 在此,假设 $C_p = C_t/3$,则能将上述式(2)和式(3)分别用下述式(4)和(5)表示。

$$[0274] \quad W = 2.67 \times f \times C_t \times V^2 \cdots (4)$$

$$[0275] \quad W = 2 \times f \times C_t \times V^2 \cdots (5)$$

[0276] 从上述式(4)和(5)可知,在本实施方式中,能将功耗W比上述第1实施方式减少30%程度。

[0277] <5.3效果>

[0278] 根据本实施方式,CS时钟信号CCK的相数为3。因此,接受各相的CS双稳态电路的输入端子41或者42的数量(连接数)比上述第1实施方式的连接数少。因此,各相所对应的薄膜晶体管的负载电容变小。因此,能谋求进一步低功耗化。

[0279] <6.其它>

[0280] 在上述各实施方式中,希望CS时钟信号CCK和栅极时钟信号GCK的频率和振幅的控制显示控制电路200中进行,但是也可以是在CS驱动器500和栅极驱动器400中分别进行这种控制的构成。

[0281] 本发明的CS双稳态电路和栅极双稳态电路的构成不限于上述各实施方式所例示内容,能进行各种变形可能。

[0282] 在上述第1实施方式中CS时钟信号CCK包括2相,在上述第5实施方式中CS时钟信号CCK包括3相,但是本发明不限于此。CS时钟信号CCK也可以包括4相以上。

[0283] 在上述各实施方式中,将设于双稳态电路内的薄膜晶体管全部作为n沟道型进行了说明,但是本发明不限于此。设于双稳态电路内的薄膜晶体管为p沟道型的方案也能应用于本发明。

[0284] 另外,能在不脱离本发明的主旨的范围内对上述各实施方式进行各种变形来实施。

[0285] 如上所述,根据本发明,能提供减少功耗的CS驱动方式的液晶显示装置和该液晶显示装置内的辅助电容线的驱动方法。

[0286] 工业上的可利用性

[0287] 本发明能应用于驱动器单片型的液晶显示装置。

[0288] 附图标记说明

[0289] 40(1)~40(m)···栅极双稳态电路(双稳态电路)

[0290] 40(m+1)···栅极双稳态电路(虚拟级)

[0291] 41~44···输入端子(输入节点)

[0292] 49···输出端子(输出节点)

[0293] 50(1)~50(m)···CS双稳态电路(双稳态电路)

[0294] 50(m+1)···CS双稳态电路(虚拟级)

[0295] 60(1)~60(m)···偏压用薄膜晶体管(第1开关元件)

[0296] 61(1)~61(m)···中止动作薄膜晶体管(第2开关元件)

[0297] 70(1)~70(m)···输出缓冲器(与电路)

[0298] 80···像素薄膜晶体管(像素开关元件)

[0299] 300···源极驱动器(视频信号线驱动电路)

[0300] 400···栅极驱动器(扫描信号线驱动电路)

[0301] 410···栅极移位寄存器

[0302] 420···输出缓冲器组

[0303] 500···CS驱动器(辅助电容线驱动电路)

[0304] 510···CS移位寄存器

[0305] 520···CS输出部

[0306] 600···显示部

[0307] 800···液晶显示面板

[0308] 900···栅极

[0309] CS驱动器

[0310] Ep···像素电极

[0311] Ccs···辅助电容

[0312] M1~M4···薄膜晶体管(开关元件)

[0313] C1···电容器(电容元件)

[0314] N1···第1节点

[0315] CSP···CS起始脉冲信号

- [0316] GSP…栅极起始脉冲信号
- [0317] CCK1～CCK3…第1CS时钟信号～第3CS时钟信号(第1移位动作时钟信号)
- [0318] GCK1、GCK2…第1栅极时钟信号、第2栅极时钟信号(第2移位动作时钟信号)
- [0319] S…置位信号
- [0320] R…复位信号
- [0321] CSS(1)～CSS(m)…辅助电容信号
- [0322] COUT(1)～COUT(m)…控制信号
- [0323] GOUT(1)～GOUT(m)…扫描信号
- [0324] GOUT'(1)～GOUT'(m)…控制信号
- [0325] ALL_ON…中止期间动作时钟信号
- [0326] T1…扫描期间
- [0327] T2…中止期间
- [0328] t_{cck1}…扫描期间CS周期
- [0329] t_{cck2}…中止期间CS周期
- [0330] t_{ack2}…中止期间ALL_ON周期
- [0331] f_{cck1}…扫描期间CS频率
- [0332] f_{cck2}…中止期间CS频率
- [0333] f_{ack2}…中止期间ALL_ON频率
- [0334] V_{cck1}…扫描期间CS振幅
- [0335] V_{cck2}…中止期间CS振幅
- [0336] V_{ss}…低电平的直流电源电位
- [0337] V_{dd}…高电平的直流电源电位

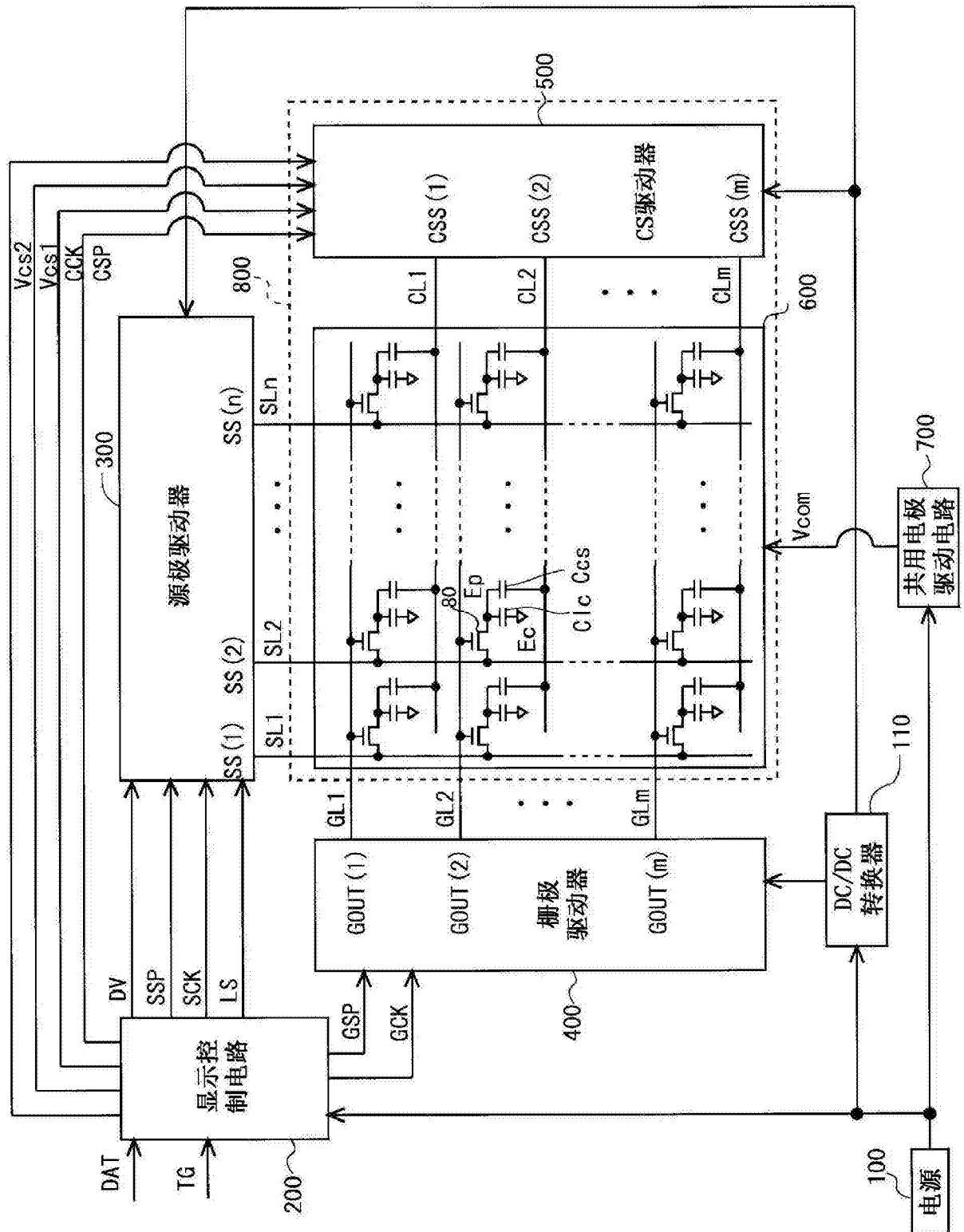


图1

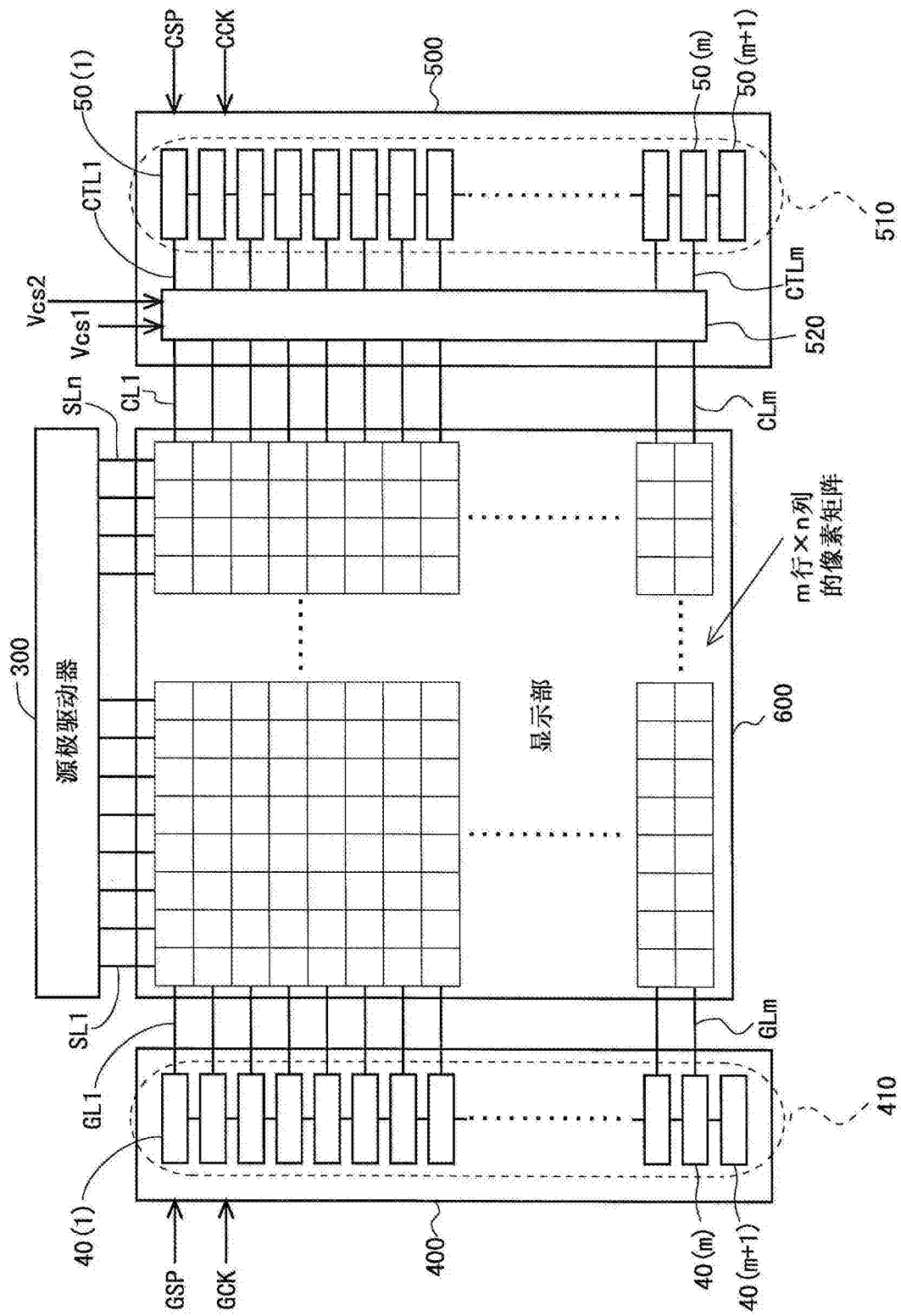


图2

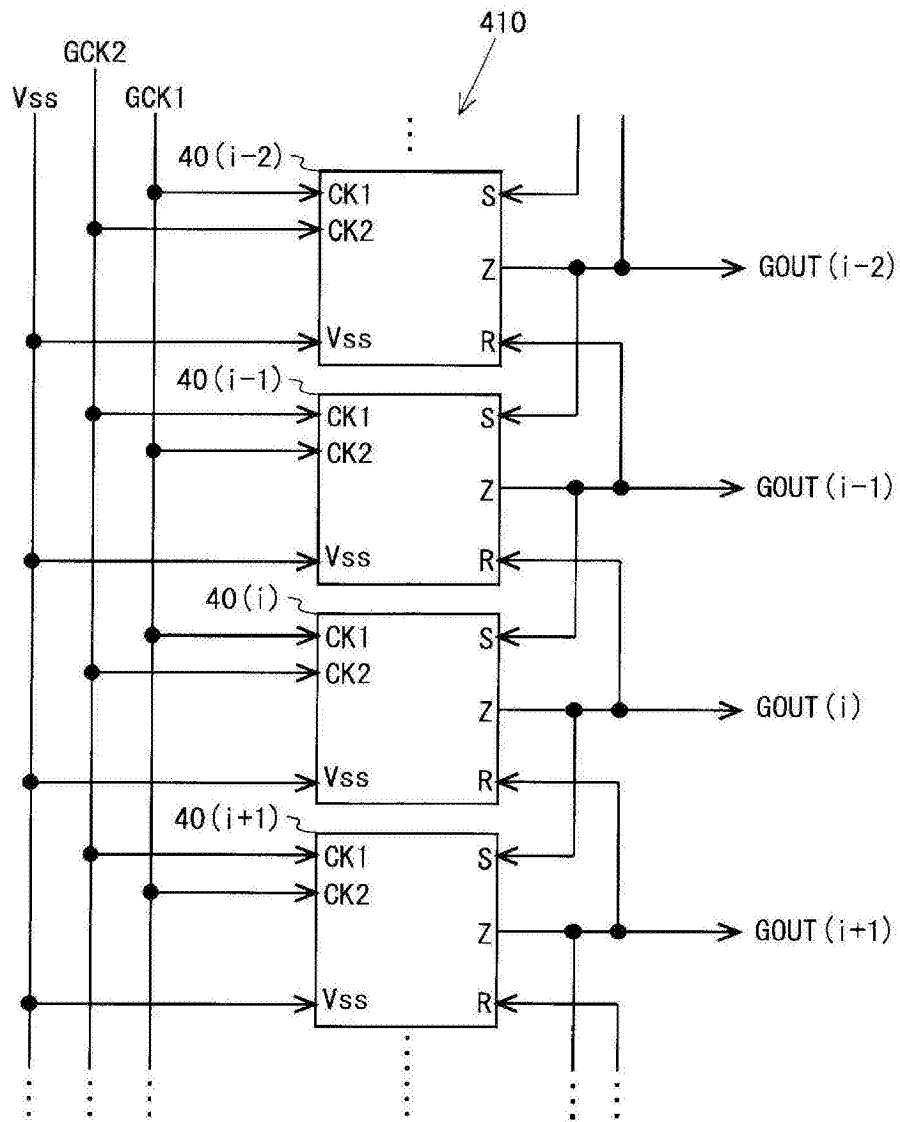


图3

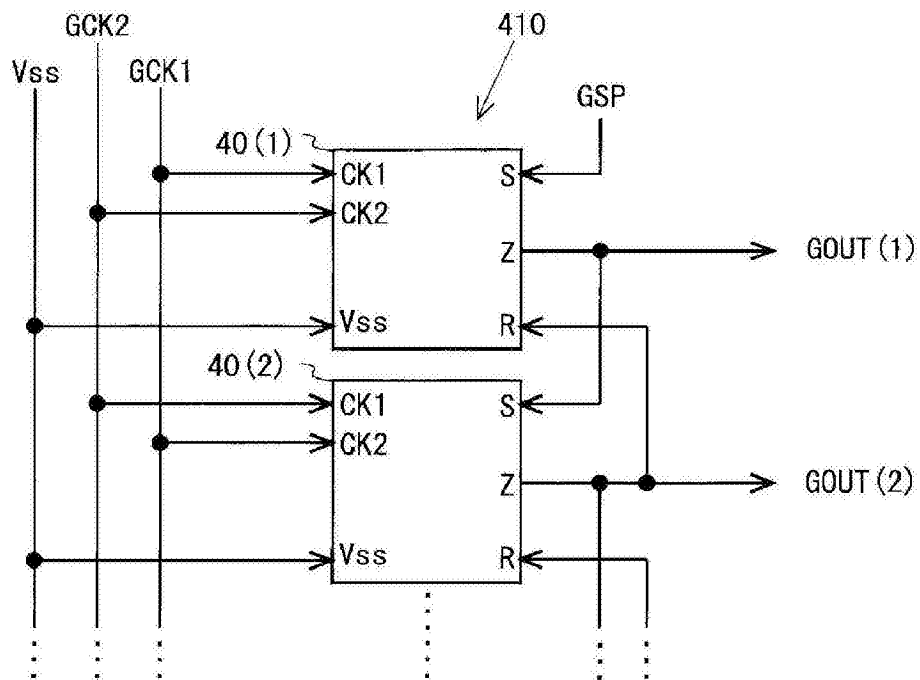


图4

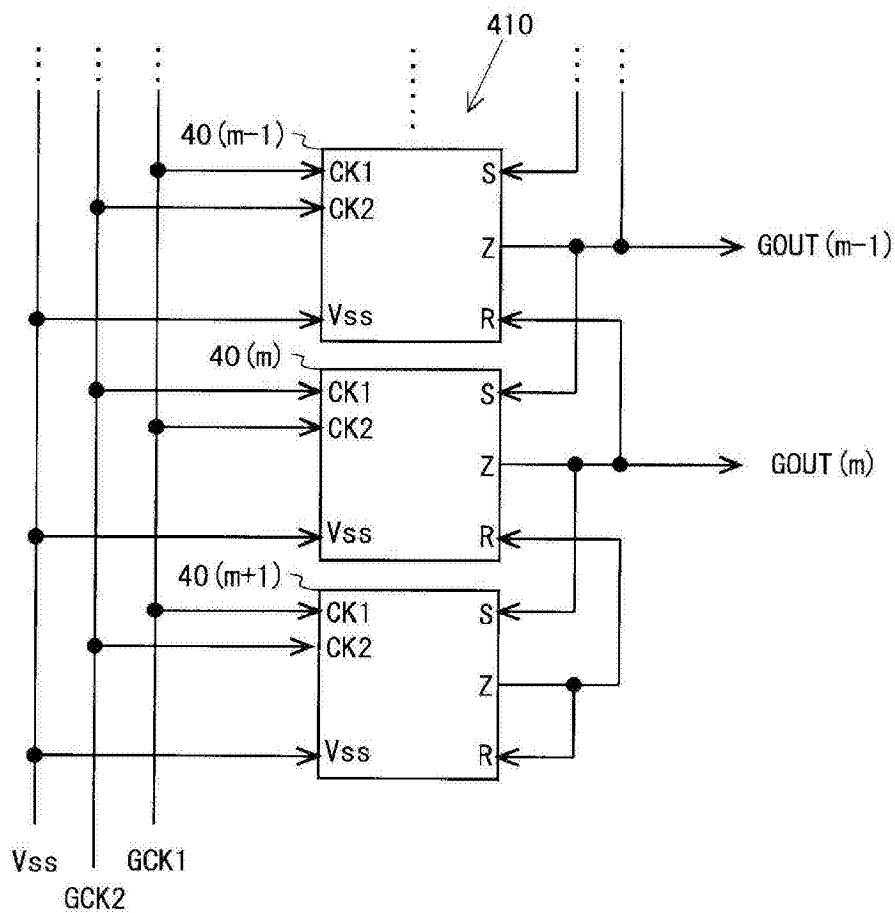


图5

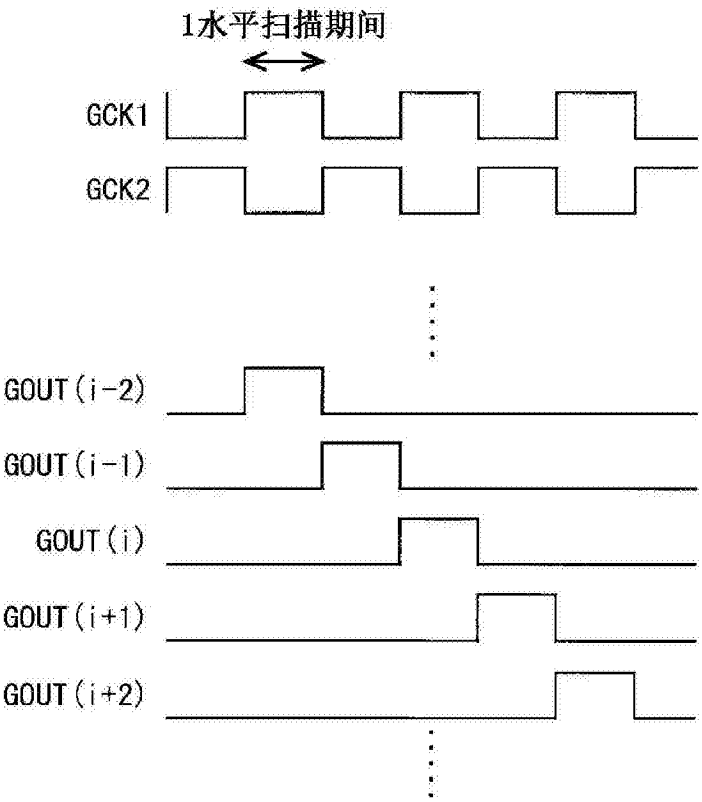


图6

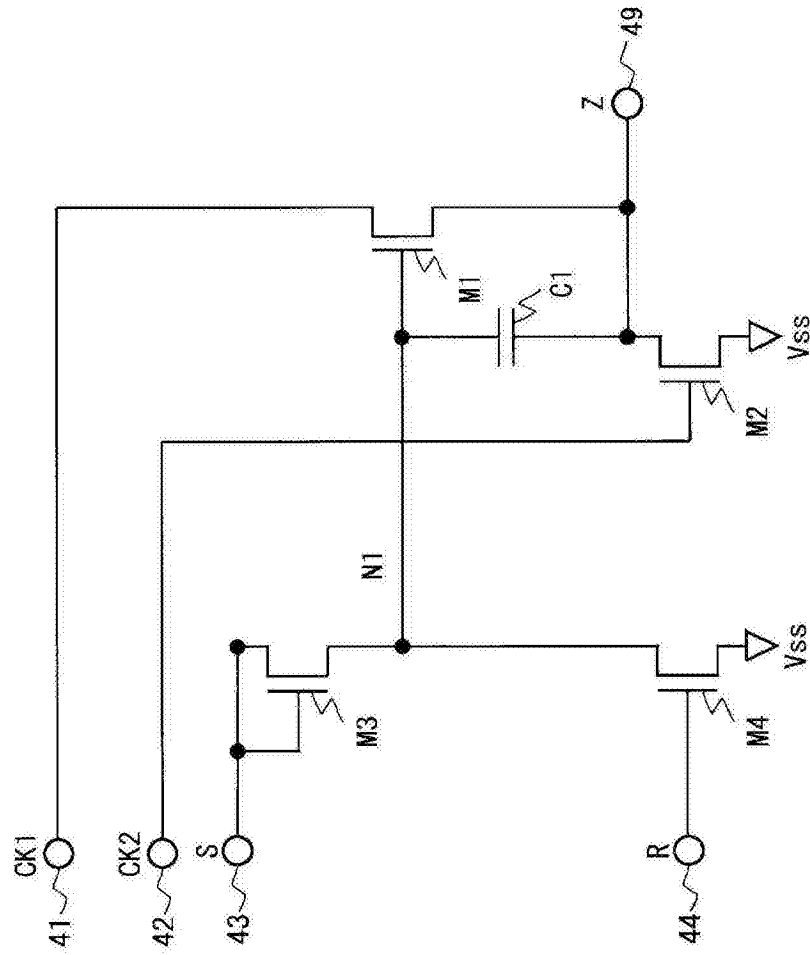


图7

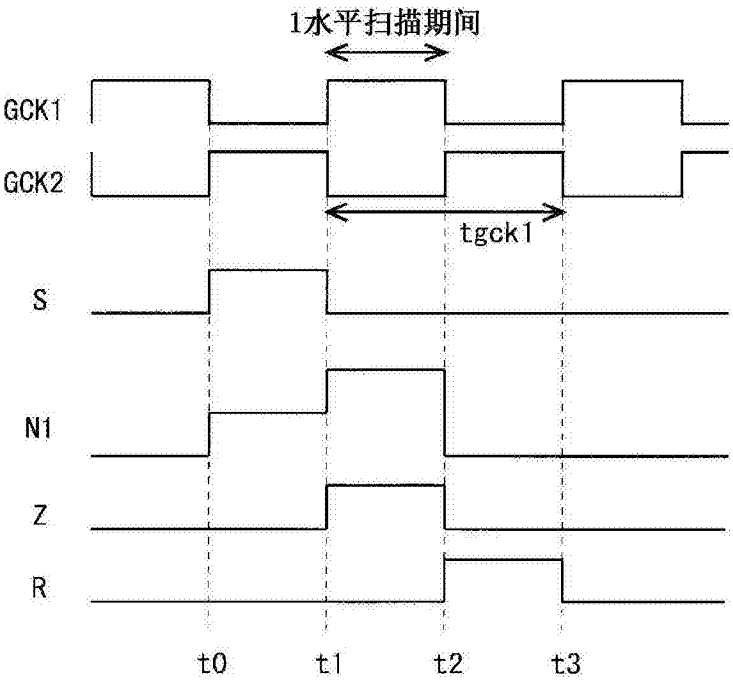


图8

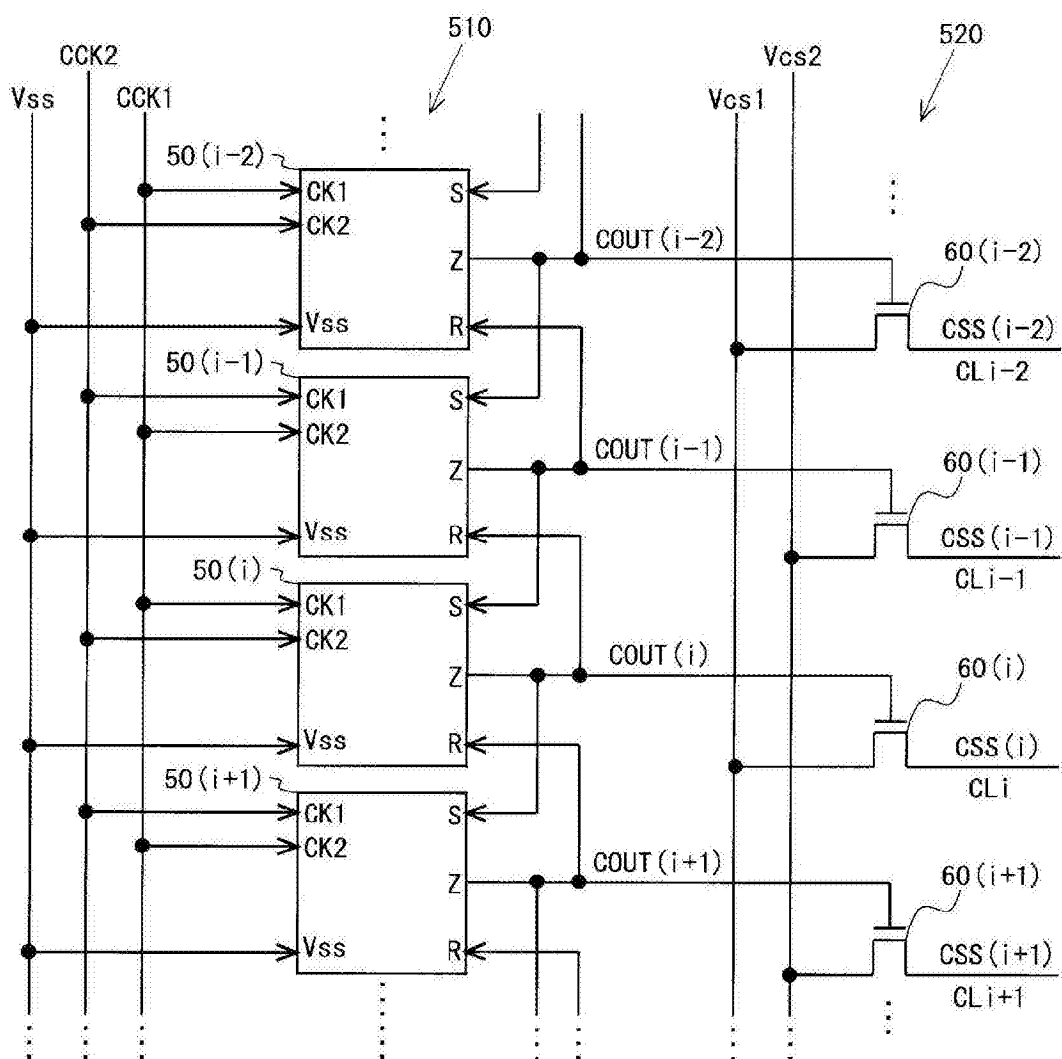


图9

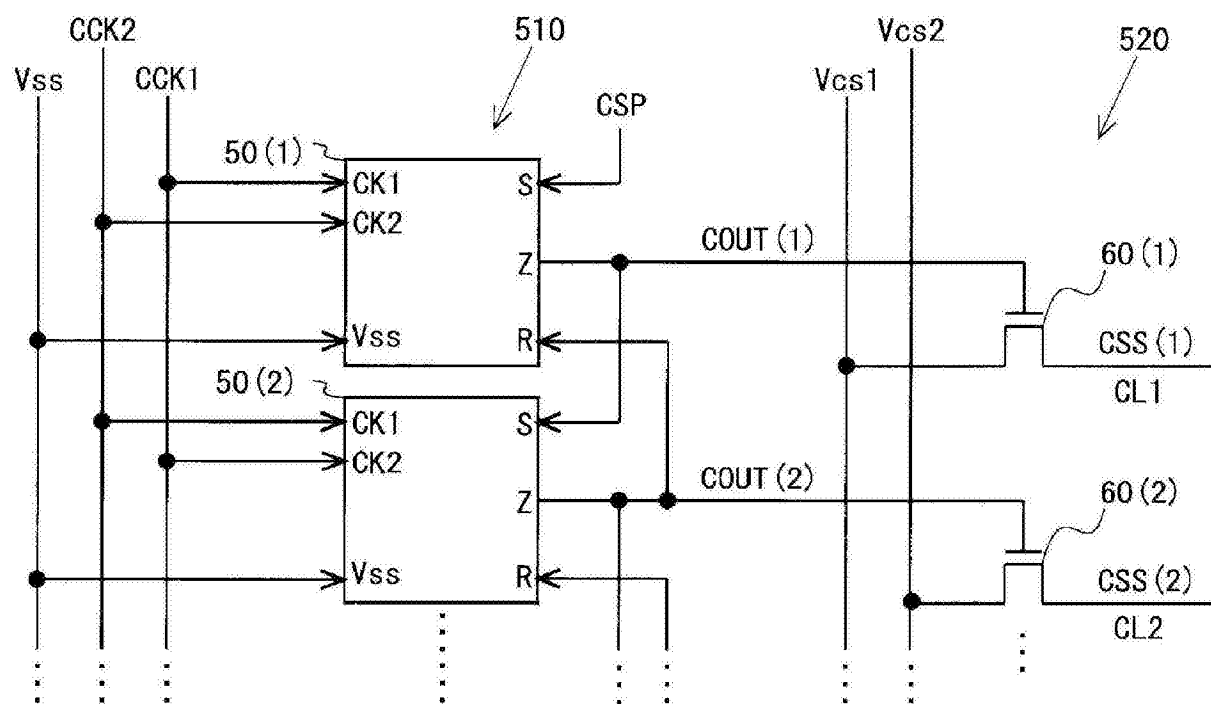


图 10

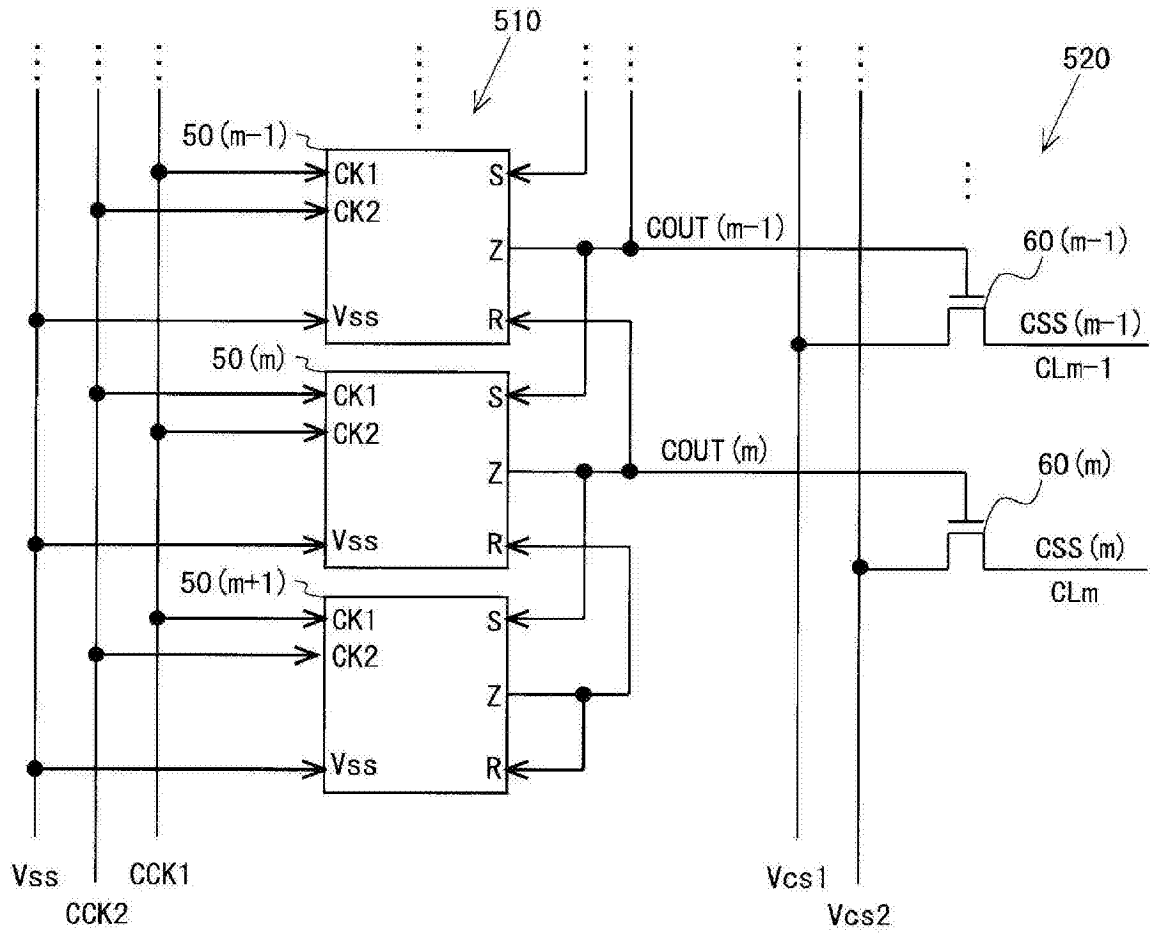


图11

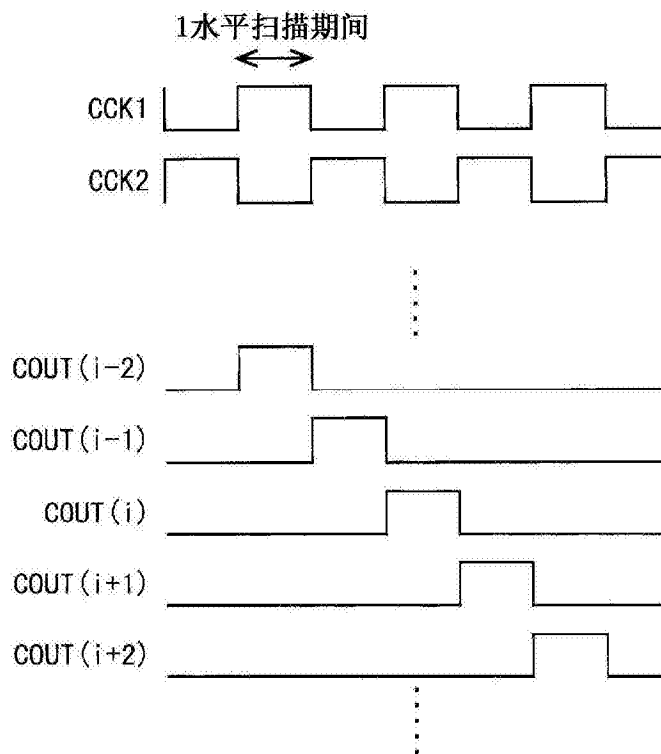


图12

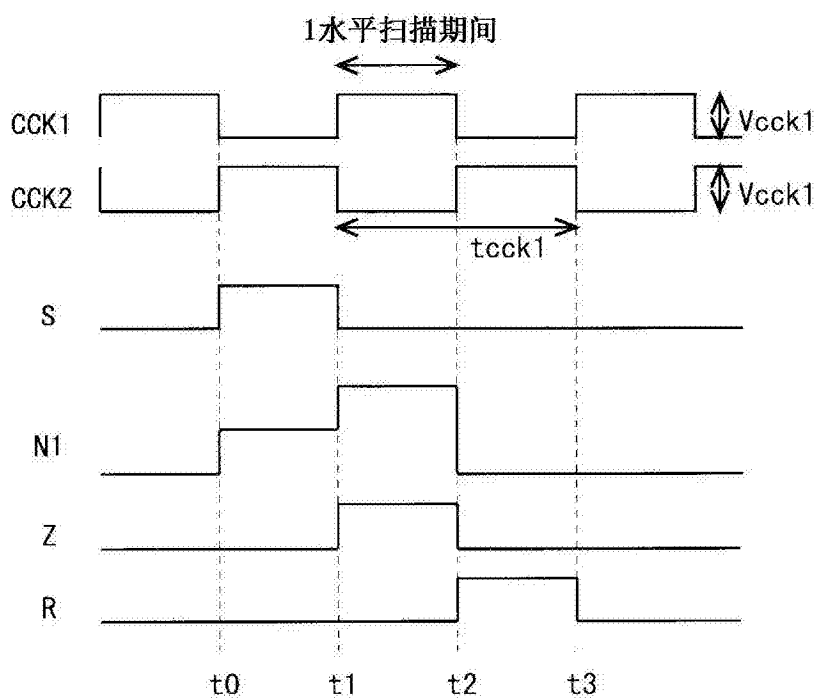


图13

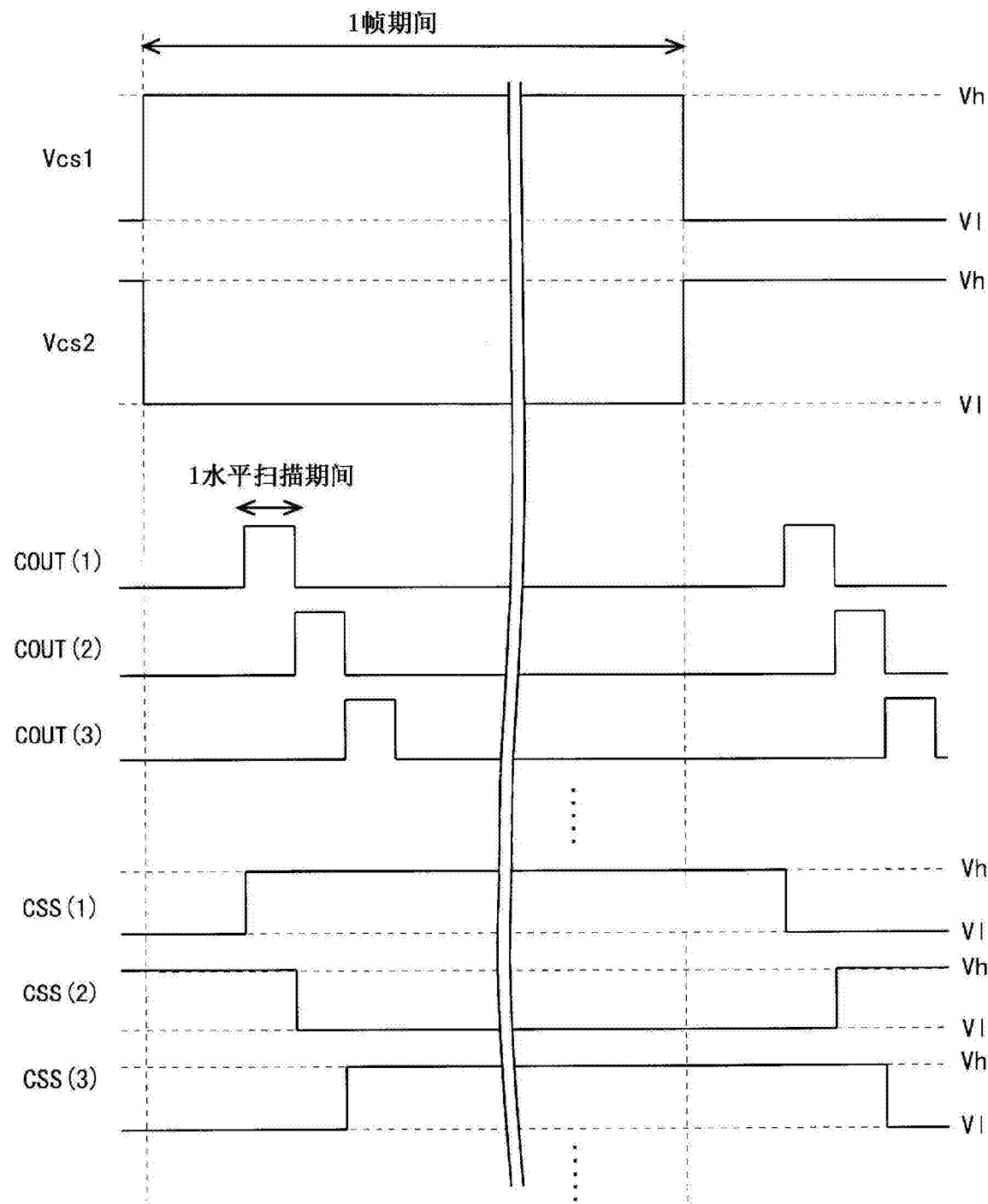


图14

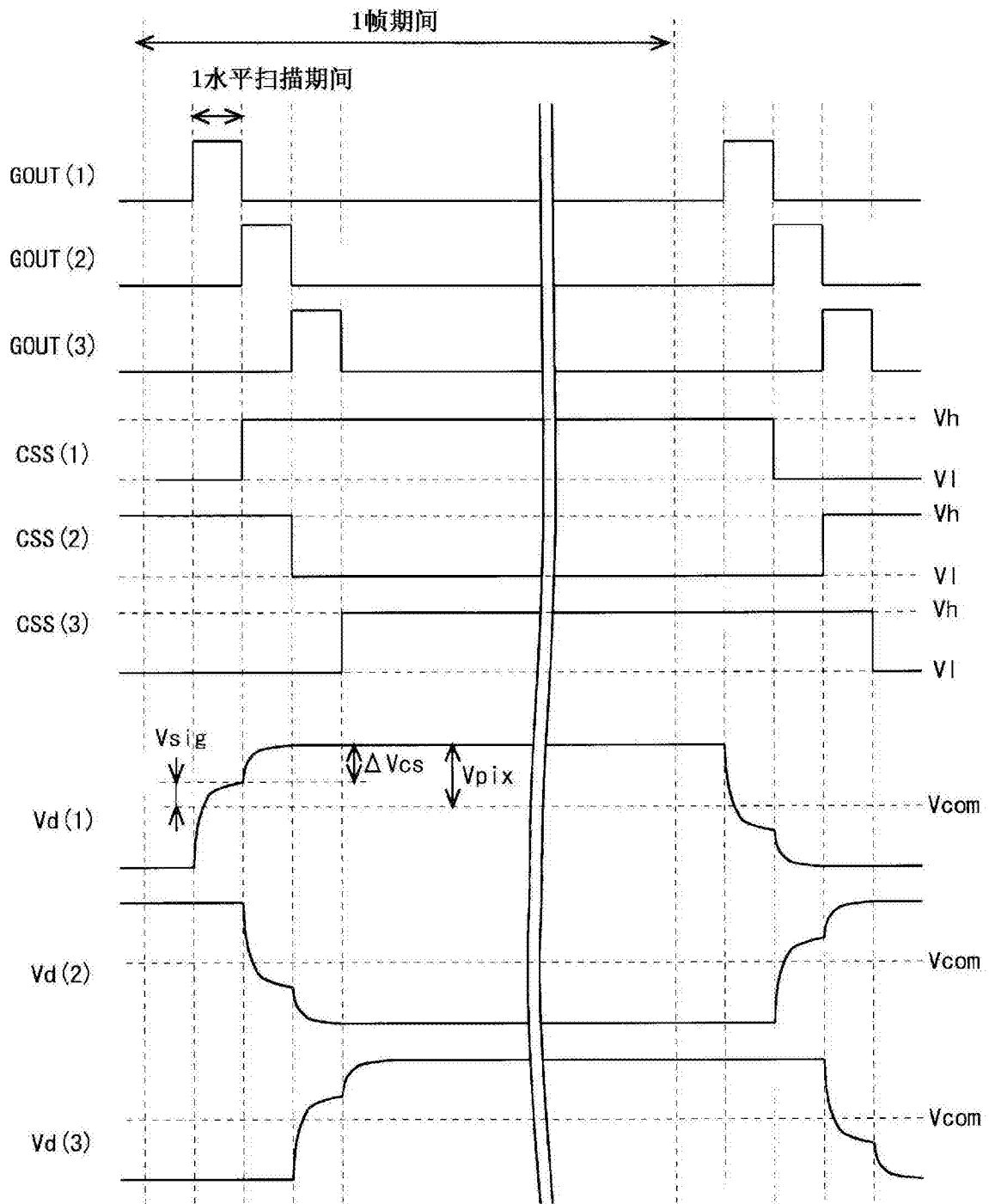


图15

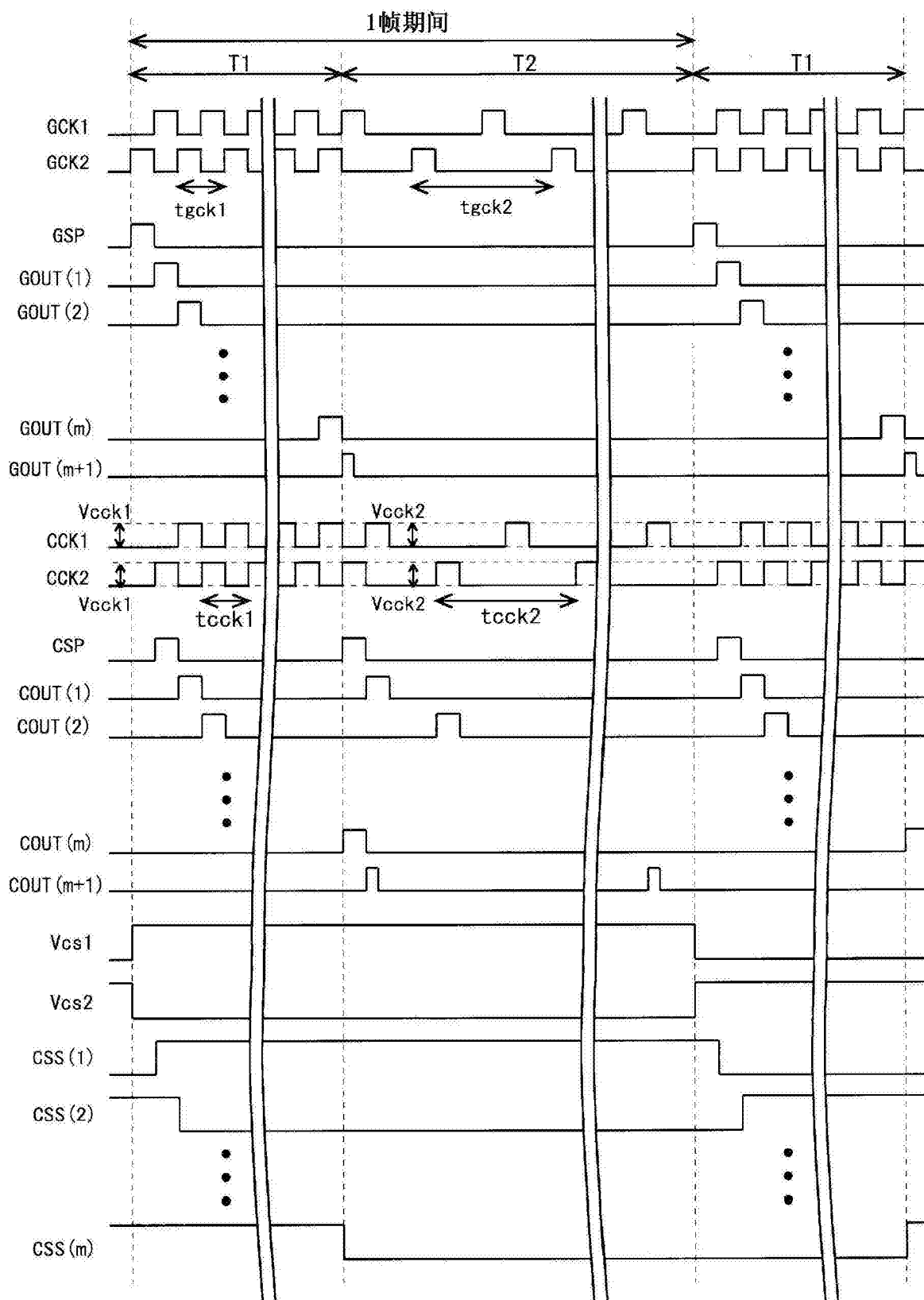


图16

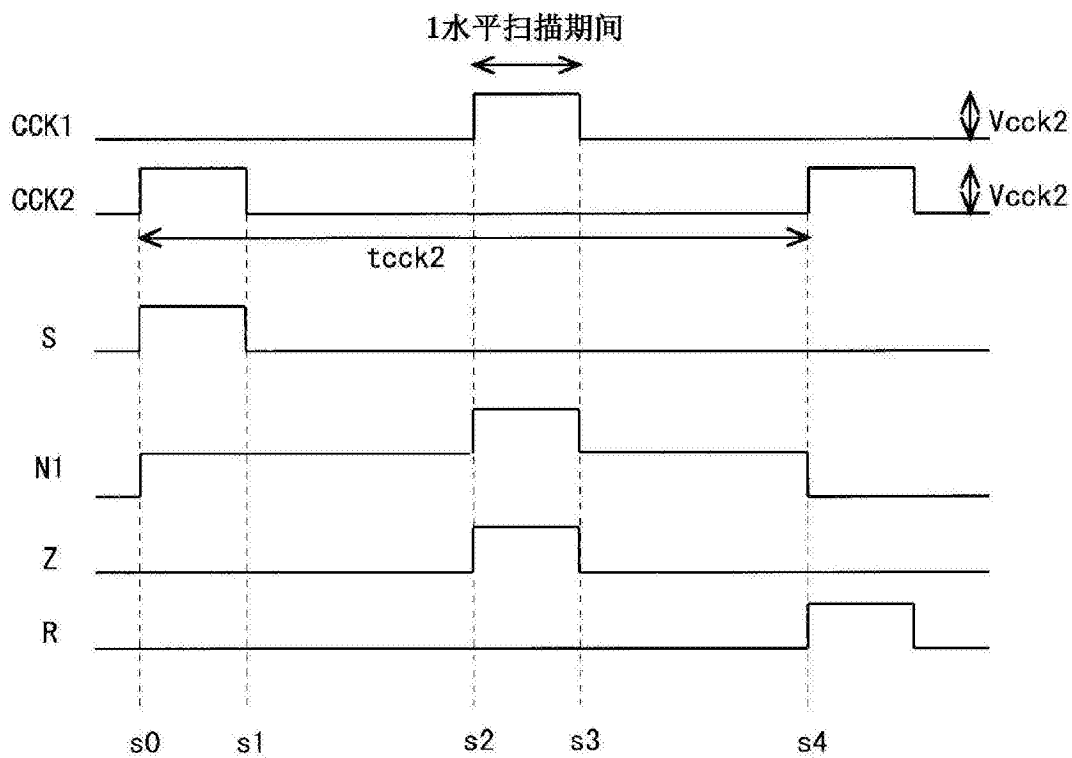


图17

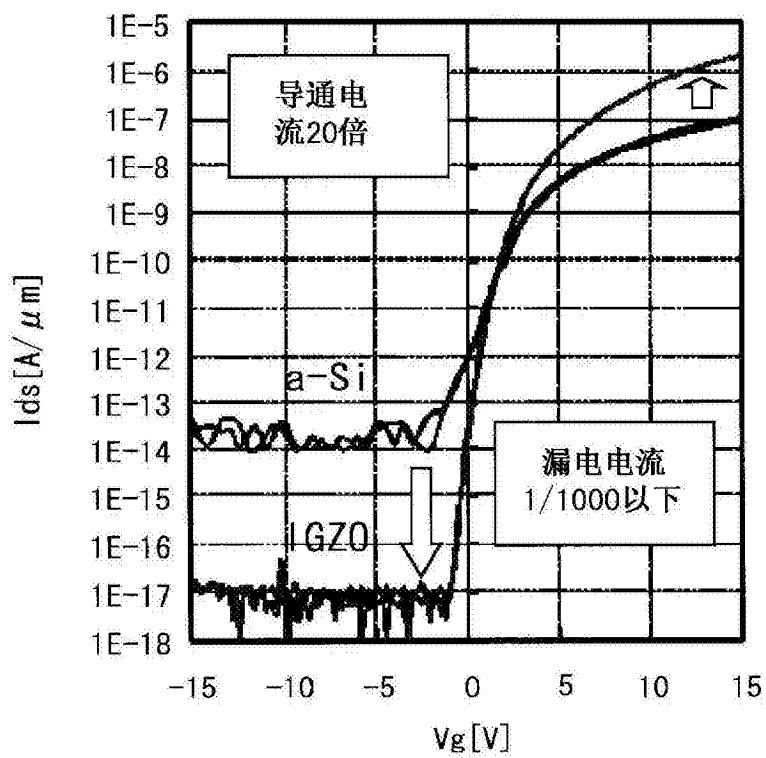


图18

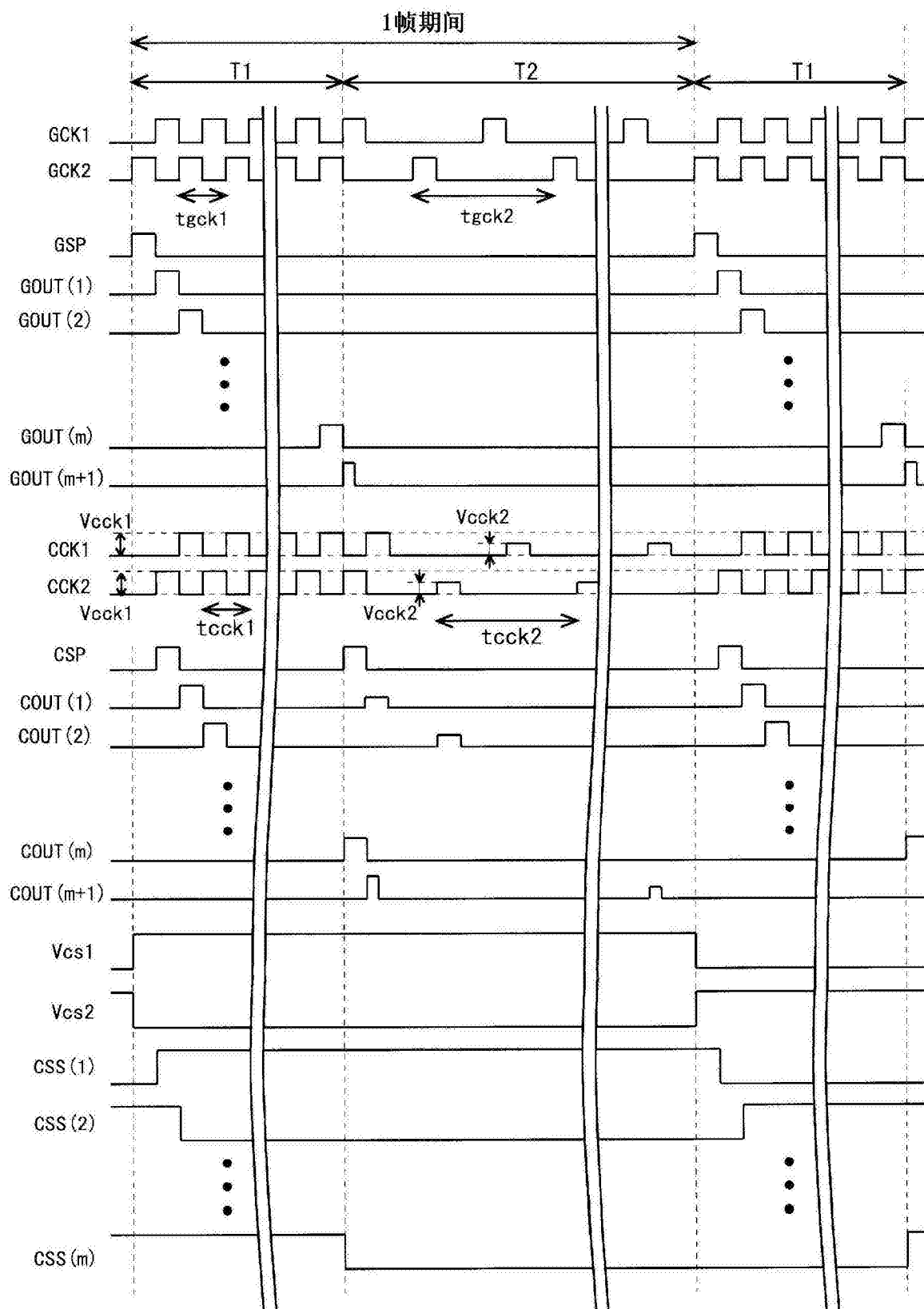


图19

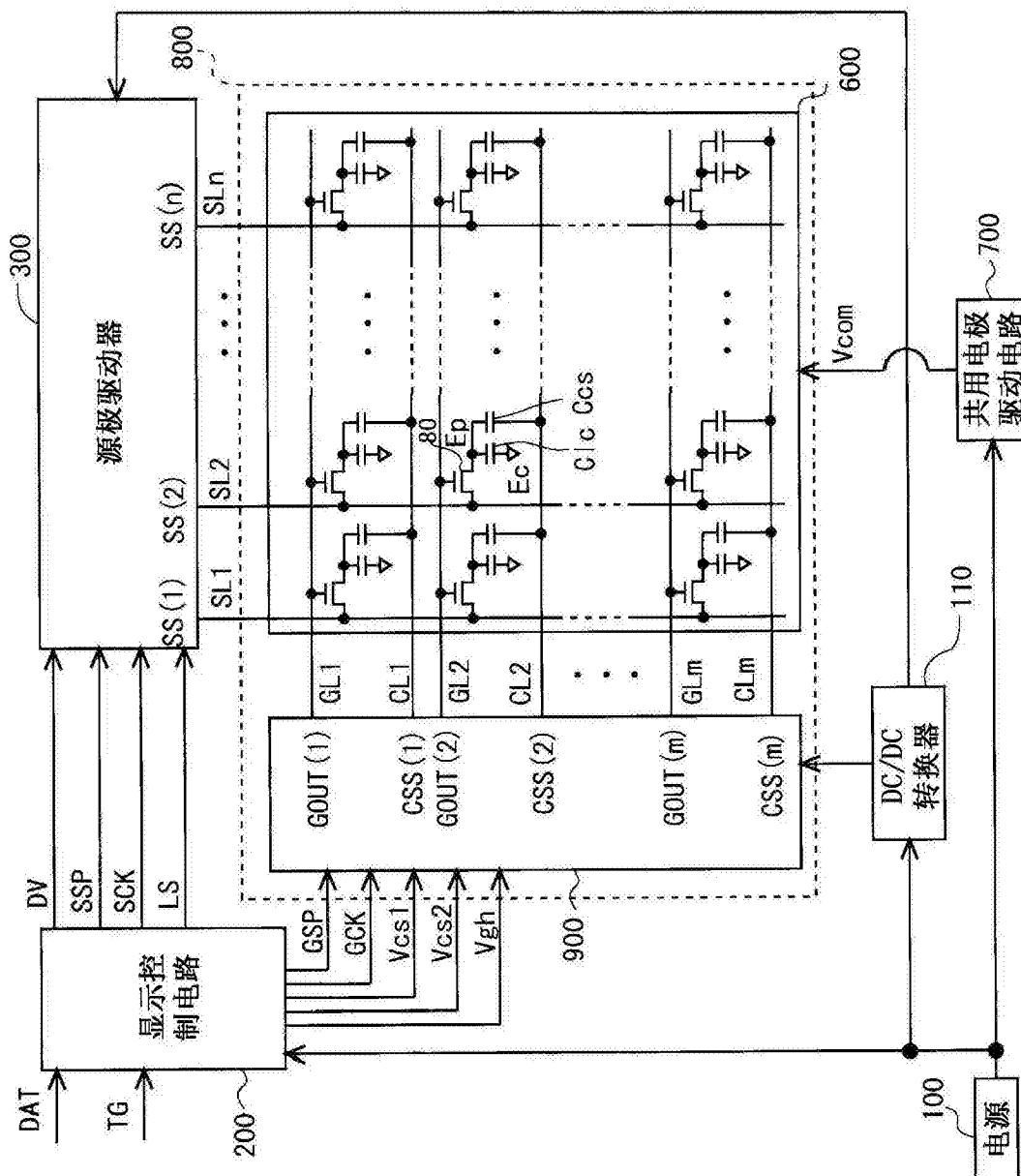


图20

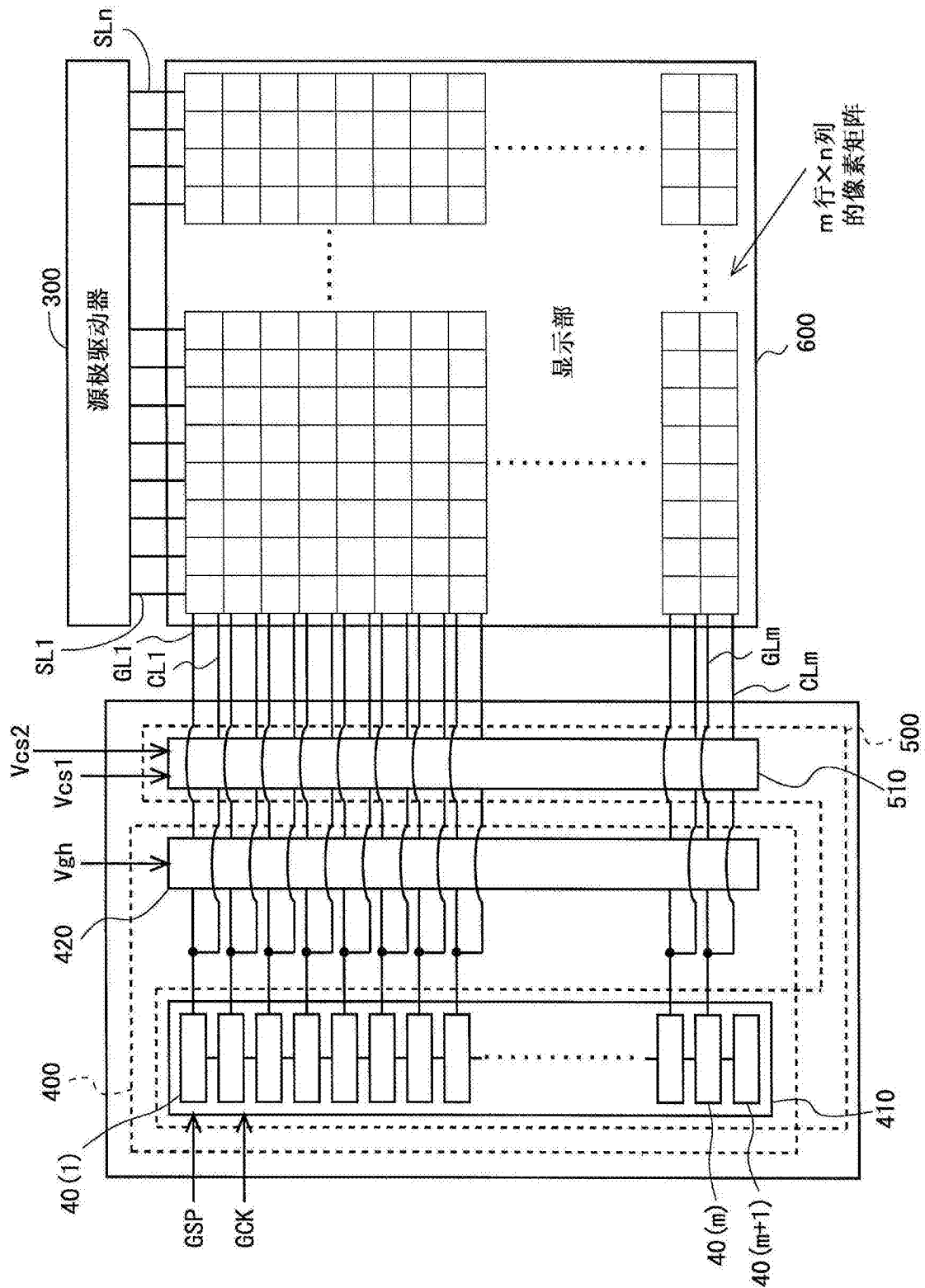


图21

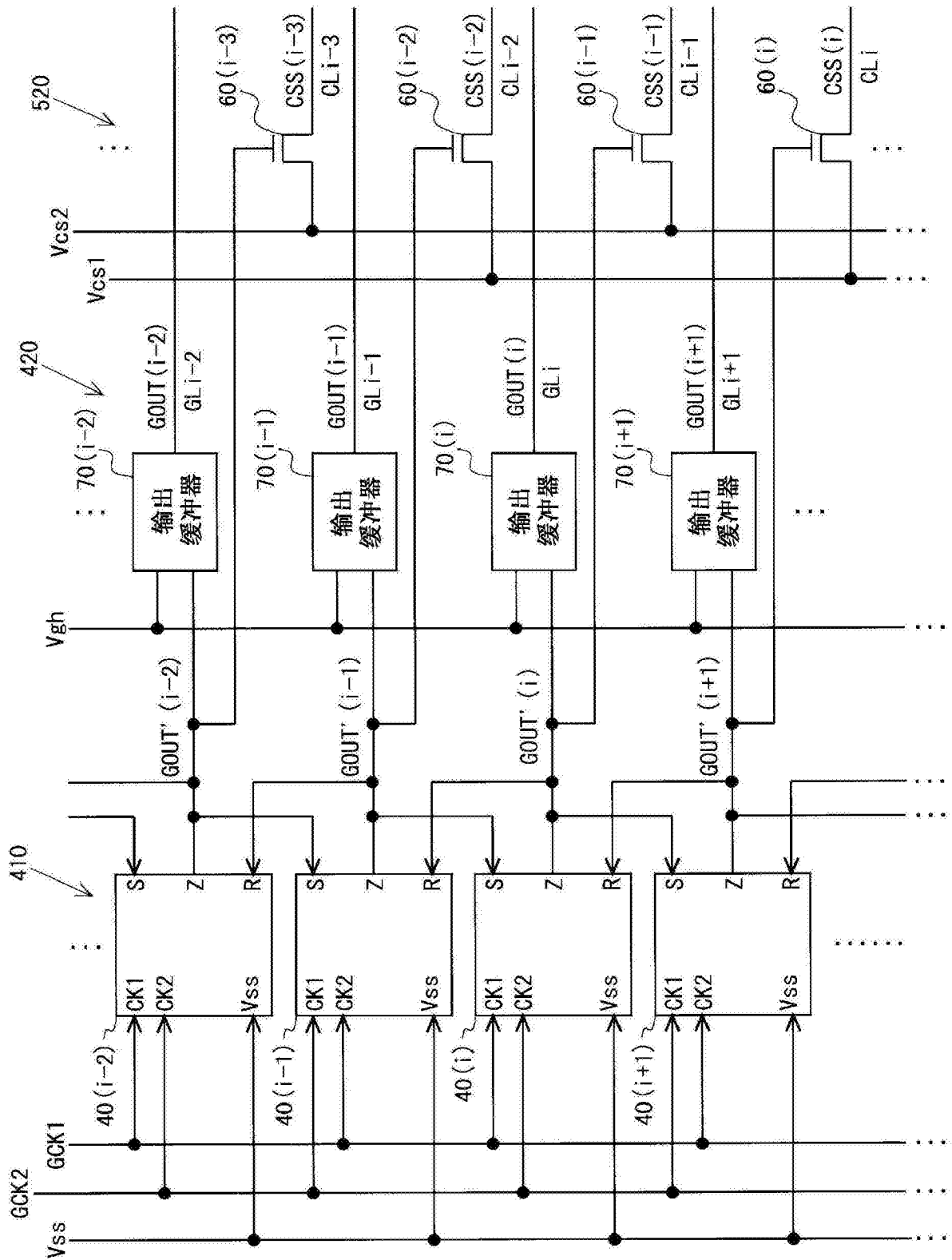


图22

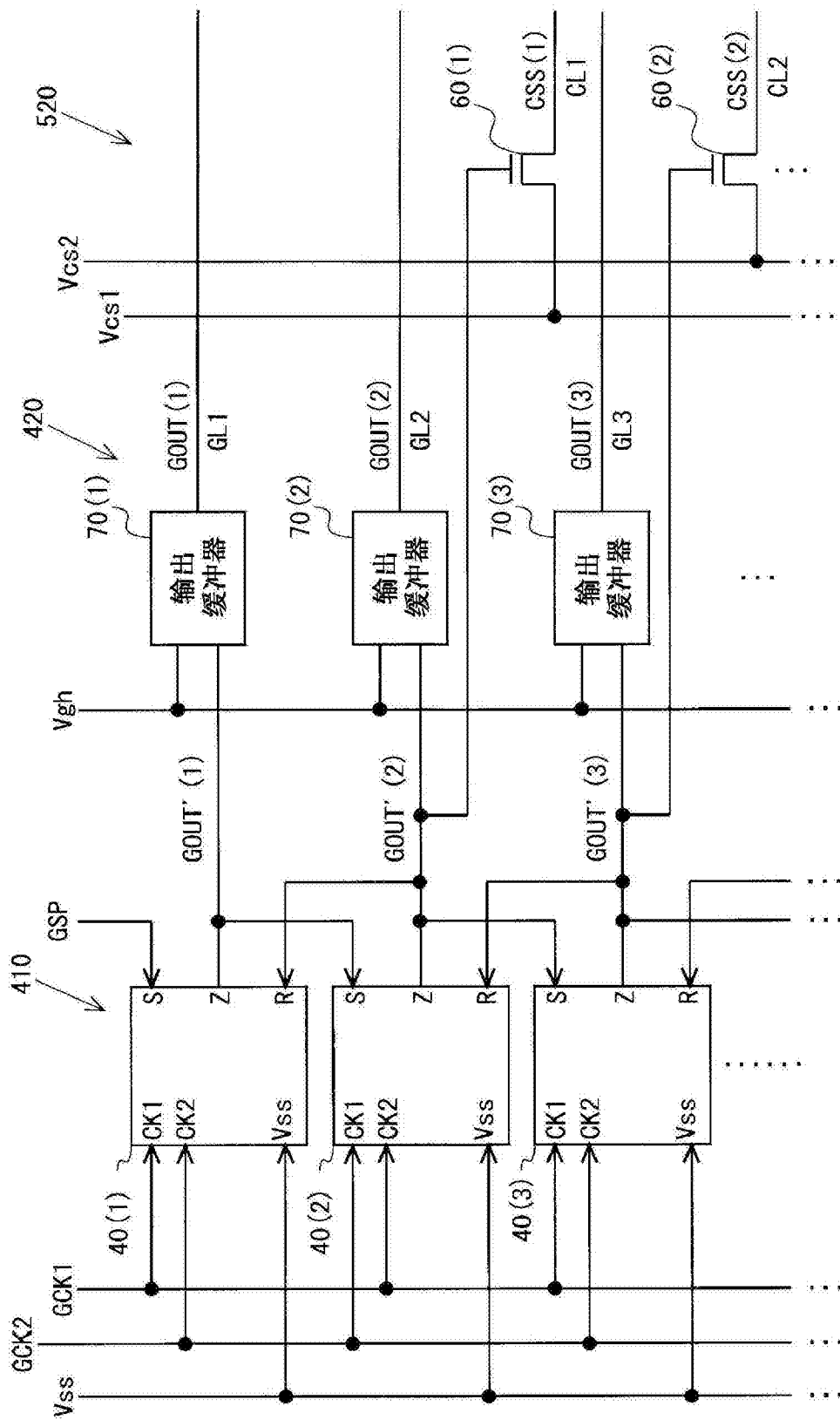


图23

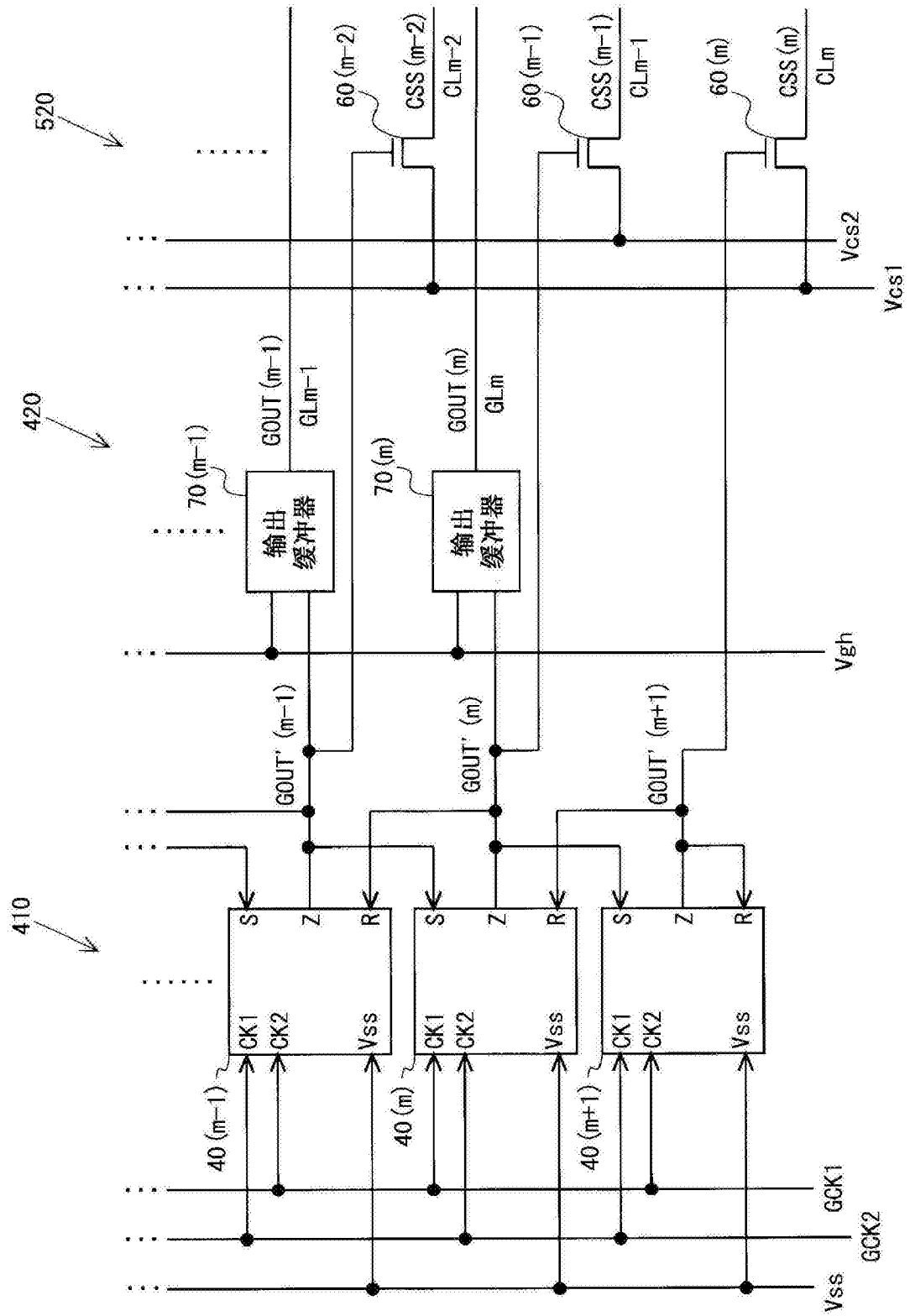


图24

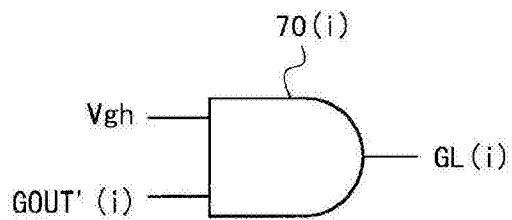


图25

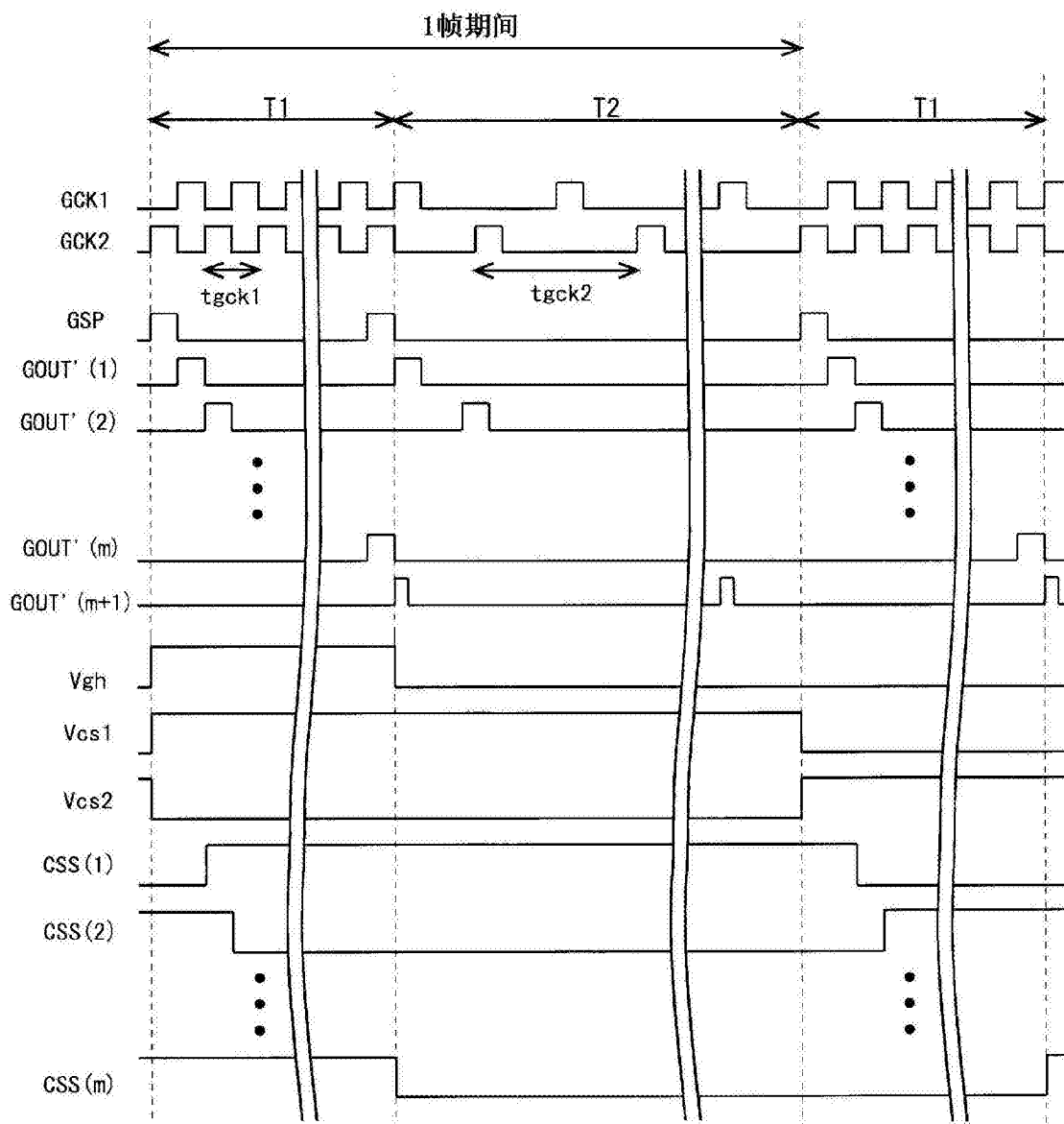


图26

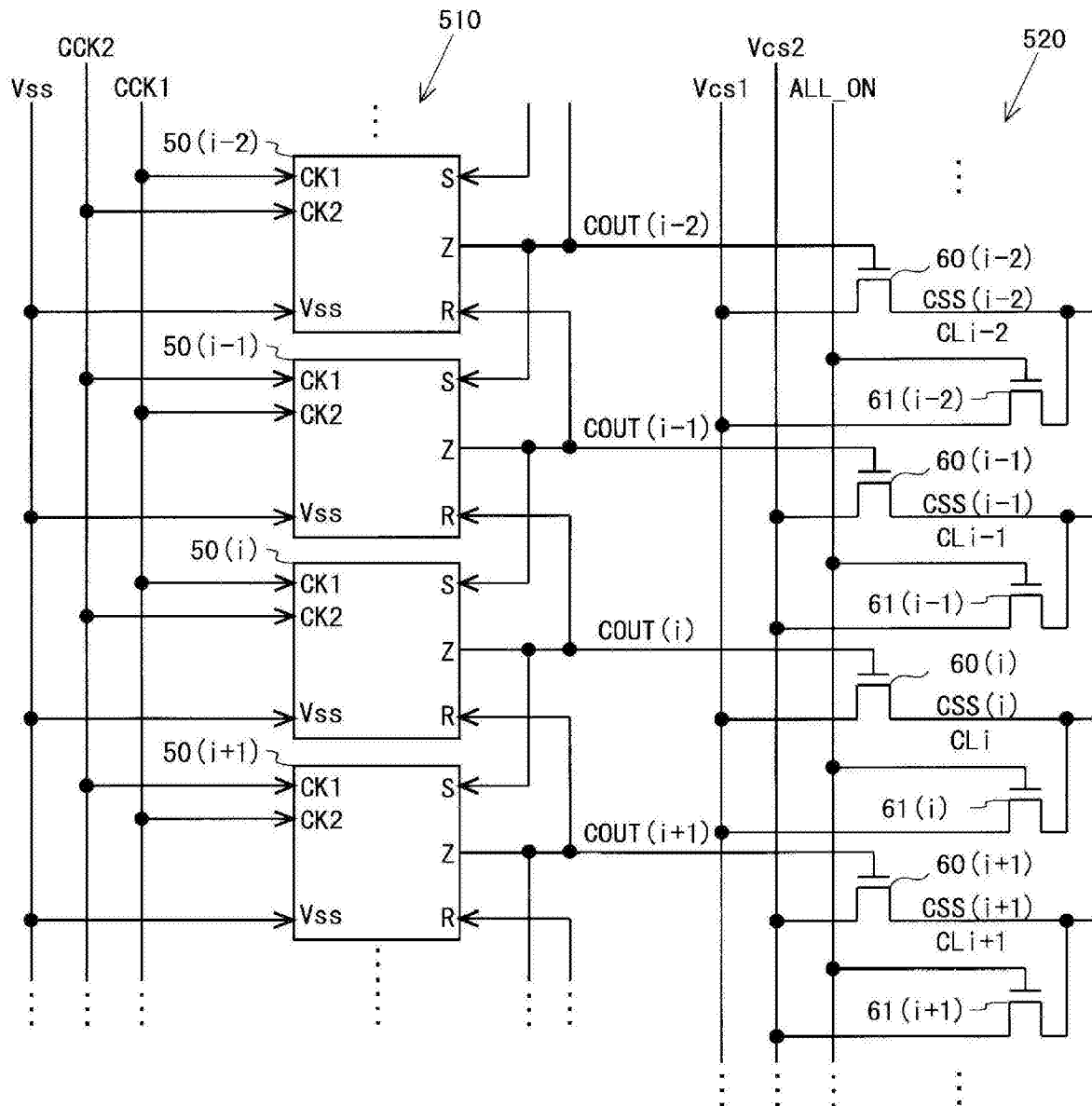


图27

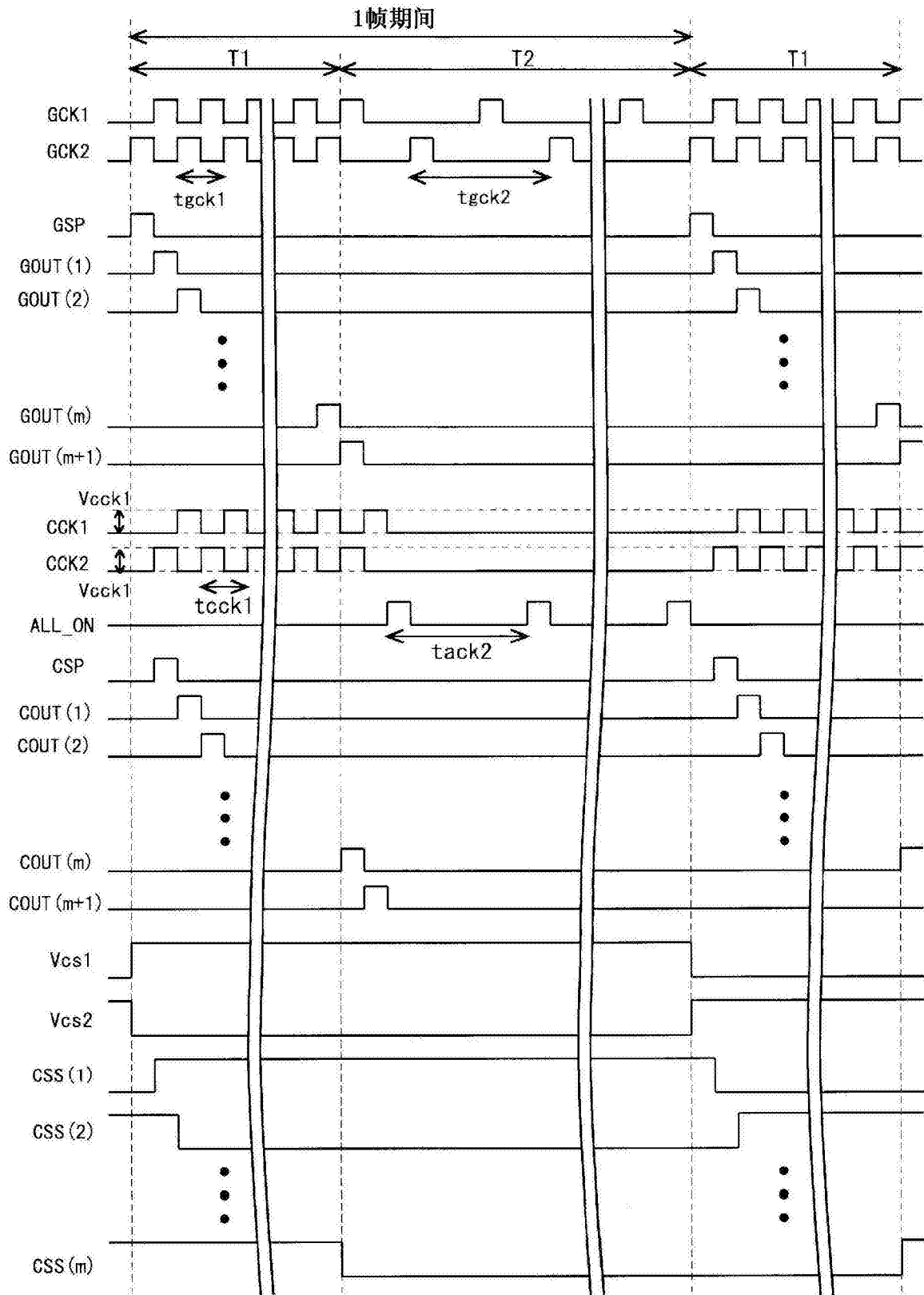


图28

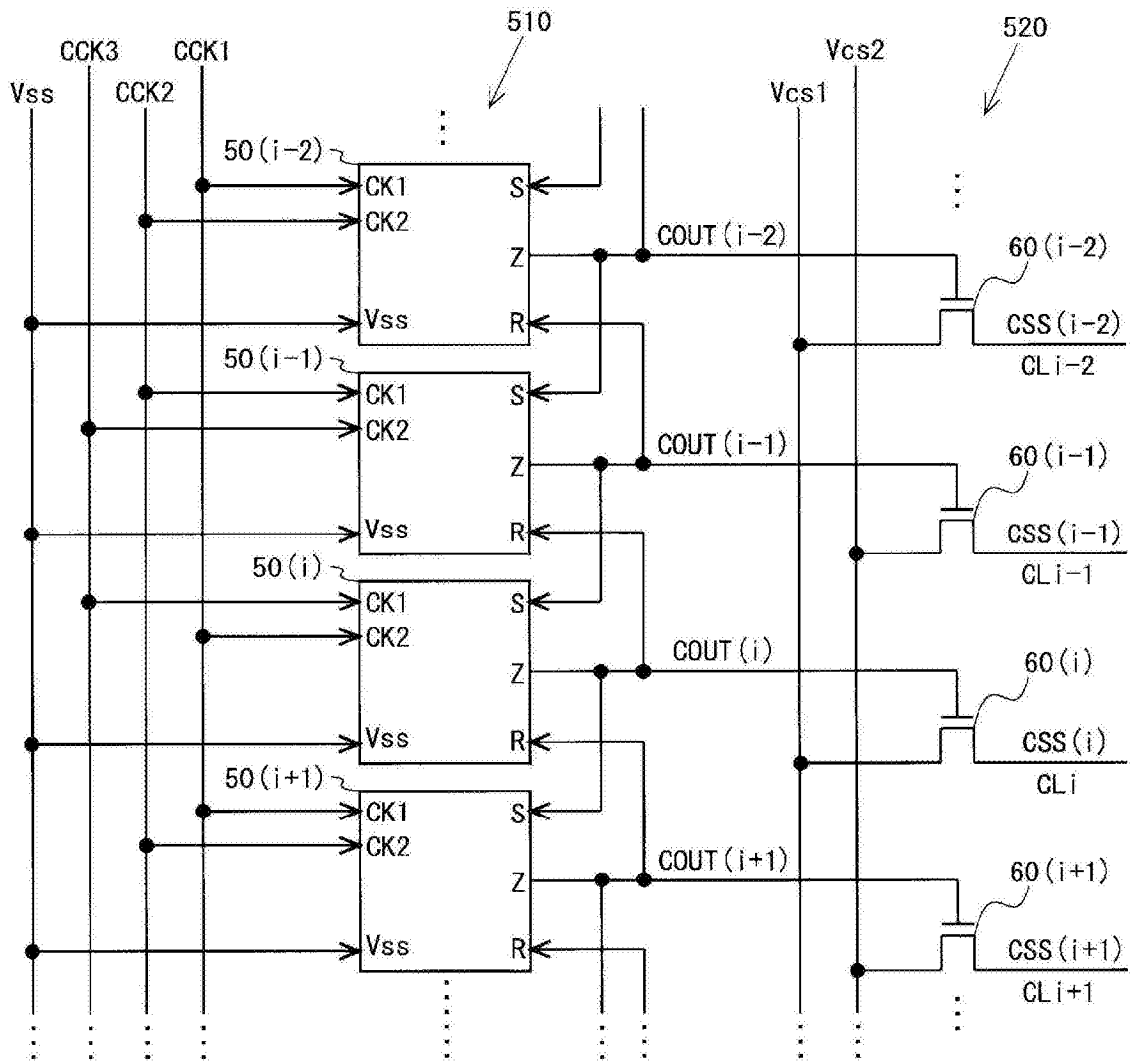


图29

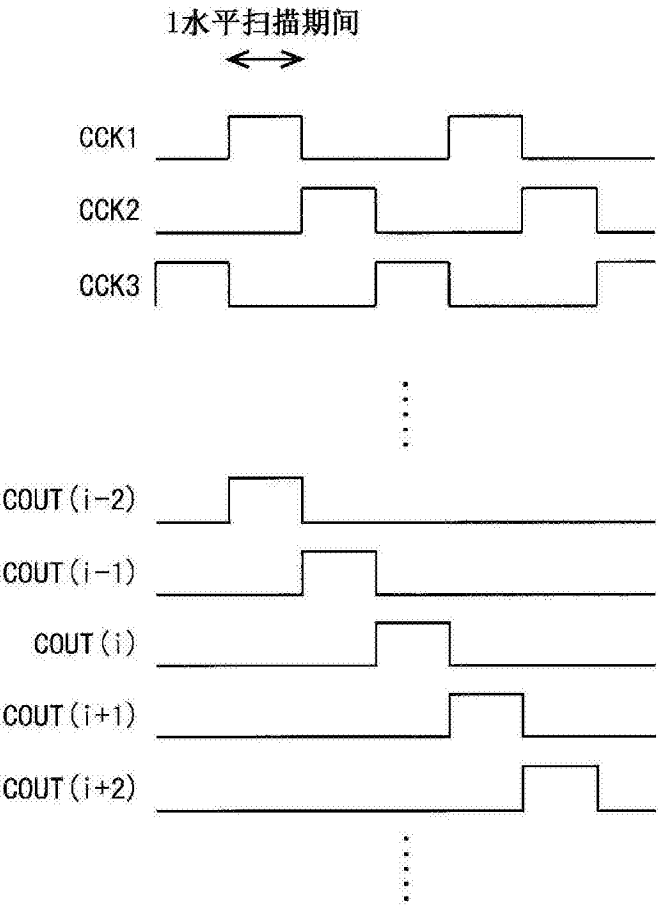


图30

专利名称(译)	液晶显示装置和辅助电容线的驱动方法		
公开(公告)号	CN103918024B	公开(公告)日	2016-08-17
申请号	CN201280048649.X	申请日	2012-07-25
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	山本薰 金子诚二 小川康行 田中耕平 内田诚一 高丸泰 森重恭		
发明人	山本薰 金子诚二 小川康行 田中耕平 内田诚一 高丸泰 森重恭		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/3677 G02F1/136213 G09G3/3614 G09G3/3655 G09G2300/0876 G09G2330/023 G11C19/28		
优先权	2011169050 2011-08-02 JP		
其他公开文献	CN103918024A		
外部链接	Espacenet SIPO		

摘要(译)

提供减少功耗的CS驱动方式的液晶显示装置。CS驱动器 (500) 包括CS移位寄存器 (510) 和CS输出部 (520) 。CS移位寄存器 (510) 基于CS时钟信号CCK输出控制信号 (COUT (1) ~ COUT (m)) 。CS输出部 (520) 基于控制信号 (COUT (1) ~ COUT (m)) 分别输出辅助电容信号 (CSS (1) ~ CSS (m)) 。在扫描期间 (T1) 之后设有中止期间 (T2) 。在中止期间 (T2) ，基于中止期间CS频率 (fcck2) 的CS时钟信号 (CCK) 而驱动CS驱动器 (500) 。中止期间CS频率 (fcck2) 比扫描期间CS频率 (fcck1) 低。

