



(12) 发明专利申请

(10) 申请公布号 CN 102866543 A

(43) 申请公布日 2013. 01. 09

(21) 申请号 201210339738. 1

(22) 申请日 2012. 09. 13

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

申请人 北京京东方显示技术有限公司

(72) 发明人 张洪林 赵合彬 王丹 邵喜斌

(74) 专利代理机构 北京天昊联合知识产权代理有限公司 11112

代理人 罗建民 陈源

(51) Int. Cl.

G02F 1/1343(2006. 01)

G02F 1/1362(2006. 01)

G02F 1/1368(2006. 01)

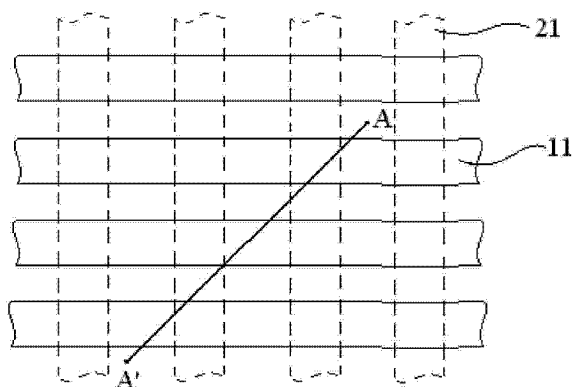
权利要求书 1 页 说明书 6 页 附图 3 页

(54) 发明名称

像素单元、阵列基板以及液晶显示装置

(57) 摘要

本发明提供一种像素单元、阵列基板、液晶显示装置,属于液晶显示技术领域,其可解决现有的高级超维场转换模式液晶显示装置的像素单元存储电容过大或不稳定、成型精度要求高的问题。本发明的像素单元包括被绝缘层覆盖的第一电极、绝缘层,以及位于绝缘层上的第二电极;第一电极包括至少一组相互平行且间隔排布的第一电极条,第二电极包括至少一组相互平行且间隔排布的第二电极条;第一电极条与位于其上方的第二电极条间的夹角大于 0 度且小于等于 90 度。本发明的阵列基板、液晶显示装置均包括上述像素单元。本发明的技术方案可用于高级超维场转换模式液晶显示装置中。



1. 一种像素单元,包括被绝缘层覆盖的第一电极、所述绝缘层,以及位于所述绝缘层上的第二电极;所述第一电极包括至少一组相互平行且间隔排布的第一电极条,所述第二电极包括至少一组相互平行且间隔排布的第二电极条;其特征在于,

所述第一电极条与位于其上方的第二电极条间的夹角大于 0 度且小于等于 90 度。

2. 根据权利要求 1 所述的像素单元,其特征在于,

所述第一电极条与位于其上方的第二电极条间的夹角大于等于 10 度且小于等于 90 度。

3. 根据权利要求 1 或 2 所述的像素单元,其特征在于,

所述第一电极为公共电极,所述第二电极为像素电极。

4. 根据权利要求 3 所述的像素单元,其特征在于,

各所述第一电极条的宽度相等,各组第一电极条中相邻的第一电极条间的间距相等。

5. 根据权利要求 4 所述的像素单元,其特征在于,

各组第一电极条中,第一电极条的宽度与相邻的第一电极条间的距离的和在 $5\mu\text{m}$ 至 $7\mu\text{m}$ 之间。

6. 根据权利要求 1 或 2 所述的像素单元,其特征在于,

所述第一电极为像素电极,所述第二电极为公共电极。

7. 根据权利要求 6 所述的像素单元,其特征在于,

各所述第二电极条的宽度相等,各组第二电极条中相邻的第二电极条间的间距相等。

8. 根据权利要求 7 所述的像素单元,其特征在于,

各组第二电极条中,第二电极条的宽度与相邻的第二电极条间的距离的和在 $5\mu\text{m}$ 至 $10\mu\text{m}$ 之间。

9. 一种阵列基板,其特征在于,包括:

根据权利要求 1 至 8 中任意一项所述的像素单元。

10. 一种液晶显示装置,其特征在于,包括:

根据权利要求 9 所述的阵列基板。

像素单元、阵列基板以及液晶显示装置

技术领域

[0001] 本发明属于液晶显示技术领域,具体涉及一种像素单元、阵列基板以及液晶显示装置。

背景技术

[0002] 液晶显示装置已经成为目前最重要的显示装置类型之一。液晶显示装置的显示以像素(或称亚像素)为单位,每个像素单元中包括像素电极和公共电极,二者间可产生电场以驱动该像素单元中的液晶扭转,从而改变透过液晶面板的光的量,以使液晶显示装置显示所需内容。

[0003] 高级超维场转换(AD S, Advanced Super Dimension Switch)模式液晶显示装置是液晶显示装置中的一种,通过同一平面内狭缝电极边缘所产生的电场以及狭缝电极层与板状电极层间产生的电场形成多维电场,使液晶盒内狭缝电极间、电极正上方所有取向液晶分子都能够产生旋转,从而提高了液晶工作效率并增大了透光效率。高级超维场开关技术可以提高 TFT-LCD (Thin Film Transistor-Liquid Crystal Display, 薄膜晶体管液晶显示器) 产品的画面品质,具有高分辨率、高透过率、低功耗、宽视角、高开口率、低色差、无挤压水波纹(push Mura)等优点。

[0004] 如图 2 所示,其像素单元中,板状的公共电极 2 位于阵列基板 9 上,其上覆盖有绝缘层 7(如二氧化硅层),绝缘层 7 上有像素电极,像素电极由多个间隔排列的像素电极条 11 组成,像素电极条 11 与公共电极 2 间可产生多维电场,从而驱动液晶运动。其中,如图 1 所示,为改善色偏,一个像素单元中的像素电极条 11 可分为两组,每组中的像素电极条 11 相互平行,而两组像素电极条 11 间成一定角度,这一设计又称“楔形电极”。当然,完整的像素单元中还应包括薄膜晶体管等其他结构,在此不再逐一描述。

[0005] 在高级超维场转换模式液晶显示装置中,由于公共电极 2 与像素电极间的距离近且相对面积大,从而导致了其存储电容(C_{st})过大。存储电容本是进行液晶显示所必要的特性,用于在未对像素电极施加电压时保持像素单元中的电场,从而使显示画面稳定。但如果存储电容过大,则其一方面会导致存储电容充电缓慢,引起沿栅极线方向的显示错误(H-block, 水平阻滞),另一方面导致存储电容放电缓慢,产生残像(Line-IS, 线残像);在显示装置刷频率较高时这些问题就更严重。通常,存储电容过大在特定的检测画面下表现为画面偏绿(Greenish)。

[0006] 如图 3 所示,为解决存储电容过大的问题,另一种高级超维场转换模式液晶显示装置的像素单元中,公共电极也由多个间隔排列的公共电极条 21 组成,且公共电极条 21 与和其对应的像素电极条 11(或者说位于其上方的像素电极条 11)平行,且正好分布在像素电极条 11 的间隔处,这种设计通过减小像素电极与公共电极的正对面积降低了存储电容。但是,这种像素单元对于其制造时的成型精度(主要指光刻时的对位精度)提出了很高的要求,只要像素电极与公共电极的相对位置稍有偏差,就会导致像素电极与公共电极间的正对面积和电场分布产生很大变化,从而引起存储电容不稳定、电场分布不均匀等问题。

发明内容

[0007] 本发明所要解决的技术问题包括,现有技术中高级超维场转换模式液晶显示装置的像素单元存储电容过大或不稳定、成型精度要求高,针对该问题,本发明实施方式提供一种存储电容低且稳定,成型精度要求不高的像素单元。

[0008] 解决上述技术问题所采用的技术方案是一种像素单元,包括被绝缘层覆盖的第一电极、所述绝缘层,以及位于所述绝缘层上的第二电极;所述第一电极包括至少一组相互平行且间隔排布的第一电极条,所述第二电极包括至少一组相互平行且间隔排布的第二电极条;所述第一电极条与位于其上方的第二电极条间的夹角大于 0 度且小于等于 90 度。

[0009] 上述像素单元中,由于公共电极与像素电极均为“电极条”的形式,因此它们的正对面积较小,存储电容也较小,从而可避免 H-block、Line-IS、Greenish 等不良;同时,由于公共电极条与像素电极条间具有夹角(或者说它们是相对倾斜的),故当成型精度较低时,公共电极条与像素电极条间只是相对位置发生移动,但二者间总的正对面积、电场分布等基本不会变化,因此这种像素单元的存储电容稳定、电场分布均匀。

[0010] 优选的是,所述第一电极条与位于其上方的第二电极条间的夹角大于等于 10 度且小于等于 90 度。

[0011] 优选的是,所述第一电极为公共电极,所述第二电极为像素电极。

[0012] 进一步优选的是,各所述第一电极条的宽度相等,各组第一电极条中相邻的第一电极条间的间距相等。

[0013] 进一步优选的是,各组第一电极条中,第一电极条的宽度与相邻的第一电极条间的距离的和在 $5\mu\text{m}$ 至 $7\mu\text{m}$ 之间。

[0014] 优选的是,所述第一电极为像素电极,所述第二电极为公共电极。

[0015] 进一步优选的是,各所述第二电极条的宽度相等,各组第二电极条中相邻的第二电极条间的间距相等。

[0016] 进一步优选的是,各组第二电极条中,第二电极条的宽度与相邻的第二电极条间的距离的和在 $5\mu\text{m}$ 至 $10\mu\text{m}$ 之间。

[0017] 针对现有技术中高级超维场转换模式液晶显示装置的阵列基板存储电容过大或不稳定、成型精度要求高的问题,本发明的实施方式还提供一种存储电容低且稳定,成型精度要求不高的阵列基板。

[0018] 解决上述技术问题所采用的技术方案是一种阵列基板,其包括上述像素单元。

[0019] 由于上述阵列基板包括上述像素单元,故其存储电容低且稳定,成型精度要求不高。

[0020] 针对现有技术中高级超维场转换模式液晶显示装置的存储电容过大或不稳定、成型精度要求高的问题,本发明实施方式还提供一种存储电容低且稳定,成型精度要求不高的液晶显示装置。

[0021] 解决上述技术问题所采用的技术方案是一种液晶显示装置,其包括上述阵列基板。

[0022] 由于上述液晶显示装置包括上述阵列基板,故其存储电容低且稳定,成型精度要求不高。

[0023] 上述技术方案特别适用于高级超维场转换模式液晶显示装置。

附图说明

[0024] 图 1 为现有的像素单元的俯视的结构示意图；

[0025] 图 2 为图 1 的像素单元沿 A-A' 方向的剖面结构示意图；

[0026] 图 3 为另一种现有的像素单元的剖面结构示意图；

[0027] 图 4 为本发明的实施例 2 的像素单元的局部俯视结构示意图；

[0028] 图 5 为图 4 的像素单元沿 A-A' 方向的剖面结构示意图；

[0029] 图 6 为本发明的实施例 2 的另一种像素单元的局部俯视结构示意图；

[0030] 其中附图标记为：11、像素电极条；2、公共电极；21、公共电极条；7、绝缘层；9、阵列基板。

具体实施方式

[0031] 为使本领域技术人员更好地理解本发明的技术方案，下面结合附图和具体实施方式对本发明作进一步详细描述。

[0032] 实施例 1：

[0033] 本实施例提供一种像素单元，其包括：被绝缘层覆盖的第一电极、绝缘层，以及位于绝缘层上的第二电极；其中

[0034] 第一电极包括至少一组相互平行且间隔排布的第一电极条，第二电极包括至少一组相互平行且间隔排布的第二电极条；

[0035] 第一电极条与位于其上方的第二电极条间的夹角大于 0 度且小于等于 90 度。

[0036] 本实施例的像素单元中，由于公共电极与像素电极均为“电极条”的形式，因此它们的正对面积较小，存储电容也较小，从而可避免 H-block、Line-IS、Greenish 等不良；同时，由于公共电极条与像素电极条间具有夹角（或者说它们是相对倾斜的），故当成型精度较低时，公共电极条与像素电极条间只是相对位置发生移动，但二者间总的正对面积、电场分布等基本不会变化，因此这种像素单元的存储电容稳定、电场分布均匀。

[0037] 实施例 2：

[0038] 如图 4 至图 6 所示，本实施例提供一种像素单元，其包括：

[0039] 公共电极（即第一电极），其位于阵列基板 9 上，可由氧化铟锡（ITO）等透明导电材料制成，与公共电极线（图中未示出）相连，用于在进行液晶显示时在像素单元中产生公共电压（Vcom）；

[0040] 绝缘层 7，其覆盖在覆盖公共电极上，可由二氧化硅等材料制成，用于将公共电极和像素电极隔开；

[0041] 像素电极（即第二电极），其位于绝缘层 7 上，可由氧化铟锡（ITO）等透明导电材料制成，与薄膜晶体管（图中未示出）的漏极相连，薄膜晶体管的源极和栅极则分别连接数据线和栅极线；像素电极用于在进行液晶显示时在像素单元中产生灰阶电压，从而在公共电极与像素电极间产生电场，驱动液晶材料。

[0042] 如图 4、图 6 所示，公共电极包括至少一组公共电极条 21（即第一电极条，虚线表示公共电极条 21 位于绝缘层 7 以下），每组中的多根公共电极条 21 相互平行且间隔排布；而

像素电极则包括至少一组像素电极条 11 (即第二电极条), 每组中的多根公共像素条 11 相互平行且间隔排布; 而且, 公共电极条 21 与位于其上方的像素电极条 11 间的夹角大于 0 度且小于等于 90 度。其中, 图 4 和图 6 分别表示了公共电极条 21 与像素电极条 11 间的夹角为 90 度和 45 度的情况; 但应当理解, 该夹角也可为 10 度、15 度、30 度、45 度、60 度、90 度等其他任意角度。

[0043] 当然, 本实施例的像素单元中的电极也可采用“楔形电极”的形式, 即像素电极包括两组像素电极条 11, 而两组像素电极条 11 间成一定的角度; 相应的, 公共电极包括两组公共电极条 21, 每组公共电极条 21 与其上方的像素电极条 11 间成一定的夹角。由于“楔形电极”是已知结构, 故在此不再详细描述。

[0044] 由于公共电极与像素电极均为“电极条”的形式, 故二者间的正对面积较低, 从而存储电容也较小; 同时, 如图 5 所示, 由于公共电极条 21 与位于其上方的像素电极条 11 间不平行, 因此, 即使公共电极条 21 与像素电极条 11 由于成型精度不够而发生相对位置变化, 二者间总的正对面积、电场分布等实际基本不会改变, 因此本实施例的像素单元的存储电容稳定、电场分布均匀、对成型精度要求不高。

[0045] 优选的, 公共电极条 21 与位于其上方的像素电极条 11 间的夹角大于等于 10 度且小于等于 90 度。当上述夹角过小时, 像素电极条 11 与公共电极条 21 间仍很接近平行, 本实施例的像素单元的优势并不明显; 经分析发现, 当该夹角大于等于 10 度时, 可更好的体现本实施例的像素单元的优点。

[0046] 优选的, 各公共电极条 21 的宽度相等, 各组公共电极条 21 中相邻的公共电极条 21 间的间距相等; 也就是说, 公共电极条 21 优选是周期性规律分布的, 这样有利于保证像素单元中电场的均匀分布。当然, 此时优选各像素电极条 11 的宽度也相等, 各组像素电极条 11 中相邻的像素电极条 11 间的间距相等。

[0047] 优选的, 同一组中的公共电极条 21 的宽度与相邻公共电极条 21 间的距离的和在 $5\mu\text{m}$ 至 $7\mu\text{m}$ 之间。也就是说, 公共电极条 21 的条宽 + 间隔的值优选在 $5\mu\text{m}$ 至 $7\mu\text{m}$ 。如表 1 至表 3 所示, 在公共电极条 21 与像素电极条 11 相对倾斜设置时, 具体的倾斜角度 (夹角) 对存储电容的影响要小于公共电极条 21 的条宽 + 间隔的值对存储电容的影响; 经过模拟测试发现, 处在上述范围内的公共电极条 21 的条宽 + 间隔的值一方面可以保证存储电容值比较适当, 同时又可保证像素单元中的电场分布与现有的高级超维场转换模式液晶显示装置没有太大差别, 不会对显示造成影响。在公共电极条 21 的条宽 + 间隔的值确定的情况下, 其中具体的条宽和间隔值可由本领域技术人员根据需要进行调整, 其中公共电极条 21 的条宽通常在 $2\mu\text{m}$ 至 $5\mu\text{m}$ 之间, 间隔在 $2\mu\text{m}$ 至 $5\mu\text{m}$ 之间。当然, 公共电极条 21 的形式变化会对像素单元中的电场分布产生一定的影响, 故在选定一定的电极参数 (条宽、间隔、夹角等) 后, 可通过模拟计算的方式确认其能达到怎样的显示效果。

[0048] 其中, 之所以优选限定公共电极条 21 的条宽 + 间隔的值, 而不限定像素电极条 11 的条宽 + 间隔的值, 是因为公共电极上加载的电压是相对固定的, 而像素电极上加载的电压需在较大范围内变化, 因此像素电极条 11 的参数优选不做改变; 通常同一组中的像素电极条 11 的宽度可按照现有技术选在 $2\mu\text{m}$ 至 $8\mu\text{m}$ 之间, 间隔在 $2\mu\text{m}$ 至 $8\mu\text{m}$ 之间。

[0049] 表 1 至表 3 分别为通过模拟计算得出的同一组中的公共电极条 21 的条宽 + 间隔的值为 $5\mu\text{m}$ 、 $6\mu\text{m}$ 、 $7\mu\text{m}$ 时像素单元的性能。其中, 同一组中的像素电极条 11 的宽度统一为

2.6 μm , 间隔为 5.4 μm ; “存储电容降低”指本实施例的像素单元的存储电容相对于现有像素单元(采用片状公共电极的像素单元)的存储电容降低的比例, 即“存储电容降低 = (现有像素单元存储电容 - 本发明像素单元的存储电容) / 现有像素单元存储电容。而在现有的像素单元中, 其用于使像素单元工作的操作电压(Voltage operation)为 8.2V, 像素单元的反应时间(Response Time) 为 28.2ms。

[0050] 表 1、公共电极条条宽 + 间隔为 5 μm 的像素单元的性能

[0051]	公共电极条与像素电极条夹角(度)	15	30	45	90
	公共电极条宽(μm)/公共电极条间隔(μm)	2.5/2.5	2.5/2.5	2.5/2.5	2.5/2.5
[0052]	存储电容降低(%)	22.2	22.0	22.4	21.0
	工作电压(V)	8.4	8.4	8.4	8.8
	反应时间(s)	28.9	28.9	28.7	27.8

[0053] 表 2、公共电极条条宽 + 间隔为 6 μm 的像素单元的性能

[0054]	公共电极条与像素电极条夹角(度)	15	30	45	90
	公共电极条宽(μm)/公共电极条间隔(μm)	3.5/2.5	3.5/2.5	3.5/2.5	3.5/2.5
	存储电容降低(%)	32.1	32.7	33.2	31.5
	工作电压(V)	9.2	9.2	9.2	9.6
	反应时间(s)	29.6	29.0	29.0	28.4

[0055] 表 3、公共电极条条宽 + 间隔为 7 μm 的像素单元的性能

[0056]	公共电极条与像素电极条夹角(度)	15	30	45	90
	公共电极条宽(μm)/公共电极条间隔(μm)	4.5/2.5	4.5/2.5	4.5/2.5	4.5/2.5
	存储电容降低(%)	40.0	40.4	40.4	42.3
	工作电压(V)	10.0	10.4	10.2	10.6
	反应时间(s)	31.2	31.2	31.5	30.3

[0057] 从以上各表中可见, 通过将公共电极设制成公共电极条的形式, 并使公共电极条与像素电极条间形成一定的夹角, 可以大幅降低像素单元的存储电容; 而其存储电容降低的值与公共电极条条宽 + 间隔的值间关系更为密切, 与上述夹角的关系相对较小。同时, 与现有的像素单元相比, 表中的各像素单元的操作电压和反应时间均没有明显变化, 表明本实施例结构对像素单元的其它主要性能并未产生不利影响。

[0058] 实施例 3:

[0059] 本实施例提供一种像素单元, 其具有与实施例 2 的像素单元类似的结构。

[0060] 区别在于, 本实施例的像素单元中, 公共电极与像素电极的相对位置与实施例 2 的像素单元相反。也就是说, 本实施例的像素单元中, 像素电极位于阵列基板上, 其上覆盖该绝缘层, 而公共电极设在绝缘层上; 或者说像素电极是第一电极, 而公共电极是第二电极。

[0061] 由于本实施例中的公共电极和像素电极均是由公共电极条组成的, 因此二者中哪个位于绝缘层上, 哪个位于绝缘层下实际对像素单元中的电场的分布并无影响, 故二者的

位置可以互换。

[0062] 实施例 4：

[0063] 本实施例提供一种阵列基板，其包括上述的像素单元。

[0064] 由于具有上述的像素单元，因此本实施例的阵列基板存储电容较低且稳定，对成型精度的要求不高。

[0065] 当然，本实施例的阵列基板中还应包括栅极线、数据线、配向层等其他已知结构。

[0066] 实施例 5：

[0067] 本实施例提供一种液晶显示装置，其包括上述的阵列基板。

[0068] 由于具有上述的像素单元，因此本实施例的液晶显示装置存储电容较低且稳定，对成型精度的要求不高。

[0069] 当然，本实施例的阵列基板中液晶显示装置还应包括彩膜基板、背光源等其他已知结构。所述显示装置可以为：液晶面板、电子纸、有机发光二极管(OLED)面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0070] 可以理解的是，以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式，然而本发明并不局限于此。对于本领域内的普通技术人员而言，在不脱离本发明的精神和实质的情况下，可以做出各种变型和改进，这些变型和改进也视为本发明的保护范围。

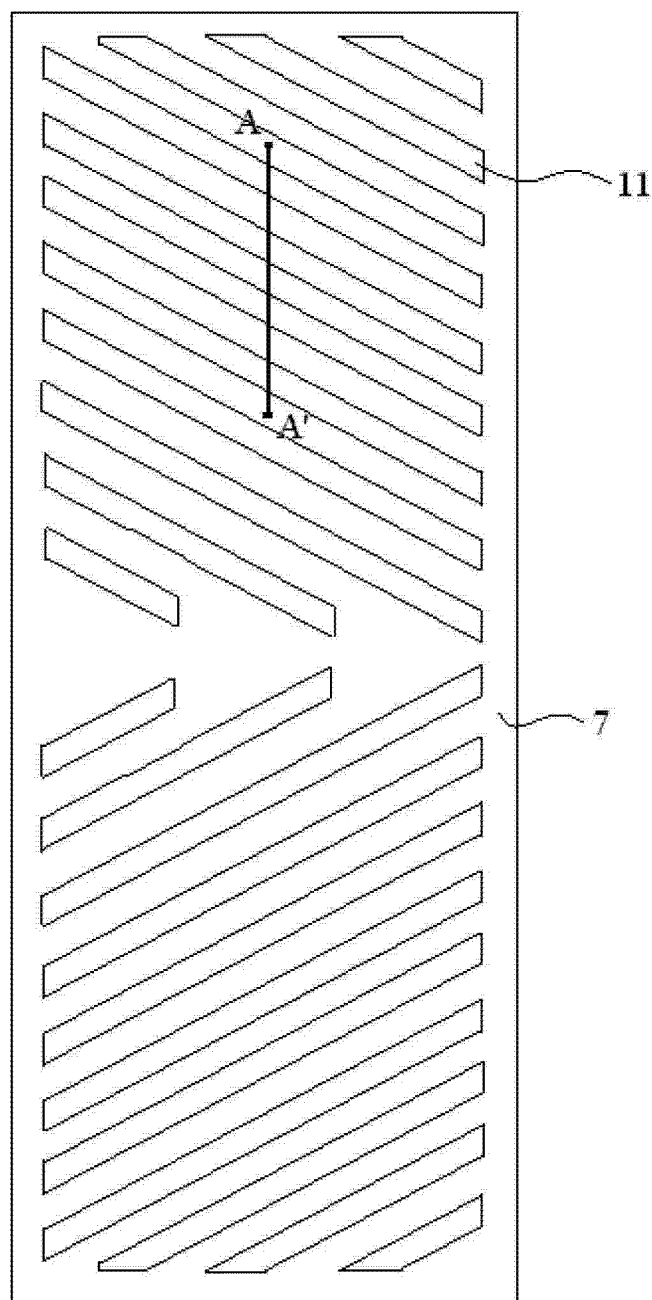


图 1

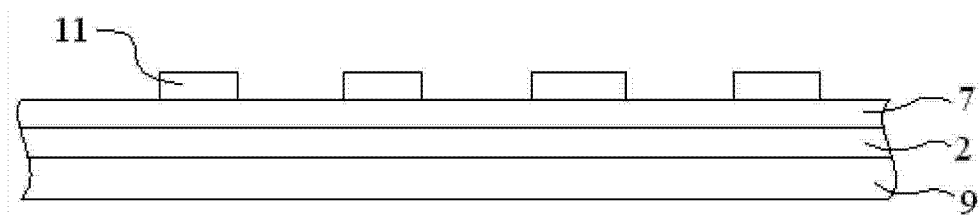


图 2

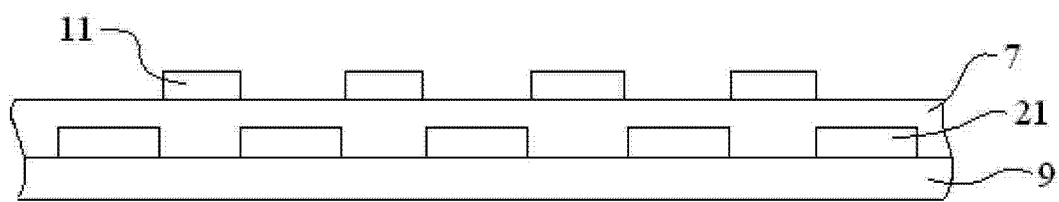


图 3

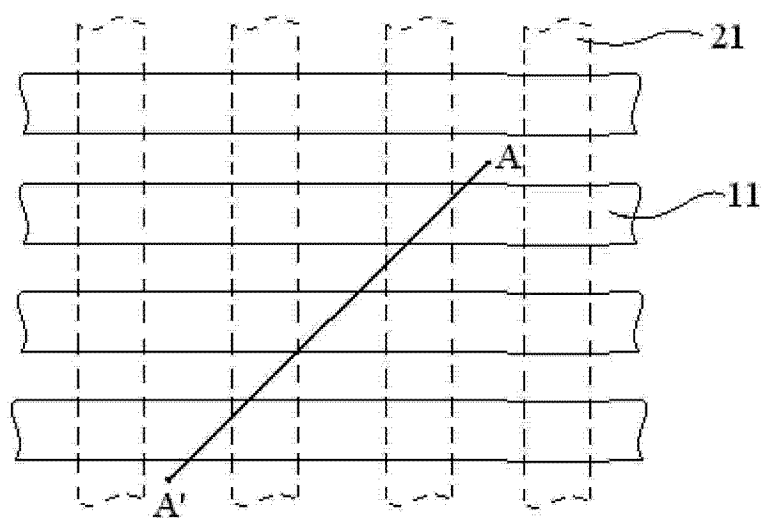


图 4

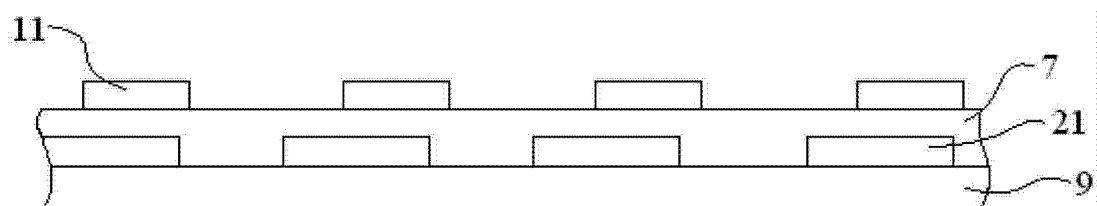


图 5

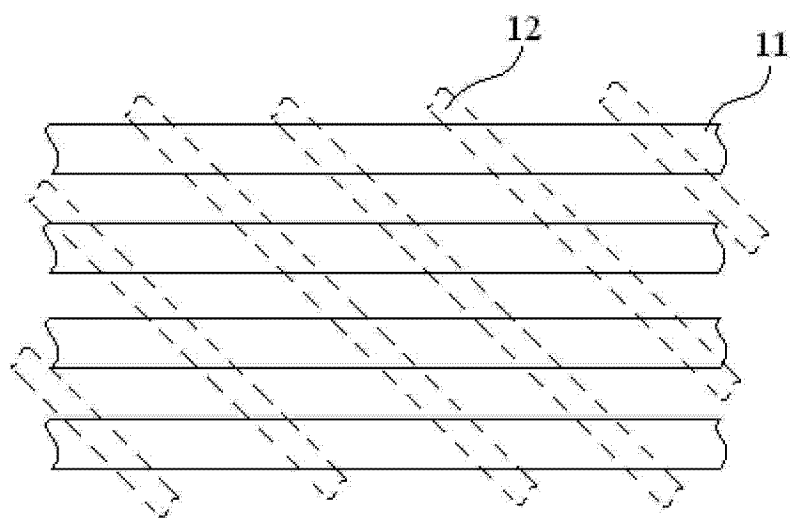


图 6

专利名称(译)	像素单元、阵列基板以及液晶显示装置		
公开(公告)号	CN102866543A	公开(公告)日	2013-01-09
申请号	CN201210339738.1	申请日	2012-09-13
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
[标]发明人	张洪林 赵合彬 王丹 邵喜斌		
发明人	张洪林 赵合彬 王丹 邵喜斌		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/1368		
CPC分类号	G02F2001/134318 G02F1/134363 G02F1/136286 G02F2001/134345		
代理人(译)	罗建民 陈源		
其他公开文献	CN102866543B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素单元、阵列基板、液晶显示装置，属于液晶显示技术领域，其可解决现有的高级超维场转换模式液晶显示装置的像素单元存储电容过大或不稳定、成型精度要求高的问题。本发明的像素单元包括被绝缘层覆盖的第一电极、绝缘层，以及位于绝缘层上的第二电极；第一电极包括至少一组相互平行且间隔排布的第一电极条，第二电极包括至少一组相互平行且间隔排布的第二电极条；第一电极条与位于其上方的第二电极条间的夹角大于0度且小于等于90度。本发明的阵列基板、液晶显示装置均包括上述像素单元。本发明的技术方案可用于高级超维场转换模式液晶显示装置中。

