

(12) 发明专利申请

(10) 申请公布号 CN 102736329 A

(43) 申请公布日 2012. 10. 17

(21) 申请号 201210101568. 3

(22) 申请日 2012. 04. 01

(30) 优先权数据

2011-083815 2011. 04. 05 JP

(71) 申请人 株式会社日立显示器

地址 日本千叶县

(72) 发明人 平塚崇人 伊东理 冈真一郎

小村真一

(74) 专利代理机构 北京市金杜律师事务所

11256

代理人 陈伟 孟祥海

(51) Int. Cl.

G02F 1/1343(2006. 01)

G02F 1/133(2006. 01)

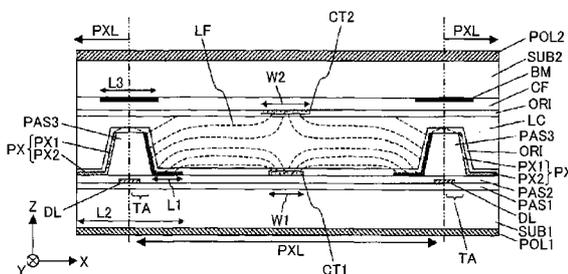
权利要求书 2 页 说明书 24 页 附图 24 页

(54) 发明名称

液晶显示装置

(57) 摘要

本发明提供一种液晶显示装置,其能够通过使像素内的电场分布均匀来提高显示模式效率。该液晶显示装置具有:第一基板,其形成有第一电极和第二电极;以及第二基板,其配置成经由液晶层与上述第一基板相对置,其中,具有上述第一电极和上述第二电极的像素的区域被配置成矩阵状,通过在上述第一电极与上述第二电极之间施加的上述第一基板的面内方向的电场来驱动上述液晶层。在每个上述像素的区域内具有形成于上述第一基板的相对侧的层差部。上述第一电极或者/以及上述第二电极具有形成于上述层差部的侧壁面的壁状电极以及从上述壁状电极的边缘部起沿上述第一基板的主面形成的平面电极。上述壁状电极与上述平面电极进行电连接。



1. 一种液晶显示装置,具有:第一基板,其形成有第一电极和第二电极;以及第二基板,其配置成经由液晶层与上述第一基板相对置,其中,具有上述第一电极和上述第二电极的像素的区域被配置成矩阵状,通过在上述第一电极与上述第二电极之间施加的上述第一基板的面内方向的电场来驱动上述液晶层,该液晶显示装置的特征在于,

在每个上述像素的区域内在上述第一基板的相对侧形成层差部,

上述第一电极和上述第二电极中的至少一个具有形成于上述层差部的侧壁面的壁状电极、以及从上述壁状电极的边缘部起沿上述第一基板的主面形成的平面电极,

上述壁状电极与上述平面电极进行电连接。

2. 根据权利要求1所述的液晶显示装置,其特征在于,

上述层差部由凸状体形成,该凸状体由横跨在相邻像素之间形成的绝缘体构成,

上述壁状电极由导电性薄膜构成,该导电性薄膜形成于上述凸状体的侧壁面内的、至少沿像素的边缘部形成的侧壁面上,

上述平面电极由导电性薄膜构成,该导电性薄膜从上述凸状体的底部沿上述第一基板面在该像素的区域内延伸。

3. 根据权利要求2所述的液晶显示装置,其特征在于,

在由上述绝缘体构成的一个凸状体的相对的侧壁面上形成相邻的像素的上述壁状电极。

4. 根据权利要求1所述的液晶显示装置,其特征在于,

上述层差部由凸状体构成,该凸状体沿上述像素区域内的至少相对的一对边缘部形成,

上述壁状电极由导电性薄膜形成,该导电性薄膜在上述凸状体的侧壁面内形成于相邻像素侧,

上述平面电极由第一平面电极和第二平面电极构成,该第一平面电极由沿上述凸状体的底面部形成的导电性薄膜构成,该第二平面电极由沿上述凸状体的顶端部形成的导电性薄膜构成。

5. 根据权利要求1~4中的任一项所述的液晶显示装置,其特征在于,

上述第一电极由形成于上述像素区域的边缘部内、隔着该像素区域相对置的至少一对边缘部中的上述壁状电极和上述平面电极构成,

上述第二电极由线状的导电性薄膜构成,该线状的导电性薄膜形成于配置在上述像素区域的相对置的边缘部中的一对上述第一电极之间的区域内。

6. 根据权利要求5所述的液晶显示装置,其特征在于,

上述线状电极由第一线状电极和第二线状电极构成,该第一线状电极形成于上述第一基板上,该第二线状电极形成于上述第二基板上,并形成至少其一部分经由上述液晶层与上述第一线状电极重叠,

上述第一线状电极与上述第二线状电极进行电连接,形成模拟壁电极。

7. 根据权利要求6所述的液晶显示装置,其特征在于,

上述第二线状电极的电极宽度大于上述第一线状电极的电极宽度。

8. 根据权利要求5所述的液晶显示装置,其特征在于,

上述线状电极沿上述第一基板的主面形成,且由在该像素的长度方向上延伸的第一线

状电极构成。

9. 根据权利要求 1 ~ 4 中的任一项所述的液晶显示装置,其特征在于,

上述第一电极由形成于上述像素区域的边缘部内、隔着该像素区域相对置的至少一对边缘部中的上述壁状电极和上述平面电极构成,

上述第二电极由第二凸状体和导电性薄膜构成,该第二凸状体形成于配置在上述像素区域的相对置的边缘部中的一对第一电极之间的区域内,该导电性薄膜至少覆盖该第二凸状体的侧面。

10. 根据权利要求 9 所述的液晶显示装置,其特征在于,

具有:漏极线,其形成于上述第一基板的相对面侧,提供影像信号;栅极线,其提供扫描信号;以及薄膜晶体管,其与上述扫描信号同步地对上述第一电极提供上述影像信号,

上述漏极线或者 / 以及上述栅极线形成于与上述第二凸状体重叠的区域内。

11. 根据权利要求 1 ~ 4 中的任一项所述的液晶显示装置,其特征在于,

具有:漏极线,其形成于上述第一基板的相对面侧,提供影像信号;栅极线,其提供扫描信号;以及薄膜晶体管,其与上述扫描信号同步地对上述第一电极提供上述影像信号,

具备在上述漏极线或者 / 以及上述栅极线的下层重叠配置的遮蔽电极。

12. 根据权利要求 1 ~ 4 中的任一项所述的液晶显示装置,其特征在于,

在将从上述壁状电极的边缘部向像素的区域延伸的上述平面电极的电极宽度设为  $L1$ 、将上述液晶层的厚度设为  $d$  的情况下,上述平面电极的电极宽度  $L1$  为  $0.5 \mu\text{m} \leq L1 \leq d$ 。

## 液晶显示装置

### 技术领域

[0001] 本发明涉及一种液晶显示装置,特别是涉及一种有源矩阵型的液晶显示装置。

### 背景技术

[0002] 近年来,液晶显示装置的性能提高,在3~4英寸的中小型液晶显示装置中也要求能够进行800×480像素的WVGA显示的产品。然而,在能够进行WVGA显示的中小型液晶显示面板中,需要在有限的显示区域内形成多个显示像素(以下称为像素),因此一个像素宽度成为30μm左右。因此,要求开口率的进一步提高、显示模式效率的进一步提高。

[0003] 作为使该显示模式效率提高的液晶显示装置,例如存在专利文献1所述的液晶显示装置。该专利文献1所述的液晶显示装置具有以下结构:在像素区域的两端形成成对的电极,对一个电极(源电极)提供影像信号,对另一个电极(公共电极)提供成为基准的公共信号,由此产生与液晶显示面板的主面平行的电场(所谓横向电场),从而驱动液晶分子。特别是,在专利文献1所述的液晶显示装置中,源电极和公共电极从第一基板的主面朝第二基板突出而形成,并且形成其延伸方相对第一基板的主面垂直地形成的壁状的电极形状。通过设为这种结构,在专利文献1的液晶显示装置中构成为,即使在从接近第一基板的区域至远离第一基板的区域(接近第二基板的区域)中,也设为电力线的密度相同,从而使显示模式效率提高。

[0004] 专利文献1:日本特开平6-214244号公报

### 发明内容

[0005] 另一方面,在能够进行WVGA显示的中小型的液晶显示面板中,为了提高开口效率,相邻的像素之间的间隔也变得非常窄,各像素的源电极与相邻的像素的公共电极之间的间隔变得非常小。因此,在专利文献1所述的液晶显示装置中,例如,在进行白色显示的像素与进行黑色显示的像素相邻的区域内,进行白色显示的像素的源电极与进行黑色显示的像素的公共电极之间的间隔非常接近。其结果,从进行白色显示的像素的源电极产生的电力线朝向相同像素内的公共电极,并且还朝向进行黑色显示的相邻像素的源电极。在该情况下,进行白色显示的像素内的源电极与公共电极之间的电力线密度在呈壁状形成的源电极和公共电极附近密集,在从各电极分离的部分中变得稀疏。即,像素区域内的电场强度变得不均匀,从而有可能导致显示模式效率降低。

[0006] 另外,产生从进行白色显示的像素的源电极向相邻的黑色显示的像素的电极的电力线,由该电力线驱动黑色显示的像素区域内的液晶分子,从而还有可能导致黑色显示时的透过率上升而动态范围减小。

[0007] 进而,为了使开口率提高,还考虑在各电极的下层侧形成漏极线等信号线,但是也有可能由朝向距各信号线接近的各电极的电力线驱动液晶分子,从而使黑色显示时的透过率上升。

[0008] 本发明是鉴于这些问题点而完成的,本发明的目的在于提供一种能够通过使像素

内的电场分布均匀来提高显示模式效率的液晶显示装置。

[0009] 为了解决上述问题,液晶显示装置具有:第一基板,其形成有第一电极和第二电极;以及第二基板,其配置成经由液晶层与上述第一基板相对置,其中,具有上述第一电极和上述第二电极的像素的区域被配置成矩阵状,通过在上述第一电极与上述第二电极之间施加的上述第一基板的面内方向的电场来驱动上述液晶层,在上述每个像素的区域内在上述第一基板的相对侧形成层差部,上述第一电极或者/以及上述第二电极具有形成于上述层差部的侧壁面的壁状电极以及从上述壁状电极的边缘部起沿上述第一基板的主面形成的平面电极,上述壁状电极与上述平面电极进行电连接。

[0010] 根据本发明,能够使液晶显示装置的各像素内的电场分布均匀,能够提高显示模式效率。

[0011] 根据说明书整体的记载使本发明的其它效果变得明了。

### 附图说明

[0012] 图1是用于说明本发明实施方式1的液晶显示装置的像素结构的图。

[0013] 图2是用于说明本发明实施方式1的液晶显示装置中像素结构的截面图。

[0014] 图3是用于说明本发明实施方式1的液晶显示装置中像素电极与公共电极的结构俯视图。

[0015] 图4是用于说明本发明实施方式1的形成壁电极的平面电极宽度与最大显示模式效率之间的关系、以及平面电极宽度与提供最大显示模式效率的驱动电压之间的关系的图。

[0016] 图5是用于说明本发明实施方式1的像素中的电力线的分布的图。

[0017] 图6是表示本发明实施方式1的像素结构中的平面电极长度与黑色显示时的布线电位5V时的黑色透过率的关系的图。

[0018] 图7是表示本发明实施方式1的像素结构中的平面电极长度与相邻像素的黑色透过率的关系的图。

[0019] 图8是用于说明本发明实施方式2的液晶显示装置中的像素结构的截面图。

[0020] 图9是表示由本发明实施方式2的液晶显示装置中的每个遮蔽电极宽度的平面电极长度引起的显示模式效率增加率的图。

[0021] 图10是表示本发明实施方式2的液晶显示装置中的壁电极与模拟壁电极之间的参数说明图。

[0022] 图11是表示本发明实施方式2的液晶显示装置中每个遮蔽电极宽度的壁电极的平面电极的长度与黑色显示时的透过率之间的关系图。

[0023] 图12是表示本发明实施方式2的液晶显示装置中每个遮蔽电极宽度的壁电极的平面电极的长度与相邻像素的黑色透过率之间的关系图。

[0024] 图13是表示本发明实施方式2的液晶显示装置中遮蔽电极宽度与相邻像素的黑色透过率之间的关系图。

[0025] 图14是用于说明本发明实施方式3的液晶显示装置中像素结构的截面图。

[0026] 图15是用于说明本发明实施方式3的壁电极的详细结构的截面图。

[0027] 图16是用于说明本发明实施方式3的其它液晶显示装置中像素结构的截面图。

- [0028] 图 17 是用于说明本发明实施方式 4 的液晶显示装置中的像素结构的截面图。
- [0029] 图 18 是用于说明本发明实施方式 4 的其它液晶显示装置中的像素结构的截面图。
- [0030] 图 19 是用于说明本发明实施方式 5 的液晶显示装置中像素结构的截面图。
- [0031] 图 20 是用于说明本发明实施方式 5 的其它液晶显示装置中像素结构的截面图。
- [0032] 图 21 是用于说明本发明实施方式 6 的液晶显示装置中的像素结构的截面图。
- [0033] 图 22 是用于说明本发明实施方式 6 的其它液晶显示装置中的像素结构的截面图。
- [0034] 图 23 是用于说明本发明实施方式 7 的液晶显示装置中像素结构的截面图。
- [0035] 图 24 是用于说明本发明实施方式 7 的其它液晶显示装置中像素结构的截面图。
- [0036] 图 25 是用于说明本发明实施方式 8 的液晶显示装置中像素结构的截面图。
- [0037] 图 26 是用于说明本发明实施方式 8 的其它液晶显示装置中像素结构的截面图。
- [0038] 图 27 是用于说明本发明实施方式的液晶显示装置中其它像素结构与公共电极的结构俯视图。

[0039] 附图标记的说明

- [0040] PNL 液晶显示面板
- [0041] SUB1 第一基板
- [0042] SUB2 第二基板
- [0043] FPC 挠性印刷基板
- [0044] AR 显示区域
- [0045] TFT 薄膜晶体管
- [0046] DL 漏极线
- [0047] CL 公共线
- [0048] GL 栅极线
- [0049] SL 密封材料
- [0050] CT 公共电极（模拟公共电极）
- [0051] CT1、CT2 线状电极
- [0052] DR 驱动电路
- [0053] CT3 公共壁电极
- [0054] CT4 壁状电极
- [0055] CT5、CT6 平面电极
- [0056] PX 像素电极（壁电极）
- [0057] PX1 壁状电极
- [0058] PX2、PX3 平面电极
- [0059] PX4 线状电极
- [0060] PAS1 ~ 3 绝缘膜
- [0061] POL1、POL2 偏振板
- [0062] ORI 取向膜
- [0063] CF 滤色器
- [0064] LC 液晶层
- [0065] CE 遮蔽电极

[0066] BM 黑矩阵

[0067] LF、LF1、LF2、LF1'、LF2' 电力线

## 具体实施方式

[0068] 以下,使用附图说明应用了本发明的实施方式。但是,在以下说明中,对同一结构要素附加同一附图标记而省略反复的说明。另外,X、Y、Z 分别表示 X 轴、Y 轴、Z 轴。

[0069] <实施方式 1>

[0070] <整体结构>

[0071] 图 1 是用于说明本发明实施方式 1 的液晶显示装置的像素结构的图,以下,根据图 1 来说明实施方式 1 的液晶显示装置的整体结构。此外,在本申请的说明书中,将消除由滤色器 CF、偏振板 POL1、POL2 等的吸收的影响、开口率的影响的透过率设为显示模式效率。因而,将在从背光单元侧的偏振板 POL1 射出的直线偏振光的振动方向入射到显示面侧的偏振板 POL2 时旋转 90 度的情况下的显示模式效率设为 100%。

[0072] 如图 1 所示,实施方式 1 的液晶显示装置具有:第一基板 SUB1,其形成像素电极(第一电极)PX、薄膜晶体管 TFT;第二基板 SUB2,其形成与第一基板 SUB1 相对置地配置的滤色器等;以及液晶显示面板 PNL,其由第一基板 SUB1 与第二基板 SUB2 所夹持的液晶层构成。通过对该液晶显示面板 PNL 与成为该液晶显示面板 PNL 的光源的未图示的背光单元(背光装置)进行组合来构成液晶显示装置。第一基板 SUB1 与第二基板 SUB2 之间的固定以及液晶的密封构成为由在第二基板的周边部环状地涂敷的密封材料 SL 进行固定,液晶也被密封。在实施方式 1 的液晶显示装置中,在液晶被密封的区域内形成显示像素(以下简称像素)的区域成为显示区域 AR。因而,即使在液晶被密封的区域内,没有形成像素而与显示无关的区域不成为显示区域 AR。

[0073] 另外,第二基板 SUB2 的面积小于第一基板 SUB1,第二基板 SUB2 使第一基板 SUB1 的图中下侧的边部露出。在该第一基板 SUB1 的边部中搭载了由半导体芯片构成的驱动电路 DR。该驱动电路 DR 驱动配置在显示区域 AR 内的各像素。此外,在以下说明中,即使在液晶显示面板 PNL 的说明中也有时称为液晶显示装置。另外,作为第一基板 SUB1 和第二基板 SUB2,例如通常将公知的玻璃基板作为基材而使用,但是也可以是树脂性的透明绝缘基板。

[0074] 在实施方式 1 的液晶显示装置中,在第一基板 SUB1 的液晶侧一面即显示区域 AR 内形成有扫描信号线(栅极线)GL,该扫描信号线(栅极线)GL 在图 1 中在 X 方向上延伸而在 Y 方向上并行设置,从驱动电路 DR 提供扫描信号。另外,形成有影像信号线(漏极线)DL,该影像信号线(漏极线)DL 在图 1 中在 Y 方向上延伸而在 X 方向上并行设置,从驱动电路提供影像信号(灰度信号)。由相邻的两个漏极线 DL 和相邻的两个栅极线 GL 包围的区域构成像素,多个像素沿漏极线 DL 和栅极线 GL 在显示区域 AR 内被配置成矩阵状。

[0075] 例如图 1 所示,各像素具备:薄膜晶体管 TFT,其根据来自栅极线 GL 的扫描信号被导通和截止驱动;像素电极 PX,其通过被导通的该薄膜晶体管 TFT 从漏极线 DL 提供影像信号;以及公共电极(第二电极)CT,其通过公共线 CL 对影像信号的电位提供具有成为基准的电位的公共信号。在图 1 中,示意性地线状地记载了像素电极 PX 和公共电极 CT,后面详细说明实施方式 1 的像素电极 PX 和公共电极 CT 的结构。此外,在实施方式 1 的薄膜晶体管 TFT 中,通过施加其偏置电压而以交替的方式驱动漏电极与源电极,但是在本说明书中,

为了方便起见,将与漏极线 DL 相连接一侧称为漏电极,将与像素电极 PX 相连接一侧称为源电极。

[0076] 在像素电极 PX 与公共电极 CT 之间产生具有与第一基板 SUB1 的主面平行的成分的电场,通过该电场来驱动液晶分子。这种液晶显示装置作为能够进行所谓大视场角度显示而公知,根据向液晶施加电场的特性,被称为 IPS 方式或者横向电场方式。另外,在具有这种结构的液晶显示装置中,在不对液晶施加电场的情况下将光透过率设为最小(黑色显示),在通过施加电场来使光透过率提高的常态黑色显示方式下进行显示。

[0077] 各漏极线 DL 和各栅极线 GL 在其端部中分别超过密封材料 SL 而延伸,与驱动电路 DR 相连接,该驱动电路 DR 根据从外部系统通过挠性印刷基板 FPC 输入的输入信号来生成影像信号、扫描信号等的驱动信号。但是,在实施方式 1 的液晶显示装置中,构成为使用半导体芯片形成驱动电路 DR 而将驱动电路 DR 搭载于第一基板 SUB1,但是也可以设为以下结构:将输出影像信号的影像信号驱动电路以及输出扫描信号的扫描信号驱动电路中的任一个或者其两者的驱动电路通过带式载体方式、COF(Chip On Film:晶粒软膜构装)方式搭载于挠性印刷基板 FPC,从而与第一基板 SUB1 相连接。

[0078] <像素的详细结构>

[0079] 图 2 是用于说明本发明实施方式 1 的液晶显示装置中的像素结构的截面图,图 3 是用于说明本发明实施方式 1 的液晶显示装置中的像素电极与公共电极的结构俯视图。但是,在以下说明中,说明将像素电极 PX 设为壁状的电极形状而将公共电极 CT 设为由一对线状电极形成的模拟的壁状电极的情况,但是也可以设为将公共电极 CT 设为壁状电极而将像素电极 PX 设为模拟的壁状电极的结构。

[0080] 根据图 3 示出的一个像素量的壁电极(第一电极)PX 与线状电极(第二电极)CT1、CT2 之间的位置关系可知,实施方式 1 的液晶显示装置中的像素 PXL 具有具备由形成于像素 PXL 的周缘部中的像素电极(壁电极)PX 以及由形成于该壁电极 PX 之间的区域内的一对线状电极 CT1、CT2 形成的公共电极的结构。壁电极 PX 形成为沿与用两点划线表示的相邻像素之间的边界即像素 PXL 的周缘部包围像素 PXL 的区域。线状电极 CT1、CT2 形成为沿像素 PXL 的长度方向(图中 Y 方向)。

[0081] 特别是,在实施方式 1 的液晶显示装置中,形成在用两点划线表示的像素边界部中凸状地形成的绝缘膜 PAS3,通过该结构形成沿像素 PXL 的周缘部的台阶。在该台阶的侧壁面即绝缘膜 SPA3 的侧壁上形成壁状电极 PX1,从该壁状电极 PX1 起连续地形成沿第一基板 SUB1 的主面的平面电极(第一平面电极)PX2,由壁状电极 PX1 与平面电极 PX2 形成壁电极 PX。通过该结构,构成为形成相对于第一基板 SUB1 的主面立设(倾斜)的、即朝向配置第二基板 SUB2 一侧相对于该第一基板 SUB1 的主面立设的圆环状的壁状电极 PX1,壁电极 PX 被配置成沿像素 PXL 的周缘部包围该像素 PXL 的区域。此外,该绝缘膜 PAS3 形成于与相邻的像素 PXL 之间的边界部分,因此并不限于具有透光性的绝缘材料,后面详细说明那样,也可以由遮光性的绝缘膜材料形成。

[0082] 此时,如图 2 的截面图所示,以跨过用两点划线表示的像素边界部的方式形成壁状的绝缘膜 PAS3,从形成于其侧面的壁状电极 PX1 的基板面侧的端部(边缘部)起在第一基板 SUB1 的主面的面内方向上延伸而构成平面电极 PX2。另外,在图 2 中示出的像素 PXL 的两端配置的壁电极 PX 之间的区域内以通过液晶层 LC 重叠的方式形成了形成公共电极 CT

的一对线状电极 CT1、CT2。

[0083] 即,在实施方式 1 的液晶显示面板中,在作为第一基板 SUB1 的一表面的相对面侧形成用于对薄膜晶体管的栅极绝缘膜、栅极线和漏极线进行绝缘的绝缘膜 PAS1,在该绝缘膜 PAS1 的上层形成有漏极线 DL。在漏极线 DL 的上层形成有用于保护漏极线 DL 的绝缘膜 PAS2,在该绝缘膜 PAS2 的上层形成有向液晶层 LC 侧突出的凸状的绝缘膜 PAS3。此时,薄膜晶体管 TFT 构成为形成于绝缘膜 PAS3 的形成区域即与壁电极 PX 的形成区域重叠的区域 TA,由此在被黑矩阵(遮光膜)BM 遮挡的区域内形成薄膜晶体管 TFT,使像素的开口率提高。但是,薄膜晶体管 TFT 的形成位置并不限于于此,也可以是其它位置。

[0084] 另外,构成作为像素电极的壁电极 PX 一部分的平面电极 PX2 形成于绝缘膜 PAS2 的上层。该平面电极 PX2 环状地形成于绝缘膜 PAS2 的液晶面侧,特别是,构成为平面电极 PX2 的外缘部与壁状电极 PX1 的下方侧的周缘部一体地进行连接。即,在实施方式 1 的壁电极 PX 中,构成为圆环状地形成的壁状电极 PX1 的下方侧的周缘部在绝缘膜 PAS2 的上表面以规定宽度 L1 延伸而形成平面电极 PX2。通过该结构,能够防止从圆环状地形成的壁状电极 PX1 的下方侧起的电力线在绝缘膜 PAS3 的下方侧即第一基板 SUB1 侧迂回而朝向相邻的像素 PXL 的壁电极 PX。后面详细进行说明。

[0085] 另外,在绝缘膜 PAS2 的上表面在像素 PXL 的图中 X 方向的中间形成有在图中 Y 方向上延伸的线状电极 CT1。另外,在第二基板 SUB2 侧形成有与线状电极 CT1 成对的线状电极 CT2。该线状电极 CT1 与线状电极 CT2 从液晶显示面板的面内方向即显示面侧和背面侧观察形成至少一部分重叠,通过液晶层 LC 进行相对配置。通过该结构,将施加到由一对线状电极 CT1 与线状电极 CT2 夹持的区域内的液晶层 LC 的电位保持为同电位,形成将形成该壁状的同电位的区域设为模拟的壁电极的公共电极(模拟壁电极)CT。此时,在成为模拟壁电极 CT 的区域即线状电极 CT1、CT2 重叠的区域内能够驱动液晶分子,因此能够防止在模拟壁电极 CT 的区域内显示模式效率降低。此外,后面详细进行说明。

[0086] 另一方面,在通过液晶层 LC 与第一基板 SUB1 相对配置的第二基板 SUB2 的表面内、作为液晶层 LC 侧的相对面侧上形成有作为遮光膜的黑矩阵 BM。该黑矩阵 BM 与以往同样地形成于与相邻像素 PXL 之间的区域内,沿各像素 PXL 的周缘部在 X 方向和 Y 方向上形成。但是,黑矩阵 BM 也可以是作为漏极线 DL 的延伸方向的 Y 方向等。

[0087] 另外,在第二基板 SUB2 的相对面侧按每个像素 PXL 来形成有 R(红)、G(绿)、B(蓝)中的任一个滤色器 CF,根据 RGB 的像素 PXL 形成彩色显示用的单位像素。另外,在滤色器 CF 的上层形成线状电极 CT2,线状电极 CT2 形成于通过液晶层 L 与第一基板 SUB1 侧的线状电极 CT1 相对的位置。在滤色器 CF 的上层形成有公知的取向膜 ORI 从而覆盖黑矩阵 BM、滤色器 CF 以及线状电极 CT2。

[0088] 在由该结构构成的实施方式 1 的液晶显示面板 PNL 的背面侧即背光单元侧粘贴偏振板 POL1,并且在显示面侧粘贴偏振板 POL2。

[0089] 此外,在本实施方式 1 中,设为将形成壁电极 PX 的平面电极 PX2 和线状电极 CT1 形成于同一层的结构,但是,例如也可以是在线状电极 CT1 的上层形成绝缘膜而在该绝缘膜的上层形成包括平面电极 PX2 的壁电极 ST 等的其它结构。另外,形成成为像素电极的壁电极 PX 的壁状电极 PX1、平面电极 PX2 以及用于形成成为公共电极的模拟壁电极 CT 的线状电极 CT1、CT2 例如能够使用作为透明导电膜材料的 ITO(Indium Tin Oxide: 铟锡氧化物)、

氧化锌类的 AZO (Aluminum-doped Zinc Oxide : 氧化铝锌) 以及 GZO (Gallium-doped Zinc Oxide : 氧化锌镓) 等。

[0090] < 壁电极的详细效果 >

[0091] 接着, 图 4 是用于说明本发明实施方式 1 的形成壁电极的平面电极宽度与最大显示模式效率之间的关系以及平面电极宽度与提供最大显示模式效率的驱动电压之间的关系, 图 5 是用于说明本发明的实施方式 1 的像素中的电力线的分布的图, 以下, 根据图 4 以及图 5 来详细说明实施方式 1 的壁电极。但是, 在图 5 中, 图 5 的 (a) 示出不具有平面电极 PX2 即仅使用壁状电极 PX1 形成壁电极 PX 的情况下的电力线的分布, 图 5 的 (b) 示出具有平面电极 PX2 即使用壁状电极 PX1 和平面电极 PX2 形成壁电极 PX 的情况下的电力线的分布。此外, 在实施方式 1 的液晶显示面板 PXL 中, 说明了将像素 PXL 的两端的壁电极 PX 设为像素电极而将模拟壁电极 CT 设为公共电极的情况, 但是也可以是将像素 PXL 的两端的壁电极设为公共电极而将模拟壁电极设为像素电极的结构。通过设为该结构, 比将像素 PXL 的两端的壁电极使用于像素电极的情况还能够进一步抑制后述的相邻像素的黑色透过率。

[0092] 图 4 示出的显示模式效率是交替地排列白色显示像素与黑色显示像素时的一个白色显示像素的值, 特别是, 为消除由滤色器 CF、偏振板 POL1、POL2 等的吸收的影响、开口率的影响的透过率。因而, 在从背光单元侧的偏振板 POL1 出射的直线偏振光的振动方向在入射到其相反侧 (显示面侧) 的偏振板 POL2 时旋转 90 度的情况下, 显示模式效率成为 100%。

[0093] 根据表示图 4 示出的平面电极宽度与最大显示模式效率之间的关系的曲线图 r1 可知, 对于构成实施方式 1 的壁电极 PX 的平面电极 PX2 的电极宽度 L1 存在最大显示模式效率的最大值。即, 在实施方式 1 的壁电极 PX 的结构中, 在不设置平面电极 PX2 的情况下的平面电极宽度 L1 为  $L1 = 0 \mu\text{m}$  的情况下最大显示模式效率为 86%, 与此相对, 在  $L1 = 2 \mu\text{m}$  的情况下最大显示模式效率为最大值的 88%。另外, 在平面电极宽度 L1 为大于  $L1 = 2 \mu\text{m}$  的  $L1 = 3 \mu\text{m}$  的情况下, 最大显示模式效率下降到 86%。因而, 从曲线图 r1 中平面电极宽度 L1 由  $L1 = 0.5 \sim 2.8 \mu\text{m}$  形成, 由此能够提高最大显示模式效率, 特别是优选  $L1 = 2 \mu\text{m}$ 。

[0094] 另外, 根据表示平面电极宽度与提供最大显示模式效率的驱动电压 (以下, 称为  $V_{\text{max}}$ ) 之间的关系的曲线图 r2 可知, 通过加宽 (扩大) 平面电极 PX2 的电极宽度 L1, 使驱动电压  $V_{\text{max}}$  依次降低。这是由于, 与增加平面电极宽度 L1 以及缩短壁电极 PX 与模拟壁电极 CT 之间的距离等效, 能够增加对壁电极 PX 与模拟壁电极 CT 之间施加的电场强度。因而, 平面电极 PX2 能够有助于液晶分子的驱动电压的低电压化。

[0095] 根据以上情况, 在实施方式 1 的液晶显示面板 PNL 中, 将构成壁电极 PX 的平面电极 PX2 的电极宽度 L1 形成为  $L1 = 0.5 \sim 2.8 \mu\text{m}$ , 由此一边提高最大显示模式效率一边能够实现驱动电压的低电压化。优选将平面电极 PX2 的电极宽度 L1 形成为  $L1 = 2 \sim 2.8 \mu\text{m}$ , 由此一边使驱动电压大幅地低电压化一边能够提高最大显示模式效率。

[0096] 另外, 如图 5 的 (a) 所示, 在不对像素两端的壁电极 PX 设置平面电极、即壁电极 PX 仅使用壁状电极 PX1 形成的情况下, 成为像素电极的壁电极 PX 从模拟壁电极 CT 接近相邻像素 PXL 的壁状电极 PX1, 由此例如从图 5 的 (a) 中左侧的壁电极 PX 的下侧 (第一基板侧) 边部产生的电力线 LF1、LF2 以及从图 5 的 (a) 中右侧的壁电极 PX 的下侧边部产生的

电力线 LF1'、LF2' 分别朝向相邻像素的电极（壁电极 PX）。其结果，作为像素电极的壁状电极 PX1 与作为公共电极的模拟壁电极 CT 之间的电力线 LF 的密度在壁电极 PX 附近变得密集（图 5 的 (a) 中用 DA 表示），从壁电极 PX 分离的部位即模拟壁电极 CT 附近变得稀疏（图 5 的 (a) 中用 SA 表示）。由此引起，各像素 PXL 内的电极间的电场强度变得不均匀，从而导致显示模式效率降低。

[0097] 另一方面，如图 5 的 (b) 所示，在壁电极 PX 中设置平面电极 PX2 即壁电极 PX 由壁状电极 PX1 和平面电极 PX2 形成的情况下，能够使壁电极 PX 与模拟壁电极 CT 之间的电力线 LF 的密度均匀化。即，作为像素电极的壁状电极 PX 与作为公共电极的模拟壁电极 CT 之间的电力线 LF 的密度在壁电极 PX 附近变得密集（图 5 的 (b) 中用 DA 表示），并且在从壁电极 PX 分离的区域即模拟壁电极 CT 附近也变得密集。

[0098] 该理由考虑两个方面。其一，如上所述，由于在壁状电极 PX1 中设置平面电极 PX2 而与模拟壁电极 CT 之间的距离变得狭窄，从而电力线 LF 的密度的不均匀性得到抑制（理由 1）。其二，电力线 LF 从电极（壁状电极 PX1、平面电极 PX2）垂直地产生以及两个以上不会交叉，由此从平面电极 PX2 的上表面（液晶层 LC 侧）产生的多个电力线 LF 由于从壁状电极 PX1 产生的电力线 LF 而向模拟壁电极 CT 的方向急剧弯曲。该电力线（例如，电力线 LF1、LF2、LF1'、LF2'）通过平面电极 PX2 与模拟壁电极 CT 之间不朝向相邻像素的电极而到达模拟壁电极 CT，从而有助于抑制壁电极 PX 与模拟壁电极 CT 之间的电力线 LF 的密度的变化。因而，通过使用壁状电极 PX1 和平面电极 PX2 形成壁电极 PX，来能够抑制不设置平面电极 PX2 的情况下的电场强度的不均匀性（理由 2）。根据该理由 1、2，通过对壁电极 PX 设置平面电极 PX2，认为能够抑制由像素 PXL 内的电场强度不均匀引起的显示模式效率的降低。即，通过形成平面电极 PX2，能够使各像素内的全部区域内的电力线 LF 密集，能够有效地驱动液晶分子，因此能够提高显示模式效率。

[0099] 此时，如图 4 所示，最大显示模式效率在平面电极 PX2 的长度（电极宽度）L1 为  $2\mu\text{m}$  时变为顶点，变得 longer 时降低。这是由于，当平面电极 PX2 变长时液晶层厚度方向（Z 方向）的电力线 LF 的成分的比例增加，因此形成液晶层 LF 的液晶分子的倾斜角增大，从而无法得到所需的相位差。因而，需要适当地选择壁电极 PX 的平面电极 PX2 的长度使得像素 PXL 内的电场不会变得过于成为纵向电场。

[0100] 接着，图 6 是表示本发明实施方式 1 的像素结构中的平面电极长度与黑色显示时的布线电位 5V 时的黑色透过率的关系的图，图 7 是表示本发明的实施方式 1 的像素结构中的平面电极长度与相邻像素的黑色透过率的关系的图，以下，根据图 6 以及图 7，说明抑制由实施方式 1 的壁电极引起的黑色显示时对于布线电位的黑色透过率增加的效果。此外，图 6 以及图 7 示出的测量结果是对于漏极线 DL 的结果。

[0101] 在布线中存在漏极线 DL 和栅极线 GL，这些布线电位成为使液晶取向充分变化的电位，在实施方式 1 中从布线产生的电力线也有可能使黑色显示时的透过率（以下称为黑色透过率）增加。

[0102] 根据图 6 的曲线图 r3 可知，在壁电极中不设置平面电极的情况即  $L1 = 0$ （零）的情况下，黑色透过率大约成为 0.5%，与此相对，平面电极 PX2 的长度 L1 为  $L1 = 0.5\mu\text{m}$  且黑色透过率成为 0.1% 以下，在平面电极 PX 的长度 L1 为  $L1 = 1\mu\text{m}$  以上的情况下黑色透过率成为 0.06% 以下。根据该曲线图 r3，优选平面电极 PX2 的长度 L1 为  $L1 = 0.5\mu\text{m}$  以上，

更优选  $L1 = 1 \mu\text{m}$  以上。

[0103] 根据该结果,在壁电极 PX 中不设置平面电极 PX2 的情况下,从布线产生的电力线通过液晶层到达与该布线接近的壁状电极 PX1,因此液晶容易工作而使黑色显示模式效率增加。另一方面,当对壁电极 PX 设置平面电极 PX2 时,从布线产生的电力线在平面电极 PX2 的下表面被遮蔽,因此能够减少到达液晶的电力线的个数。其结果,能够通过延长平面电极 PX2 来遮蔽更多的电力线,从而能够抑制由布线电位引起的黑色透过率的增加。

[0104] 另外,根据图 7 的曲线图 r4 可知,平面电极 PX2 也对与白色显示像素相邻的黑色显示像素的黑色透过率的抑制产生效果。即,如图 7 所示,在壁电极 PX 中不设置平面电极 PX2 的情况即平面电极 PX2 的长度  $L1$  为  $L1 = 0$  (零) 的情况下,相邻像素的黑色透过率大约成为 3.4%,与此相对,平面电极 PX2 的长度  $L1$  为  $L1 = 0.5 \mu\text{m}$  以上的情况下,相邻像素的黑色透过率能够减小到  $L1 = 0 \mu\text{m}$  时即不设置平面电极 PX2 时的一半以下的 1.5% 以下。并且,在平面电极 PX 的长度  $L1$  为  $L1 = 1 \mu\text{m}$  的情况下,相邻像素的黑色透过率能够减小到  $L1 = 0 \mu\text{m}$  时的 1/4 左右的 0.9%。根据该曲线图 r4,优选平面电极 PX2 的长度  $L1$  为  $L1 = 0.5 \mu\text{m}$  以上,更优选  $L1 = 1 \mu\text{m}$  以上。

[0105] 根据该结果,在壁电极 PX 中不设置平面电极 PX2 的情况下,从白色显示像素的壁电极 PX 产生的电力线从该壁电极 PX 的第二基板 SUB2 侧以及第一基板 SUB1 侧的边部两者迂回而到达相邻像素 PXL 的壁电极 PX,从而相邻像素 PXL 的液晶(液晶分子)容易工作而使黑色透过率增加。另一方面,能够遮蔽通过形成该平面电极 PX2 的第一基板 SUB1 到达相邻像素 PXL 的电力线,因此能够减小相邻像素 PXL 的黑色透过率。根据这些情况,通过对壁电极 PX 设置平面电极 PX2,对于相邻像素 PXL 的黑色透过率的增加也起到抑制效果。

[0106] 如上所述,通过对壁状电极 PX 设置平面电极 PX2,起到液晶的低驱动电压化、显示模式效率提高、抑制由布线电位引起的黑色透过率增加以及抑制相邻像素的黑色透过率的增加的效果。

[0107] < 模拟壁电极的详细效果 >

[0108] 如上所述,实施方式 1 的液晶显示装置中的模拟壁电极 CT 相对于像素 PXL 的宽度方向(图 2、3 中的 X 方向)被配置于设置在像素 PXL 的两端的壁电极 PX 之间,由在像素 PXL 的长度方向(图 2、3 中的 Y 方向)上延伸的线状电极 CT1、CT2 形成。即,实施方式 1 的模拟壁电极 CT 具有以下结构:对通过液晶层 LC 相对配置的第一基板 SUB1 与第二基板 SUB2 中设置同电位的线状电极 CT1、CT2,由此在重叠区域内作为模拟的壁电极而起作用,对像素 PXL 的两端的壁电极 PX 与模拟壁电极 CT 之间容易施加横向电场。通过该结构,得到以下效果,即能够抑制壁电极 PX 与模拟壁电极 CT 之间的电场强度的不均匀性,能够提高显示模式效率。

[0109] 例如,在像素 PXL 的两端设置像素电极和公共电极的情况下、即将实施方式 1 的壁电极 PX 内的一个壁电极 PX 设为像素电极而将另一个壁电极 PX 设为公共电极的情况下,在一对壁电极 PX 的间隔窄的情况下,能够使电极间具有均匀的电场强度,但是在电极间隔大的情况下,电极间的电场强度变得不均匀。

[0110] 与此相对,在实施方式 1 的像素结构中,构成为将形成于像素 PXL 的两端的壁电极 PX 均设为像素电极,将在该壁电极 PX 之间的区域内形成模拟壁电极 CT 的该模拟壁电极 CT 设为公共电极,因此与使像素电极与公共电极之间的电极间距离缩短的情形变得等效,从

而能够抑制在作为像素电极的壁电极 PX 与作为公共电极的模拟壁电极 CT 之间产生的电场强度的不均匀性。

[0111] 并且,还对模拟壁电极 CT 上的液晶(液晶分子)即线状电极 CT1 与线状电极 CT2 重叠的区域的液晶分子施加电场,因此模拟壁电极 CT 上的液晶即线状电极 CT1 与线状电极 CT2 重叠的区域的液晶分子也能够动作(驱动),从而能够有助于图像显示。因而,能够在像素整体中实现高显示模式效率。

[0112] 另外,模拟壁电极 CT 的宽度越窄则该模拟壁电极 CT 附近的电场强度越强,因此能够容易地使模拟壁电极 CT 上的液晶动作。因而,通过缩小模拟壁电极 CT 的宽度,来能够提高像素整体的显示模式效率。关于该效果,即使模拟壁电极 CT 的第二基板 SUB2 侧的线状电极 CT2 的电极宽度 W2 与第一基板 SUB1 侧的线状电极 CT1 的电极宽度 W1 不同也得到的相同的效果。这是由于,即使电极的宽度 W1、W2 不同,电力线也通过模拟壁电极 CT 上的液晶。但是,当模拟壁电极 CT 的宽度 W1、W2 过于宽时,电力线无法通过模拟壁电极 CT 上的液晶,因此液晶不进行动作,从而使显示模式效率降低。根据该情况,第二基板 SUB2 侧和第一基板 SUB1 侧的线状电极 CT1、CT2 需要选择能够使模拟壁电极 CT 上的液晶进行动作的范围内的宽度 W1、W2。特别是,优选将线状电极 CT2 的电极宽度 W2 形成为大于线状电极 CT1 的电极宽度 W1。壁电极 PX 附近的电场由于从壁状电极 PX1 产生的横向方向的电力线以及从平面电极 PX2 产生的纵向方向的电力线从附图观察容易朝向右上方向,因此为了使壁电极 PX 与模拟壁电极 CT 之间的电场均匀化,还需要将模拟壁电极 CT 附近的电场设定为在右上方向上产生。将模拟壁电极 CT2 的电极宽度 W2 设定为大于 W1 有效地使模拟壁电极 CT 附近的电场在右上方向上产生。通过将模拟壁电极 CT2 的 W2 设定为大于 W1,模拟壁电极 CT 附近的电场容易地在右上方向上产生,因此壁电极 PX 与模拟壁电极 CT 附近的横向电场成分变得均匀化。因而,能够得到高显示模式效率。另一方面,当将模拟壁电极 CT1 的电极宽度 W1 设定为大于 W2 时,模拟壁电极 CT 附近的电场容易地在右下方向上产生,因此壁电极 PX 附近与模拟壁电极 CT 之间的横向电场成分变得不均匀。因而,显示模式效率降低。根据以上情况,优选将线状电极 CT2 的电极宽度 W2 形成为大于线状电极 CT1 的电极宽度 W1。

[0113] 设为上述实施方式 1 的壁电极 PX 由透明导电膜形成的结构,但是并不限于透明导电膜。例如,在像素 PXL 的两端的壁电极 PX 被由黑矩阵 BM 隐藏的情况下,在壁电极 PX 的电极材料中能够使用金属材料。关于使用于透明电极的 ITO 膜,膜的大部分为非晶质,但是其一部分结晶化。这样,当 ITO 膜的一部分产生结晶化的部分时,该部分的蚀刻速度小于非晶质的部分两位数左右,因此在之后进行蚀刻时,作为所谓蚀刻残渣而保留。

[0114] 与此相对,在壁电极 PX 的材料为金属电极的情况下,金属的膜质变得均匀,因此能够使膜内的蚀刻速度均匀。因此,不易产生蚀刻残渣,不易产生布线短路等问题。因而,液晶显示器的成品率提高,而使低成本化。然而,金属电极的透过率大致为 0%,因此当对像素 PXL 的开口部配置金属电极时透过率降低。因而,在将金属电极应用于壁电极 PX 的材料中的情况下,优选壁电极 PX 的宽度 L2 比黑矩阵的宽度 L3 窄。即,优选壁电极的宽度 L2 为  $0 < L2 \leq L3$  的范围内。

[0115] 如上所述,在实施方式 1 的液晶显示装置中,在通过液晶层 LC 相对配置的第一基板 SUB1 和第二基板 SUB2 内,在第一基板 SUB1 的液晶层 LC 侧(相对面侧)形成像素电极 PX 和线状电极 CT1,在第二基板 SUB2 的液晶层 LC 侧形成线状电极 CT2。该线状电极 CT1、

CT2 通过液晶层 LC 被重叠配置,形成模拟的壁状的公共电极。另外,具有以下结构:在第一基板 SUB1 的相对面侧沿像素区域的至少相对的一对边缘部而形成凸状的台阶,在该台阶的侧壁面形成壁状电极,并且在从该侧壁面延伸的平面部分中形成平面电极而形成像素电极,通过对该像素电极与公共电极之间施加的电场来驱动液晶层的液晶分子,因此能够提高显示模式效率(最大显示模式效率)。

[0116] 此外,在实施方式 1 的结构中,设为形成壁电极 PX 的壁状电极 PX1 在与第二基板 SUB2 的相对面之间具有规定的间隔的结构,但是并不限于于此。例如,也可以是以下结构:绝缘膜 PAS3 形成柱状间隔物,在该绝缘膜 PAS3 的侧壁面形成壁状电极 PX1 的情况等那样,壁状电极 PX1 到达第二基板 SUB2。

[0117] <实施方式 2>

[0118] 图 8 是用于说明本发明实施方式 2 的液晶显示装置中的像素结构的截面图,以下,根据图 8 说明实施方式 2 的液晶显示装置。但是,在实施方式 2 的液晶显示装置中,仅是作为布线的漏极线 DL 的下层即第一基板 SUB1 侧形成遮蔽电极 CE 的结构与实施方式 1 的液晶显示装置不同,其它结构与实施方式 1 的液晶显示装置相同。因而,在以下说明中,详细说明遮蔽电极 CE。此外,在以下说明中,说明在作为布线的漏极线 DL 的下层形成遮蔽电极 CE 的情况,但是也可以在栅极线的下层形成遮蔽电极 CE 的结构。并且,也可以与漏极线 DL 一起在栅极线的下层形成遮蔽电极 CE。另外,在以下说明中,说明对遮蔽电极 CE 施加 0(零)V 的电压的情况,但是也可以施加其它电压。

[0119] 如图 8 所示,在实施方式 2 的液晶显示装置中,通过液晶层 LC 与第一基板 SUB1 相对配置的第二基板 SUB2 具有与实施方式 1 示出的结构相同的结构。另一方面,在第一基板 SUB1 中,在形成于像素区域内的作为布线的漏极线 DL 的下层通过绝缘膜 PAS1 配置有遮蔽电极 CE。此时,遮蔽电极 CE 沿漏极线 DL 而形成,与漏极线 DL 同样地,在显示区域内在 Y 方向上延伸而在 X 方向上并行设置。即,成为在形成壁电极 PX 的壁状电极 PX1 所形成的绝缘膜 PAS3 与遮蔽电极 CE 之间的区域内形成布线(漏极线 DL、栅极线 GL)的结构。

[0120] 即,在实施方式 2 的液晶显示装置中,在第一基板 SUB 1 的上表面侧(相对面侧)形成成为遮蔽电极 CE 的导电性薄膜,在包括该遮蔽电极 CE 的上层的第一基板 SUB1 上表面形成有绝缘膜 PAS1。在绝缘膜 PAS1 的上表面形成漏极线 DL,在其上表面形成有绝缘膜 PAS2 使得覆盖第一基板 SUB1 的相对面侧。在绝缘膜 PAS2 的上层中,在漏极线 DL 的上层沿像素 PXL 的区域而形成凸状的绝缘膜 PAS3,在该绝缘膜 PAS3 的侧壁面形成有相邻像素的壁状电极 PX1。此时,在绝缘膜 PAS2 的上表面沿壁状电极 PX1 的第一基板 SUB1 侧的边缘部而形成平面电极 PX2,由壁状电极 PX1 和平面电极 PX2 形成本申请的发明的壁电极 PX。另外,绝缘膜 PAS2 的上表面形成线状电极 CT1,由形成于第二基板 SUB2 的线状电极 CT2 和线状电极 CT1 形成成为公共电极的模拟壁电极 CT。另外,在第一基板 SUB1 的表面形成取向膜 ORI 使得覆盖壁电极 PX 和线状电极 CT1,成为对在与第二基板 SUB2 之间夹持的液晶层 LC 的初始取向进行控制的结构。

[0121] 接着,图 9 是表示由本发明实施方式 2 的液晶显示装置中的每个遮蔽电极的宽度的平面电极长度引起的显示模式效率增加率的图,图 10 是表示本发明的实施方式 2 的液晶显示装置中的壁电极与模拟壁电极之间的参数说明图,以下,根据图 9 以及图 10,说明实施方式 2 的液晶显示装置。但是,图 9 示出的基准值(100%)是遮蔽电极宽度 X1 和平面电极

的长度  $L1$  分别为  $0\ \mu\text{m}$  即没有设置遮蔽电极宽度  $X1$  和平面电极  $PX2$  的情况, 曲线图 r5 是在遮蔽电极宽度  $X1$  为  $X1 = 0\ \mu\text{m}$  的情况下对于平面电极  $PX2$  的长度  $L1$  的显示模式效率增加率, 曲线图 r6 是在遮蔽电极宽度  $X1$  为  $X1 = 2\ \mu\text{m}$  的情况下对于平面电极  $PX2$  的长度  $L1$  的显示模式效率增加率, 曲线图 r7 是在遮蔽电极宽度  $X1$  为  $X1 = 4\ \mu\text{m}$  的情况下对于平面电极  $PX2$  的长度  $L1$  的显示模式效率增加率。

[0122] 如图 10 所示, 在以下说明中, 将形成于漏极线 DL 下层的遮蔽电极 CE 的电极宽度 (X 方向的宽度) 设为  $X1$ , 将与壁电极 PX 的形成区域重叠形成的黑矩阵 BM 的宽度 (X 方向的宽度) 设为  $L3$ 。另外, 将从平面电极  $PX2$  的液晶面侧至第二基板 SUB2 的距离即液晶层 LC 的厚度设为  $d$ 。并且, 将由壁状电极  $PX1$  与平面电极  $PX2$  构成的壁电极 PX 中的、从由分别形成于一个凸状体 (绝缘膜 3) 的侧壁面上的相邻像素中的壁状电极  $PX1$  与平面电极  $PX2$  构成的一侧的像素的壁电极 PX 的端部至另一侧的像素的壁电极 PX 的端部为止的距离设为壁电极 PX 的电极宽度  $L2$ , 其中, 上述壁状电极  $PX1$  形成于在与相邻像素之间形成的凸状体即绝缘膜 PAS3 的侧壁面。即, 本说明书中的壁电极 PX 的电极宽度  $L2$  是从形成于一个绝缘膜 PAS3 的一个相邻像素的平面电极  $PX2$  的内侧边缘部至另一个相邻像素的平面电极  $PX2$  的内侧边缘部为止的间隔。

[0123] 根据图 9 可知, 在平面电极  $PX2$  的电极长度  $L1$  为  $0\ \mu\text{m}$  而遮蔽电极 CE 的电极宽度  $X1$  为  $2\ \mu\text{m}$  (曲线图 r6) 以及  $4\ \mu\text{m}$  (曲线图 r7) 的情况下, 显示模式效率增加率相对于基准值成为  $95.7\%$ 、 $89.8\%$ , 大幅下降。这是由于, 当增加遮蔽电极 CE 的宽度  $X1$  时壁电极 PX 与遮蔽电极 CE 之间的距离 (间隔) 接近, 从壁电极 PX 产生的电力线 LF 容易到达遮蔽电极 CE。其结果, 从壁电极 PX 朝向模拟壁电极 CT 的电力线 LF 减少, 壁电极 PX 与模拟壁电极 CT 之间的电场强度变得不均匀。

[0124] 另一方面, 根据曲线图 r6、r7 可知, 在遮蔽电极 CE 的电极宽度  $X1$  为  $2\ \mu\text{m}$ 、 $4\ \mu\text{m}$  的情况下, 在平面电极长度  $L1$  分别为  $2\ \mu\text{m}$ 、 $3\ \mu\text{m}$  中显示模式效率变得最大, 相对于基准值能够改善到  $99.5\%$ 、 $97.9\%$ 。该理由考虑以下情况。从平面电极  $PX2$  的上表面产生的多个电力线 LF 由于从壁状电极  $PX1$  产生的电力线 LF 而急剧弯曲到达模拟壁电极 CT。该电力线 LF 通过平面电极  $PX2$  与模拟壁电极 CT 之间不朝向相邻像素 PXL 的电极, 就能够使壁电极 PX 与模拟壁电极 CT 之间的电力线 LF 的密度分布均匀化, 因此认为能够抑制电场强度的不均匀性。此外, 如曲线图 r5 所示, 在遮蔽电极 CE 的电极宽度  $X1$  为  $X1 = 0$  (零) 即不设置遮蔽电极 CE 的情况下, 在平面电极长度  $L1$  为  $2\ \mu\text{m}$  时模式效率始终为最大。

[0125] 即, 通过对壁电极 PX 设置平面电极  $PX2$ , 能够抑制由遮蔽电极 CE 引起的显示模式效率的降低。然而, 当平面电极  $PX2$  比液晶层厚度  $d$  过于长时显示模式效率降低。其理由考虑两种情况。其一, 如实施方式 1 所述, 当平面电极  $PX2$  过长时对平面电极  $PX2$  上的液晶施加纵向电场, 液晶层 LC 的液晶分子的倾斜角增大, 从而存在无法得到所需的相位差这种问题。其二, 当平面电极  $PX2$  比壁状电极  $PX1$  过于长时, 从平面电极  $PX2$  产生的电力线 LF 变得多于从壁状电极  $PX1$  产生的电力线 LF, 对壁电极 PX 与模拟壁电极 CT 之间施加的横向电场成分变小。当考虑形成液晶面板 PNL 的第二基板 SUB2 与第一基板 SUB 1 之间的粘贴工序时, 壁状电极  $PX1$  的高度变为液晶层 LC 的厚度  $d$  以下, 因此在壁电极 PX 的高度  $\square$  液晶层厚度  $d$  的情况下, 平面电极  $PX2$  的长度  $L1$  为成为液晶层厚度  $d$  以下的范围  $L1 \leq d$ 。另外, 根据上述实施方式 1 可知, 优选将平面电极  $PX2$  的长度  $L1$  设为  $0.5\ \mu\text{m} \leq L1$ 。根据

上述情况,在壁电极 PX 的高度  $\leq$  液晶层厚度  $d$  的情况下,平面电极 PX2 的长度  $L1$  优选为  $0.5 \leq L1 \leq d(\mu m)$  的范围内。

[0126] 另一方面,在壁电极的高度  $H1$  变得大于液晶层厚度  $d$  的情况下,当平面电极 PX2 变得比壁状电极 PX1 短时,从壁状电极 PX1 产生的电力线 LF 变得多于从平面电极 PX2 产生的电力线 LF,对壁电极 PX 与模拟壁电极 CT 之间施加的横向电场成分变大。另一方面,当平面电极 PX2 的长度变得大于壁电极的高度  $H1$  时,与上述理由同样地,对平面电极 PX2 上的液晶施加纵向电场,液晶层 LC 的液晶分子的倾斜角增大,从而存在无法得到所需的相位差这种问题,因此显示模式效率降低。因而,在壁电极的高度  $H1 >$  液晶层厚度  $d$  的情况下,平面电极 PX2 的长度  $L1$  为成为壁电极的高度  $H1$  以下的范围  $L1 \leq H1$ 。另外,根据上述实施方式 1 可知,优选将平面电极 PX2 的长度  $L1$  设为  $0.5 \mu m \leq L1$ 。根据上述情况,在壁电极的高度  $H1 >$  液晶层厚度  $d$  的情况下,平面电极 PX2 的长度  $L1$  优选为  $0.5 \leq L1 \leq H1$  的范围内。

[0127] 另外,在实施方式 2 的液晶显示装置中,形成壁电极 PX 的平面电极 PX2 也起到抑制由黑色显示时的布线(漏极线 DL 等)的电位引起的黑色透过率增加的效果。图 11 是表示本发明实施方式 2 的液晶显示装置中的每个遮蔽电极宽度的壁电极的平面电极的长度与黑色显示时的透过率之间的关系图。但是,图 11 示出的黑色透过率是黑色显示时的漏极线 DL 的布线电位为 5(V) 时的黑色透过率的测量值。另外,在图 1 示出的黑色透过率中,曲线图 r8 是遮蔽电极宽度  $X1$  为  $0 \mu m$  即没有设置遮蔽电极的情况,曲线图 r9 示出在遮蔽电极宽度  $X1$  为  $0.5 \mu m$  的情况下对于平面电极 PX2 的长度  $L1$  的黑色透过率,曲线图 r10 示出在遮蔽电极宽度  $X1$  为  $2 \mu m$  的情况下对于平面电极 PX2 的长度  $L1$  的黑色透过率,曲线图 r11 示出在遮蔽电极宽度  $X1$  为  $4 \mu m$  的情况下对于平面电极 PX2 的长度  $L1$  的黑色透过率。

[0128] 根据图 11 可知,即使在平面电极 PX2 的长度  $L1$  为  $0 \mu m$  即没有设置平面电极 PX2 的情况下,根据曲线图 r9 ~ 曲线图 r11 可知,在遮蔽电极宽度  $X1$  为  $0.5 \mu m$  时黑色透过率为 0.09% 左右,在  $X1 = 2 \mu m$  时黑色透过率为 0.06% 左右,在  $X1 = 4 \mu m$  时黑色透过率为 0.03% 左右。另一方面,在遮蔽电极宽度  $X1$  为  $0 \mu m$  即没有设置遮蔽电极 CE 的情况下, $L1 = 0$  时的透过率为 0.48%,因此通过设置遮蔽电极 CE 能够抑制即减小黑色透过率。

[0129] 另外,根据曲线图 r9 ~ 曲线图 r11 可知,在形成平面电极 PX2 而其电极长度  $L1$  为  $L1 = 0.5 \mu m$  以上的情况下,在增加电极长度  $L1$  的情况下,与平面电极长度  $L$  的增加一起黑色透过率减小,逐渐接近遮蔽电极宽度  $X1$  为  $4 \mu m$  时的黑色透过率。

[0130] 因而,当根据与实施方式 1 相同的理由来延长平面电极 PX2 的长度  $L1$  时,能够抑制由布线电位(漏极线 DL 的电位)的影响引起的黑色透过率增加。另一方面,当设置于布线下方的遮蔽电极 CE 的电极宽度  $X1$  扩大(变大)时,能够进一步抑制由布线电位的影响引起的黑色透过率增加。这是由于,在不设置遮蔽电极 CE 的情况下,从布线的下表面(第一基板 SUB1 侧)产生的电力线 LF 到达壁电极 PX 而液晶进行动作,因此黑色透过率增加,与此相对,在设置遮蔽电极 CE 的情况下,从布线的下表面产生的电力线 LF 被由遮蔽电极 CE 遮蔽,从而能够抑制到达液晶的电力线 LF。因而,遮蔽电极 CE 起到能够抑制由布线电位引起的黑色透过率的效果。

[0131] 并且,在实施方式 2 的液晶显示装置中,也与实施方式 1 同样地,相邻像素也具备抑制黑色显示时的黑色透过率增加的效果。以下,图 12 是表示本发明实施方式 2 的液晶显示装置中的每个遮蔽电极宽度的壁电极的平面电极的长度与相邻像素的黑色透过率之间

的关系的图,图 13 是表示本发明实施方式 2 的液晶显示装置中的遮蔽电极宽度与相邻像素的黑色透过率之间的关系,说明实施方式 2 的液晶显示装置中的相邻像素抑制黑色显示时的黑色透过率增加的抑制效果。

[0132] 在图 12 示出的曲线图中,曲线图 r12 是遮蔽电极宽度  $X1$  为  $0\ \mu\text{m}$  即没有设置遮蔽电极的情况,曲线图 r13 示出在遮蔽电极宽度  $X1$  为  $0.5\ \mu\text{m}$  的情况下对于平面电极 PX2 的长度  $L1$  的相邻像素的黑色透过率,曲线图 r14 示出在遮蔽电极宽度  $X1$  为  $2\ \mu\text{m}$  的情况下对于平面电极 PX2 的长度  $L1$  的相邻像素的黑色透过率,曲线图 r15 示出在遮蔽电极宽度  $X1$  为  $4\ \mu\text{m}$  的情况下对于平面电极 PX2 的长度  $L1$  的相邻像素的黑色透过率。另外,图 13 示出的曲线图 r16 示出构成壁电极 PX 的平面电极 PX2 的电极长度  $L1$  为  $L1 = 2\ \mu\text{m}$  的情况下的遮蔽电极宽度  $X1$  与相邻像素的黑色透过率之间的关系。

[0133] 根据图 12 可知,即使在平面电极 PX2 的长度  $L1$  为  $0\ \mu\text{m}$  即没有设置平面电极 PX2 的情况下,根据曲线图 r13 ~ 曲线图 r15 可知,在遮蔽电极宽度  $X1$  为  $0.5\ \mu\text{m}$  时相邻像素的黑色透过率为  $0.9\%$  左右,在  $X1 = 2\ \mu\text{m}$  时相邻像素的黑色透过率为  $0.19\%$  左右,在  $X1 = 4\ \mu\text{m}$  时相邻像素的黑色透过率为  $0.03\%$  左右。另一方面,在遮蔽电极宽度  $X1$  为  $0\ \mu\text{m}$  时即没有设置遮蔽电极 CE 的情况下, $L1 = 0$  时的相邻像素的透过率为  $1.2\%$ ,因此通过设置遮蔽电极 CE 来能够抑制即减小相邻像素的黑色透过率。

[0134] 特别是,根据图 12 的曲线图 r13 ~ 曲线图 r15 可知,在形成电极长度  $L1$  为  $0.5\ \mu\text{m}$  以上的平面电极 PX2 而进一步延长其长度  $L1$  的情况下,与平面电极长度  $L$  的增加一起相邻像素的黑色透过率减小,逐渐接近遮蔽电极宽度  $X1$  为  $4\ \mu\text{m}$  时的相邻像素的黑色透过率。

[0135] 这样,在实施方式 2 的液晶显示装置中,也与实施方式 1 同样地,当平面电极 PX2 延长时,壁电极 PX 与模拟壁电极 CT 之间的距离缩短,由平面电极 PX2 对到达形成相邻像素的液晶层 LC 的电力线 LF 进行遮蔽,因此,能够抑制相邻像素的黑色透过率的增加,优选将平面电极 PX2 的电极长度  $L1$  设为  $0.5\ \mu\text{m}$  以上。

[0136] 另外,根据图 13 的曲线图 r16 可知,在壁电极的平面电极为  $2\ \mu\text{m}$  的情况下的遮蔽电极 CE 的电极宽度  $X1$  与相邻像素的黑色透过率之间的关系中,与延长上述平面电极 PX2 的长度  $L1$  的情况同样地,如上所述当使遮蔽电极 CE 的电极宽度  $X1$  扩大时能够使相邻像素的黑色透过率减小。根据该情况,即使是最小宽度,仅通过设置遮蔽电极 CE,也能够得到其效果。

[0137] 然而,考虑当使遮蔽电极 CE 的电极宽度  $X1$  扩大时显示模式效率大幅降低。该现象是由于,当遮蔽电极 CE 的电极宽度  $X1$  比壁电极 PX 的电极宽度  $L2$  长时变得明显,在平面电极 PX2 与遮蔽电极 CE 之间容易产生纵向方向(倾斜方向)的电场即边缘电场,因此在壁电极 PX 与模拟壁电极 CT 之间难以施加电场。根据该情况,期望遮蔽电极宽度  $X1$  为比壁电极宽度  $L2$  窄的  $X1 \leq L2$ 。

[0138] 另外,根据图 13 可知,当遮蔽电极宽度  $X1$  从  $0.5\ \mu\text{m}$  变化到  $1.0\ \mu\text{m}$  时相邻像素的黑色透过率从  $0.09$  减小到  $0.07$  即减小  $18\%$ ,与此相对,当从  $0\ \mu\text{m}$  变化到  $0.5\ \mu\text{m}$  时相邻像素的黑色透过率从  $0.17$  减小到  $0.09$  即减小  $44\%$ 。即,通过将遮蔽电极宽度  $X1$  设为  $0.5\ \mu\text{m}$  以上,能够将相邻像素的黑色透过率设为  $0.10$  以下,并且能够有效地对从布线(漏极线 DL、栅极线等)产生的电力线 LF 以及从白色显示像素的平面电极 PX2 的下表面产生的电力线 LF 减小遮蔽。根据以上效果,优选遮蔽电极宽度  $X1$  为  $0.5 \leq X1 \leq L2(\mu\text{m})$  的范围内。

[0139] 这是由于,从白色显示像素的壁电极 PX 产生的电力线 LF 在没有设置遮蔽电极 CE 的情况下通过布线的下表面(第一基板 SUB1 侧)到达相邻像素,与此相对,在设置于遮蔽电极 CE 的情况下通过遮蔽电极 CE 附近的电力线 LF 被由遮蔽电极 CE 遮蔽。

[0140] 这样,遮蔽电极 CE 兼备遮蔽布线电位的效果以及抑制相邻像素的黑色透过率的效果两者。

[0141] 根据上述情况,即使在配置遮蔽电极 CE 的情况下,通过设置平面电极 PX2,也起到低驱动电压化、显示模式效率提高、抑制由布线电位的影响引起的黑色透过率增加以及抑制相邻像素的黑色透过率增加的效果,遮蔽电极 CE 起到抑制由布线电位的影响引起的黑色透过率增加以及抑制相邻像素的黑色透过率增加的效果。

[0142] 但是,遮蔽电极 CE 也可以是并非 0V 的电压或者固定电压的浮动的状态。在遮蔽电极 CE 为浮动的情况下,在图 5 的 (a) 示出的以往结构中,有可能在遮蔽电极 CE 中积存电荷而黑色显示时黑色透过率增加。与此相对,在本申请的发明的实施方式 2 的结构,构成为壁电极 PX 具备平面电极 PX2,因此从充电后的遮蔽电极 CE 产生的电力线 LF 被由平面电极 PX2 遮蔽,因此能够抑制黑色透过率的增加。因而,即使在遮蔽电极 CE 为浮动的情况下,也一边抑制由充电引起的黑色透过率的增加,一边与上述效果同样地起到低驱动电压化、显示模式效率提高、抑制由布线电位引起的黑色透过率增加以及抑制相邻像素的黑色透过率增加的效果。

[0143] <实施方式 3>

[0144] 图 14 是用于说明本发明实施方式 3 的液晶显示装置中的像素结构的截面图,图 15 是用于说明本发明实施方式 3 的壁电极的详细结构的截面图。但是,在实施方式 3 的液晶显示装置中,仅是在第一基板 SUB 1 侧形成壁电极 PX 的结构与实施方式 1 的液晶显示装置不同,其它结构与实施方式 1 的液晶显示装置相同。因而,在以下说明中,详细说明壁电极 PX 的结构。另外,在实施方式 3 的液晶显示装置中,也说明了将像素 PXL 的两端的壁电极 PX 设为像素电极而将模拟壁电极 CT 设为公共电极的情况,但是也可以设为将像素 PXL 的两端的壁电极设为公共电极而将模拟壁电极设为像素电极的结构。

[0145] 如图 14 以及图 15 所示,在实施方式 3 的液晶显示装置中,具有在像素 PXL 的区域内分别形成凸状的绝缘膜 PAS3 的结构,在该绝缘膜 PAS3 的侧壁面内在各像素 PXL 区域的外侧的侧壁面(外侧壁面)形成壁状电极 PX1。另外,与壁状电极 PX1 进行电连接的平面电极 PX2 形成于绝缘膜 PAS3 的下层侧,与壁状电极 PX1 进行电连接的平面电极(第二平面电极)PX3 形成于绝缘膜 PAS3 的上层侧。特别是,在实施方式 3 中,在绝缘膜 PAS3 的下侧面(第一基板 SUB1 侧面)即绝缘膜 PAS2 与绝缘膜 PAS3 之间形成平面电极 PX2,在绝缘膜 PAS3 的上表面侧(液晶层 LC 侧的面、相对面侧)即绝缘膜 PAS3 与取向膜 ORI 之间形成平面电极 PX3。此时,平面电极 PX2、PX3 的边缘部中的、壁状电极 PX1 侧的边缘部与该壁状电极 PX1 的边缘部连续地形成,壁状电极 PX1 与平面电极 PX2、PX3 进行电连接,形成通过模拟壁电极 CT 与第一基板 SUB1 侧的面内方向相对配置的壁电极 PX。由此,构成在壁状电极 PX1 的上下端具有以从该壁状电极 PX1 的边缘部向模拟壁电极 CT 侧突出的方式延伸的平面电极 PX2、PX3 的壁电极 PX。即,在实施方式 3 的液晶显示装置中,具有与第一基板 SUB1 相抵接的平面电极 PX2 以及与第二基板 SUB2 接近的平面电极 PX3,平面电极 PX2、PX3 从壁状电极 PX1 的边缘部向作为像素 PXL 的透过区域的模拟壁电极 CT 侧延伸而形成。

[0146] 在本实施方式 3 的壁电极 PC 的形成工艺中,在绝缘膜 PAS1 的上层形成布线(漏极线 DL 等),形成绝缘膜 PAS2 使得覆盖该布线等之后,成膜成为平面电极 PX2 的导电性薄膜,通过图案形成来形成平面电极 PX2。接着,在平面电极 PX2 的上层形成壁状(凸状)的绝缘膜 PAS3,在该壁状的绝缘膜 PAS3 的上层即侧壁面和上表面形成透明电极,形成壁状电极 PX1 和平面电极 PX3。在该情况下,设为以下结构:壁电极 PX 形成为不与相邻像素的壁电极 PX 相连接即不形成电气上的短路,并且平面电极 PX2 与壁状的绝缘膜上的透明电极(壁状电极 PX1)在用两点划线表示的像素边界部一侧相连接。

[0147] 即,在实施方式 3 的壁电极 PX 中,按照每个像素 PXL 在该像素 PXL 的长度方向(Y 方向)上模拟壁电极 CT(线状电极 CT1、CT2)延伸形成。另外,在与该线状电极 CT1 的延伸方向正交的方向(X 方向)的一对边缘部即长度方向的边缘部中形成有通过薄膜晶体管 TFT 被提供相同影像信号的壁电极 PX。此时,在实施方式 3 的壁电极 PX 中,根据像素 PXL 的宽度方向(XZ 平面)的截面图即图 15 可知,在壁电极 PX 的截面结构中,构成为形成壁电极 PX 的壁状电极 PX1 和平面电极 PX2、PX3 形成为 C 字状,在模拟壁电极 CT 侧打开壁电极 PX 的开口部(C 字状的开口部)。

[0148] 通过该结构,从壁状电极 PX1 延伸的从上下平面电极 PX2、PX3 产生的电力线 LF 由于从壁状电极 PX1 产生的电力线 LF 急剧弯曲而到达模拟壁电极 CT 的个数变多,从而能够抑制电场强度的不均匀性。其结果,在实施方式 3 的液晶显示装置中,除了得到实施方式 1 的液晶显示装置的效果以外,也能够得到能够进一步提高像素整体的显示模式效率的特别的效果。并且,在壁状电极 PX1 的上侧和下侧设置有平面电极 PX2、PX3,因此还能够提高抑制由作为布线的漏极线 DL 的电位引起的黑色透过率增加以及抑制相邻像素的黑色透过率增加的效果。

[0149] 根据上述情况,在实施方式 3 的液晶显示装置中,能够进一步得到低驱动电压化、显示模式效率提高、抑制由布线电位引起的黑色透过率增加以及抑制相邻像素的黑色透过率增加的效果。

[0150] 另外,在实施方式 3 的液晶显示装置中也可以使用金属薄膜形成壁电极 PX,即使在使用金属电极形成壁电极 PX 的情况下,也与实施方式 1 同样地,能够提高液晶显示器的成品率,使液晶显示装置低成本化。但是,即使在使用金属薄膜形成实施方式 3 的壁电极 PX 的情况下,也与实施方式 1 同样地,优选在用两点划线表示的像素边界部接近配置的两个壁电极 PX 的宽度比黑矩阵的宽度窄。

[0151] 并且,如图 16 示出的用于说明本发明的实施方式 3 的其它液晶显示装置中的像素结构的截面图所示,能够将与实施方式 2 同样的遮蔽电极 CE 设置于布线(例如,漏极线 DL)的下层侧。

[0152] 在该图 16 示出的其它液晶显示装置中,构成为在作为布线的漏极线 DL 的下层侧通过绝缘膜 PAS1 来配置遮蔽电极 CE。即,形成绝缘膜 PAS1 使得覆盖形成于第一基板 SUB1 的液晶层 LC 侧(相对面侧)的遮蔽电极 CE,在该绝缘膜 PAS2 的上层形成漏极线 DL。此时,遮蔽电极 CE 形成为与漏极线 DL 重叠,与漏极线 DL 一起在 Y 方向上延伸而在 X 方向上并行设置。

[0153] 此时,漏极线 DL 的上层的结构与上述图 14 示出的液晶显示装置相同,覆盖包括该漏极线 DL 的第一基板 SUB 1 的表面的绝缘膜 PAS2、形成台阶的绝缘膜 PAS3、构成壁电极 PX

的壁状电极 PX1 和平面电极 PX2、PX3 以及构成模拟壁电极 CT 的线状电极 CT1,在其上层形成取向膜 ORI 使得覆盖第一基板 SUB1 的液晶层 LC 侧。该第一基板 SUB1 通过液晶层 LC 与第二基板 SUB2 相对配置,形成液晶显示面板 PNL。即,与实施方式 2 的液晶显示装置同样地,构成为在相邻的像素 PXL 的壁电极 PX 与遮蔽电极 CE 之间的层中配置布线(漏极线 DL)。

[0154] 因而,在图 16 示出的实施方式 3 的其它液晶显示装置中,除了得到图 15 示出的实施方式 3 的液晶显示装置的效果以外,也能够得到遮蔽电极 CE 能够抑制产生从漏极线 DL 通过液晶层 LC 到达壁电极 PX 的电力线 LF 这种特别的效果。

[0155] <实施方式 4>

[0156] 图 17 是用于说明本发明实施方式 4 的液晶显示装置中的像素结构的截面图,仅是提供公共信号的公共电极的结构与实施方式 1 的液晶显示装置不同,其它结构与实施方式 1 的液晶显示装置相同。因而,在以下说明中,详细说明公共电极的结构。

[0157] 如图 17 所示,实施方式 4 的公共电极具有构成作为实施方式 1 的公共电极的模拟壁电极 CT 的一对线状电极 CT1、CT2 中的、除了第二基板 SUB2 侧的线状电极 CT2 以外的结构。即,与实施方式 1 同样地,沿与相邻像素 PXL 之间的边界部分形成绝缘膜 PAS3,壁电极 PX 至少由形成于绝缘膜 PAS3 的侧壁面的壁状电极 PX1 以及从该壁状电极 PX1 的端部起在第一基板 SUB1 的面内方向上延伸的平面电极 PX2 形成。另一方面,成为公共电极的线状电极 CT1 形成于在 X 方向上相对配置的一对壁电极 PX 之间的区域,在像素 PXL 的区域内在 Y 方向上延伸,并且仅形成于第一基板 SUB1 侧。因而,在实施方式 4 的结构中,不需要在第二基板 SUB2 中形成线状电极 CT2 的工序,因此能够以低成本制造液晶显示装置。

[0158] 在实施方式 4 的像素结构中,从壁状电极 PX1 的图中下侧端部延伸的电力线也到达成为公共电极的线状电极 CT1,并且从平面电极 PX2 延伸的电力线也到达线状电极 CT1,因此能够得到与实施方式 1 相同的效果,能够使低驱动电压化、显示模式效率提高、抑制由布线电位引起的黑色透过率增加以及抑制相邻像素的黑色透过率增加。

[0159] 另外,沿像素 PXL 的边缘部形成壁电极 PX,在该壁电极 PX 之间的区域内形成有线状电极 CT1。因而,即使在图 17 中的 X 方向的像素宽度变大的情况下,也能够将提供影像信号的像素电极即壁电极 PX 以及提供公共信号的公共电极即线状电极 CT1 之间的间隔(电极间距离)设为像素宽度的一半左右的距离。其结果,还能够得到能够抑制同一像素内的电场强度的不均匀性。

[0160] 并且,在实施方式 4 的结构中,在第二基板 SUB2 中形成滤色器、黑矩阵 BM,因此能够以与以往相同的定位精度形成液晶显示装置。其结果,能够降低随着第一基板 SUB1 与第二基板 SUB2 之间的粘贴产生的不良率,能够得到能够提高成品率这种特别的效果,从而能够使液晶显示装置低成本化。

[0161] 另外,如图 18 示出的用于说明本发明实施方式 4 的其它液晶显示装置中的像素结构的截面图所示,能够将与实施方式 2 同样的遮蔽电极 CE 设置于布线(例如,漏极线 DL)的下层侧。

[0162] 在该图 18 示出的其它液晶显示装置中,也构成为在作为布线的漏极线 DL 的下层侧通过绝缘膜 PAS1 配置有遮蔽电极 CE。此时,漏极线 DL 的上层的结构与上述图 16 示出的液晶显示装置相同,在遮蔽电极 CE 以及形成于漏极线 DL 的上层的绝缘膜 PAS3 的侧壁面分别形成壁状电极 PX1,在各壁状电极 PX1 的端部中形成在第一基板 SUB 1 的面内方向上延伸

的平面电极 PX2, 形成壁电极 PX。另外, 具有在该壁电极 PX 的中间的区域形成线状电极 CT1 的结构。

[0163] 因而, 在图 18 示出的实施方式 4 的其它液晶显示装置中, 除了得到图 17 示出的实施方式 4 的液晶显示装置的效果以外, 也能够得到遮蔽电极 CE 能够抑制产生从漏极线 DL 通过液晶层 LC 到达壁电极 PX 的电力线 LF 这种特别的效果。

[0164] <实施方式 5>

[0165] 图 19 是用于说明本发明实施方式 5 的液晶显示装置中的像素结构的截面图, 在实施方式 5 中, 像素边界的壁电极成为公共电极, 壁电极之间的中央的电极成为像素电极。此外, 除了作为公共电极的公共壁电极 CT3 的结构以外的其它结构与实施方式 9 相同, 在以下说明中, 详细说明公共壁电极 CT3。

[0166] 如图 19 所示, 在实施方式 5 的液晶显示装置中, 构成为以跨过与用两点划线表示的相邻像素之间的边界区域的方式形成绝缘膜 PAS3, 在其侧壁面形成有壁状电极 CT4。在该壁状电极 CT4 的下端侧端部即第一基板 SUB 1 侧的端部中, 从壁状电极 CT4 起以规定宽度连续地形成在第一基板 SUB1 的面内方向上延伸的平面状的电极 (平面电极) CT5。此时, 平面电极 (第一平面电极) CT5 沿绝缘膜 PAS2 的上表面形成。

[0167] 另外, 绝缘膜 PAS3 的上表面即第二基板 SUB2 侧的面形成由导电性薄膜形成的电极 (平面电极) CT6, 该平面电极 CT6 的端部与该壁状电极 CT4 的上端侧端部 (即第二基板 SUB2 侧的端部) 相连接。由该壁状电极 CT4 与平面电极 CT5、CT6 构成公共壁电极 CT3。此外, 平面公共公共电极 CT5 的形状呈沿绝缘膜 PAS3 的上表面形状的形状。

[0168] 这样, 在实施方式 5 中, 构成为对形成于相邻像素之间的公共壁电极 CT3 提供公共信号, 因此形成于像素的边缘部的一对公共壁电极 CT3 中的、相邻的像素 PXL 的一个公共壁电极 CT3 在绝缘膜 PAS3 的上表面形成一体而进行电连接。即, 构成为形成公共壁电极 CT3 使得覆盖绝缘膜 PAS3。

[0169] 另一方面, 实施方式 5 的像素电极 PX 由线状电极 PX4 形成, 该线状电极 PX4 由在图 19 中的 Y 方向即像素 PXL 的长度方向上延伸的透明导电膜形成, 形成于各像素 PXL 的一对公共壁电极 CT3 之间的区域内。

[0170] 这样, 在实施方式 5 的液晶显示装置中, 也构成为在与公共壁电极 CT3 之间的区域内仅在第一基板 SUB1 侧形成电极 (成为像素电极 PX 的线状电极 PX4), 因此与实施方式 4 同样地, 能够得到提高制造液晶显示面板时的成品率这种特别的效果。其结果, 能够得到能够使液晶显示装置低成本化这种特别的效果。

[0171] 另外, 在实施方式 5 的液晶显示装置中, 以覆盖绝缘膜 PAS3 的方式形成公共壁电极 CT3 而提供公共信号、即像素边界部分的公共壁电极 CT3 成为整面公共电极。因而, 能够使液晶显示面板 PNL 的显示面的面积所占的公共壁电极 CT3 的面积增加, 能够抑制来自相邻像素的电力线, 因此能够得到抑制相邻像素的黑色透过率的增加以及能够进一步抑制由相邻像素电位的变动引起的透过率的变动这种特别的效果。

[0172] 另外, 从作为像素电极 PX 的线状电极 PX4 延伸的电力线到达与第一基板 SUB1 的面内方向平行地形成的公共壁电极 CT3。此时, 形成公共壁电极 CT3 的平面电极 CT5 能够抑制来自漏极线 DL 等的布线的电力线, 因此能够得到与上述实施方式 4 相同的效果, 能够使低驱动电压化、显示模式效率提高、抑制由布线电位引起的黑色透过率增加。

[0173] 另外,如图 20 示出的用于说明本发明的实施方式 5 的其它液晶显示装置中的像素结构的截面图所示,能够将与实施方式 2 同样的遮蔽电极 CE 设置于布线(例如,漏极线 DL)的下层侧。

[0174] 在该图 20 示出的实施方式 5 的其它液晶显示装置中,也构成为在作为布线的漏极线 DL 的下层侧通过绝缘膜 PAS1 配置有遮蔽电极 CE。此时,漏极线 DL 的上层的结构与上述图 19 示出的液晶显示装置相同,以覆盖形成于像素的边界部的绝缘膜 PAS3 的方式,形成一对公共壁电极 CT3,该公共壁电极 CT3 由公共壁电极 CT4 和平面公共电极 CT5、CT6 形成,并且在一对公共壁电极 CT3 之间的区域内形成有线状电极 PX4。

[0175] 因而,在图 20 示出的实施方式 5 的其它液晶显示装置中,除了得到图 19 示出的实施方式 5 的液晶显示装置中的效果以外,也能够得到遮蔽电极 CE 能够抑制产生从漏极线 DL 通过液晶层 LC 到达壁电极 PX 的电力线 LF 这种特别的效果。

[0176] <实施方式 6>

[0177] 图 21 是用于说明本发明的实施方式 6 的液晶显示装置中的像素结构的截面图,成为像素电极的壁电极 PX 的结构以及除了漏极线 DL 的形成位置以外的其它结构与实施方式 5 相同。因而,在以下说明中,详细说明壁电极 PX 和漏极线 DL 的结构。

[0178] 如图 21 所示,构成为在与相邻像素之间的边界部分以及各像素的区域内,也形成在第一基板 SUB1 的相对面侧凸状地突出的绝缘膜 PAS3,形成导电性薄膜使得覆盖该绝缘膜 PAS3。即,在实施方式 6 中,构成为像素 PXL 的边缘部以及像素 PXL 的区域(透过区域)内也形成壁电极。但是,覆盖绝缘膜 PAS3 的导电性薄膜中的、至少覆盖形成于与相邻像素之间的边界部分中的绝缘膜 PAS3 即形成于像素区域的内侧的绝缘膜 PAS3 的导电性薄膜由透明导电性薄膜形成。

[0179] 在实施方式 6 的液晶显示装置中,覆盖形成于与相邻像素之间的边界部分中的绝缘膜 PAS3 的导电性薄膜成为提供公共信号的公共电极(公共壁电极)CT3,覆盖形成于一对公共壁电极 CT3 之间的区域即像素的区域内的绝缘膜 PAS3 的导电性薄膜成为通过薄膜晶体管提供影像信号的像素电极(壁电极 PX)。

[0180] 此时,壁电极 PX 和公共壁电极 CT3 由形成于绝缘膜 PAS3 的侧壁面的壁状电极 PX1、CT4、从该壁状电极 PX1、CT4 的下端侧起在第一基板 SUB1 的面内方向上延伸形成的平面电极 PX2、CT5 以及从壁状电极 PX1 的上端侧起以覆盖绝缘膜 PAS3 的顶端部分的方式形成的平面电极 PX3、CT6 形成。即,在实施方式 6 中,构成为在一对壁电极 CT 之间的区域内形成作为像素电极的壁电极 PX。

[0181] 另外,在实施方式 6 中,构成为在壁电极 PX 的下层即形成壁电极 PX 的绝缘膜 PAS3 的下层通过绝缘膜 PAS2 配置有漏极线 DL。并且,在图 21 中的 X 方向即像素 PXL 的宽度方向的大致中心部分中形成有在 Y 方向上延伸的壁电极 PX。因而,在除了形成薄膜晶体管等区域以外的区域内,各像素电极 PX 构成为相对于漏极线 DL 即壁电极 PX 在图 21 中的 X 方向即像素 PXL 的宽度方向上对称。此时,在实施方式 6 中,也仅在第一基板 SUB1 侧形成电极,因此能够得到与实施方式 5 相同的效果,能够提高液晶显示面板中的成品率,能够使液晶显示装置的制造成本低成本化。

[0182] 另外,在实施方式 6 的液晶显示装置中,也构成为在与相邻像素之间的边界部分中形成公共壁电极 CT3,因此能够得到与实施方式 5 的液晶显示装置相同的效果,能够使低

驱动电压化、显示模式效率提高、抑制由布线电位引起的黑色透过率增加以及抑制相邻像素的黑色透过率增加,并且还能够抑制由相邻像素电位变动引起的透过率变动等。

[0183] 特别是,在实施方式 6 的液晶显示装置中,构成为在一对公共壁电极 CT3 之间的区域内形成壁电极 PX,因此能够将像素电极与公共电极之间的间隔即壁电极 PX 与公共壁电极 CT3 之间的间隔设为小于像素 PXL 的宽度方向的间隔,能够使在壁电极 PX 与公共壁电极 CT3 之间产生的电力线的分布均匀。并且,构成为在壁电极 PX 与公共壁电极 CT3 中的任一个电极中,均形成从壁状电极 PX1、CT4 的下端侧起在第一基板 SUB1 的面内方向即各像素 PXL 的面内方向上延伸的平面电极 PX2、CT5。因而,在壁电极 PX 与公共壁电极 CT3 中的任一个中,均能够抑制来自壁状电极 PX1、CT4 的下侧边部的电力线通过液晶层 LC 迂回至漏极线 DL、相邻像素的情况。

[0184] 另外,在实施方式 6 的液晶显示装置中,构成为在像素 PXL 的中央设置壁电极 PX,在与该壁电极 PX 重叠的区域内设置由金属布线形成的漏极线 DL,但是在与形成壁电极 PX 的平面电极 PX3 重叠的区域的液晶层 LC 中液晶分子几乎不能动作,因此也能够形成由透过率低的金属薄膜形成的漏极线 DL。此外,形成漏极线 DL 的位置并不限定于与壁电极 PX 重叠的位置,与上述实施方式 1~5 同样地,也可以是在与公共壁电极 CT3 重叠的区域内结构。

[0185] 并且,如图 22 示出的用于说明本发明的实施方式 6 的其它液晶显示装置中的像素结构的截面图所示,能够将与实施方式 2 同样的遮蔽电极 CE 设置于布线(例如,漏极线 DL)的下层侧。

[0186] 在该图 22 示出的实施方式 6 的其它液晶显示装置中,也构成为在作为布线的漏极线 DL 的下层侧通过绝缘膜 PAS1 配置有遮蔽电极 CE。此时,漏极线 DL 的上层的结构与上述图 21 示出的液晶显示装置相同,以覆盖形成于像素的边界部的绝缘膜 PAS3 的方式,形成由壁状电极 CT4 和平面电极 CT5、CT6 形成的一对公共壁电极 CT3 形成于像素 PXL 的边缘部,并且在该一对公共壁电极 CT3 之间的区域内形成有由壁状电极 PX1 和平面电极 PX2、PX3 形成的壁电极 PX。

[0187] 因而,在图 22 示出的实施方式 6 的其它液晶显示装置中,除了得到图 21 示出的实施方式 6 的液晶显示装置中的效果以外,也能够得到遮蔽电极 CE 能够抑制产生从漏极线 DL 通过液晶层 LC 到达壁电极 PX 的电力线 LF 这种特别的效果。

[0188] <实施方式 7>

[0189] 图 23 是用于说明本发明实施方式 7 的液晶显示装置中的像素结构的截面图,除了由壁电极形成的公共电极以外的其它结构与实施方式 1 相同。因而,在以下说明中,详细说明形成公共电极的壁电极(公共壁电极)CT3 的结构。

[0190] 如图 23 所示,实施方式 7 的液晶显示装置构成为不使用上述实施方式 1 的模拟壁电极,并且将一对壁电极中的一个使用于像素电极,将另一个使用于公共电极。即,构成为将分别形成于像素 PXL 的一对边缘部的壁电极中的、一个壁电极 PX 设为提供影像信号的像素电极,并且将另一个壁电极(公共壁电极)CT3 设为提供公共信号的公共电极。

[0191] 在具有该结构的实施方式 7 的液晶显示装置中,构成为在各像素 PXL 的边缘部中在 Y 方向上延伸而形成的凸状绝缘膜 PAS3 的 X 方向侧的侧壁面中的、一个侧壁面中形成由壁状电极 PX1 和平面电极 PX2 形成的壁电极 PX,通过未图示的薄膜晶体管对该壁电极 PX 提

供影像信号。另外,在另一个侧壁面中形成由壁状电极 CT4 和平面电极 CT5 形成的公共壁电极 CT3,对该公共壁电极 CT3 提供公共信号。具有该结构的绝缘膜 PAS3 以与漏极线 DL 重叠的方式配置于与相邻像素 PXL 之间的边界部分,因此在各像素 PXL 的区域内将一对壁电极 PX 与公共壁电极 CT3 进行相对配置。

[0192] 这样,在实施方式 7 的壁电极 PX 和公共壁电极 CT3 中,也构成为具备从第一基板 SUB 1 的表面向第二基板 SUB2 侧立设的壁状电极 PX1、CT4,并且具备从壁状电极 PX1、CT4 的第一基板 SUB 1 侧的边缘部起沿该第一基板 SUB 1 的面内方向延伸的平面电极 PX2、CT5。其结果,在实施方式 7 的液晶显示装置中,也能够得到与实施方式 1 相同的效果。即,能够使用平面电极 PX2 来防止(遮蔽)从壁状电极 PX1 产生的电力线通过液晶层 LC 侧朝向相邻的像素、漏极线 DL,并且从平面电极 PX2 产生的电力线能够到达公共壁电极 CT3。同样地,在公共壁电极 CT3 中,也能够使用平面电极 CT5 来防止(遮蔽)从相邻的像素、漏极线 DL 产生的电力线通过液晶层 LC 而到达壁状电极 CT4,并且从壁电极 PX 产生的电力线能够到达平面电极 CT5。因此,在实施方式 7 的液晶显示装置中,也能够抑制像素 PXL 内的电场强度的不均匀性。

[0193] 另外,在实施方式 7 的像素结构中,不需要将在各像素 PXL 的中央部分中用于形成模拟壁电极的线状电极形成于第一基板 SUB1 和第二基板 SUB2,因此能够减少制造第一基板 SUB 1 和第二基板 SUB2 所需的工序数,从而得到能够使液晶显示装置低成本化这种特别的效果。

[0194] 特别是,在实施方式 7 的液晶显示装置中,构成为形成在各像素 PXL 的长度方向上延伸的壁电极 PX 和公共壁电极 CT3,将壁电极 PX 和公共壁电极 CT3 在宽度方向上进行相对配置。因而,在将本申请的发明应用于高精度的液晶显示面板中的情况下,能够缩短(缩小)壁电极 PX 与公共壁电极 CT3 中间的间隔,因此能够对壁电极 PX 与公共壁电极 CT3 之间施加均匀的电场,从而能够提高显示模式效率。

[0195] 但是,在实施方式 7 的像素结构中,当壁电极 PX 与公共壁电极 CT3 之间的间隔变长(变大)时,电力线密度在壁电极 PX 和公共壁电极 CT3 附近变得密集,当从壁电极 PX 和公共壁电极 CT3 分离时变得稀疏。因此,壁电极 PX 与公共壁电极 CT3 之间的电场强度变得不均匀,从而担心显示模式效率降低。因而,壁电极 PX 与公共壁电极 CT3 之间的距离期望选择能够得到高显示模式效率的范围,优选使用于小型且高精度的液晶显示面板 PNL。另外,实施方式 7 的壁电极 PX 与公共壁电极 CT3 构成为分别具备平面电极 PX2、CT5,因此能够得到与实施方式 1 相同的效果,能够使低驱动电压化、显示模式效率提高、抑制由布线电位引起的黑色透过率增加以及抑制相邻像素的黑色透过率的增加。

[0196] 此外,在实施方式 7 的像素结构中,构成为在一个绝缘膜 PAS3 的侧壁面中的、一个侧壁面中形成提供影像信号的像素电极(壁电极)PX,在另一个侧壁面中形成提供公共信号的公共电极(公共壁电极)CT3,但是形成像素电极和公共电极的位置并不限定于实施方式 7 的配置。例如,也可以构成为在 X 方向上在第奇数个绝缘膜 PAS3 的侧壁面均形成壁电极 PX,在第偶数个绝缘膜 PAS3 的侧壁面形成公共壁电极 CT3。通过设为这种结构,在同一绝缘膜 PAS3 中接近配置相邻的像素 PXL 的像素电极或者公共壁电极,因此能够得到能够防止在相邻的像素的公共壁电极 CT3 之间产生电位差这种特别的效果。

[0197] 并且,如图 24 示出的用于说明本发明的实施方式 7 的其它液晶显示装置中的像素

结构的截面图所示,能够将实施方式 2 同样的遮蔽电极 CE 设置于布线(例如,漏极线 DL)的下层侧。

[0198] 在该图 24 示出的实施方式 7 的其它液晶显示装置中,构成为在作为布线的漏极线 DL 的下层侧通过绝缘膜 PAS 1 配置有遮蔽电极 CE。此时,漏极线 DL 的上层的结构与上述图 23 示出的液晶显示装置相同,在绝缘膜 PAS3 的侧壁面即像素 PXL 的长边侧的边缘部中,在一个边缘部中形成由壁状电极 PX1 和平面电极 PX2 形成的壁电极 PX,在另一个边缘部中形成由壁状电极 CT4 和平面电极 CT5 形成的壁电极(公共壁电极)CT3。

[0199] 因而,在图 24 示出的实施方式 7 的其它液晶显示装置中,除了得到图 23 示出的实施方式 7 的液晶显示装置中的效果以外,也能够得到遮蔽电极 CE 能够抑制产生从漏极线 DL 通过液晶层 LC 到达壁电极 PX 的电力线 LF 这种特别的效果。

[0200] <实施方式 8>

[0201] 图 25 是用于说明本发明实施方式 8 的液晶显示装置中的像素结构的截面图,除了由壁电极形成的公共电极 CT3 以外的其它结构与实施方式 3 相同,提供给壁电极 PX 和公共壁电极 CT3 的信号与实施方式 7 相同。因而,在以下说明中,详细说明形成公共电极的公共壁电极 CT3 的结构。

[0202] 如图 25 所示,实施方式 8 的液晶显示装置构成为不使用上述实施方式 3 的模拟壁电极,并且沿长度方向的边缘部形成的一对壁电极没有电连接。与实施方式 7 同样地,构成为作为一个壁电极的壁电极 PX 与薄膜晶体管的源电极进行电连接,作为另一个壁电极的公共壁电极 CT3 与公共线相连接。即,沿长度方向的边缘部形成的一对壁电极中的、一个壁电极 PX 成为像素电极,另一个壁电极(公共壁电极)CT3 成为公共电极。并且,隔着像素 PXL 的边界部分(用两点划线表示),接近配置壁电极 PX 和相邻像素 PXL 的公共壁电极 CT3。

[0203] 在具有该结构的实施方式 8 的像素结构中,与实施方式 3 同样地,沿像素 PXL 的边部中的长度方向的一对边部形成有绝缘膜 PAS3。该绝缘膜 PAS3 在像素 PXL 的宽度方向的平面中的截面形状呈台形状,在一个绝缘膜 PAS3 的相邻像素侧的侧壁面中形成有壁状电极 PX1。另外,在形成该壁状电极 PX1 的绝缘膜 PAS3 的下表面侧形成平面电极 PX2,上表面侧形成平面电极 PX3。此时,壁状电极 PX1 的上侧和下侧的边缘部在其端部中分别与平面电极 PX2、PX3 连续地进行连接,由壁状电极 PX1 和平面电极 PX2、PX3 形成壁电极 PX 的截面形状向各像素 PXL 的中心方向(透过区域)即公共壁电极 CT3 侧打开开口的 C 字状的壁电极 PX。

[0204] 同样地,在一对绝缘膜 PAS3 中的、另一个绝缘膜 PAS3 的相邻像素侧的侧壁面形成有壁状电极 CT4。另外,在绝缘膜 PAS3 的下表面侧形成平面电极(第一平面电极)CT5,并且在上表面侧形成平面电极(第二平面电极)CT6。此时,壁状电极 CT4 的上侧和下侧的边缘部在其端部中分别与平面电极 CT5、CT6 连续地进行连接,由该壁状电极 CT4 和平面电极 CT5、CT6 形成公共壁电极 CT3 的截面形状向各像素 PXL 的中心方向(透过区域)即壁电极 PX 侧打开开口的 C 字状的公共壁电极 CT3。

[0205] 因而,在实施方式 8 的像素结构中,也与实施方式 3 同样地,从平面电极 PX2、PX3 产生的电力线由于从壁状电极 PX 产生的电力线急剧弯曲。另外,到达平面电极 CT5、CT6 的电力线也由于从第二壁状电极 CT4 产生的电力线急剧弯曲。由此,从壁电极 PX 到达第二壁电极 CT3 的电力线的个数变多,因此能够抑制电场强度的不均匀性,从而能够提高像素整

体的显示模式效率。

[0206] 另外,在实施方式 8 的结构中,能够使用平面电极 PX2、PX3 来防止(遮蔽)从壁状电极 PX1 产生的电力线通过液晶层 LC 侧朝向相邻的像素、漏极线 DL,并且从平面电极 PX2、PX3 产生的电力线能够到达第二壁电极 CT3。并且,在第二壁电极 CT3 中,也能够使用平面电极 CT5、CT6 来防止(遮蔽)从相邻的像素、漏极线 DL 产生的电力线通过液晶层 LC 而到达壁状电极 CT4,并且从壁电极 PX 产生的电力线能够到达平面电极 CT5、CT6。因而,在实施方式 8 的液晶显示装置中,也与实施方式 3 同样地,能够抑制像素 PXL 内的电场强度的不均匀性。另外,还能够有助于抑制由来自作为布线的漏极线 DL 等的电位引起的黑色透过率增加。并且,能够抑制到达黑色显示的相邻像素的电力线的个数,因此还能够抑制相邻像素的黑色透过率增加。根据以上情况,在实施方式 8 的结构中也能够使低驱动电压化、显示模式效率提高、抑制由布线电位引起的黑色透过率增加以及抑制相邻像素的黑色透过率增加。

[0207] 另外,在实施方式 8 的液晶显示装置中,也与实施方式 7 同样地,构成为将各像素 PXL 的长度方向上延伸的壁电极 PX 和公共壁电极 CT3,将壁电极 PX 的壁电极 PX 与公共壁电极 CT3 在宽度方向上进行相对配置,因此在将本申请的发明应用于高精度的液晶显示面板中的情况下,能够缩短(缩小)壁电极 PX 与公共壁电极 CT3 中间的间隔。其结果,能够对壁电极 PX 与公共壁电极 CT3 之间施加均匀的电场,从而能够提高显示模式效率。

[0208] 并且,不需要将在各像素 PXL 的中央部分中用于形成模拟壁电极的线状电极形成于第一基板 SUB1 和第二基板 SUB2,因此能够减少制造第一基板 SUB1 和第二基板 SUB2 所需的工序数,从而还能够得到能够使液晶显示装置低成本化这种效果。

[0209] 此外,在实施方式 8 的像素结构中,例如,也可以在 X 方向上在第奇数个像素边界的绝缘膜 PAS3 的侧壁面形成壁电极 PX,在第偶数个像素边界的绝缘膜 PAS3 的侧壁面形成公共壁电极 CT3 等,在与像素边界接近形成的绝缘膜上以集中的方式配置相邻像素的公共电极、像素电极。

[0210] 并且,如图 26 示出的用于说明本发明的实施方式 8 的其它液晶显示装置中的像素结构的截面图所示,能够将与实施方式 2 同样的遮蔽电极 CE 设置于布线(例如,漏极线 DL)的下层侧。

[0211] 在该图 26 示出的其它液晶显示装置中,构成为在作为布线的漏极线 DL 的下层侧通过绝缘膜 PAS1 来配置遮蔽电极 CE。漏极线 DL 的上层的结构与上述图 25 示出的液晶显示装置相同,在绝缘膜 PAS3 的侧壁面即像素 PXL 的长边侧的边缘部中,在一个边缘部中形成由壁状电极 PX1 和平面电极 PX2、PX3 形成的壁电极 PX,在另一个边缘部中形成由壁状电极 CT4 和平面电极 CT5、CT6 形成的公共壁电极 CT3。

[0212] 因而,在图 26 示出的实施方式 8 的其它液晶显示装置中,除了得到图 25 示出的实施方式 8 的液晶显示装置中的效果以外,也能够得到遮蔽电极 CE 能够抑制产生从漏极线 DL 通过液晶层 LC 到达壁电极 PX 的电力线 LF 这种特别的效果。

[0213] 此外,在实施方式 1~8 的液晶显示装置中,设为沿像素的周缘部形成壁电极的结构,但是并不限于此,例如图 27 所示,也可以是由在像素 PXL 的宽度方向(X 方向)上打开开口的、即在长度方向(Y 方向)上延伸而在宽度方向(X 方向)上相对配置的一对壁电极 PX 形成的结构。

[0214] 以上,根据上述发明的实施方式来具体说明了由本发明者进行的发明,但是本发

---

明并不限于上述发明的实施方式,在不脱离其宗旨的范围内能够进行各种变更。

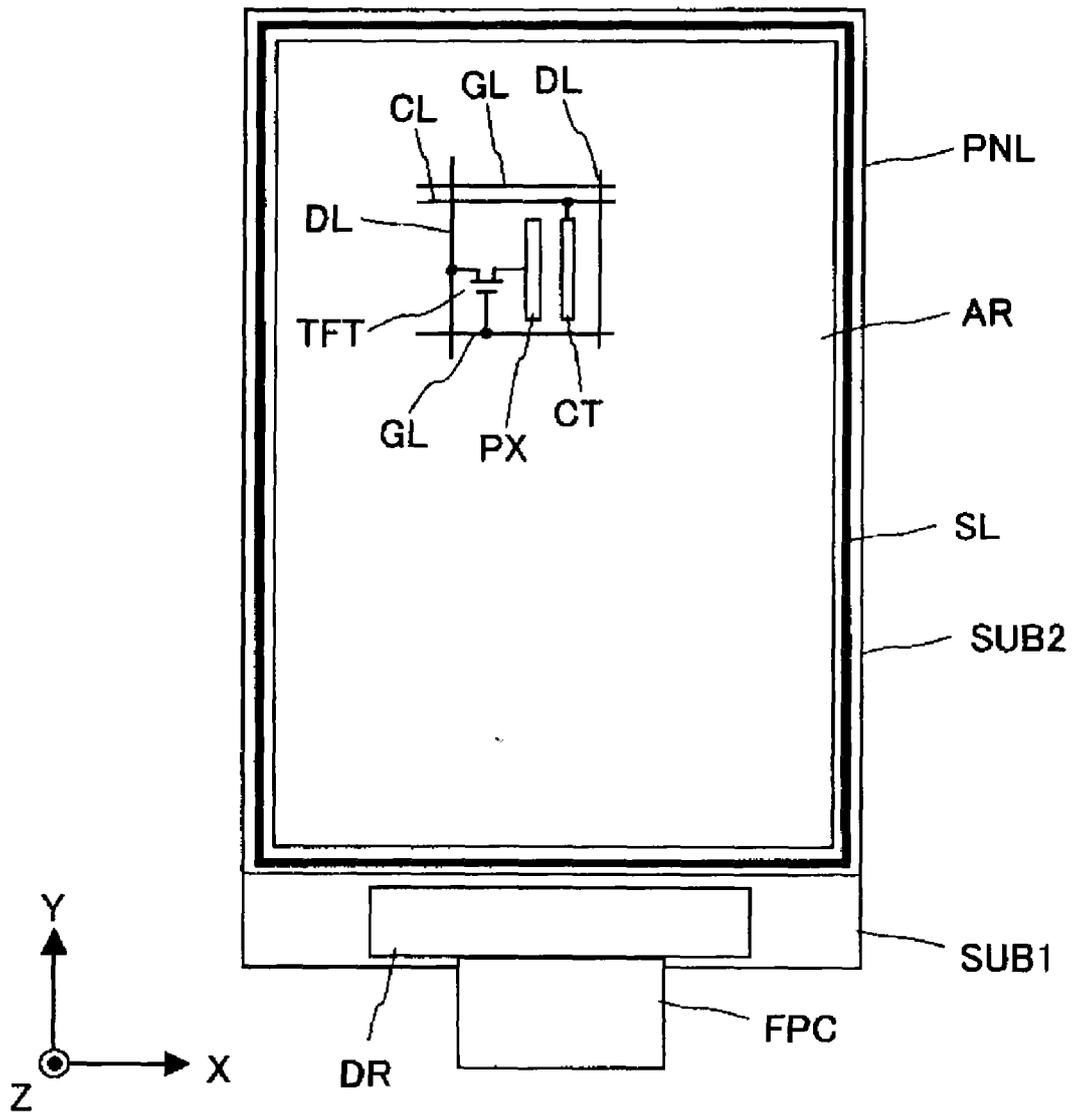


图 1



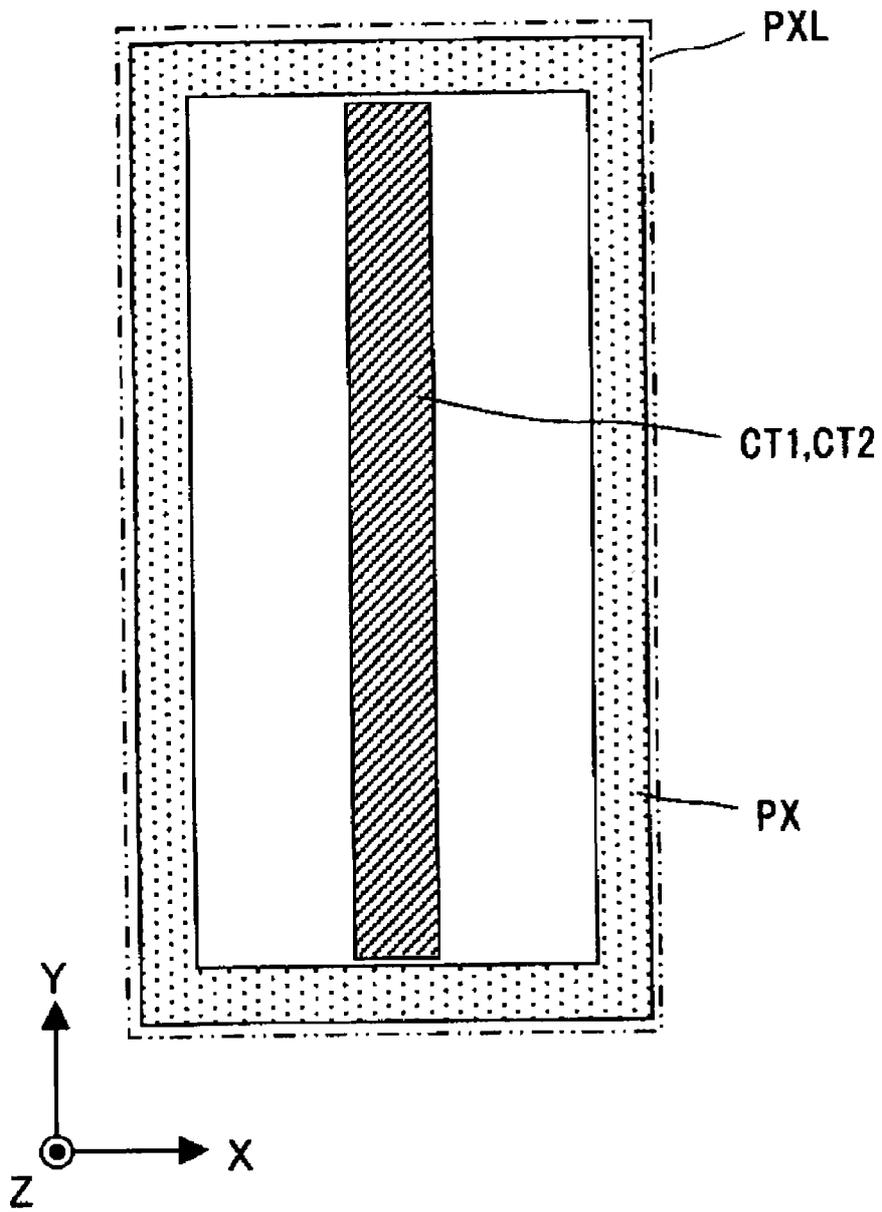


图 3

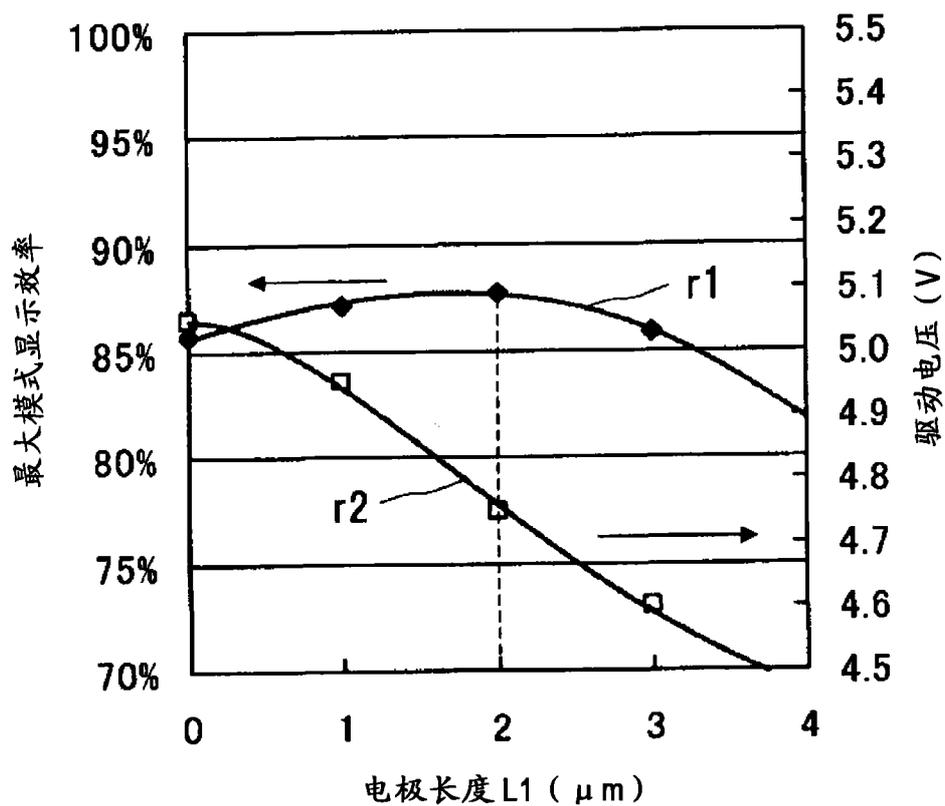


图 4

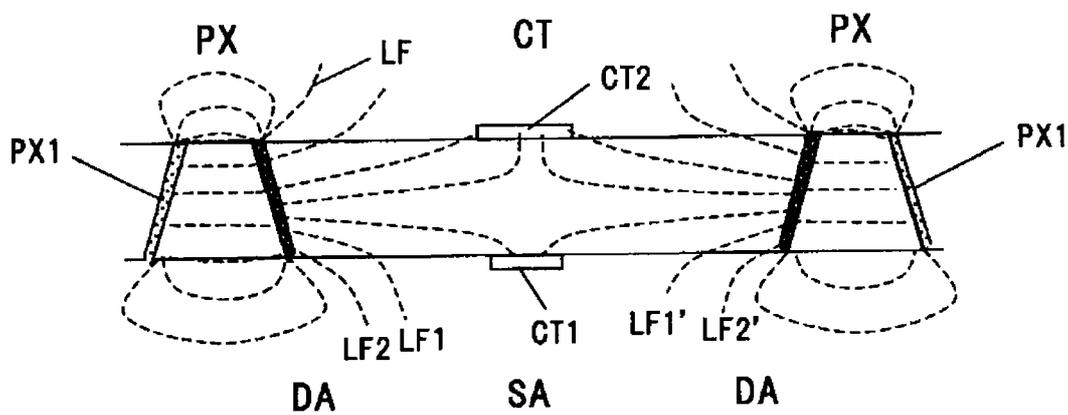


图 5A

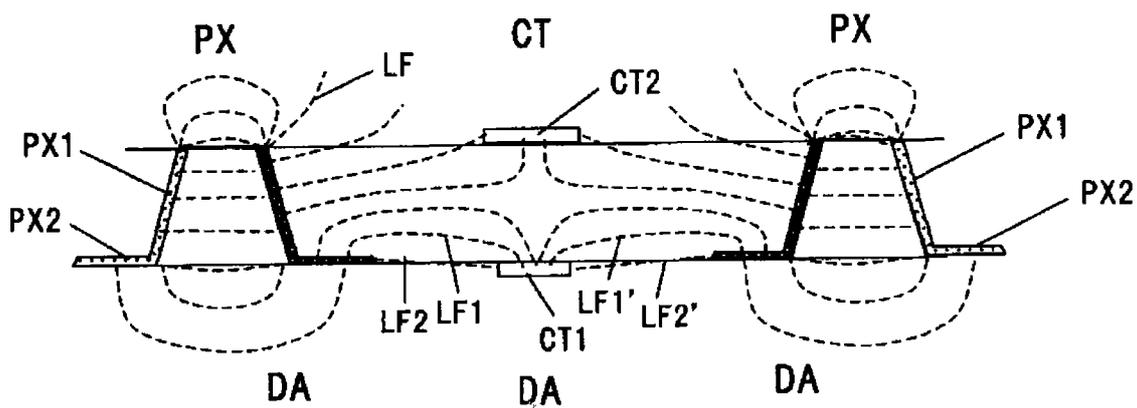


图 5B

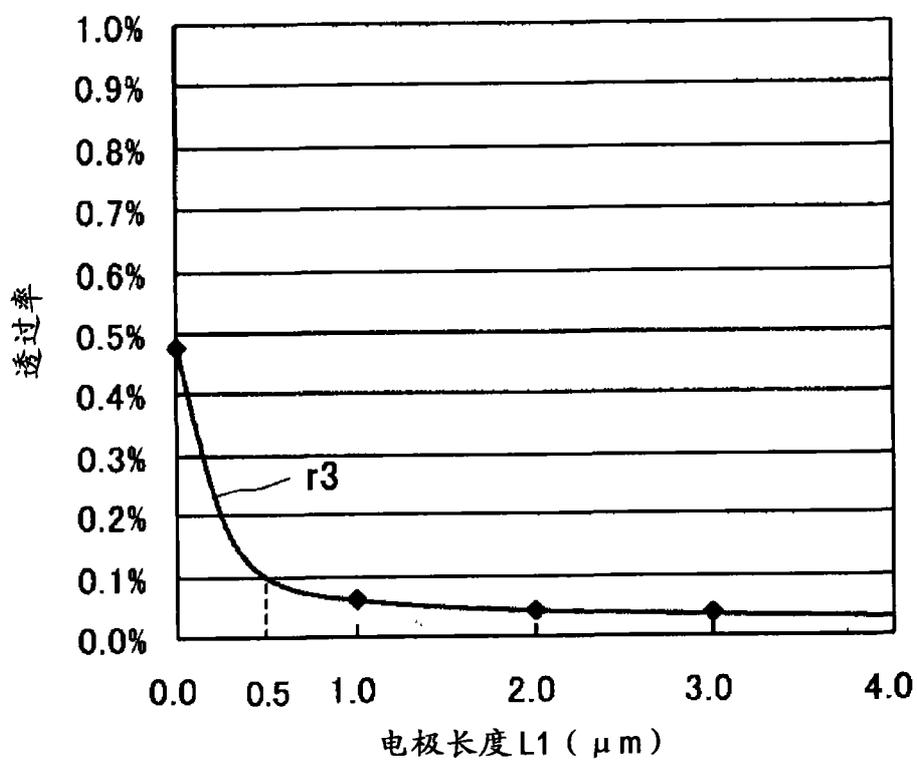


图 6

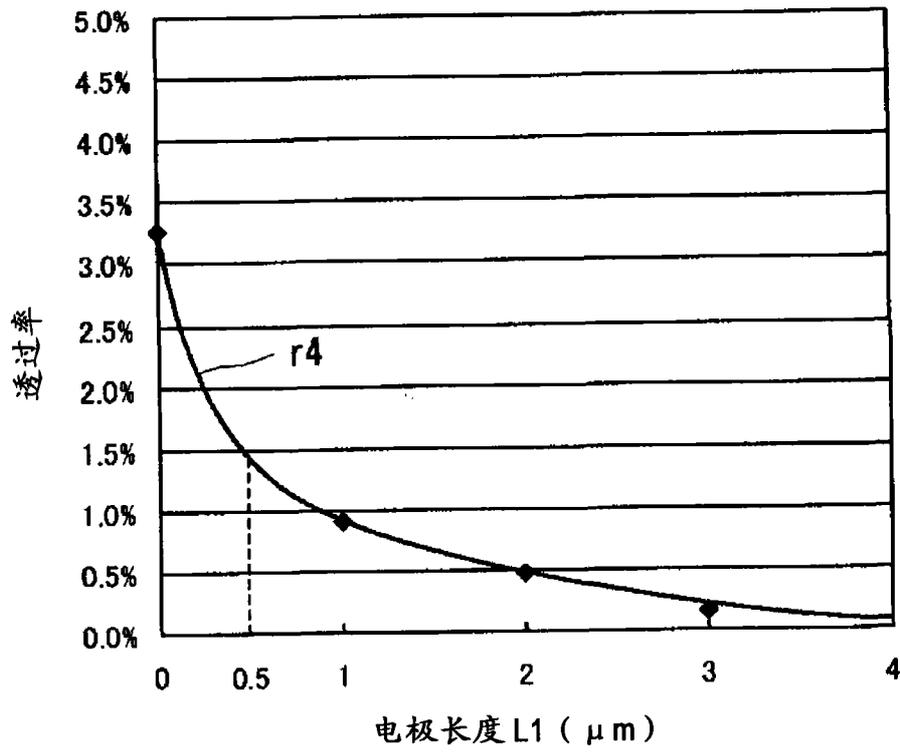


图 7

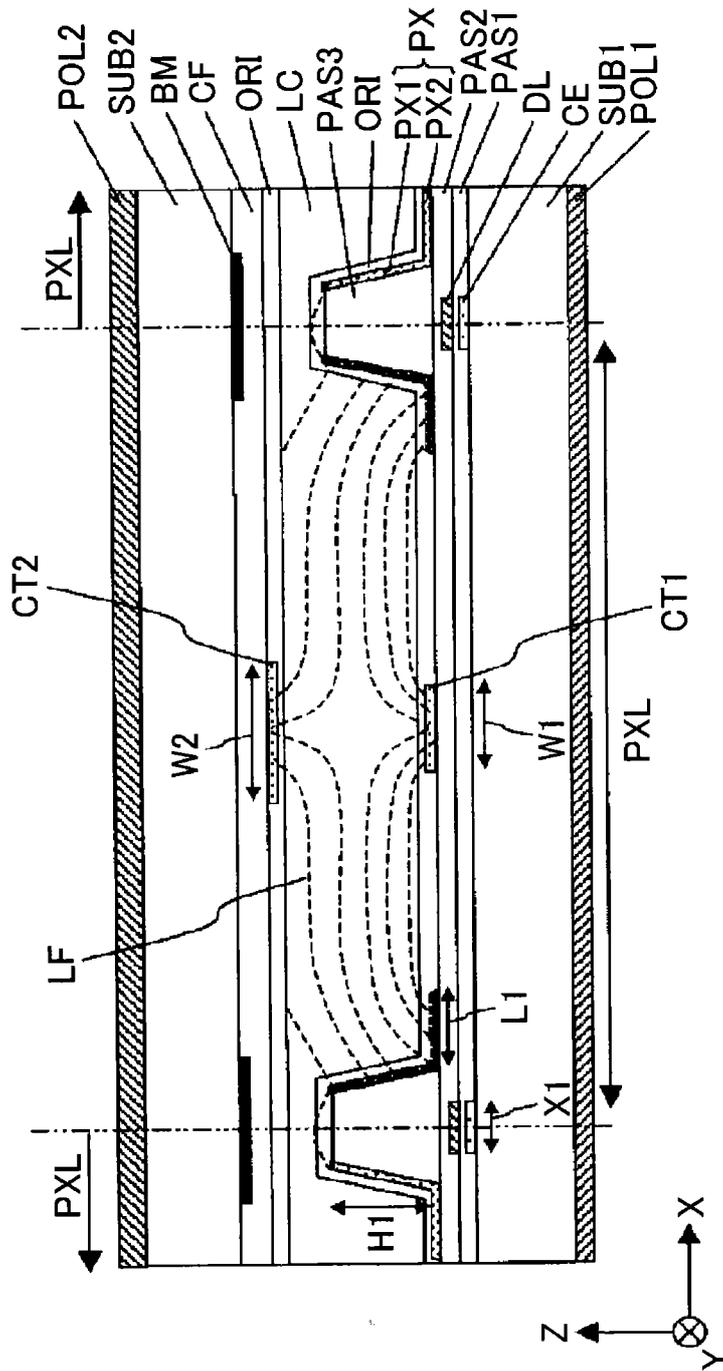


图 8

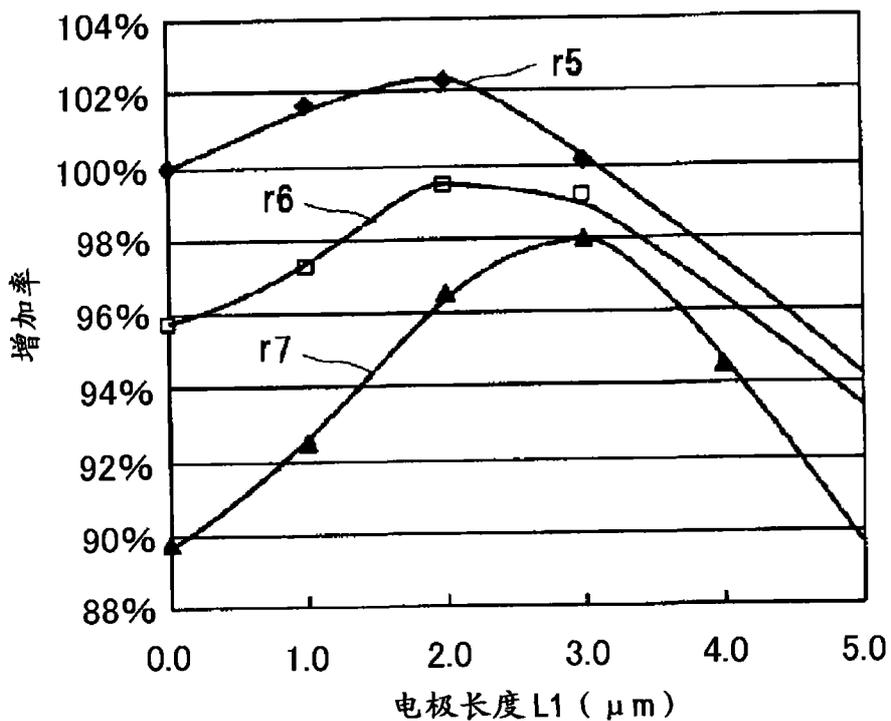


图 9

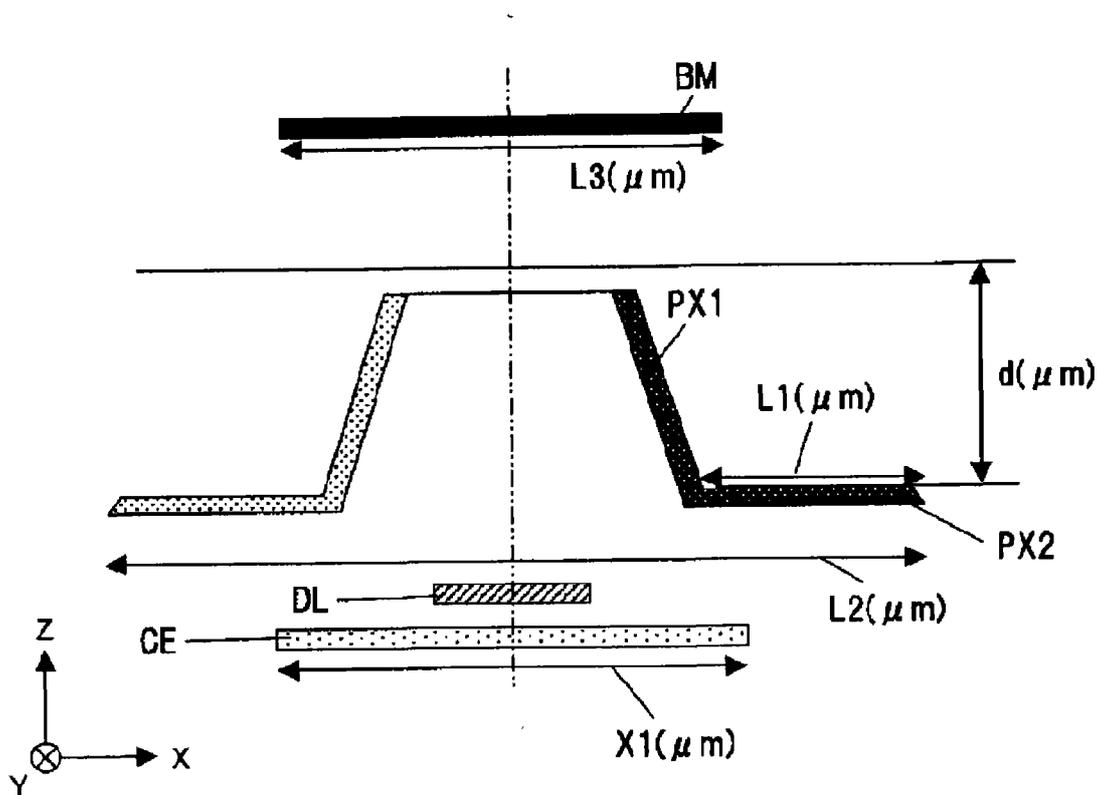


图 10

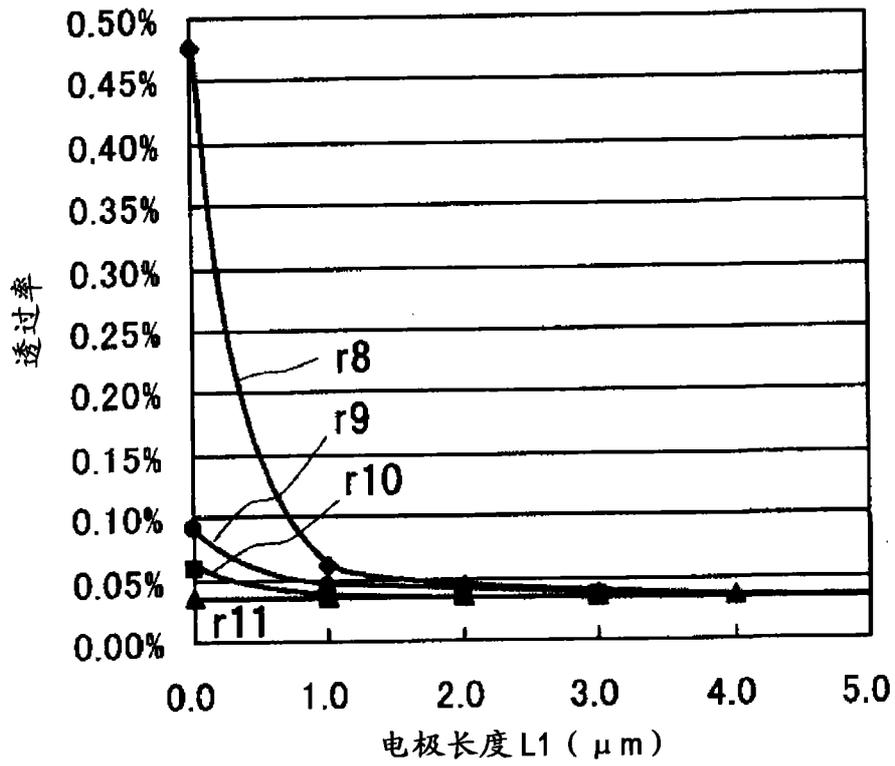


图 11

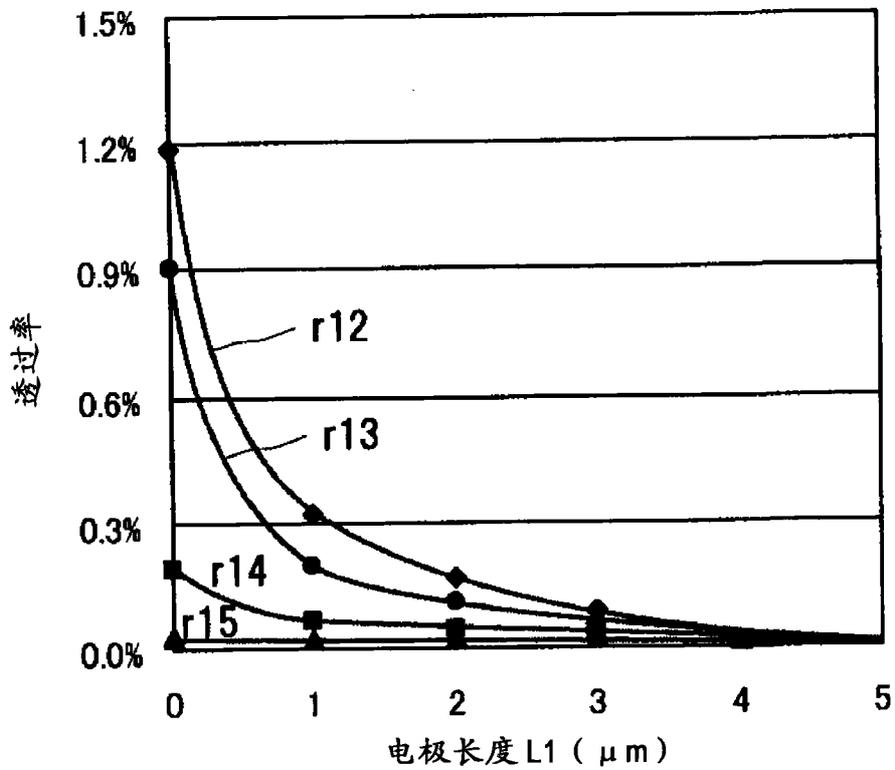


图 12

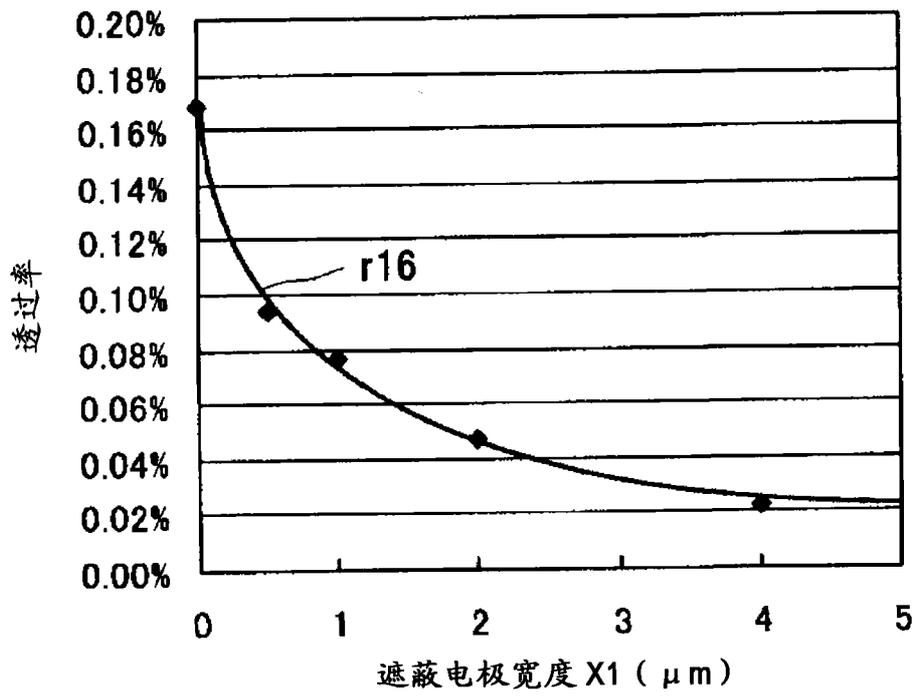


图 13

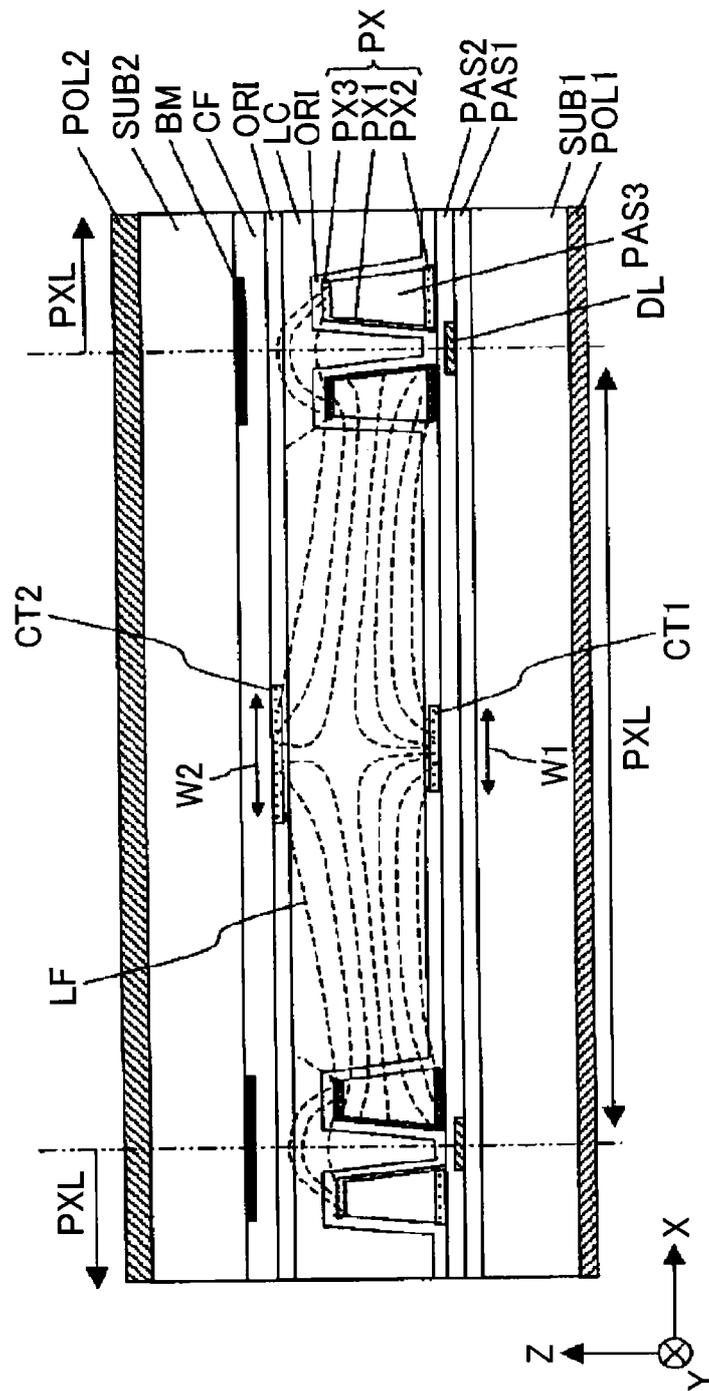


图 14

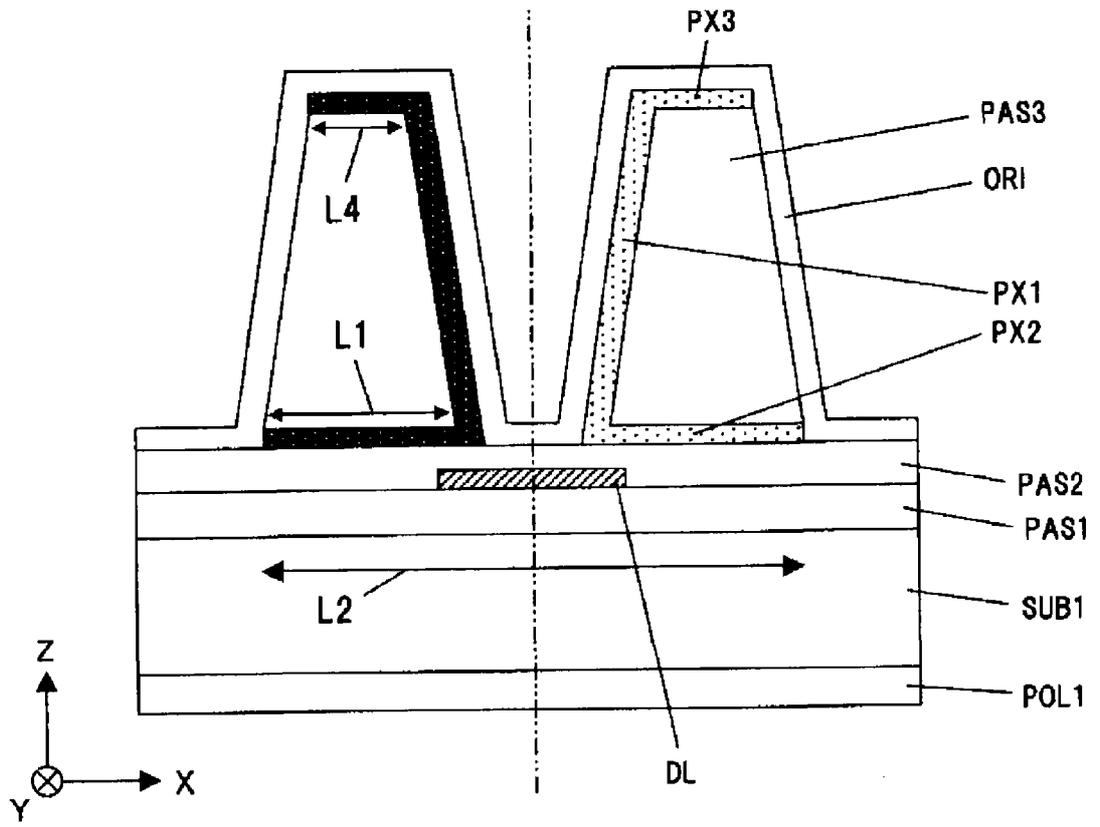


图 15

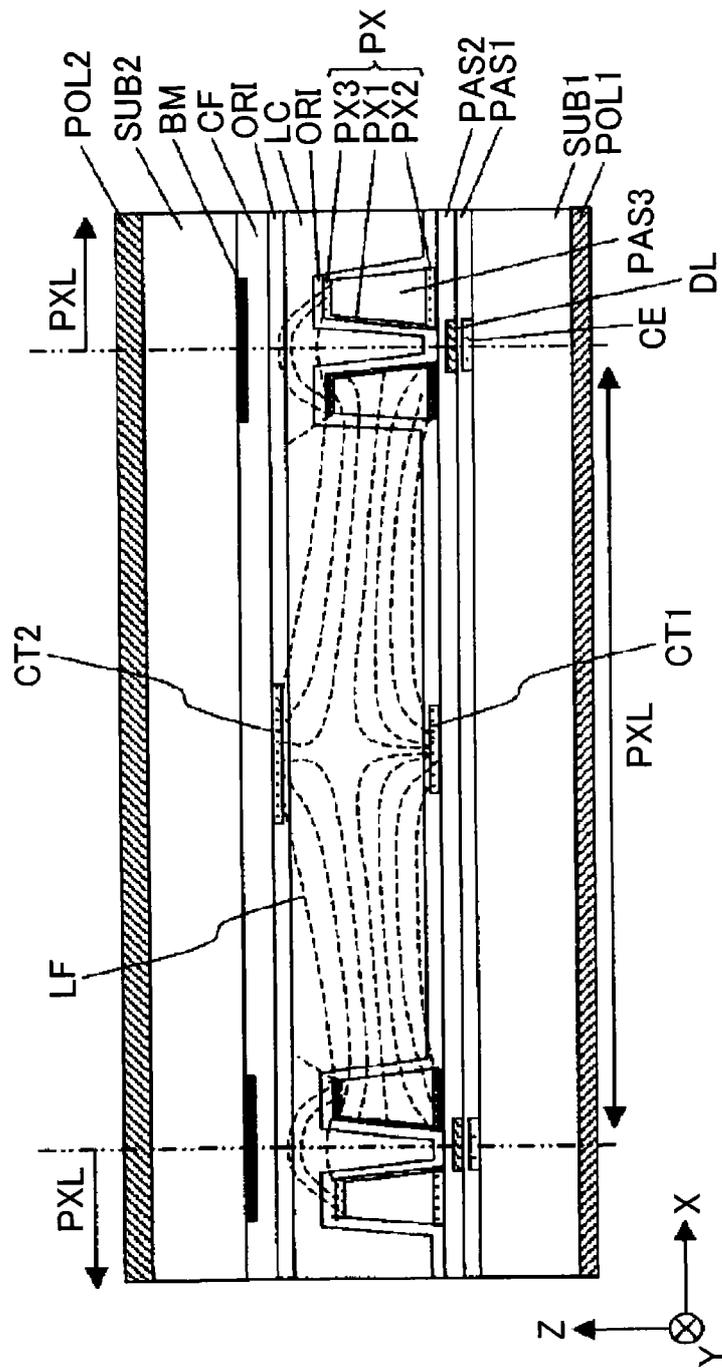


图 16

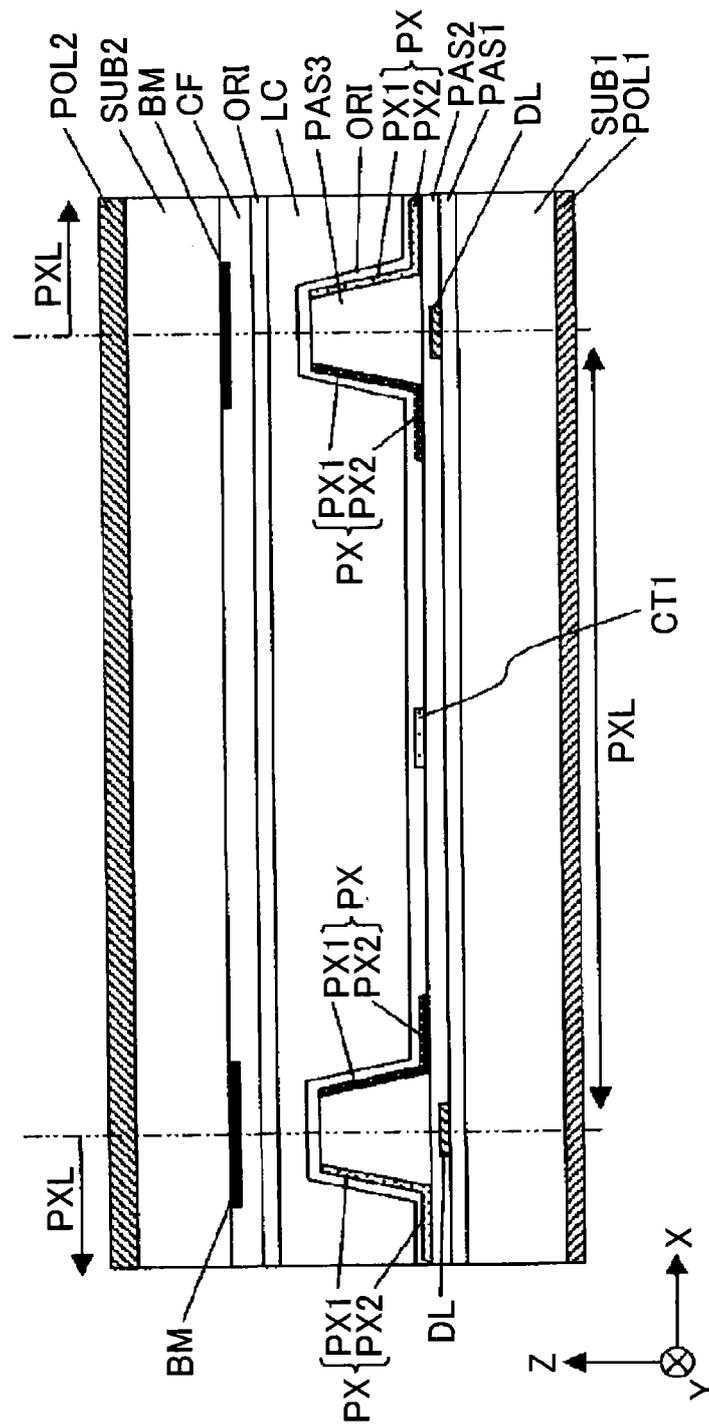


图 17

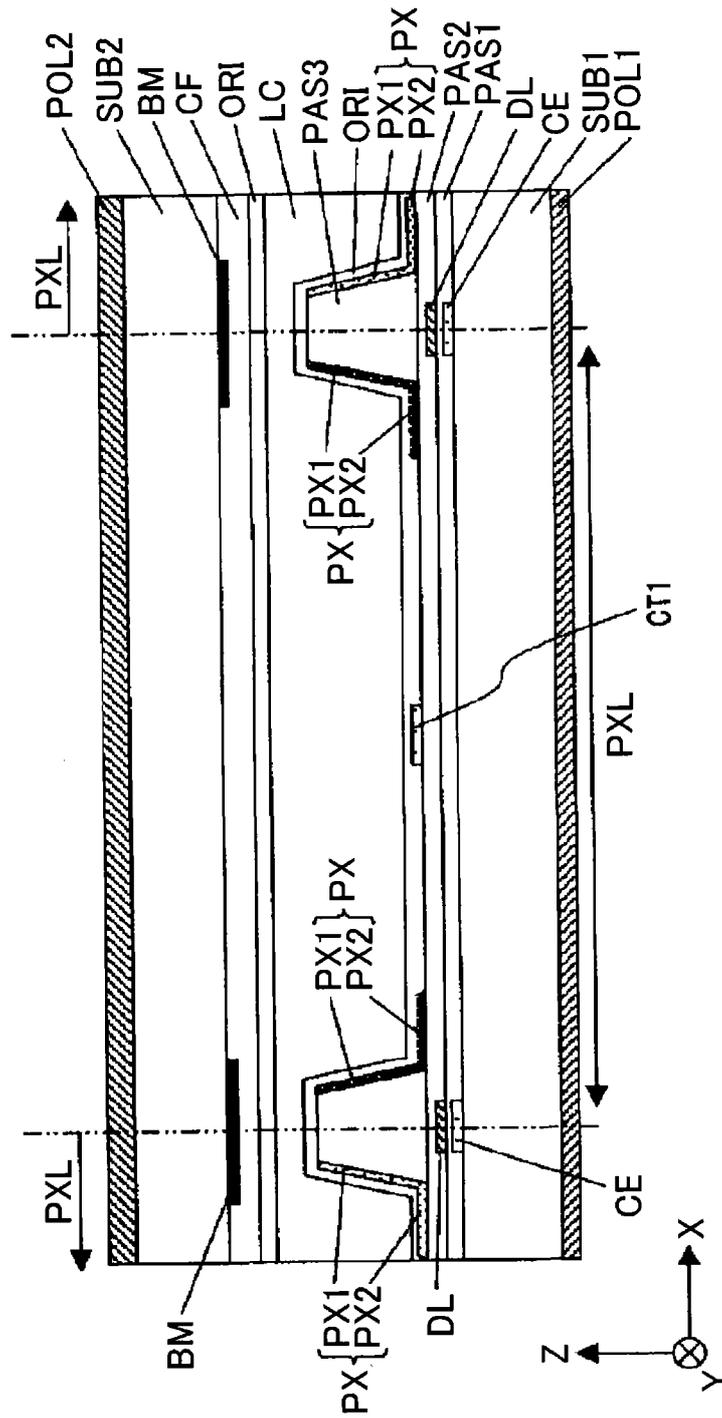


图 18

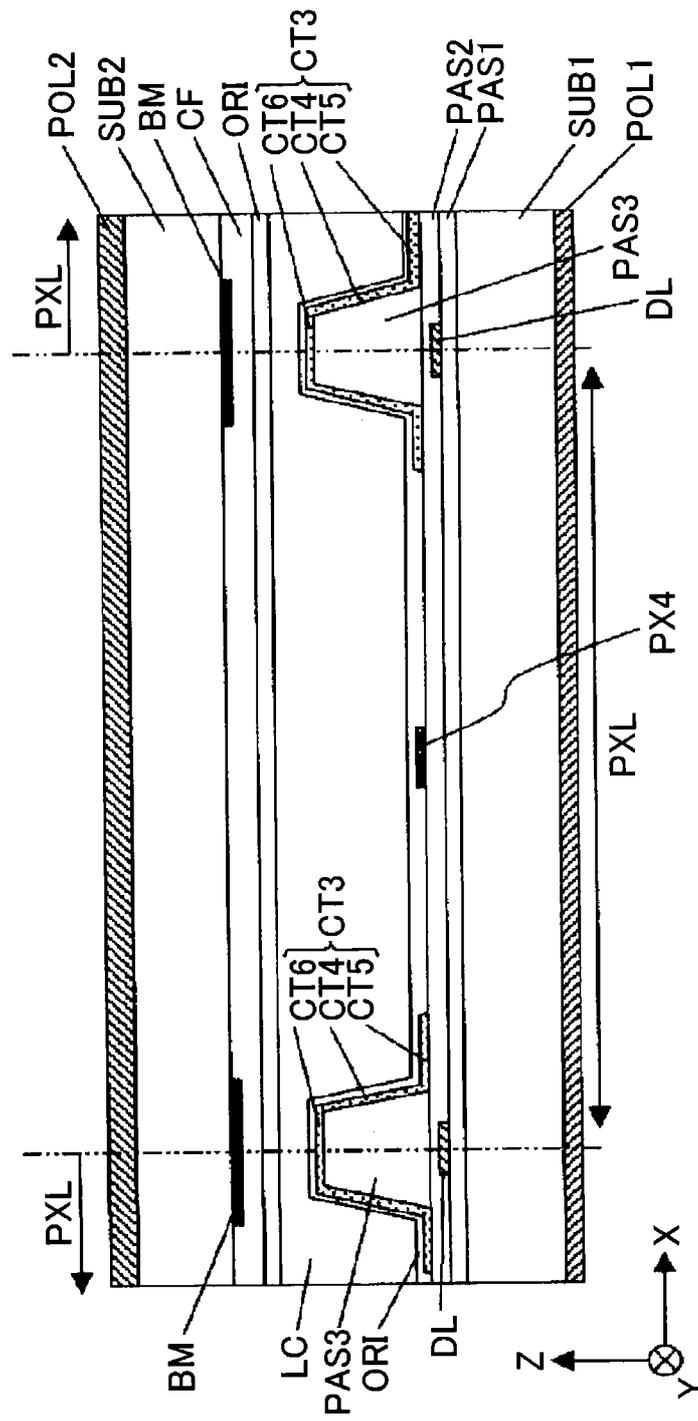


图 19

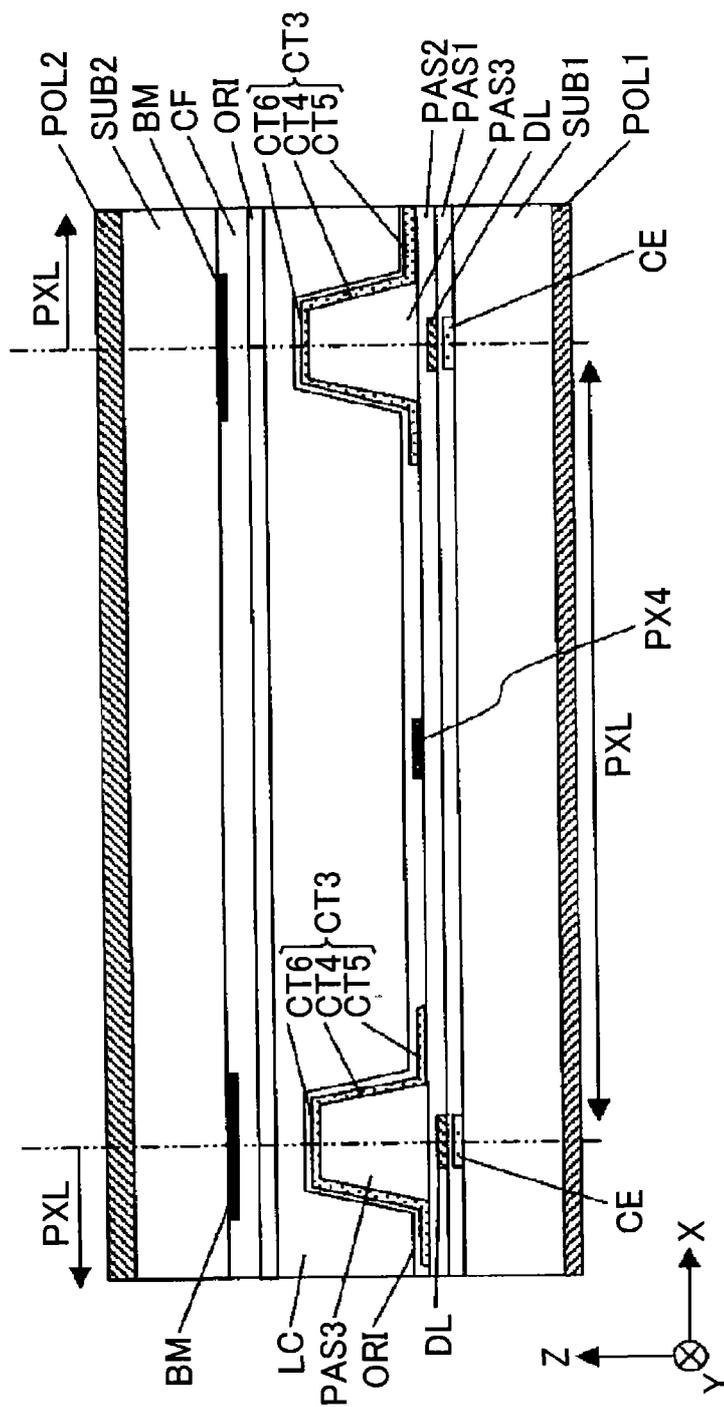


图 20



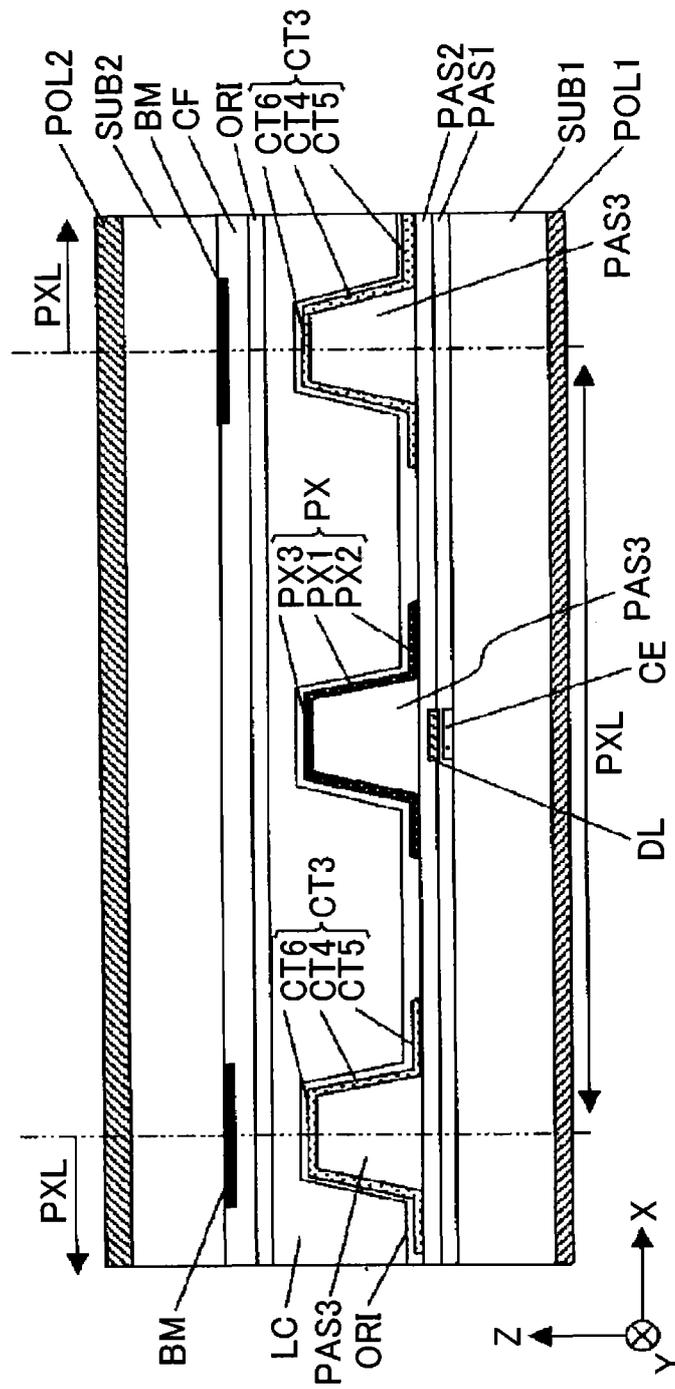


图 22

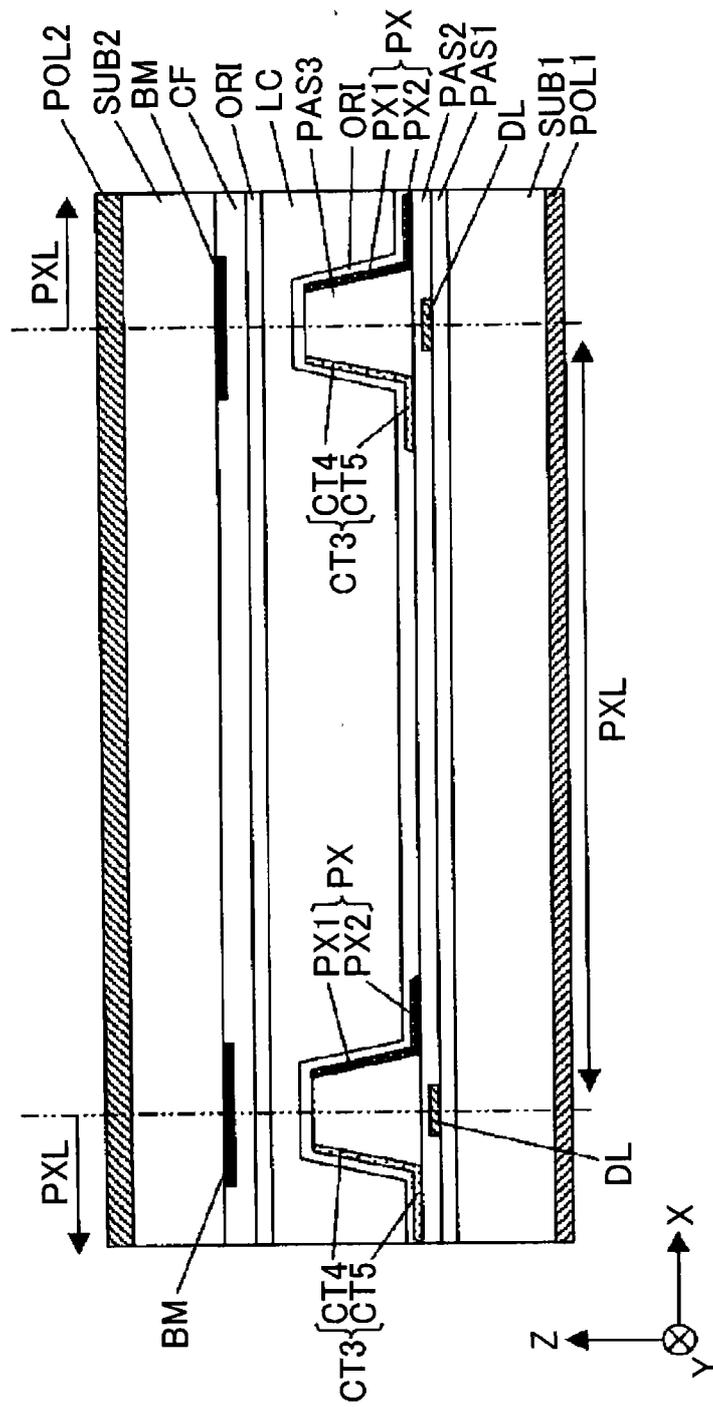


图 23

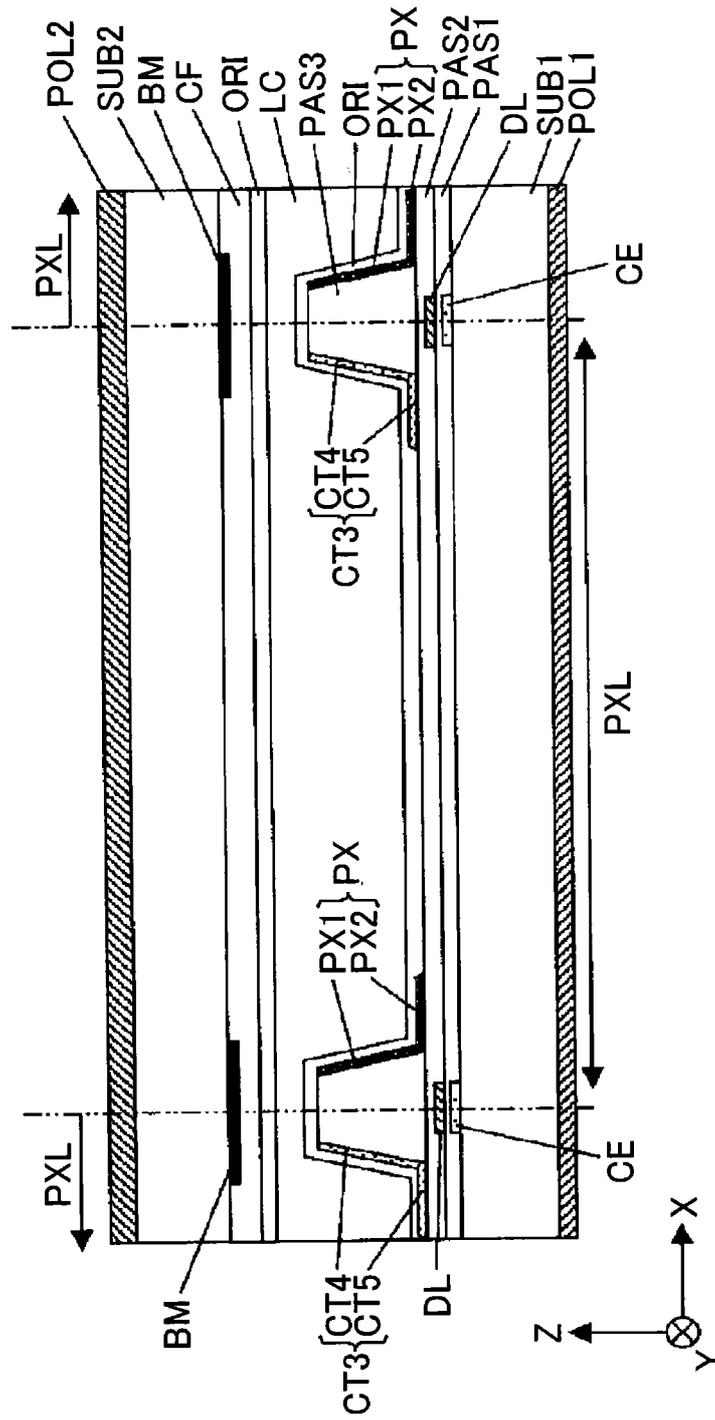


图 24

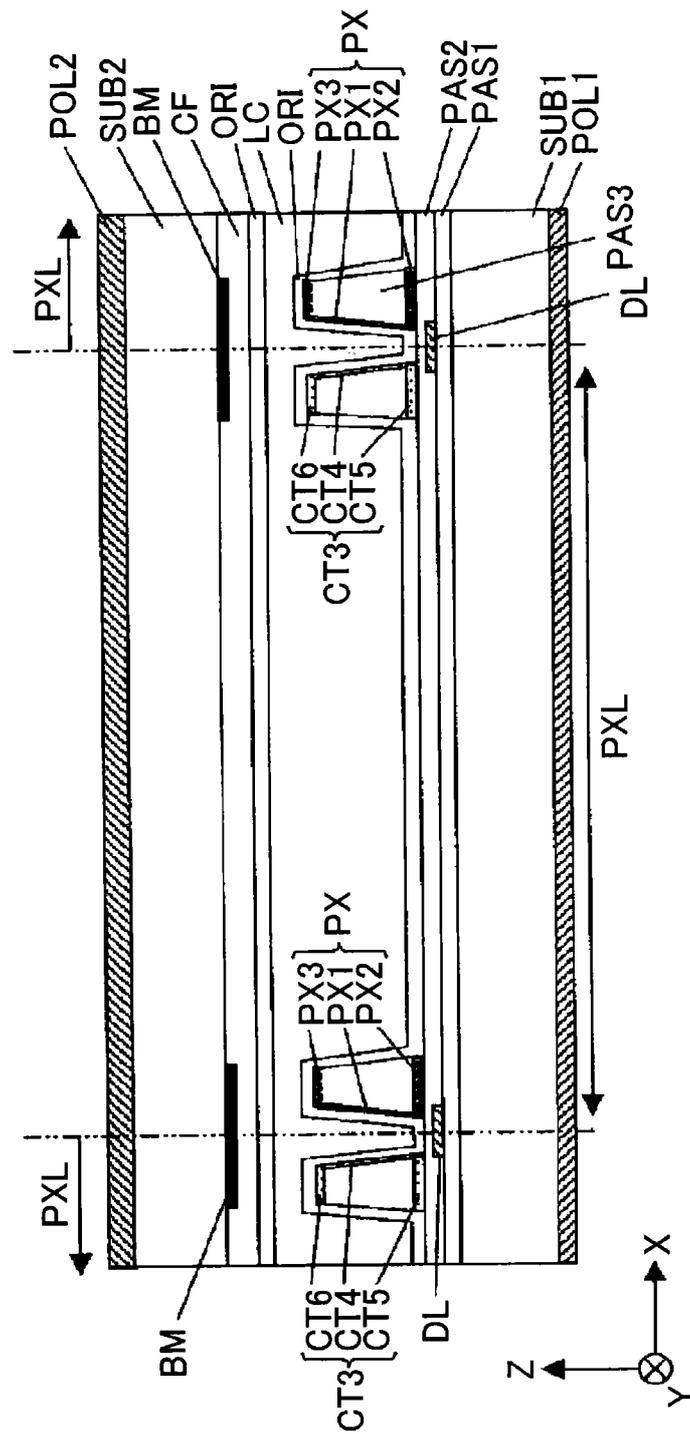


图 25

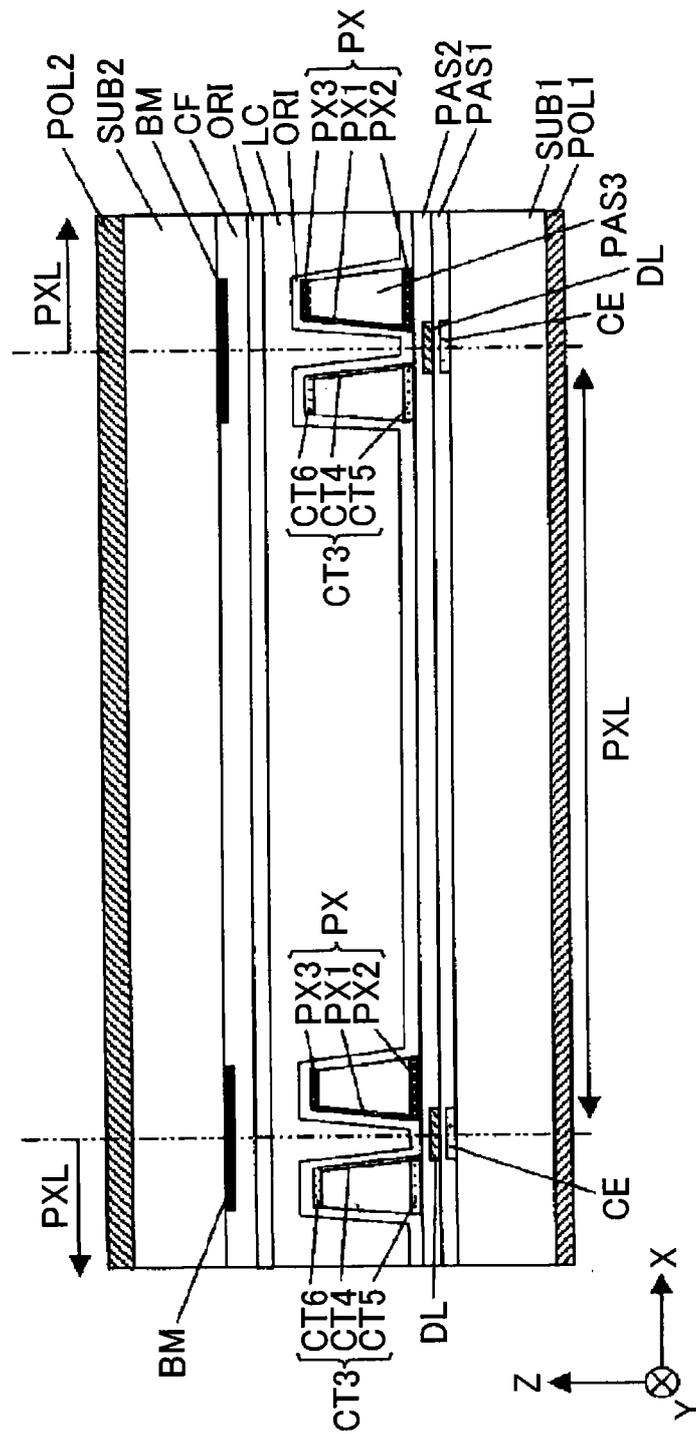


图 26

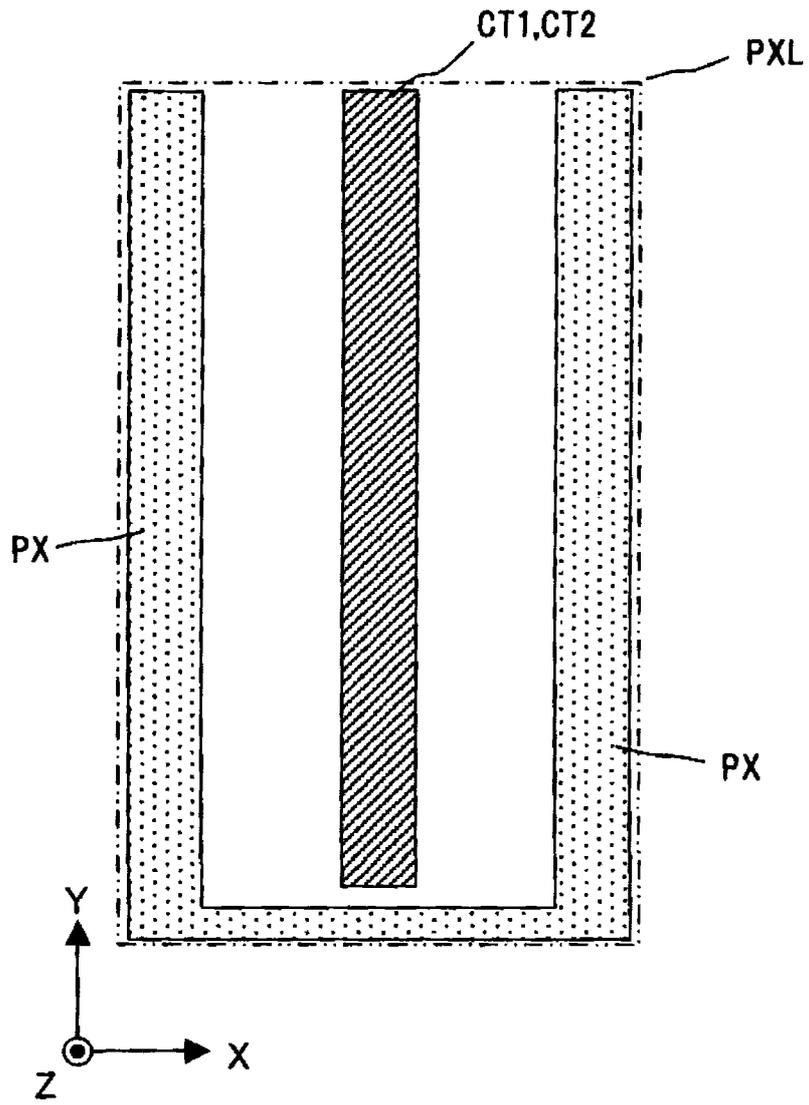


图 27

专利名称(译)	液晶显示装置		
公开(公告)号	<a href="#">CN102736329A</a>	公开(公告)日	2012-10-17
申请号	CN201210101568.3	申请日	2012-04-01
[标]申请(专利权)人(译)	株式会社日立显示器		
申请(专利权)人(译)	株式会社日立显示器		
当前申请(专利权)人(译)	株式会社日立显示器		
[标]发明人	平塚崇人 伊东理 冈真一郎 小村真一		
发明人	平塚崇人 伊东理 冈真一郎 小村真一		
IPC分类号	G02F1/1343 G02F1/133		
CPC分类号	G02F1/134363 G02F2201/122		
代理人(译)	陈伟 孟祥海		
优先权	2011083815 2011-04-05 JP		
其他公开文献	CN102736329B		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明提供一种液晶显示装置，其能够通过使像素内的电场分布均匀来提高显示模式效率。该液晶显示装置具有：第一基板，其形成有第一电极和第二电极；以及第二基板，其配置成经由液晶层与上述第一基板相对置，其中，具有上述第一电极和上述第二电极的像素的区域被配置成矩阵状，通过在上述第一电极与上述第二电极之间施加的上述第一基板的面内方向的电场来驱动上述液晶层。在每个上述像素的区域内具有形成于上述第一基板的相对侧的层差部。上述第一电极或者/以及上述第二电极具有形成于上述层差部的侧壁面的壁状电极以及从上述壁状电极的边缘部起沿上述第一基板的主面形成的平面电极。上述壁状电极与上述平面电极进行电连接。

