



(21)申请号 201511009745.5

(22)申请日 2015.12.29

(65)同一申请的已公布的文献号

申请公布号 CN 105513549 A

(43)申请公布日 2016.04.20

(73)专利权人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 李文芳 曹丹

(74)专利代理机构 广州三环专利商标代理有限公司 44202

代理人 郝传鑫 熊永强

(51)Int.Cl.

G09G 3/36(2006.01)

(56)对比文件

US 2011012888 A1,2011.01.20,

JP 2010175681 A,2010.08.12,

JP 2011048225 A,2011.03.10,

CN 103325333 A,2013.09.25,

TW 201115553 A,2011.05.01,

CN 1716374 A,2006.01.04,

审查员 范雪兰

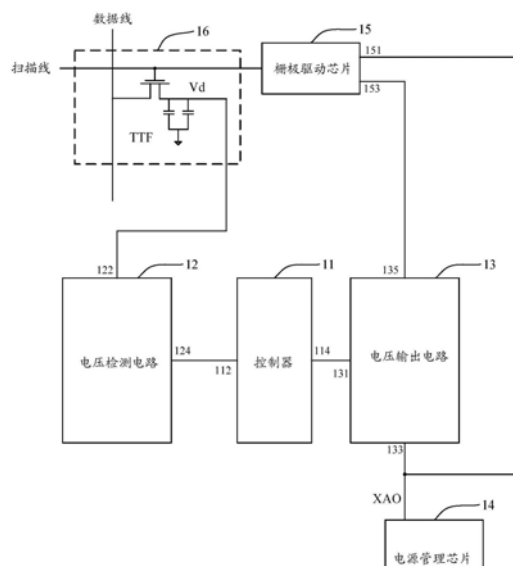
权利要求书3页 说明书16页 附图5页

(54)发明名称

用于消除液晶显示器关机残影的电路及液晶显示器

(57)摘要

本发明公开了一种用于消除液晶显示器关机残影的电路及液晶显示器,该电路包括控制器、电压检测电路、电压输出电路、电源管理芯片、栅极驱动芯片和TFT,TFT的漏极连接电压检测电路的输入端,电压检测电路的输出端连接控制器的输入端,控制器的输出端连接电压输出电路的第一输入端,电压输出电路的第二输入端连接电源管理芯片,电压输出电路的输出端连接栅极驱动芯片的第二输入端,电源管理芯片连接栅极驱动芯片的第一输入端,栅极驱动芯片的输出端连接TFT的栅极;电压检测电路检测TFT的漏极电压,根据漏极电压的大小输出不同的检测信号至控制器,控制器控制电压输出电路生成不同的栅极开启电压,并在液晶显示器关机时,将栅极开启电压输给TFT的栅极。



1. 一种用于消除液晶显示器关机残影的电路,其特征在于,包括控制器、电压检测电路、电压输出电路、电源管理芯片、栅极驱动芯片和薄膜晶体管,其中:

所述薄膜晶体管的漏极连接所述电压检测电路的输入端,所述电压检测电路的输出端连接所述控制器的输入端,所述控制器的输出端连接所述电压输出电路的第一输入端,所述电压输出电路的第二输入端连接所述电源管理芯片,所述电压输出电路的输出端连接所述栅极驱动芯片的第二输入端,所述栅极驱动芯片的第一输入端连接至所述电源管理芯片,所述栅极驱动芯片的输出端连接所述薄膜晶体管的栅极;所述电压检测电路包括至少两个电压比较器;

所述电压检测电路检测所述薄膜晶体管的漏极电压,根据所述漏极电压的大小输出不同的检测信号至所述控制器,所述控制器根据不同的检测信号控制所述电压输出电路生成不同的栅极开启电压;在液晶显示器关机时,所述电源管理芯片输出控制信号至所述电压输出电路及所述栅极驱动芯片,以控制所述电压输出电路输出所述栅极开启电压至所述栅极驱动芯片,以及控制所述栅极驱动芯片将所述电压输出电路输出的栅极开启电压输出至所述薄膜晶体管的栅极。

2. 根据权利要求1所述的电路,其特征在于,所述至少两个电压比较器包括第一电压比较器、第二电压比较器和第三电压比较器,其中:

所述薄膜晶体管的漏极连接所述第一电压比较器的同相输入端、所述第二电压比较器的同相输入端和所述第三电压比较器的同相输入端;所述第一电压比较器的反相输入端连接第一参考电压,所述第二电压比较器的反相输入端连接第二参考电压,所述第三电压比较器的反相输入端连接第三参考电压,其中,所述第一参考电压大于所述第二参考电压,所述第二参考电压大于所述第三参考电压;

所述第一电压比较器的输出端连接所述控制器的第一输入端,所述第二电压比较器的输出端连接所述控制器的第二输入端,所述第三电压比较器的输出端连接所述控制器的第三输入端。

3. 根据权利要求2所述的电路,其特征在于,所述电压输出电路包括第一与门、第二与门、第三与门、非门、第一开关管、第二开关管和第三开关管,其中:

所述第一开关管、所述第二开关管和所述第三开关管均为N沟道增强型MOS管,所述控制器的第一输出端连接所述第一与门的第一输入端,所述控制器的第二输出端连接所述第二与门的第一输入端,所述控制器的第三输出端连接所述第三与门的第一输入端;所述电源管理芯片连接至所述非门的输入端,所述第一与门的第二输入端、所述第二与门的第二输入端和所述第三与门的第二输入端连接至所述非门的输出端;

所述第一与门的输出端连接所述第一开关管的栅极,所述第二与门的输出端连接所述第二开关管的栅极,所述第三与门的输出端连接所述第三开关管的栅极;所述第一开关管的漏极连接第一栅极开启电压,所述第二开关管的漏极连接第二栅极开启电压,所述第三开关管的漏极连接第三栅极开启电压,其中,所述第一栅极开启电压大于所述第二栅极开启电压,所述第二栅极开启电压大于所述第三栅极开启电压;所述栅极驱动芯片的第二输入端连接所述第一开关管的源极、所述第二开关管的源极和所述第三开关管的源极;所述栅极驱动芯片的第一输入端连接至所述电源管理芯片及所述非门的输入端。

4. 根据权利要求2所述的电路,其特征在于,所述电压输出电路包括第一与门、第二与

门、第三与门、第一非门、第二非门、第三非门、第四非门、第一开关管、第二开关管和第三开关管,其中:

所述第一开关管、所述第二开关管和所述第三开关管均为P沟道增强型MOS管,所述控制器的第一输出端连接至所述第一非门的输入端,所述第一非门的输出端连接至所述第一与门的第一输入端,所述控制器的第二输出端连接至所述第二非门的输入端,所述第二非门的输出端连接至所述第二与门的第一输入端,所述控制器的第三输出端连接至所述第三非门的输入端,所述第三非门的输出端连接至所述第三与门的第一输入端;所述电源管理芯片连接至所述第四非门的输入端,所述第一与门的第二输入端、所述第二与门的第二输入端和所述第三与门的第二输入端连接至所述第四非门的输出端;

所述第一与门的输出端连接所述第一开关管的栅极,所述第二与门的输出端连接所述第二开关管的栅极,所述第三与门的输出端连接所述第三开关管的栅极;所述第一开关管的漏极连接第一栅极开启电压,所述第二开关管的漏极连接第二栅极开启电压,所述第三开关管的漏极连接第三栅极开启电压,其中,所述第一栅极开启电压大于所述第二栅极开启电压,所述第二栅极开启电压大于所述第三栅极开启电压;所述栅极驱动芯片的第二输入端连接所述第一开关管的源极、所述第二开关管的源极和所述第三开关管的源极;所述栅极驱动芯片的第一输入端连接至所述电源管理芯片及所述第四非门的输入端。

5.如权利要求3或4所述的电路,其特征在于,当所述控制器的所述第一输入端输入高电平信号时,所述控制器控制所述第一输出端输出高电平信号;当所述控制器的所述第一输入端输入低电平信号且所述控制器的所述第二输入端输入高电平信号时,所述控制器控制所述第二输出端输出高电平信号;当所述控制器的所述第一输入端、所述控制器的所述第二输入端均输入低电平信号且所述第三输入端输入高电平信号时,所述控制器控制所述第三输出端输出高电平信号;

在液晶显示器关机时,所述电源管理芯片输出低电平的控制信号,若所述控制器的第一输出端输出高电平信号,所述第一开关管导通以使所述第一栅极开启电压输出至所述栅极驱动芯片的第二输入端;若所述控制器的第二输出端输出高电平信号,所述第二开关管导通以使所述第二栅极开启电压输出至所述栅极驱动芯片的第二输入端;若所述控制器的第三输出端输出高电平信号,所述第三开关管导通以使所述第三栅极开启电压输出至所述栅极驱动芯片的第二输入端;

在液晶显示器关机时,所述电源管理芯片控制所述栅极驱动芯片将所述栅极驱动芯片的第二输入端输入的栅极开启电压输出至所述薄膜晶体管的栅极,以使所述薄膜晶体管打开。

6.根据权利要求1所述的电路,其特征在于,所述至少两个电压比较器包括第一电压比较器和第二电压比较器,其中:

所述薄膜晶体管的漏极连接所述第一电压比较器的同相输入端和所述第二电压比较器的同相输入端;所述第一电压比较器的反相输入端连接第一参考电压,所述第二电压比较器的反相输入端连接第二参考电压,其中,所述第一参考电压大于所述第二参考电压;

所述第一电压比较器的输出端连接所述控制器的第一输入端,所述第二电压比较器的输出端连接所述控制器的第二输入端。

7.根据权利要求6所述的电路,其特征在于,所述电压输出电路包括第一与门、第二与

门、非门、第一开关管和第二开关管,其中:

所述第一开关管和所述第二开关管均为N沟道增强型MOS管,所述控制器的第一输出端连接所述第一与门的第一输入端,所述控制器的第二输出端连接所述第二与门的第一输入端;所述电源管理芯片连接至所述非门的输入端,所述第一与门的第二输入端和所述第二与门的第二输入端连接至所述非门的输出端;

所述第一与门的输出端连接所述第一开关管的栅极,所述第二与门的输出端连接所述第二开关管的栅极;所述第一开关管的漏极连接第一栅极开启电压,所述第二开关管的漏极连接第二栅极开启电压,其中,所述第一栅极开启电压大于所述第二栅极开启电压;所述栅极驱动芯片的第二输入端连接所述第一开关管的源极和所述第二开关管的源极;所述栅极驱动芯片的第一输入端连接至所述电源管理芯片及所述非门的输入端。

8. 根据权利要求6所述的电路,其特征在于,所述电压输出电路包括第一与门、第二与门、第一非门、第二非门、第三非门、第一开关管和第二开关管,其中:

所述第一开关管和所述第二开关管均为P沟道增强型MOS管,所述控制器的第一输出端连接至所述第一非门的输入端,所述第一非门的输出端连接至所述第一与门的第一输入端,所述控制器的第二输出端连接至所述第二非门的输入端,所述第二非门的输出端连接至所述第二与门的第一输入端;所述电源管理芯片连接至所述第三非门的输入端,所述第一与门的第二输入端和所述第二与门的第二输入端连接至所述第三非门的输出端;

所述第一与门的输出端连接所述第一开关管的栅极,所述第二与门的输出端连接所述第二开关管的栅极;所述第一开关管的漏极连接第一栅极开启电压,所述第二开关管的漏极连接第二栅极开启电压,其中,所述第一栅极开启电压大于所述第二栅极开启电压;所述栅极驱动芯片的第二输入端连接所述第一开关管的源极和所述第二开关管的源极;所述栅极驱动芯片的第一输入端连接至所述电源管理芯片及所述第三非门的输入端。

9. 如权利要求7或8所述的电路,其特征在于,当所述控制器的所述第一输入端输入高电平信号时,所述控制器控制所述第一输出端输出高电平信号,当所述控制器的所述第一输入端输入低电平信号且所述控制器的所述第二输入端输入高电平信号时,所述控制器控制所述第二输出端输出高电平信号;

在液晶显示器关机时,所述电源管理芯片输出低电平的控制信号,若所述控制器的第一输出端输出高电平信号,所述第一开关管导通以使所述第一栅极开启电压输出至所述栅极驱动芯片的第二输入端;若所述控制器的第二输出端输出高电平信号,所述第二开关管导通以使所述第二栅极开启电压输出至所述栅极驱动芯片的第二输入端;

在液晶显示器关机时,所述电源管理芯片控制所述栅极驱动芯片将所述栅极驱动芯片的第二输入端输入的栅极开启电压输出至所述薄膜晶体管的栅极,以使所述薄膜晶体管打开。

10. 一种液晶显示器,其特征在于,包括如权利要求1-9任一项所述的电路。

用于消除液晶显示器关机残影的电路及液晶显示器

技术领域

[0001] 本发明涉及液晶显示技术领域,具体涉及一种用于消除液晶显示器关机残影的电路及一种液晶显示器。

背景技术

[0002] 液晶显示器(Liquid Crystal Display,LCD)在现今生活中扮演着越来越重要的角色,其中薄膜晶体管液晶显示器(Thin Film Transistor LCD,TFT-LCD)是一种利用薄膜晶体管(Thin Film Transistor,TFT)来产生电压以控制液晶分子转向的显示器,在上下两层导电玻璃基板之间夹着液晶分子,形成液晶电容。然而,由于所述TFT内部存在液晶电容和存储电容,在液晶显示器关机的瞬间,TFT的漏极端的电压难以在短时间内变为0伏特,通常会有电荷残留于液晶电容中。因此,当漏极端的电压比较高时,会导致关机残影画面的产生,甚至会导致画面显示异常。

[0003] 为了解决关机残影问题,在TFT-LCD关机时,通常通过电源管理芯片(Power Management IC)控制栅极驱动芯片(Gate Driver IC)输出相同的栅极开启电压,从而将TFT打开,以加快TFT的漏极端的放电速度。但是,由于TFT-LCD关机时,不同的TFT的漏极电压可能不同,如果所有的TFT的栅极均加上相同的栅极开启电压,会导致一些TFT的漏极端的放电电流过大,以致TFT烧坏。

发明内容

[0004] 有鉴于此,本发明提供了一种用于消除液晶显示器关机残影的电路,在液晶显示器关机时,可以根据薄膜晶体管漏极电压的情况的不同而以不同的栅极开启电压对不同薄膜晶体管进行放电来改善液晶显示器的关机残影。

[0005] 另外,本发明还提供了一种包含上述用于消除液晶显示器关机残影的电路的液晶显示器。

[0006] 第一方面,本发明提供了一种用于消除液晶显示器关机残影的电路,包括控制器、电压检测电路、电压输出电路、电源管理芯片、栅极驱动芯片和薄膜晶体管,其中:

[0007] 所述薄膜晶体管的漏极连接所述电压检测电路的输入端,所述电压检测电路的输出端连接所述控制器的输入端,所述控制器的输出端连接所述电压输出电路的第一输入端,所述电压输出电路的第二输入端连接所述电源管理芯片,所述电压输出电路的输出端连接所述栅极驱动芯片的第二输入端,所述栅极驱动芯片的第一输入端连接至所述电源管理芯片,所述栅极驱动芯片的输出端连接所述薄膜晶体管的栅极;所述电压检测电路包括至少两个电压比较器;

[0008] 所述电压检测电路检测所述薄膜晶体管的漏极电压,根据所述漏极电压的大小输出不同的检测信号至所述控制器,所述控制器根据不同的检测信号控制所述电压输出电路生成不同的栅极开启电压;在液晶显示器关机时,所述电源管理芯片输出控制信号至所述

电压输出电路及所述栅极驱动芯片,以控制所述电压输出电路输出所述栅极开启电压至所述栅极驱动芯片,以及控制所述栅极驱动芯片将所述电压输出电路输出的栅极开启电压输出至所述薄膜晶体管的栅极。

[0009] 其中,所述至少两个电压比较器包括第一电压比较器、第二电压比较器和第三电压比较器,其中:

[0010] 所述薄膜晶体管的漏极连接所述第一电压比较器的同相输入端、所述第二电压比较器的同相输入端和所述第三电压比较器的同相输入端;所述第一电压比较器的反相输入端连接第一参考电压,所述第二电压比较器的反相输入端连接第二参考电压,所述第三电压比较器的反相输入端连接第三参考电压,其中,所述第一参考电压大于所述第二参考电压,所述第二参考电压大于所述第三参考电压;

[0011] 所述第一电压比较器的输出端连接所述控制器的第一输入端,所述第二电压比较器的输出端连接所述控制器的第二输入端,所述第三电压比较器的输出端连接所述控制器的第三输入端。

[0012] 其中,所述电压输出电路包括第一与门、第二与门、第三与门、非门、第一开关管、第二开关管和第三开关管,其中:

[0013] 所述第一开关管、所述第二开关管和所述第三开关管均为N沟道增强型MOS管,所述控制器的第一输出端连接所述第一与门的第一输入端,所述控制器的第二输出端连接所述第二与门的第一输入端,所述控制器的第三输出端连接所述第三与门的第一输入端;所述电源管理芯片连接至所述非门的输入端,所述第一与门的第二输入端、所述第二与门的第二输入端和所述第三与门的第二输入端连接至所述非门的输出端;

[0014] 所述第一与门的输出端连接所述第一开关管的栅极,所述第二与门的输出端连接所述第二开关管的栅极,所述第三与门的输出端连接所述第三开关管的栅极;所述第一开关管的漏极连接第一栅极开启电压,所述第二开关管的漏极连接第二栅极开启电压,所述第三开关管的漏极连接第三栅极开启电压,其中,所述第一栅极开启电压大于所述第二栅极开启电压,所述第二栅极开启电压大于所述第三栅极开启电压;所述栅极驱动芯片的第二输入端连接所述第一开关管的源极、所述第二开关管的源极和所述第三开关管的源极;所述栅极驱动芯片的第一输入端连接至所述电源管理芯片及所述非门的输入端。

[0015] 其中,所述电压输出电路包括第一与门、第二与门、第三与门、第一非门、第二非门、第三非门、第四非门、第一开关管、第二开关管和第三开关管,其中:

[0016] 所述第一开关管、所述第二开关管和所述第三开关管均为P沟道增强型MOS管,所述控制器的第一输出端连接至所述第一非门的输入端,所述第一非门的输出端连接至所述第一与门的第一输入端,所述控制器的第二输出端连接至所述第二非门的输入端,所述第二非门的输出端连接至所述第二与门的第一输入端,所述控制器的第三输出端连接至所述第三非门的输入端,所述第三非门的输出端连接至所述第三与门的第一输入端;所述电源管理芯片连接至所述第四非门的输入端,所述第一与门的第二输入端、所述第二与门的第二输入端和所述第三与门的第二输入端连接至所述第四非门的输出端;

[0017] 所述第一与门的输出端连接所述第一开关管的栅极,所述第二与门的输出端连接所述第二开关管的栅极,所述第三与门的输出端连接所述第三开关管的栅极;所述第一开关管的漏极连接第一栅极开启电压,所述第二开关管的漏极连接第二栅极开启电压,所述

第三开关管的漏极连接第三栅极开启电压,其中,所述第一栅极开启电压大于所述第二栅极开启电压,所述第二栅极开启电压大于所述第三栅极开启电压;所述栅极驱动芯片的第二输入端连接所述第一开关管的源极、所述第二开关管的源极和所述第三开关管的源极;所述栅极驱动芯片的第一输入端连接至所述电源管理芯片及所述第四非门的输入端。

[0018] 其中,当所述控制器的所述第一输入端输入高电平信号时,所述控制器控制所述第一输出端输出高电平信号;当所述控制器的所述第一输入端输入低电平信号且所述第二输入端输入高电平信号时;所述控制器控制所述第二输出端输出高电平信号,当所述控制器的所述第一输入端、所述第二输入端均输入低电平信号且所述第三输入端输入高电平信号时,所述控制器控制所述第三输出端输出高电平信号;

[0019] 在液晶显示器关机时,所述电源管理芯片输出低电平的控制信号,若所述控制器的第一输出端输出高电平信号,所述第一开关管导通以使所述第一栅极开启电压输出至所述栅极驱动芯片的第二输入端;若所述控制器的第二输出端输出高电平信号,所述第二开关管导通以使所述第二栅极开启电压输出至所述栅极驱动芯片的第二输入端;若所述控制器的第三输出端输出高电平信号,所述第三开关管导通以使所述第三栅极开启电压输出至所述栅极驱动芯片的第二输入端;

[0020] 在液晶显示器关机时,所述电源管理芯片控制所述栅极驱动芯片将所述栅极驱动芯片的第二输入端输入的栅极开启电压输出至所述薄膜晶体管的栅极,以使所述薄膜晶体管打开。

[0021] 其中,所述至少两个电压比较器包括第一电压比较器和第二电压比较器,其中:

[0022] 所述薄膜晶体管的漏极连接所述第一电压比较器的同相输入端和所述第二电压比较器的同相输入端;所述第一电压比较器的反相输入端连接第一参考电压,所述第二电压比较器的反相输入端连接第二参考电压,其中,所述第一参考电压大于所述第二参考电压;

[0023] 所述第一电压比较器的输出端连接所述控制器的第一输入端,所述第二电压比较器的输出端连接所述控制器的第二输入端。

[0024] 其中,所述电压输出电路包括第一与门、第二与门、非门、第一开关管和第二开关管,其中:

[0025] 所述第一开关管和所述第二开关管均为N沟道增强型MOS管,所述控制器的第一输出端连接所述第一与门的第一输入端,所述控制器的第二输出端连接所述第二与门的第一输入端;所述电源管理芯片连接至所述非门的输入端,所述第一与门的第二输入端和所述第二与门的第二输入端连接至所述非门的输出端;

[0026] 所述第一与门的输出端连接所述第一开关管的栅极,所述第二与门的输出端连接所述第二开关管的栅极;所述第一开关管的漏极连接第一栅极开启电压,所述第二开关管的漏极连接第二栅极开启电压,其中,所述第一栅极开启电压大于所述第二栅极开启电压;所述栅极驱动芯片的第二输入端连接所述第一开关管的源极和所述第二开关管的源极;所述栅极驱动芯片的第一输入端连接至所述电源管理芯片及所述非门的输入端。

[0027] 其中,所述电压输出电路包括第一与门、第二与门、第一非门、第二非门、第三非门、第一开关管和第二开关管,其中:

[0028] 所述第一开关管和所述第二开关管均为P沟道增强型MOS管,所述控制器的第一输

出端连接至所述第一非门的输入端,所述第一非门的输出端连接至所述第一与门的第一输入端,所述控制器的第二输出端连接至所述第二非门的输入端,所述第二非门的输出端连接至所述第二与门的第一输入端;所述电源管理芯片连接至所述第三非门的输入端,所述第一与门的第二输入端和所述第二与门的第二输入端连接至所述第三非门的输出端;

[0029] 所述第一与门的输出端连接所述第一开关管的栅极,所述第二与门的输出端连接所述第二开关管的栅极;所述第一开关管的漏极连接第一栅极开启电压,所述第二开关管的漏极连接第二栅极开启电压,其中,所述第一栅极开启电压大于所述第二栅极开启电压;所述栅极驱动芯片的第二输入端连接所述第一开关管的源极和所述第二开关管的源极;所述栅极驱动芯片的第一输入端连接至所述电源管理芯片及所述第三非门的输入端。

[0030] 其中,当所述控制器的所述第一输入端输入高电平信号时,所述控制器控制所述第一输出端输出高电平信号;当所述控制器的所述第一输入端输入低电平信号且所述第二输入端输入高电平信号时,所述控制器控制所述第二输出端输出高电平信号;

[0031] 在液晶显示器关机时,所述电源管理芯片输出低电平的控制信号,若所述控制器的第一输出端输出高电平信号,所述第一开关管导通以使所述第一栅极开启电压 V 输出至所述栅极驱动芯片的第二输入端;若所述控制器的第二输出端输出高电平信号,所述第二开关管导通以使所述第二栅极开启电压输出至所述栅极驱动芯片的第二输入端;

[0032] 在液晶显示器关机时,所述电源管理芯片控制所述栅极驱动芯片将所述栅极驱动芯片的第二输入端输入的栅极开启电压输出至所述薄膜晶体管的栅极,以使所述薄膜晶体管打开。

[0033] 第二方面,本发明提供了一种包含上述用于消除液晶显示器关机残影的电路的液晶显示器。

[0034] 本发明提供的用于消除液晶显示器关机残影的电路,通过在液晶显示器关机时,所述电压检测电路检测薄膜晶体管的漏极电压,并根据所述漏极电压的大小输出不同的检测信号至所述控制器,所述控制器根据所述不同的检测信号控制所述电压输出电路生成不同的栅极开启电压;所述电源管理芯片输出控制信号至所述电压输出电路及所述栅极驱动芯片,以控制所述电压输出电路输出所述栅极开启电压至所述栅极驱动芯片,并控制所述栅极驱动芯片将所述电压输出电路输出的栅极开启电压输出至所述薄膜晶体管的栅极。实施本发明实施例中的用于消除液晶显示器关机残影的电路及液晶显示器,可以在液晶显示器关机时根据薄膜晶体管漏极电压情况的不同而以不同的栅极开启电压打开TFT,以使不同的薄膜晶体管以不同的放电速度进行放电,可以使得所有的TFT的放电时间差别不大,有效消除关机残影。

附图说明

[0035] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0036] 图1是本发明实施例公开的一种用于消除液晶显示器关机残影的电路的示意图;

[0037] 图2是本发明实施例公开的另一种用于消除液晶显示器关机残影的电路的示意

图；

[0038] 图3是本发明实施例公开的另一种用于消除液晶显示器关机残影的电路的示意图；

[0039] 图4是本发明实施例公开的另一种用于消除液晶显示器关机残影的电路的示意图；

[0040] 图5是本发明实施例公开的另一种用于消除液晶显示器关机残影的电路的示意图。

具体实施方式

[0041] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明的一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动的前提下所获得的所有其它实施例,都属于本发明保护的范围。

[0042] 此外,以下各实施例的说明是参考附加的图示,用以例示本发明可用以实施的特定实施例。本发明中所提到的方向用语,例如,“上”、“下”、“前”、“后”、“左”、“右”、“内”、“外”、“侧面”等,仅是参考附加图式的方向,因此,使用的方向用语是为了更好、更清楚地说明及理解本发明,而不是指示或暗指所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本发明的限制。

[0043] 在本发明的描述中,需要说明的是,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”应做广义理解,例如,可以是固定连接,也可以是可拆卸地连接,或者一体地连接;可以是机械连接;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本发明中的具体含义。

[0044] 此外,在本发明的描述中,除非另有说明,“多个”的含义是两个或两个以上。若本说明书中出现“工序”的用语,其不仅是指独立的工序,在与其它工序无法明确区别时,只要能实现该工序所预期的作用则也包括在本用语中。另外,本说明书中用“~”表示的数值范围是指将“~”前后记载的数值分别作为最小值及最大值包括在内的范围。在附图中,结构相似或相同的单元用相同的标号表示。

[0045] 本发明实施例提供了一种用于消除液晶显示器关机残影的电路及液晶显示器,在液晶显示器关机时,可以解决由于漏极端放电电流过大而导致薄膜晶体管(Thin Film Transistor,TFT)烧坏的问题。以下分别进行详细说明。

[0046] 薄膜晶体管液晶显示器(TFT Liquid Crystal Display,TFT-LCD)是一种利用TFT来产生电压以控制液晶分子转向的显示器,TFT-LCD中包含有多个呈阵列状排列的TFT。所述TFT的源极与数据线(data line)相连接,TFT的栅极与扫描线(scan line)相连接,TFT的漏极与液晶电容的一端相连接,液晶电容的另一端通有共同电压 V_{com} 。

[0047] 具体地,TFT-LCD在上下两层导电玻璃基板之间夹着一层液晶,形成液晶电容。上层的玻璃基板是与彩色滤光片连接,而下层的玻璃基板上设置有晶体管。当电流通过晶体管时产生电场变化,造成液晶分子偏转,从而改变光线的偏极性,再利用偏光片决定像素的明暗状态。此外,因为上层玻璃基板与彩色滤光片贴合,形成每个像素各包含红、蓝、绿三种

颜色,这些发出红、蓝、绿色彩的像素便构成了肉眼看到的图像画面。

[0048] 在液晶显示器关机时,数据线和扫描线上的电压都是低电压,可以很快降至0伏特,但由于液晶显示器的TFT内部存在液晶电容和存储电容,在液晶显示器关机的瞬间,TFT的漏极端的电压 V_d 难以在短时间内降至0伏特,通常会有电荷残留于液晶电容中,而使得液晶显示器在关机后产生残影画面,并且在短时间内开启的情况下,容易产生画面闪烁的现象。而且漏极端的电压 V_d 越高,残影越明显。因此,若能在液晶显示器短暂的关机过程中,快速有效地释放掉液晶电容中残留的电荷,则可消除关机残影现象的发生。

[0049] 请参阅图1,图1是用于消除液晶显示器关机残影的电路的示意图。如图1所示,本实施例中所述的用于消除液晶显示器关机残影的电路,包括控制器11、电压检测电路12、电压输出电路13、电源管理芯片14、栅极驱动芯片15和薄膜晶体管(Thin Film Transistor,TFT) 16。

[0050] 所述TFT 16的漏极连接所述电压检测电路12的输入端122,所述电压检测电路12的输出端124连接所述控制器11的输入端112,所述控制器11的输出端114连接所述电压输出电路13的第一输入端131,所述电压输出电路13的第二输入端133连接所述电源管理芯片14,所述电压输出电路13的输出端135连接所述栅极驱动芯片15的第二输入端153,所述栅极驱动芯片15的第一输入端151连接至所述电源管理芯片14,所述栅极驱动芯片15的输出端155连接所述TFT的栅极。

[0051] 具体地,所述电压检测电路12用于检测所述TFT 16的漏极电压,根据所述漏极电压的大小输出不同的检测信号至所述控制器11,所述控制器11根据不同的检测信号控制所述电压输出电路13生成不同的栅极开启电压;在液晶显示器关机时,所述电源管理芯片14用于输出控制信号至所述电压输出电路13,以控制所述电压输出电路13输出所述栅极开启电压至所述栅极驱动芯片15。此外,所述电源管理芯片14还用于输出控制信号至所述栅极驱动芯片15,并控制所述栅极驱动芯片15将所述电压输出电路13输出的所述栅极开启电压输出至所述TFT 16的栅极。其中,所述电压检测电路12包括至少两个电压比较器(图未示)。

[0052] 本发明实施例中,在液晶显示器关机时,所述电源管理芯片14用于输出低电平的控制信号XA0至所述电压输出电路13,并控制所述电压输出电路13输出所述栅极开启电压至所述栅极驱动芯片15,同时,所述电源管理芯片14还用于输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述栅极开启电压输出至所述TFT 16的栅极。当液晶显示器工作时,所述电源管理芯片14用于输出高电平的控制信号来控制所述栅极驱动芯片15产生栅极驱动电压,并将栅极驱动电压输出至所述TFT 16的栅极。

[0053] 本发明实施例中,在液晶显示器关机时,所述电压检测电路12检测TFT 16的漏极电压 V_d ,并根据所述漏极电压 V_d 的大小输出不同的检测信号至所述控制器11,所述控制器11根据不同的检测信号控制所述电压输出电路13产生不同的栅极开启电压;在液晶显示器关机时,所述电源管理芯片14输出低电平的控制信号XA0至所述电压输出电路13,并控制所述电压输出电路13输出所述栅极开启电压至所述栅极驱动芯片15,同时,所述电源管理芯片14还用于输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述栅极开启电压输出至所述TFT 16的栅极。实施本发明实施例中的用于消除液晶显示器关机残影的电路,可以在液晶显示器关机时根据TFT漏极电压情况的不同而以不同的栅极开启电压打开TFT,即,液晶显示器关机时可以根据不同的TFT漏极电压而以不同的栅极开

启电压打开TFT,以使不同的薄膜晶体管以不同的放电速度进行放电,可以使得所有的TFT的放电时间差别不大,不但有效地消除关机残影,还可防止现有技术中对所有TFT的栅极均加上相同的栅极开启电压而导致一些TFT的漏极端的放电电流过大烧坏TFT的问题。

[0054] 本发明中,电压检测电路12包括至少两个电压比较器,电压比较器的数量可以是但并不局限于2个、3个、4个、5个或者更多。可以理解的是,电压比较器的数量越多时,越是可以精确地根据所述TFT 16的漏极端电压选择不同的栅极开启电压来打开所述TFT 16,并以尽可能快的放电速度对TFT放电,同时又不会烧坏TFT。

[0055] 下述的本发明实施例中,仅以所述电压检测电路12中的比较器的数量为2个或3个为例进行介绍。

[0056] 请参阅图2,图2是本发明实施例公开的一种用于消除液晶显示器关机残影的电路的示意图。如图2所示,本实施例中所描述的用于消除液晶显示器关机残影的电路,包括控制器11、电压检测电路12、电压输出电路13、电源管理芯片14、栅极驱动芯片15和薄膜晶体管(Thin Film Transistor,TFT) 16。所述电压检测电路12包括至少两个电压比较器,所述至少两个电压比较器包括第一电压比较器U1、第二电压比较器U2和第三电压比较器U3。所述电压输出电路13包括第一与门A1、第二与门A2、第三与门A3、非门N1、第一开关管Q1、第二开关管Q2和第三开关管Q3,其中,所述第一开关管Q1、第二开关管Q2和第三开关管Q3均为N沟道增强型MOS管。

[0057] 所述TFT的漏极同时连接所述第一电压比较器U1的同相输入端、所述第二电压比较器U2的同相输入端和所述第三电压比较器U3的同相输入端;所述第一电压比较器U1的反相输入端连接第一参考电压VREF1,所述第二电压比较器U2的反相输入端连接第二参考电压VREF2,所述第三电压比较器U3的反相输入端连接第三参考电压VREF3,其中,所述第一参考电压VREF1大于所述第二参考电压VREF2,所述第二参考电压VREF2大于所述第三参考电压VREF3。

[0058] 所述第一电压比较器U1的输出端连接所述控制器11的第一输入端I1,所述第二电压比较器U2的输出端连接所述控制器11的第二输入端I2,所述第三电压比较器U3的输出端连接所述控制器11的第三输入端I3。

[0059] 所述控制器11的第一输出端O1连接所述第一与门A1的第一输入端,所述控制器11的第二输出端O2连接所述第二与门A2的第一输入端,所述控制器11的第三输出端O3连接所述第三与门A3的第一输入端。所述电源管理芯片14通过所述非门N1连接所述第一与门A1的第二输入端、所述第二与门A2的第二输入端和所述第三与门A3的第二输入端,即,所述电源管理芯片14连接至所述非门N1的输入端,所述第一与门A1的第二输入端、所述第二与门A2的第二输入端和所述第三与门A3的第二输入端均连接至所述非门N1的输出端。

[0060] 所述第一与门A1的输出端连接所述第一开关管Q1的栅极,所述第二与门A2的输出端连接所述第二开关管Q2的栅极,所述第三与门A3的输出端连接所述第三开关管Q3的栅极;所述第一开关管Q1的漏极连接第一栅极开启电压VGH1,所述第二开关管Q2的漏极连接第二栅极开启电压VGH2,所述第三开关管Q3的漏极连接第三栅极开启电压VGH3,其中,所述第一栅极开启电压VGH1大于所述第二栅极开启电压VGH2,所述第二栅极开启电压VGH2大于所述第三栅极开启电压VGH3;所述栅极驱动芯片15的第二输入端153连接所述第一开关管Q1的源极、所述第二开关管Q2的源极和所述第三开关管Q3的源极。

[0061] 所述栅极驱动芯片15的第一输入端151连接至所述电源管理芯片14及所述非门N1的输入端,所述栅极驱动芯片15的输出端连接所述TFT的栅极。

[0062] 电压比较器可对两个输入电压的大小进行比较,并根据比较结果输出高电平或低电平,具体为,当同相输入端(“+”输入端)的电压高于反相输入端(“-”输入端)的电压时,电压比较器输出高电平;当“+”输入端的电压低于“-”输入端的电压时,电压比较器输出低电平。与门(AND gate)是实现逻辑“乘”运算的电路,通常有两个或两个以上的输入端和一个输出端。只有当与门的所有输入端都是高电平时,该与门电路输出才是高电平,否则输出为低电平;非门(NOT gate)又称非电路、反相器,非门的输入端和输出端的电平状态总是反相的。即,当非门的输入端为高电平时,其输出端为低电平,当非门的输入端为低电平时,其输出端为高电平。

[0063] 本发明实施例中,所述电压检测电路12中的电压比较器用于检测所述TFT的漏极电压 V_d ,根据 V_d 的大小输出不同的检测信号至所述控制器11,所述控制器11根据不同的检测信号控制所述电压输出电路13产生不同的栅极开启电压;在液晶显示器关机时,所述电源管理芯片14用于输出低电平的控制信号XA0至所述电压输出电路13,并控制所述电压输出电路13输出所述栅极开启电压至所述栅极驱动芯片15,同时,所述电源管理芯片14还用于输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述栅极开启电压输出至所述TFT 16的栅极。

[0064] 在液晶显示器关机时,所述电源管理芯片14输出低电平的控制信号XA0,具体地:

[0065] (1) 当TFT的漏极电压 $V_d > V_{REF1}$ 时,由于 $V_{REF1} > V_{REF2} > V_{REF3}$,由上述电压比较器的工作原理可知,此时电压比较器U1、U2、U3均输出高电平,则所述控制器11控制所述控制器11的第一输出端01输出高电平信号,控制器11的第二输出端02、第三输出端03均输出低电平信号,即,第一与门A1的第一输入端为高电平信号,第二与门A2、第三与门A3的第一输入端均为低电平信号;在液晶显示器关机时,电源管理芯片14输出的低电平的控制信号XA0通过非门N1转变为高电平信号,并分别输入到第一与门A1的第二输入端、第二与门A2的第二输入端和第三与门A3的第二输入端,此时第一与门A1输出高电平信号,第二与门A2、第三与门A3均输出低电平信号;由于N沟道增强型MOS管的导通条件是栅极输入高电平信号,故,第一开关管Q1导通,第二开关管Q2、第三开关管Q3处于截止状态,电压输出电路13将第一开关管Q1连接的第一栅极开启电压 V_{GH1} 输出至所述栅极驱动芯片15的第二输入端153;电源管理芯片14输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述第一栅极开启电压 V_{GH1} 输出至所述TFT 16的栅极,以打开所述TFT 16进行放电。

[0066] (2) 当 $V_{REF1} > V_d > V_{REF2}$ 时,由于 $V_{REF1} > V_{REF2} > V_{REF3}$,此时电压比较器U1输出低电平,电压比较器U2、U3均输出高电平,则所述控制器11控制所述控制器11的第二输出端02输出高电平信号,控制器11的第一输出端01、第三输出端03均输出低电平信号,即,第二与门A2的第一输入端为高电平信号,第一与门A1、第三与门A3的第一输入端均为低电平信号;在液晶显示器关机时,电源管理芯片14输出的低电平的控制信号XA0通过非门N1转变为高电平信号,并分别输入到第一与门A1的第二输入端、第二与门A2的第二输入端和第三与门A3的第二输入端,此时第二与门A2输出高电平信号,第一与门A1、第三A3均输出低电平信号;由于当NMOS管栅极输入高电平信号时,NMOS管导通,故,第二开关管Q2导通,第一开关管Q1、第三开关管Q3处于截止状态,电压输出电路13将所述第二开关管Q2连接的第二栅极开启电

压VGH2输出至所述栅极驱动芯片15的第二输入端153;电源管理芯片14输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述第二栅极开启电压VGH2输出至所述TFT 16的栅极,以打开所述TFT 16进行放电,消除关机残影。

[0067] (3) 当 $V_{REF2} > V_d > V_{REF3}$ 时,由于 $V_{REF1} > V_{REF2} > V_{REF3}$,由电压比较器的工作原理可知,此时电压比较器U1、U2均输出低电平,电压比较器U3输出高电平,则所述控制器11控制所述控制器11的第三输出端O3输出高电平信号;控制器11的第一输出端O1、第二输出端O2均输出低电平信号,即,第三与门A3的第一输入端为高电平信号,第一与门A1、第二与门A2的第一输入端均为低电平信号;在液晶显示器关机时,电源管理芯片14输出的低电平的控制信号XA0通过非门N1转变为高电平信号,并分别输入到第一与门A1的第二输入端、第二与门A2的第二输入端和第三与门A3的第二输入端,此时第三与门A3输出高电平信号,第一与门A1、第二与门A2均输出低电平信号;由于N沟道增强型MOS管的导通条件是栅极输入高电平信号,故,第三开关管Q3导通,第一开关管Q1、第二开关管Q2处于截止状态,电压输出电路13将第三开关管Q3连接的第三栅极开启电压VGH3输出至所述栅极驱动芯片15的第二输入端153;电源管理芯片14输出低电平的控制信号XA0控制所述栅极驱动芯片15将所述第三栅极开启电压VGH3输出至所述TFT 16的栅极,以打开所述TFT 16进行放电,消除关机残影。

[0068] 如本发明所述的, $V_{REF1} > V_{REF2} > V_{REF3}$, $V_{GH1} > V_{GH2} > V_{GH3} \geq V_{th}$,其中, V_{th} 为TFT的栅极开启电压阈值。在关机时,TFT的源极电压 V_s 为0V,TFT的栅极开启电压阈值为 V_{th} ,在液晶显示器关机时,可在TFT的栅极上加上了不同的栅极开启电压VGH来打开TFF。

[0069] 放电时间=放电电量/放电速度,其中,放电电量=漏极电压*储存电容,漏极电压越高,则放电电量越大,相应地对漏极电压较高的TFT的放电速度也应该较快,对漏极电压稍低的TFT,其放电速度要求稍慢,如此才可以使得所有的TFT的放电时间相差不大,以便于消除关机残影。举例来说,用 V_{gs} 来表示TFF的栅极、源极之间的电压,用 V_{ds} 来表示TFF的漏极、源极之间的电压,若 $V_{th}=2V$, $V_{REF1}=5V$, $V_{REF2}=3V$, $V_{REF3}=1V$,设置 $V_{GH1}=6V$, $V_{GH2}=5V$, $V_{GH3}=4V$,请参阅表1, V_{ds} 越大,漏极端的存储电荷越多,由于 $(V_{gs}-V_{th})$ (即 $V_{GH}-V_{th}$)越大,漏极端的放电速度就会越快,针对不同的 V_{ds} ,设置不同的 V_{gs} (即VGH);若 V_d 在5V以上,选择以栅极开启电压 $V_{GH1}=6V$ 来打开TFT进行放电(此时,TFT的源极电压 V_s 为0V,TFT的栅极电压 $V_g=V_{GH1}=6V$, $V_{gs}=6V$,大于TFT开启电压 V_{th}),此时放电速度较快;当 V_{ds} 为1~3V时,选择以栅极开启电压 $V_{GH2}=5V$ 来打开TFT进行放电,此时放电速度适中;当 V_{ds} 为1~3V时,选择以栅极开启电压 $V_{GH3}=4V$ 来打开TFT进行放电,此时放电速度较慢。实施本发明实施例,可以根据漏极电压 V_d 的不同,设置不同的栅极开启电压VGH,以使漏极电压 V_d 不同的TFT以不同的放电速度进行放电,可以使得所有的TFT的放电时间差别不大,不但可以有效地改善关机残影,还可防止现有技术中对所有TFT的栅极均加上相同的栅极开启电压而导致一些TFT的漏极端的放电电流过大而烧坏TFT的现象。

[0070] 表1

[0071]

V_d	V_s	V_{ds}	V_{REF}	VGH	V_{th}	$V_{GH}-V_{th}$
5V以上	0V	5V以上	5	6V	2V	4V
3~5V	0V	3~5V	3	5V	2V	3V
1~3V	0V	1~3V	1	4V	2V	2V

[0072] 在图2所描述的电路中,在液晶显示器关机时,当 $V_d > V_{REF1}$ 时,使TFT的漏极端以 V_{GH1} 的栅极开启电压打开TFT进行放电,当 $V_{REF1} > V_d > V_{REF2}$ 时,使TFT的漏极端以 V_{GH2} 的栅极开启电压打开TFT进行放电,当 $V_{REF2} > V_d > V_{REF3}$ 时,使TFT的漏极端以 V_{GH3} 的栅极开启电压打开TFT进行放电,即根据TFT漏极电压 V_d 的大小,而使TFT以尽可能快的放电速度进行放电来消除关机残影现象,同时又不会由于漏极端放电电流过大导致TFT烧坏。在对于有许多TFT组成的液晶显示器中,实施本发明实施例中的用于消除液晶显示器关机残影的电路,可以在液晶显示器关机时根据一些TFT漏极电压情况的不同而以不同的栅极开启电压打开TFT,以使不同TFT以不同的放电速度进行放电,可以使得所有的TFT的放电时间差别不大,不但有效地消除关机残影,还可防止现有技术中对所有TFT的栅极均加上相同的栅极开启电压而导致一些TFT的漏极端的放电电流过大而烧坏TFT的情况。

[0073] 此外,本实施例中,电源管理芯片14通过一个共同的非门N1连接所述第一与门A1的第二输入端、所述第二与门A2的第二输入端和所述第三与门A3的第二输入端。作为本发明实施例的另外一种实施可能,也可以将电源管理芯片14各通过一个非门连接所述第一与门A1的第二输入端、所述第二与门A2的第二输入端和所述第三与门A3的第二输入端,即在每个与门的第二输入端各设置一非门来与电源管理芯片相连接。

[0074] 请参阅图3,图3是本发明实施例公开的另一种用于消除液晶显示器关机残影的电路的示意图。如图3所示,本实施例中所描述的用于消除液晶显示器关机残影的电路,包括控制器11、电压检测电路12、电压输出电路13、电源管理芯片14、栅极驱动芯片15和薄膜晶体管(Thin Film Transistor, TFT) 16。所述电压检测电路12包括至少两个电压比较器,所述至少两个电压比较器包括第一电压比较器U1、第二电压比较器U2和第三电压比较器U3。所述电压输出电路13包括第一与门A1、第二与门A2、第三与门A3、第一非门N1、第二非门N2、第三非门N3、第四非门N4、第一开关管Q1、第二开关管Q2和第三开关管Q3,其中,所述第一开关管Q1、第二开关管Q2和第三开关管Q3均为P沟道增强型MOS管。

[0075] 所述TFT的漏极同时连接所述第一电压比较器U1的同相输入端、所述第二电压比较器U2的同相输入端和所述第三电压比较器U3的同相输入端;所述第一电压比较器U1的反相输入端连接第一参考电压 V_{REF1} ,所述第二电压比较器U2的反相输入端连接第二参考电压 V_{REF2} ,所述第三电压比较器U3的反相输入端连接第三参考电压 V_{REF3} ,其中,所述第一参考电压 V_{REF1} 大于所述第二参考电压 V_{REF2} ,所述第二参考电压 V_{REF2} 大于所述第三参考电压 V_{REF3} 。

[0076] 所述第一电压比较器U1的输出端连接所述控制器11的第一输入端I1,所述第二电压比较器U2的输出端连接所述控制器11的第二输入端I2,所述第三电压比较器U3的输出端连接所述控制器11的第三输入端I3。

[0077] 所述控制器11的第一输出端O1连接至所述第一非门N1的输入端,所述第一非门N1的输出端连接至所述第一与门A1的第一输入端;所述控制器11的第二输出端O2连接至所述第二非门N2的输入端,所述第二非门N2的输出端连接至所述第二与门A2的第一输入端;所述控制器11的第三输出端O3连接至所述第三非门N3的输入端,所述第三非门N3的输出端连接至所述第三与门A3的第一输入端。所述电源管理芯片14通过所述第四非门N4连接所述第一与门A1的第二输入端、所述第二与门A2的第二输入端和所述第三与门A3的第二输入端,即,所述电源管理芯片14连接至所述第四非门N4的输入端,所述第一与门A1的第二输入端、

所述第二与门A2的第二输入端和所述第三与门A3的第二输入端均连接至所述第四非门N4的输出端。

[0078] 所述第一与门A1的输出端连接所述第一开关管Q1的栅极,所述第二与门A2的输出端连接所述第二开关管Q2的栅极,所述第三与门A3的输出端连接所述第三开关管Q3的栅极;所述第一开关管Q1的漏极连接第一栅极开启电压VGH1,所述第二开关管Q2的漏极连接第二栅极开启电压VGH2,所述第三开关管Q3的漏极连接第三栅极开启电压VGH3,其中,所述第一栅极开启电压VGH1大于所述第二栅极开启电压VGH2,所述第二栅极开启电压VGH2大于所述第三栅极开启电压VGH3;所述栅极驱动芯片15的第二输入端153连接所述第一开关管Q1的源极、所述第二开关管Q2的源极和所述第三开关管Q3的源极;

[0079] 所述栅极驱动芯片15的第一输入端151连接至所述电源管理芯片14及所述第四非门N4的输入端,所述栅极驱动芯片15的输出端连接所述TFT的栅极。

[0080] 本发明实施例中,所述电压检测电路12中的各个电压比较器用于检测所述TFT的漏极电压Vd,根据Vd的大小输出不同的检测信号至所述控制器11,所述控制器11根据不同的检测信号控制所述电压输出电路13产生不同的栅极开启电压;在液晶显示器关机时,所述电源管理芯片14输出低电平的控制信号XA0至所述电压输出电路13,并控制所述电压输出电路13输出所述栅极开启电压至所述栅极驱动芯片15;所述电源管理芯片14还用于输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述栅极开启电压输出至所述TFT 16的栅极。

[0081] 在液晶显示器关机时,所述电源管理芯片14输出低电平的控制信号XA0,具体地:

[0082] (1) 当TFT的漏极电压 $V_d > V_{REF1}$ 时,由于 $V_{REF1} > V_{REF2} > V_{REF3}$,由上述电压比较器的工作原理可知,此时电压比较器U1、U2、U3均输出高电平,则所述控制器11控制所述控制器11的第一输出端O1输出高电平信号并通过第一非门N1转变为低电平信号再输入到第一与门A1的第一输入端,而控制器11的第二输出端O2输出低电平信号并通过第二非门N2转变为高电平信号再输入到第二与门A2的第一输入端,控制器11的第三输出端O3输出低电平信号并通过第三非门N3转变为高电平信号再输入到第三与门A3的第一输入端,即,第一与门A1的第一输入端为低电平信号,第二与门A2、第三与门A3的第一输入端均为高电平信号;在液晶显示器关机时,电源管理芯片14输出的低电平的控制信号XA0通过所述第四非门N4转变为高电平信号,并分别输入到第一与门A1的第二输入端、第二与门A2的第二输入端和第三与门A3的第二输入端,此时第一与门A1输出低电平信号,第二与门A2、第三与门A3均输出高电平信号;由于P沟道增强型MOS管的导通条件是栅极输入低电平信号,故,第一开关管Q1导通,第二开关管Q2、第三开关管Q3处于截止状态,电压输出电路13将所述第一开关管Q1连接的第一栅极开启电压VGH1输出至所述栅极驱动芯片15的第二输入端153;电源管理芯片14输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述第一栅极开启电压VGH1输出至所述TFT 16的栅极,以打开所述TFT16进行放电。

[0083] (2) 当 $V_{REF1} > V_d > V_{REF2}$ 时,由于 $V_{REF1} > V_{REF2} > V_{REF3}$,此时电压比较器U1输出低电平,电压比较器U2、U3均输出高电平,即控制器11的第一输入端I1输入低电平,其第二输入端I2、第三输入端I3均输出高电平,则所述控制器11控制所述控制器11的第二输出端O2输出高电平信号并通过第二非门N2转变为低电平信号再输入到第二与门A2的第一输入端,而控制器11的第一输出端O1输出低电平信号并通过第一非门N1转变为高电平信号再输入到

第一与门A1的第一输入端,控制器11的第三输出端O3输出低电平信号并通过第三非门N3转变为高电平信号再输入到第三与门A3的第一输入端,即,第二与门A2的第一输入端为低电平信号,第一与门A1、第三与门A3的第一输入端均为高电平信号;在液晶显示器关机时,电源管理芯片14输出的低电平的控制信号XA0通过所述第四非门N4转变为高电平信号,并分别输入到第一与门A1的第二输入端、第二与门A2的第二输入端和第三与门A3的第二输入端,此时第二与门A2输出低电平信号,第一与门A1、第三与门A3均输出高电平信号;由于P沟道增强型MOS管的导通条件是栅极输入低电平信号,故,第二开关管Q2导通,第一开关管Q1、第三开关管Q3处于截止状态,电压输出电路13将第二开关管Q2连接的所述第二栅极开启电压VGH2输出至所述栅极驱动芯片15的第二输入端153;电源管理芯片14输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述第二栅极开启电压VGH2输出至所述TFT 16的栅极,以打开所述TFT16进行放电,消除关机残影。

[0084] (3) 当 $V_{REF2} > V_d > V_{REF3}$ 时,由于 $V_{REF1} > V_{REF2} > V_{REF3}$,此时电压比较器U1、U2均输出低电平,电压比较器U3输出高电平,即控制器11的第一输入端I1、第二输入端I2均输入低电平,其第三输入端I3均输出高电平,则所述控制器11控制所述控制器11的第三输出端O3输出高电平信号并通过第三非门N3转变为低电平信号再输入到第三与门A3的第一输入端,而控制器11的第一输出端O1输出低电平信号并通过第一非门N1转变为高电平信号再输入到第一与门A1的第一输入端,控制器11的第二输出端O2输出低电平信号并通过第二非门N2转变为高电平信号再输入到第二与门A2的第一输入端,即,第三与门A3的第一输入端为低电平信号,第一与门A1、第二与门A2的第一输入端均为高电平信号;在液晶显示器关机时,电源管理芯片14输出的低电平的控制信号XA0通过所述第四非门N4转变为高电平信号,并分别输入到第一与门A1的第二输入端、第二与门A2的第二输入端和第三与门A3的第二输入端,此时第三与门A3输出低电平信号,第一与门A1、第二与门A2均输出高电平信号;由于P沟道增强型MOS管的导通条件是栅极输入低电平信号,故,第三开关管Q3导通,第一开关管Q1、第二开关管Q2处于截止状态,电压输出电路13将所述第三开关管Q3连接的第三栅极开启电压VGH3输出至所述栅极驱动芯片15的第二输入端153;电源管理芯片14输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述第三栅极开启电压VGH3输出至所述TFT 16的栅极,以打开所述TFT16进行放电,消除关机残影。

[0085] 在图3所描述的电路中,在液晶显示器关机时,所述电压检测电路12检测TFT16的漏极电压 V_d ,并根据 V_d 的大小输出不同的检测信号至所述控制器11,所述控制器11根据不同的检测信号控制所述电压输出电路13产生不同的栅极开启电压;在液晶显示器关机时,所述电源管理芯片14输出低电平的控制信号XA0至所述电压输出电路13,并控制所述电压输出电路13输出所述栅极开启电压至所述栅极驱动芯片15,同时,所述电源管理芯片14还用于输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述栅极开启电压输出至所述TFT 16的栅极。即当 $V_d > V_{REF1}$ 时,使TFT的漏极端以VGH1的栅极开启电压进行放电,当 $V_{REF1} > V_d > V_{REF2}$ 时,使TFT的漏极端以VGH2的栅极开启电压进行放电,当 $V_{REF2} > V_d > V_{REF3}$ 时,使TFT的漏极端以VGH3的栅极开启电压进行放电,即根据TFT漏极电压 V_d 的大小,而使TFT以尽可能快的放电速度进行放电来消除关机残影现象,同时又不会由于漏极端放电电流过大导致TFT烧坏。在对于有许多TFT组成的液晶显示器中,实施本发明实施例中的用于消除液晶显示器关机残影的电路,可以在液晶显示器关机时根据一些TFT漏

极电压情况的不同而以不同的栅极开启电压打开TFT,以使不同的TFT以不同的放电速度进行放电,可以使得所有的TFT的放电时间差别不大,不但可以有效地消除关机残影,还可防止现有技术中对所有TFT的栅极均加上相同的栅极开启电压而导致一些TFT的漏极端的放电电流过大使TFT烧坏的情况。

[0086] 请参阅图4,图4是本发明实施例公开的另一种用于消除液晶显示器关机残影的电路的示意图。如图4所示,本实施例中所描述的用于消除液晶显示器关机残影的电路,包括控制器11、电压检测电路12、电压输出电路13、电源管理芯片14、栅极驱动芯片15和薄膜晶体管(Thin Film Transistor,TFT)16,所述电压检测电路12包括至少两个电压比较器,所述至少两个电压比较器包括第一电压比较器U1和第二电压比较器U2,所述电压输出电路13包括第一与门A1、第二与门A2、非门N1、第一开关管Q1和第二开关管Q2,其中,所述第一开关管Q1、第二开关管Q2均为N沟道增强型MOS管。

[0087] 所述TFT的漏极同时连接所述第一电压比较器U1的同相输入端和所述第二电压比较器U2的同相输入端;所述第一电压比较器U1的反相输入端连接第一参考电压VREF1,所述第二电压比较器U2的反相输入端连接第二参考电压VREF2,其中,所述第一参考电压VREF1大于所述第二参考电压VREF2。所述第一电压比较器U1的输出端连接所述控制器11的第一输入端I1,所述第二电压比较器U2的输出端连接所述控制器11的第二输入端I2。

[0088] 所述控制器11的第一输出端O1连接所述第一与门A1的第一输入端,所述控制器11的第二输出端O2连接所述第二与门A2的第一输入端。所述电源管理芯片14通过所述非门N1连接所述第一与门A1的第二输入端和所述第二与门A2的第二输入端,即,所述电源管理芯片14的控制端连接至所述非门N1的输入端,所述第一与门A1的第二输入端和所述第二与门A2的第二输入端连接至所述非门N1的输出端。

[0089] 所述第一与门A1的输出端连接所述第一开关管Q1的栅极,所述第二与门A2的输出端连接所述第二开关管Q2的栅极;所述第一开关管Q1的漏极连接第一栅极开启电压VGH1,所述第二开关管Q2的漏极连接第二栅极开启电压VGH2,其中,所述第一栅极开启电压VGH1大于所述第二栅极开启电压VGH2;所述栅极驱动芯片15的第二输入端153连接所述第一开关管Q1的源极和所述第二开关管Q2的源极;

[0090] 所述栅极驱动芯片15的第一输入端151连接至所述电源管理芯片14及所述非门N1的输入端,所述栅极驱动芯片15的输出端连接所述TFT的栅极。

[0091] 本发明实施例中,所述电压检测电路12中的电压比较器用于检测所述TFT的漏极电压Vd,根据Vd的大小输出不同的检测信号至所述控制器11,所述控制器11根据不同的检测信号控制所述电压输出电路13产生不同的栅极开启电压;在液晶显示器关机时,所述电源管理芯片14用于输出低电平的控制信号XA0至所述电压输出电路13,并控制所述电压输出电路13输出所述栅极开启电压至所述栅极驱动芯片15,所述电源管理芯片14还用于输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述栅极开启电压输出至所述TFT 16的栅极。

[0092] 在液晶显示器关机时,所述电源管理芯片14输出低电平的控制信号XA0,具体地:

[0093] (1) 当TFT的漏极电压 $V_d > V_{REF1}$ 时,由于 $V_{REF1} > V_{REF2}$,由上述电压比较器的工作原理可知,此时电压比较器U1、U2均输出高电平,即控制器11的第一输入端I1、第二输入端I2均输入高电平信号,则所述控制器11控制所述控制器11的第一输出端O1输出高电平信号,

控制器11的第二输出端02输出低电平信号,此时,第一与门A1的第一输入端为高电平信号,第二与门A2的第一输入端为低电平信号;

[0094] 在液晶显示器关机时,电源管理芯片14输出的低电平的控制信号XA0通过非门N1转变为高电平信号,并分别输入到第一与门A1的第二输入端和第二与门A2的第二输入端,此时第一与门A1输出高电平信号,第二与门A2输出低电平信号;由于N沟道增强型MOS管的导通条件是栅极输入高电平信号,故,第一开关管Q1导通,第二开关管Q2处于截止状态,电压输出电路13将第一开关管Q1连接的第一栅极开启电压VGH1输出至所述栅极驱动芯片15的第二输入端153;电源管理芯片14输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述第一栅极开启电压VGH1输出至所述TFT 16的栅极,以打开所述TFT16进行放电。

[0095] (2) 当 $V_{REF1} > V_d > V_{REF2}$ 时,由于 $V_{REF1} > V_{REF2}$,此时电压比较器U1输出低电平,电压比较器U2输出高电平,则所述控制器11控制所述控制器11的第二输出端02输出高电平信号,控制器11的第一输出端01输出低电平信号,此时,第二与门A2的第一输入端为高电平信号,第一与门A1的第一输入端为低电平信号;在液晶显示器关机时,电源管理芯片14输出的低电平的控制信号XA0通过非门N1转变为高电平信号,并分别输入到第一与门A1的第二输入端和第二与门A2的第二输入端,此时第二与门A2输出高电平信号,第一与门A1均输出低电平信号;由于N沟道增强型MOS管的导通条件是栅极输入高电平信号,故,第二开关管Q2导通,第一开关管Q1处于截止状态,电压输出电路13将所述第二开关管Q2连接的第二栅极开启电压VGH2输出至所述栅极驱动芯片15的第二输入端153;电源管理芯片14输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述第二栅极开启电压VGH2输出至所述TFT 16的栅极,以打开所述TFT16进行放电,消除关机残影。

[0096] 在图4所描述的电路中,在液晶显示器关机时,当 $V_d > V_{REF1}$ 时,使TFT的漏极端以VGH1的栅极开启电压进行放电,当 $V_{REF1} > V_d > V_{REF2}$ 时,使TFT的漏极端以VGH2的发电电压进行放电,即根据TFT漏极电压 V_d 的大小,而使TFT以尽可能快的放电速度进行放电来消除关机残影现象,同时又不会由于漏极端放电电流过大导致TFT烧坏。在对于有许多TFT组成的液晶显示器中,实施本发明实施例中的用于消除液晶显示器关机残影的电路,可以在液晶显示器关机时根据一些TFT漏极电压情况的不同而以不同的栅极开启电压打开TFT,以使不同的TFT以不同的放电速度进行放电,可以使得所有的TFT的放电时间差别不大,不但可以有效消除关机残影,还可防止现有技术中对所有TFT的栅极均加上相同的栅极开启电压而导致一些TFT的漏极端的放电电流过大而烧坏TFT的情况。

[0097] 请参阅图5,图5是本发明实施例公开的另一种用于消除液晶显示器关机残影的电路的示意图。如图5所示,本实施例中所描述的用于消除液晶显示器关机残影的电路及液晶显示器,包括控制器11、电压检测电路12、电压输出电路13、电源管理芯片14、栅极驱动芯片15和薄膜晶体管(Thin Film Transistor, TFT) 16。所述电压检测电路12包括至少两个电压比较器,所述至少两个电压比较器包括第一电压比较器U1和第二电压比较器U2。所述电压输出电路13包括第一与门A1、第二与门A2、第一非门N1、第二非门N2、第三非门N3、第一开关管Q1和第二开关管Q2,其中,所述第一开关管Q1和第二开关管Q2均为P沟道增强型MOS管。

[0098] 所述TFT的漏极同时连接所述第一电压比较器U1的同相输入端和所述第二电压比较器U2的同相输入端;所述第一电压比较器U1的反相输入端连接第一参考电压 V_{REF1} ,所述

第二电压比较器U2的反相输入端连接第二参考电压VREF2,其中,所述第一参考电压VREF1大于所述第二参考电压VREF2。所述第一电压比较器U1的输出端连接所述控制器11的第一输入端,所述第二电压比较器U2的输出端连接所述控制器11的第二输入端。

[0099] 所述控制器的第一输出端01连接至所述第一非门N1的输入端,所述第一非门N1的输出端连接至所述第一与门A1的第一输入端;所述控制器的第二输出端02连接至所述第二非门N2的输入端,所述第二非门N2的输出端连接至所述第二与门A2的第一输入端。所述电源管理芯片14通过所述第三非门N3连接所述第一与门A1的第二输入端和所述第二与门A2的第二输入端,即,所述电源管理芯片14的控制端连接至所述第三非门N3的输入端,所述第一与门A1的第二输入端和所述第二与门A2的第二输入端连接至所述第三非门N3的输出端。

[0100] 所述第一与门A1的输出端连接所述第一开关管Q1的栅极,所述第二与门A2的输出端连接所述第二开关管Q2的栅极;所述第一开关管Q1的漏极连接第一栅极开启电压VGH1,所述第二开关管Q2的漏极连接第二栅极开启电压VGH2,其中,所述第一栅极开启电压VGH1大于所述第二栅极开启电压VGH2;所述栅极驱动芯片15的第二输入端153连接所述第一开关管Q1的源极和所述第二开关管Q2的源极;所述电源管理芯片14连接所述栅极驱动芯片15的第一输入端,即,所述栅极驱动芯片15的第一输入端151连接至所述电源管理芯片14及所述第三非门N3的输入端;所述栅极驱动芯片15的输出端连接所述TFT的栅极。

[0101] 本发明实施例中,所述电压检测电路12中的电压比较器用于检测所述TFT的漏极电压Vd,根据所述漏极电压Vd的大小输出不同的检测信号至所述控制器11,所述控制器11根据不同的检测信号控制所述电压输出电路13产生不同的栅极开启电压;在液晶显示器关机时,所述电源管理芯片14用于输出低电平的控制信号XA0至所述电压输出电路13,并控制所述电压输出电路13输出所述栅极开启电压至所述栅极驱动芯片15;所述电源管理芯片14还用于输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述栅极开启电压输出至所述TFT 16的栅极。

[0102] 在液晶显示器关机时,所述电源管理芯片14输出低电平的控制信号XA0,具体地:

[0103] (1) 当TFT的漏极电压 $V_d > V_{REF1}$ 时,由于 $V_{REF1} > V_{REF2}$,由上述电压比较器的工作原理可知,此时电压比较器U1、U2均输出高电平,即控制器11的第一输入端I1、第二输入端I2均输入高电平信号,则所述控制器11控制所述控制器的第一输出端01输出高电平信号并通过第一非门N1转变为低电平信号再输入到所述第一与门A1的第一输入端,控制器的第二输出端02输出低电平信号并通过第二非门N2转变为高电平信号再输入到第二与门A2的第一输入端,即,第一与门A1的第一输入端为低电平信号,第二与门A2的第一输入端为高电平信号;

[0104] 在液晶显示器关机时,电源管理芯片14输出的低电平的控制信号XA0通过所述第三非门N3转变为高电平信号,并分别输入到第一与门A1的第二输入端、第二与门A2的第二输入端和第三与门A3的第二输入端,此时第一与门A1输出低电平信号,第二与门A2输出高电平信号;由于P沟道增强型MOS管的导通条件是栅极输入低电平信号,故,第一开关管Q1导通,第二开关管Q2处于截止状态,电压输出电路13将所述第一开关管Q1连接的第一栅极开启电压VGH1输出至所述栅极驱动芯片15的第二输入端153;电源管理芯片14输出低电平的控制信号XA0至栅极驱动芯片15,并控制所述栅极驱动芯片15将所述第一栅极开启电压VGH1输出至所述TFT 16的栅极,以打开所述TFT16进行放电。

[0105] (2) 当 $V_{REF1} > V_d > V_{REF2}$ 时, 由于 $V_{REF1} > V_{REF2}$, 此时电压比较器 U1 输出低电平, 电压比较器 U2 输出高电平, 即控制器 11 的第一输入端 I1 输入低电平, 其第二输入端 I2 输出高电平, 则所述控制器 11 控制所述控制器 11 的第二输出端 O2 输出高电平信号并通过第二非门 N2 转变为低电平信号再输入到第二与门 A2 的第一输入端, 控制器 11 的第一输出端 O1 输出低电平信号并通过第一非门 N1 转变为高电平信号再输入到第一与门 A1 的第一输入端, 即, 第二与门 A2 的第一输入端为低电平信号, 第一与门 A1 的第一输入端为高电平信号; 在液晶显示器关机时, 电源管理芯片 14 输出的低电平的制信号 XA0 通过所述第三非门 N3 转变为高电平信号, 并分别输入到第一与门 A1 的第二输入端和第二与门 A2 的第二输入端, 此时第二与门 A2 输出低电平信号, 第一与门 A1 输出高电平信号; 由于 P 沟道增强型 MOS 管的导通条件是栅极输入低电平信号, 故, 第二开关管 Q2 导通, 第一开关管 Q1 处于截止状态, 电压输出电路 13 将第二开关管 Q2 连接的所述第二栅极开启电压 V_{GH2} 输出至所述栅极驱动芯片 15 的第二输入端 153; 电源管理芯片 14 输出低电平的制信号 XA0 至栅极驱动芯片 15, 并控制所述栅极驱动芯片 15 将所述第二栅极开启电压 V_{GH2} 输出至所述 TFT 16 的栅极, 以打开所述 TFT 16 进行放电, 消除关机残影。

[0106] 在图 5 所描述的电路中, 在液晶显示器关机时, 当 $V_d > V_{REF1}$ 时, 使 TFT 的漏极端以 V_{GH1} 的栅极开启电压进行放电, 当 $V_{REF1} > V_d > V_{REF2}$ 时, 使 TFT 的漏极端以 V_{GH2} 的发电电压进行放电, 即根据 TFT 漏极电压 V_d 的大小, 而使 TFT 以尽可能快的放电速度进行放电来消除关机残影现象, 同时又不会由于漏极端放电电流过大导致 TFT 烧坏。在对于有许多 TFT 组成的液晶显示器中, 实施本发明实施例中的用于消除液晶显示器关机残影的电路, 可以在液晶显示器关机时根据一些 TFT 漏极电压情况的不同而以不同的栅极开启电压打开 TFT, 以使不同的 TFT 以不同的放电速度进行放电, 可以使得所有的 TFT 的放电时间差别不大, 不但可以有效地消除关机残影, 还可防止现有技术中对所有 TFT 的栅极均加上相同的栅极开启电压而导致一些 TFT 的漏极端的放电电流过大使 TFT 烧坏。

[0107] 本发明还提供了一种应用包括上述图 1-图 5 中任一图所示的用于消除液晶显示器关机残影的电路的液晶显示器。请参看上述对图 1-图 5 所示的电路的描述, 在此不再赘述。

[0108] 以上对本发明实施例所提供的用于消除液晶显示器关机残影的电路及液晶显示器进行了详细介绍, 本文中应用了具体个例对本发明的原理及实施方式进行了阐述, 以上实施例的说明只是用于帮助理解本发明的方法及其核心思想; 同时, 对于本领域的一般技术人员, 依据本发明的思想, 在具体实施方式及应用范围上均会有改变之处, 综上所述, 本说明书内容不应理解为对本发明的限制。

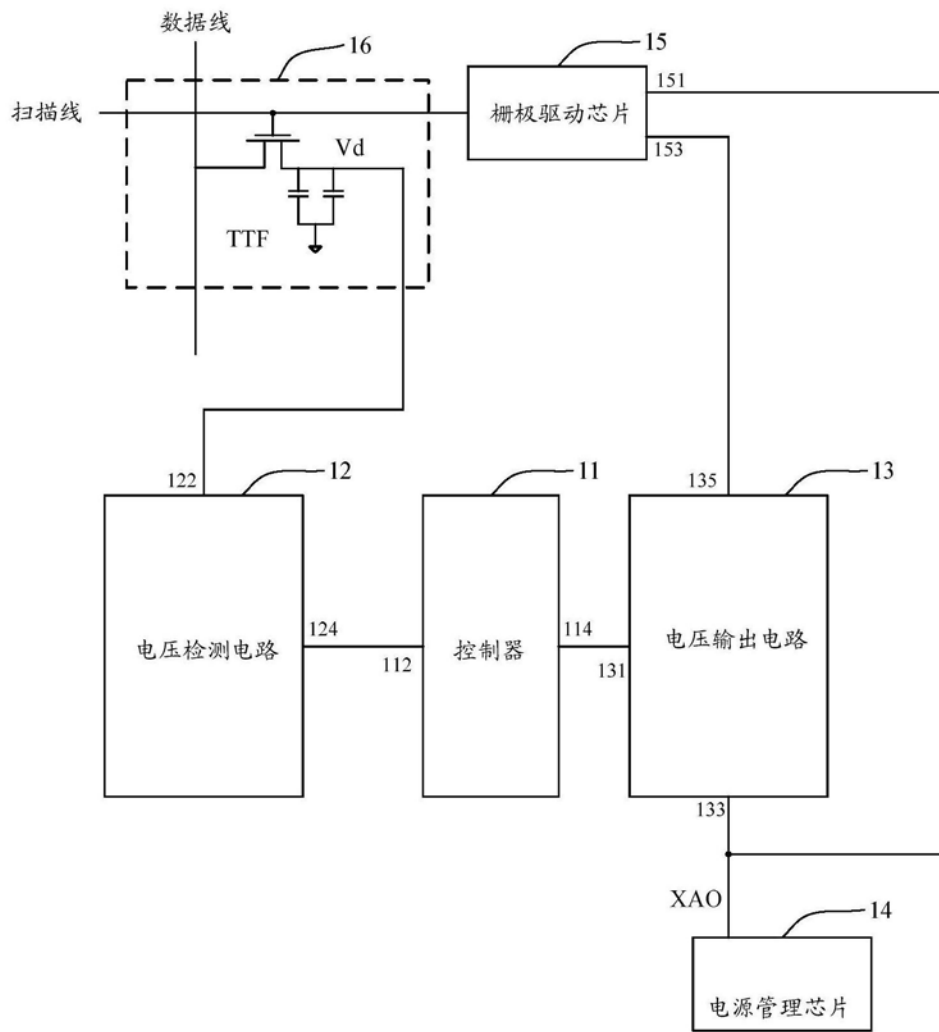


图1

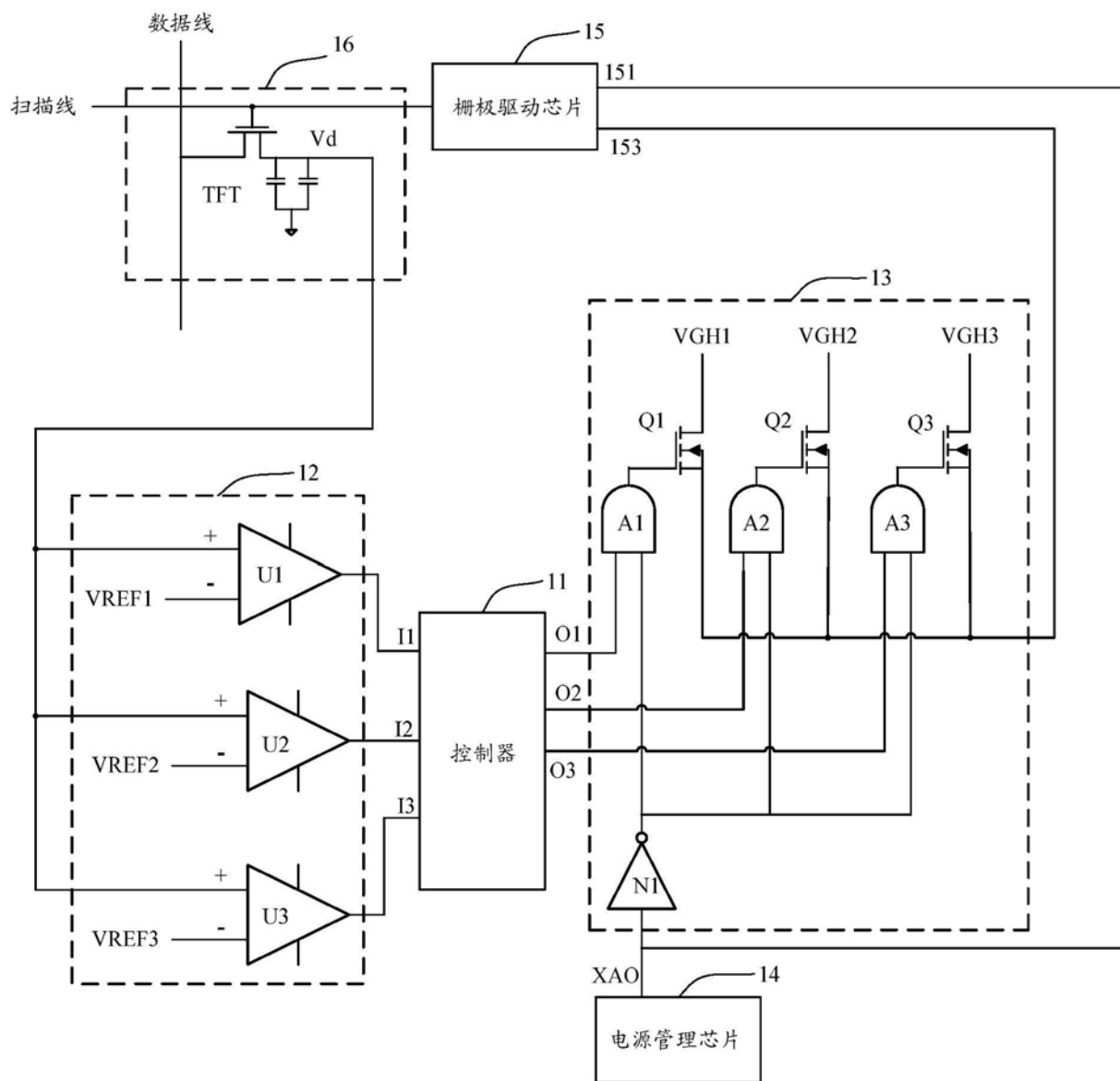


图2

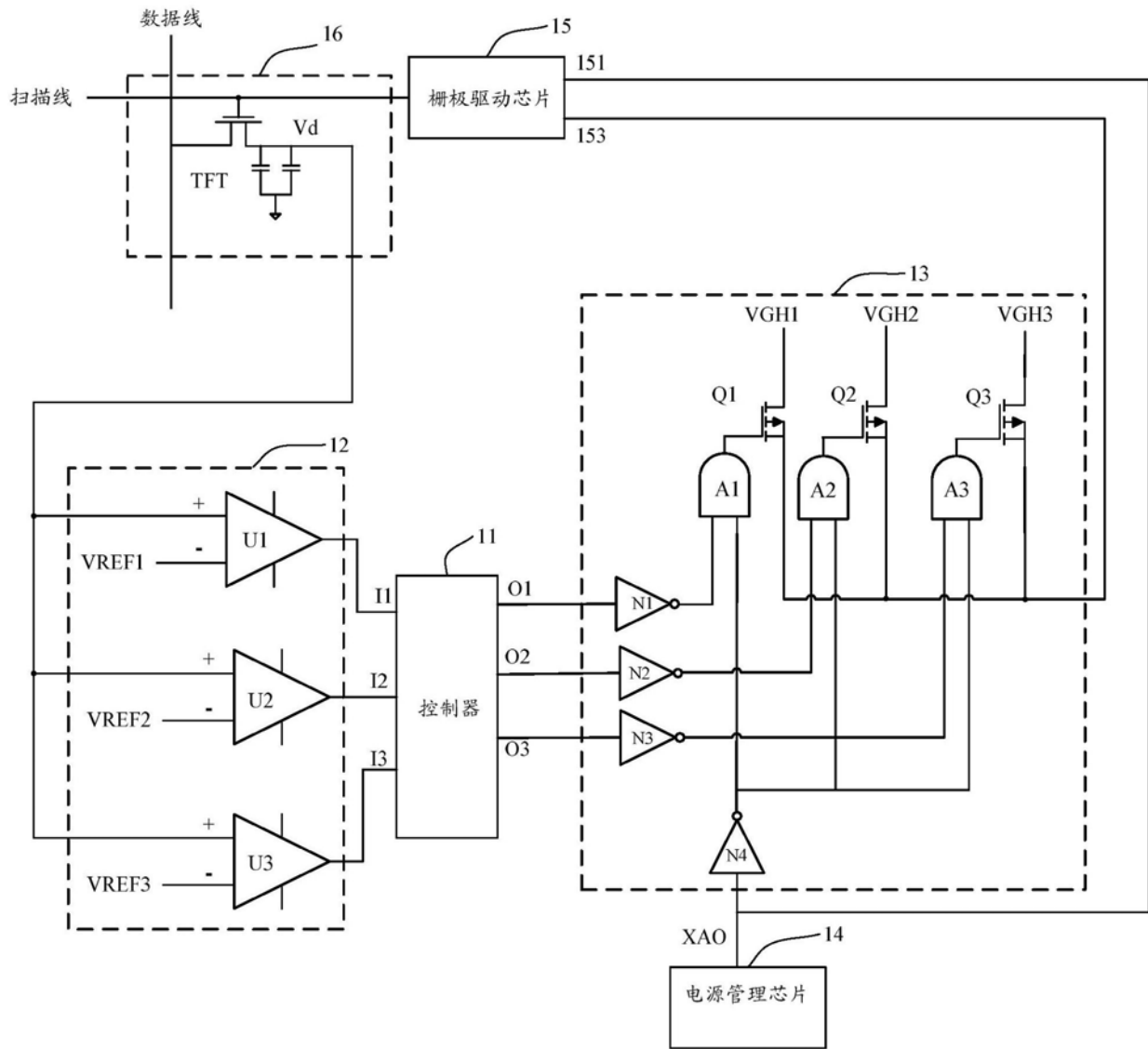


图3

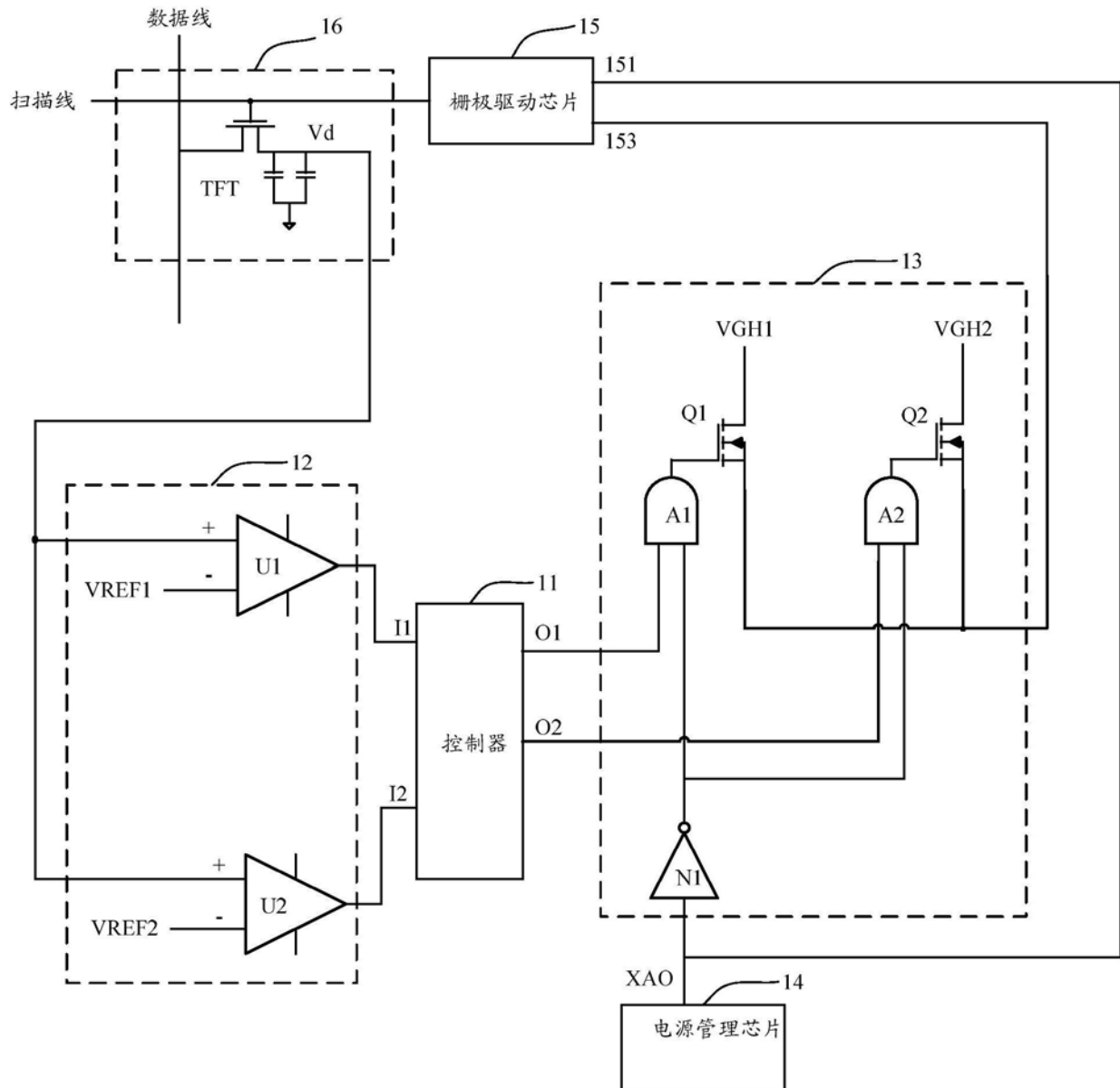


图4

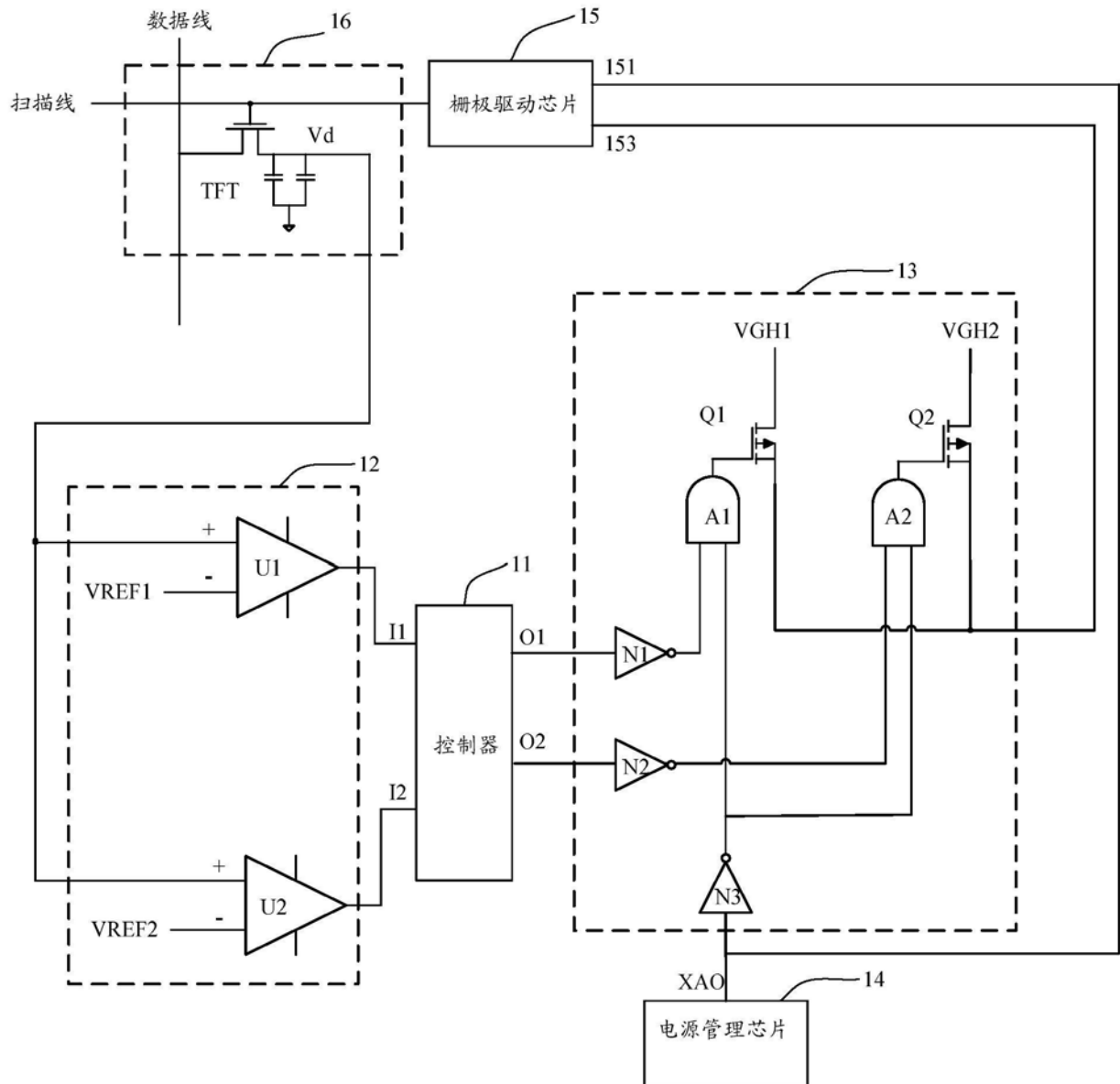


图5

Figure 1 is a block diagram of the system architecture. It includes a data line (数据线) connected to a gate driving chip (栅极驱动芯片 15) and a TFT. The gate driving chip (15) is connected to a voltage detection circuit (12) via pin 151 and to a voltage output circuit (13) via pin 153. The voltage detection circuit (12) is connected to a controller (11) via pin 122 and to the voltage output circuit (13) via pin 124. The controller (11) is connected to the voltage output circuit (13) via pin 114 and to the power management chip (14) via pin 131. The voltage output circuit (13) is connected to the power management chip (14) via pin 133. The power management chip (14) is connected to the voltage output circuit (13) via pin 135. The TFT is connected to the gate driving chip (15) via pin 16 and to the voltage detection circuit (12) via pin 12. The TFT is also connected to a Vd source.