



(12) 发明专利申请

(10) 申请公布号 CN 104238207 A

(43) 申请公布日 2014. 12. 24

(21) 申请号 201410418430. 5

(22) 申请日 2014. 08. 22

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

申请人 北京京东方光电科技有限公司

(72) 发明人 李鑫 张莹 裴扬 丁金波 王静

(74) 专利代理机构 北京天昊联合知识产权代理有限公司 11112

代理人 柴亮 张天舒

(51) Int. Cl.

G02F 1/1343 (2006. 01)

G02F 1/1333 (2006. 01)

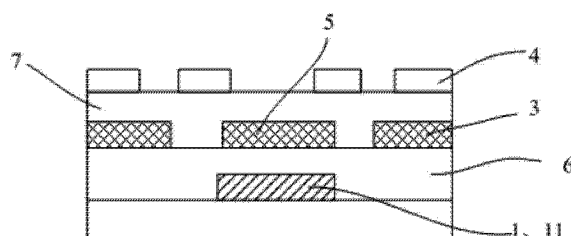
权利要求书2页 说明书6页 附图3页

(54) 发明名称

阵列基板及其制备方法、显示装置

(57) 摘要

本发明提供一种阵列基板及其制备方法、显示装置,属于液晶显示器制造技术领域,其可解决现有的阵列基板中数据线与公共电极之间产生电容而造成显示不良的问题。本发明的阵列基板,包括:基底,设置在基底上的多条数据线,该阵列基板还包括:屏蔽电极,所述屏蔽电极设置在所述数据线上,将所述数据线部分覆盖或全部覆盖,且与所述数据线电学绝缘;第一电极,与所述屏蔽电极同层且断开设置;第二电极,设置在所述第一电极上方且与所述第一电极电学绝缘,其中,所述屏蔽电极接屏蔽电压信号,所述第二电极接稳定电压信号,且所述屏蔽电极与所述第二电极的之间无电场或形成弱电场。



1. 一种阵列基板,包括:基底,设置在基底上的多条数据线,其特征在于,所述阵列基板还包括:

屏蔽电极,所述屏蔽电极设置在所述数据线上方,将所述数据线部分覆盖或全部覆盖,且与所述数据线电学绝缘;

第一电极,与所述屏蔽电极同层且断开设;

第二电极,设置在所述第一电极上方且与所述第一电极电学绝缘,其中,

所述屏蔽电极接屏蔽电压信号,所述第二电极接稳定电压信号,且所述屏蔽电极与所述第二电极的之间无电场或形成弱电场。

2. 根据权利要求1所述的阵列基板,其特征在于,每条所述数据线包括多个数据线本体和用于将两相邻所述数据线本体连接成一体的连接部,所述阵列基板还包括与数据线交叉且绝缘设置的多条栅线,以及设置在所述栅线所在层上方的第一绝缘层;其中,

所述数据线本体与所述栅线同层设置,所述连接部通过贯穿第一绝缘层的过孔将每条数据线中两相邻所述数据线本体连接。

3. 根据权利要求2所述的阵列基板,其特征在于,所述屏蔽电极设置在所述数据线本体上方。

4. 根据权利要求3所述阵列基板,其特征在于,所述连接部与源极和漏极同层设置且材料相同。

5. 根据权利要求1所述的阵列基板,其特征在于,所述阵列基板还包括多条栅线和层间绝缘层,所述数据线与所述栅线交叉设置且通过层间绝缘层隔开。

6. 根据权利要求5所述的阵列基板,其特征在于,所述屏蔽电极完全覆盖在所述数据线上方。

7. 根据权利要求1所述的阵列基板,其特征在于,所述阵列基板还包括设置在第一电极与第二电极之间的第二绝缘层,以使得第一电极与第二电极电学绝缘,且所述第二电极上与所述数据线所对应的位置为狭缝。

8. 根据权利要求1所述的阵列基板,其特征在于,所述第一电极为板状电极,所述第二电极为狭缝电极。

9. 根据权利要求8所述的阵列基板,其特征在于,所述板状电极为像素电极,所述狭缝电极为公共电极;或,

所述板状电极为公共电极,所述狭缝电极为像素电极。

10. 一种阵列基板的制备方法,包括在基底上制备多根数据线的步骤,其特征在于,所述阵列基板的制备方法还包括:在形成有多根数据线至少部分位置的基底上方依次形成屏蔽电极、第一电极、第二电极的步骤;其中,所述屏蔽电极设置在所述数据线上方,将所述数据线部分覆盖或全部覆盖,且与所述数据线电学绝缘;所述第一电极与所述屏蔽电极同层且断开设的第一电极;所述第二电极设置在所述第一电极上方且与所述第一电极电学绝缘,且所述屏蔽电极与所述第二电极的之间形成弱电场或无电场。

11. 根据权利要求10所述的阵列基板的制备方法,其特征在于,所述阵列基板的制备方法还包括形成多条栅线的步骤,且所述栅线与所述数据线交叉绝缘设置;每条所述数据线包括多个数据线本体和用于将两相邻所述数据线本体连接成一体的连接部;制备所述数据线的步骤具体包括:

通过一次构图工艺形成所述数据线的数据线本体和栅线；

在完成上述步骤的基底上，形成第一绝缘层；

在完成上述步骤的基底上，通过构图工艺形成贯穿第一绝缘层过孔，所述过孔用于将每一根所述数据线中两相邻的所述数据线本体通过连接部连接；

在完成上述步骤的基底上，通过构图工艺形成所述数据线的连接部。

12. 根据权利要求 11 所述的阵列基板的制备方法，其特征在于，所述形成数据线的连接部的同时还形成有源极和漏极。

13. 一种显示装置，其特征在于，包括权利要求 1 至 9 中任意一项所述的阵列基板。

阵列基板及其制备方法、显示装置

技术领域

[0001] 本发明属于液晶显示器制造技术领域，具体涉及一种阵列基板及其制备方法、显示装置。

背景技术

[0002] 随着显示器制造技术的发展，液晶显示器技术发展迅速，已经逐渐取代了传统的显像管显示器而成为未来平板显示器的主流。在液晶显示器技术领域中，TFT-LCD (Thin Film Transistor Liquid Crystal Display, 薄膜晶体管液晶显示器) 以其大尺寸、高度集成、功能强大、工艺灵活、低成本等优势而广泛应用于电视机、电脑、手机等领域。

[0003] 其中，如 ADS 模式（高级超维场转换模式）的显示面板通过同一平面内狭缝电极边缘所产生的电场以及狭缝电极层与板状电极层间产生的电场形成多维电场，使液晶盒内狭缝电极间、电极正上方所有取向液晶分子都能够产生旋转，从而提高了液晶工作效率并增大了透光效率。高级超维场转换技术可以提高 TFT-LCD 产品的画面品质，具有高分辨率、高透过率、低功耗、宽视角、高开口率、低色差、无挤压水波纹 (push Mura) 等优点，故广泛的应用于液晶显示领域。

[0004] ADS 模式的显示面板是由阵列基板（即 TFT 基板）和彩膜基板（即 CF 基板）对盒组装并灌注液晶制成。一般的，所述阵列基板上形成有栅线（即扫描线）图形、数据线（即信号线）图形、TFT 图形、过孔图形以及像素电极（即显示电极）图形和公共电极图形，其中，多根栅线及多根数据线交叉定义若干个像素单元，像素电极和公共电极一个为板状电极，一个为狭缝电极，且狭缝电极位于板状电极上方（本发明中以像素电极为板状电极，公共电极为狭缝电极为例进行描述）；所述彩膜基板上形成有黑矩阵 (BM) 图形、RGB 图形等。

[0005] 如图 1 所示，所述阵列基板中的像素电极 3 通过栅线 2、数据线 1、TFT 以及过孔等共同作用，用于储存电荷并与公共电极 4 之间形成电场，以驱动位于阵列基板与彩膜基板之间的液晶分子发生偏转，从而显示不同的图像。具体的，所述栅线 2 进行逐行扫描时，数据线 1 依次给被扫描行的像素单元中的像素电极 3 充电，扫描结束后该行的像素电极 3 将保持所充电荷直至下一帧该行被再次扫描时。数据线 1 的电压在一帧内不断变化，用于为各行的像素电极 3 充电。

[0006] 如图 1、2 所示，为了避免像素电极 3 与数据线 1 之间发生电容耦合，像素电极 3 的图形一般与数据线 1 的图形相隔一段距离，因此像素电极 3 与数据线 1 之间、公共电极 4 与数据线 1 之间会形成电场。但是像素电极 3 与数据线 1 之间的距离很小，故产生的电场的影响也很小，主要是数据线 1 与狭缝状的公共电极 4 之间产生的电场会导致每根数据线 1 的上方及两侧的液晶分子无法有效偏转。为了解决该问题，现有技术中通常在形成公共电极 4 的同时在与数据线 1 所对应的位置形成屏蔽电极 5（该屏蔽电极实质也是公共电极的一部分，只不过由于设置在数据线上用于屏蔽数据线，故称之为屏蔽电极），该屏蔽电极 5 与公共电极 4 接同样的信号，用于屏蔽数据线 1，以防止数据线 1 与公共电极 4 之间形成电场，但同时会导致屏蔽电极 5 与数据线 1 之间形成较大的电容，故数据线 1 上的数据电

压信号将会对屏蔽电极 5 上的信号产生影响,进而造成公共电极 4 上的公共电极信号受到干扰,且波动很大,产生 Greenish flicker 以及负载偏大等不良。

发明内容

[0007] 本发明所要解决的技术问题包括,针对现有的现有技术中存在的上述问题,提供一种可以有效避免数据线与公共电极之间产生电容而造成显示不良的阵列基板及其制备方法、显示装置。

[0008] 解决本发明技术问题所采用的技术方案是一种阵列基板,包括:基底,设置在基底上的多条数据线,该阵列基板还包括:

[0009] 屏蔽电极,所述屏蔽电极设置在所述数据线上,将所述数据线部分覆盖或全部覆盖,且与所述数据线电学绝缘;

[0010] 第一电极,与所述屏蔽电极同层且断开设;

[0011] 第二电极,设置在所述第一电极上方且与所述第一电极电学绝缘,其中,

[0012] 所述屏蔽电极接屏蔽电压信号,所述第二电极接稳定电压信号,且所述屏蔽电极与所述第二电极之间无电场或形成弱电场。

[0013] 本发明的阵列基板中的数据线的上方被屏蔽电极覆盖,故该屏蔽电极可以将数据线屏蔽,从而数据线与公共电极之间将不会产生电场,同时屏蔽电极与公共电极之间无电场或者形成弱电场,此时可以有效的避免现有技术中由于数据线与公共电极之间产生电场而造成数据线两侧的液晶无法有效偏转。同时屏蔽电极与公共电极所接的信号是不同,且两者电位相等或差不多大,所以即使屏蔽电极与公共电极之间形成电容,屏蔽电极也不会对公共电极造成较大影响,而数据线被屏蔽电极所屏蔽,虽然会对屏蔽电极产生影响,但是此时数据线不会对公共电极产生影响。

[0014] 优选的是,每条所述数据线包括多个数据线本体和用于将两相邻所述数据线本体连接成一体的连接部,所述阵列基板还包括与数据线交叉且绝缘设置的多条栅线,以及设置在所述栅线所在层上方的第一绝缘层;其中,

[0015] 所述数据线本体与所述栅线同层设置,所述连接部通过贯穿第一绝缘层的过孔将每条数据线中两相邻所述数据线本体连接。

[0016] 进一步优选的是,所述屏蔽电极设置在所述数据线本体上方。

[0017] 更进一步优选的是,所述连接部源、漏极同层绝缘层设置,且材料相同。

[0018] 优选的是,所述阵列基板还包括多条栅线和层间绝缘层,所述数据线与所述栅线交叉设置且通过层间绝缘层隔开。

[0019] 进一步优选的是,所述屏蔽电极完全覆盖在所述数据线上。

[0020] 优选的是,所述阵列基板还包括设置在第一电极与第二电极之间的第二绝缘层,以使得第一电极与第二电极电学绝缘,且所述第二电极上与所述数据线所对应的位置为狭缝。

[0021] 优选的是,所述第一电极为板状电极,所述第二电极为狭缝电极。

[0022] 进一步优选的是,所述板状电极为像素电极,所述狭缝电极为公共电极;或,

[0023] 所述板状电极为公共电极,所述狭缝电极为像素电极。

[0024] 解决本发明技术问题所采用的技术方案是一种阵列基板的制备方法,包括在基底

上制备多根数据线的步骤,所述阵列基板的制备方法还包括:在形成有多根数据线至少部分位置的基底上方依次形成屏蔽电极、第一电极、第二电极的步骤;其中,所述屏蔽电极设置在所述数据线上,将所述数据线部分覆盖或全部覆盖,且与所述数据线电学绝缘;所述第一电极与所述屏蔽电极同层且断开设的第一电极;所述第二电极设置在所述第一电极上方且与所述第一电极电学绝缘,且所述屏蔽电极与所述第二电极的之间形成弱电场或无电场。

[0025] 优选的是,所述阵列基板的制备方法还包括形成多条栅线的步骤,且所述栅线与所述数据线交叉绝缘设置;每条所述数据线包括多个数据线本体和用于将两相邻所述数据线本体连接成一体连接部;制备所述数据线的步骤具体包括:

[0026] 通过一次构图工艺形成所述数据线的的数据线本体和栅线;

[0027] 在完成上述步骤的基底上,形成第一绝缘层;

[0028] 在完成上述步骤的基底上,通过构图工艺形成贯穿第一绝缘层过孔,所述过孔用于将每一根所述数据线中两相邻的所述数据线本体通过连接部连接;

[0029] 在完成上述步骤的基底上,通过构图工艺形成所述数据线的连接部。

[0030] 进一步优选的是,所述形成数据线的连接部的同时还形成有源极和漏极。

[0031] 解决本发明技术问题所采用的技术方案是一种显示装置,其包括上述阵列基板。

附图说明

[0032] 图1为现有的阵列基板的平面图;

[0033] 图2为图1的A-A'位置的截面图;

[0034] 图3为本发明的实施例1的阵列基板的数据线本体与栅线的示意图;

[0035] 图4为本发明的实施例1的阵列基板的平面图;

[0036] 图5为图4的A-A'位置的截面图。

[0037] 其中附图标记为:1、数据线;11、数据线本体;12、连接部;2、栅线;3、像素电极;4、公共电极;5、屏蔽电极;6、第一绝缘层;7、第二绝缘层;8、源极;9、漏极。

具体实施方式

[0038] 为使本领域技术人员更好地理解本发明的技术方案,下面结合附图和具体实施方式对本发明作进一步详细描述。

[0039] 本发明的阵列基板包括:基底,设置在基底上的多条数据线,设置在所述数据线上,将所述数据线部分覆盖或全部覆盖,且与所述数据线电学绝缘的屏蔽电极,与所述屏蔽电极同层且断开设的第一电极,设置在第一电极上方的第二电极;其中,所述屏蔽电极接屏蔽电压信号,所述第二电极接稳定电压信号,且所述屏蔽电极与所述第二电极之间无电场或形成弱电场。

[0040] 其中,所述第一电极为板状电极,所述第二电极为狭缝电极。所述板状电极为像素电极,所述狭缝电极为公共电极;或,所述板状电极为公共电极,所述狭缝电极为像素电极。但是下述实施例中,均以第一电极为板状的像素电极,第二电极为狭缝状的公共电极为例进行进一步的描述。但是本实施例也不局限于第一电极为像素电极,第二电极为公共电极的情况,第一电极为公共电极,第二电极为像素电极也是在本发明的保护范围内的。同时,

还需要说明的是,在本实施例中所述的“同层”是指通过一次构图工艺形成的结构,而非指是在视觉上看是同一层的结构。

[0041] 实施例 1:

[0042] 结合图 3 至 5 所示,本实施例提供一种阵列基板,其包括设置在基底上的交叉且绝缘设置的多条数据线 1 和多条栅线 2;其中,每条所述数据线 1 包括数据线本体 11 和用于将两相邻的数据线本体 11 连接在一起的连接部 12;数据线本体 11 与栅线 2 同层设置,数据线本体 11 与栅线 2 所在层的上方覆盖有第一绝缘层 6,连接部 12 通过贯穿第一绝缘层 6 的过孔将每条数据线 1 中两相邻所述数据线本体 11 连接(连接部 12 是与栅线 2 交叉的)。本实施例的阵列基板还包括设在第一绝缘层 6 上方且与数据线本体 11 位置相对应的屏蔽电极 5,在第一绝缘层 6 上方还设置有像素电极 3(第一电极),优选地,该屏蔽电极 5 与连接部 12 和像素电极 3 同层设置且材料相同(三者电学绝缘设置)。在像素电极 3 所在层上方设置有第二绝缘层 7,在第二绝缘层 7 上方设置有公共电极 4(第二电极)。其中,屏蔽电极 5 接屏蔽电压信号,公共电极 4 接稳定电压信号,且屏蔽电极 5 与公共电极 4 之间无电场或者形成弱电场,也就是说屏蔽电极 5 与公共电极 4 的电位相等或者相差不大,由于通常公共电极 4 的电位在 0 至 -1V 之间,所以屏蔽电极 5 可以接地。

[0043] 由于本实施例的数据线本体 11 的上方被屏蔽电极 5 覆盖,故该屏蔽电极 5 可以将数据线本体 11 屏蔽,从而数据线本体 11 与公共电极 4 之间将不会产生电场,同时屏蔽电极 5 与公共电极 4 之间无电场或者形成弱电场,此时可以有效的避免现有技术中由于数据线 1 与公共电极 4 之间产生电场而造成数据线 1 两侧的液晶无法有效偏转。同时屏蔽电极 5 与公共电极 4 所接的信号是不同,且两者电位相等或差不多大,所以即使屏蔽电极 5 与公共电极 4 之间形成电容,屏蔽电极 5 也不会对公共电极 4 造成较大影响,而数据线 1 被屏蔽电极 5 所屏蔽,虽然会对屏蔽电极 5 产生影响,但是此时数据线 1 不会对公共电极 4 产生应影响。

[0044] 而且在本实施例中,数据线本体 11 是与栅线 2 同层且材料相同,故可以通过一次构图工艺形成;数据线 1 的连接部 12 与像素电极 3、屏蔽电极 5 同层且材料相同,故也可以通过一次构图工艺形成,也就说在本实施例中并没有增加构图工艺,同时解决了现有技术中的技术问题。

[0045] 优选地,公共电极 4 与数据线 1 所对应的位置为狭缝,故可以避免屏蔽电极 5 与公共电极 4 之间形成电容。

[0046] 本实施例同时提供一种包括上述阵列基板的显示装置。

[0047] 本实施例同时还提供一种上述阵列基板的制备方法,该方法具体包括:

[0048] 步骤一、在基底上通过构图工艺形成包括栅极、栅线 2 及数据线本体 11 的图形,如图 3 所示。

[0049] 具体的,在基底上沉积栅金属薄膜,然后在其上涂敷一层光刻胶,采用掩模板对所述光刻胶进行曝光、显影。其中,光刻胶保留区域对应于形成栅极、栅线 2 及数据线本体 11 的图形的区域,再对暴露出来的栅金属薄膜进行刻蚀,最后通过光刻胶剥离工艺将所述光刻胶剥离,形成栅极、栅线 2 及数据线本体 11 的图形。

[0050] 步骤二、在完成上述步骤的基底上通过构图工艺形成栅极绝缘层、欧姆接触层、半导体层、源电极、漏电极以及部的图形。本步骤中,所述栅极绝缘层、欧姆接触层、半导体层、源电极、漏电极、的图形是采用多步刻蚀工艺(狭缝光刻工艺的核心工艺之一)在一次构图

工艺中形成的。

[0051] 具体的,所述步骤二包括如下步骤:

[0052] s1. 在完成步骤一的基底上依次沉积栅极绝缘薄膜、欧姆接触薄膜、半导体薄膜以及源漏金属薄膜,此时也形成了第一绝缘层 6。

[0053] s2. 在完成步骤 s1 的基底上涂敷一层光刻胶,采用半色调掩模板或灰色调掩模板对所述光刻胶进行曝光、显影,使得位于栅极正上方的光刻胶的厚度比位于栅极两侧的光刻胶的厚度薄。

[0054] s3. 对完成步骤 s2 的基板进行第一次刻蚀,形成欧姆接触层与半导体层的图形。

[0055] s4. 对完成步骤 s3 的基底上的光刻胶进行灰化处理直至露出所述欧姆接触层中间的部分。由于位于栅电极正上方的光刻胶的厚度比位于栅极两侧的光刻胶的厚度薄,因此对光刻胶进行灰化处理时,位于栅极正上方的光刻胶被完全灰化掉后,位于栅极两侧的光刻胶还保留有一定厚度,而欧姆接触层位于栅极的正上方,故露出了所述欧姆接触层中间的部分。

[0056] s5. 对完成步骤 s4 的基底进行第二次刻蚀,形成源电极、漏电极的图形。

[0057] s6. 通过光刻胶剥离工艺将剩余的光刻胶(即位于栅电极两侧的光刻胶)剥离。

[0058] 步骤三、在完成上述步骤的基底上形成第一绝缘层 6,并通过构图工艺形成在用于连接每条数据线 1 中的两相邻数据线本体 11 的过孔。

[0059] 步骤四、在完成上述步骤的基底上形成源漏金属层,并通过一次构图工艺形成源极 8、漏极 9、数据线 1 的连接部 12 的图形。

[0060] 具体的,在完成上述步骤的基底上形成源漏金属层,然后在其上涂敷一层光刻胶,采用掩模板对所述光刻胶进行曝光、显影,所述光刻胶保留区域对应于形成源极 8、漏极 9 及数据线 1 的连接部 12 的图形的区域,再对暴露出来的源漏金属层进行刻蚀,最后将所述光刻胶剥离,形成源极 8、漏极 9 及数据线 1 的连接部 12 的图形;所述数据线 1 的连接部 12 通过过孔与数据线本体 11 连接。

[0061] 步骤五、在完成上述步骤的基底上在完成上述步骤的基底上形成透明电极层,并通过一次构图工艺形成屏蔽电极 5、像素电极 3(第一电极)、数据线 1 的连接部 12 的图形。

[0062] 具体的,在完成上述步骤的基底上形成透明电极层,然后在其上涂敷一层光刻胶,采用掩模板对所述光刻胶进行曝光、显影,所述光刻胶保留区域对应于形成像素电极 3 和屏蔽电极 5 的图形的区域,再对暴露出来的透明导电层进行刻蚀,最后将所述光刻胶剥离,形成像素电极 3、屏蔽电极 5 的图形;所述像素电极 3 与数据线 1 的连接部 12 连接。

[0063] 步骤六、在完成上述步骤的基底上形成第二绝缘层 7。

[0064] 步骤七、在完成上述步骤的基底上通过构图工艺形成包括公共电极 4(第二电极)的图形。

[0065] 实施例 2:

[0066] 本实施例提供一种阵列基板,其包括基底,设置在基底上的多条数据线 1,设置数据线 1 所在层上方的层间绝缘层,设置在层间绝缘层上方且与数据线 1 交叉设置的多条栅线 2,设置在栅线 2 上方的第一绝缘层 6,设置在第一绝缘层 6 上方且与数据线 1 所在位置相对应的屏蔽电极 5,以及与屏蔽电极 5 同层且相互电学绝缘的设置的像素电极 3(第一电极),设置在第一电极所在层上方的第二绝缘层 7,设置在第二绝缘层 7 上方的公共电极

4(第二电极);其中,屏蔽电极5接屏蔽电压信号,公共电极4接稳定电压信号,且屏蔽电极5与公共电极4之间无电场或者形成弱电场,也就是说屏蔽电极5与公共电极4的电位相等或者相差不大,由于通常公共电极4的电位在0至-1V之间,所以屏蔽电极5可以接地。

[0067] 由于本实施例阵列基板中的数据线1的上方被屏蔽电极5覆盖,故该屏蔽电极5可以将数据线1屏蔽,从而数据线1与公共电极4之间将不会产生电场,同时屏蔽电极5与公共电极4之间无电场或者形成弱电场,此时可以有效的避免现有技术中由于数据线1与公共电极4之间产生电场而造成数据线1两侧的液晶无法有效偏转。同时屏蔽电极5与公共电极4所接的信号是不同,且两者电位相等或差不多大,所以即使屏蔽电极5与公共电极4之间形成电容,屏蔽电极5也不会对公共电极4造成较大影响,而数据线1被屏蔽电极5所屏蔽,虽然会对屏蔽电极5产生影响,但是此时数据线1不会对公共电极4产生应影响。

[0068] 优选地,公共电极4与数据线1所对应的位置为狭缝,故可以避免屏蔽电极5与公共电极4之间形成电容。

[0069] 本实施例同时提供了一种显示装置,其包括上述的阵列基板。

[0070] 本实施例同时还提供一种上述阵列基板的制备方法,该方法与实施例1的制备方法部分相同,区别在于,该这阵列基板的栅线2与数据线1完全不同层设置,故可以在形成的栅线2基底上形成层间绝缘层,再形成数据线1,然后与实施例1相同在形成数据线1的基底上依次形成第一绝缘层6、屏蔽电极5和像素电极3、第二绝缘层7、公共电极4,需要说明的是,屏蔽电极5与像素电极3同层设置材料相同,故可以采用一次构图工艺完成制备。与现有制备阵列基板的方法相同,只不过是在形成像素电极3的同时形成覆盖在数据线1上方的屏蔽电极5,所以在此不详细描述了。

[0071] 可以理解的是,以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式,然而本发明并不局限于此。对于本领域内的普通技术人员而言,在不脱离本发明的精神和实质的情况下,可以做出各种变型和改进,这些变型和改进也视为本发明的保护范围。

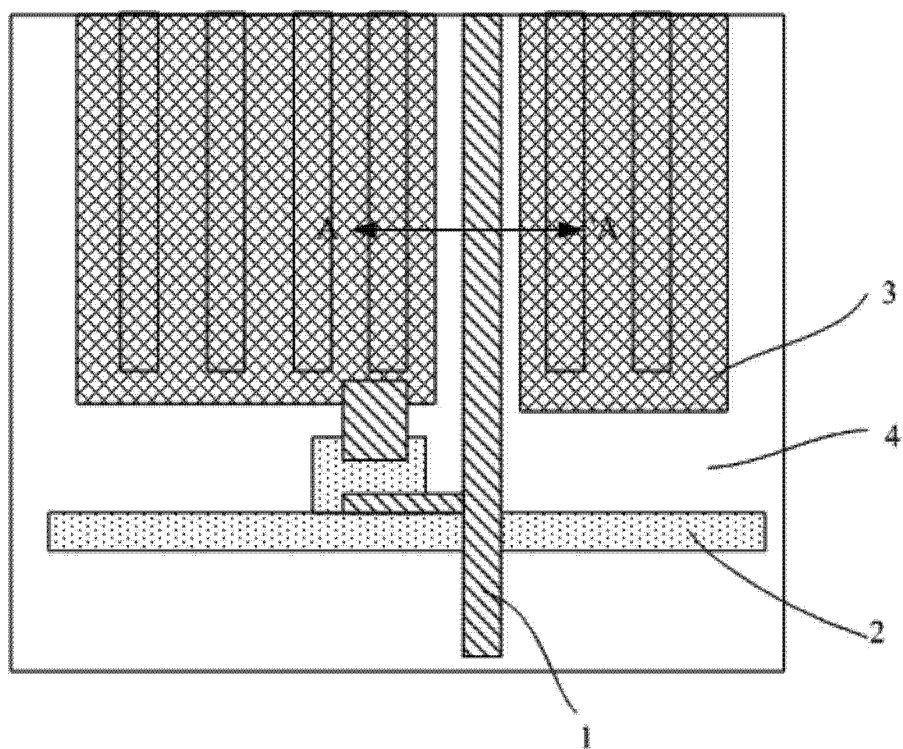


图 1

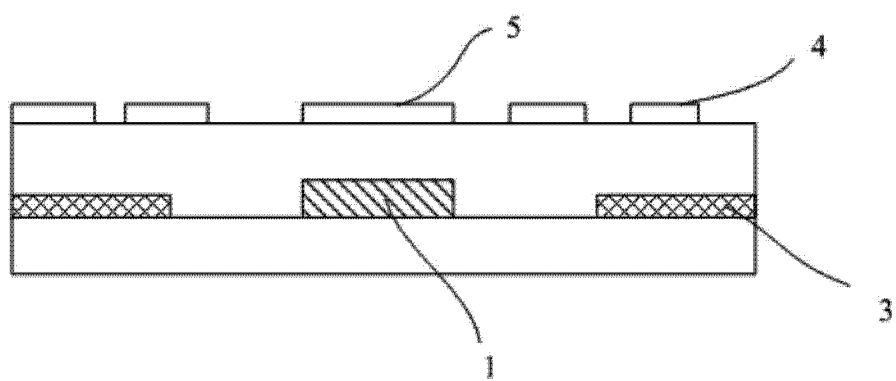


图 2

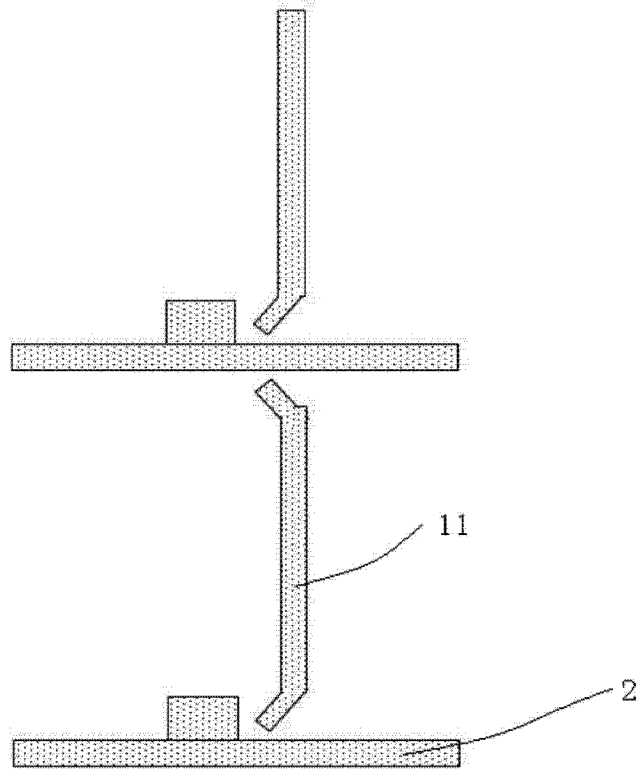


图 3

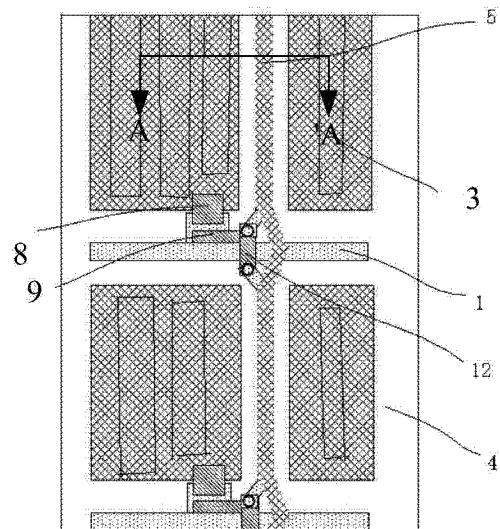


图 4

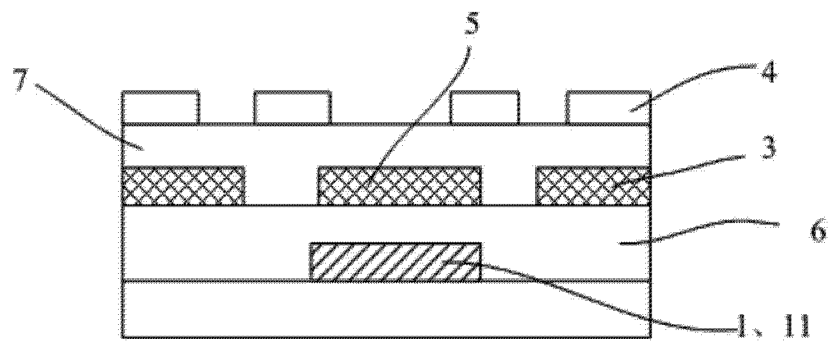


图 5

专利名称(译)	阵列基板及其制备方法、显示装置		
公开(公告)号	CN104238207A	公开(公告)日	2014-12-24
申请号	CN201410418430.5	申请日	2014-08-22
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方光电科技有限公司		
[标]发明人	李鑫 张莹 裴扬 丁金波 王静		
发明人	李鑫 张莹 裴扬 丁金波 王静		
IPC分类号	G02F1/1343 G02F1/1333		
CPC分类号	H01L27/124 G02F1/136286 G02F2001/136218 H01L27/127		
代理人(译)	柴亮 张天舒		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种阵列基板及其制备方法、显示装置，属于液晶显示器制造技术领域，其可解决现有的阵列基板中数据线与公共电极之间产生电容而造成显示不良的问题。本发明的阵列基板，包括：基底，设置在基底上的多条数据线，该阵列基板还包括：屏蔽电极，所述屏蔽电极设置在所述数据线上，将所述数据线部分覆盖或全部覆盖，且与所述数据线电学绝缘；第一电极，与所述屏蔽电极同层且断开设置；第二电极，设置在所述第一电极上方且与所述第一电极电学绝缘，其中，所述屏蔽电极接屏蔽电压信号，所述第二电极接稳定电压信号，且所述屏蔽电极与所述第二电极之间无电场或形成弱电场。

