



(12)实用新型专利

(10)授权公告号 CN 208076889 U

(45)授权公告日 2018.11.09

(21)申请号 201820335553.6

(22)申请日 2018.03.12

(73)专利权人 昆山龙腾光电有限公司

地址 215301 江苏省苏州市昆山市龙腾路1号

(72)发明人 赵哲 吴佳星

(74)专利代理机构 上海波拓知识产权代理有限公司 31264

代理人 蔡光仟

(51) Int. Cl.

G02F 1/1362(2006.01)

H01L 27/12(2006.01)

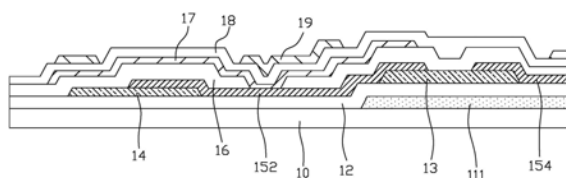
权利要求书1页 说明书4页 附图10页

(54)实用新型名称

阵列基板和液晶显示装置

(57)摘要

本实用新型涉及一种阵列基板和包括该阵列基板的液晶显示装置,该阵列基板包括:衬底基板、形成在衬底基板上的第一金属层、栅绝缘层、形成在栅绝缘层上的半导体层、补偿层和第一金属层、以及形成在栅绝缘层上的第一绝缘层、形成在第一绝缘层上的第一电极层、形成在第一绝缘层上的第二绝缘层和形成在第二绝缘层上的第二电极层;第二金属层包括漏极、源极和数据线,漏极与源极彼此分隔并分别与半导体层接触,漏极与补偿层相连,漏极与补偿层部分重叠;未被漏极覆盖部分的补偿层位于像素单元内。在第一绝缘层于对应漏极的位置蚀刻形成第一接触孔,第一电极层形成在第一绝缘层上,通过第一接触孔与漏极接触实现电连接。



1. 一种阵列基板(100),从下至上依次设有衬底基板(10)、第一金属层(11)、栅绝缘层(12)、半导体层(13)、第二金属层(15)、第一绝缘层(16)和第一电极层(17);该第一金属层(11)包括栅极(111)和扫描线;该栅绝缘层(12)覆盖该第一金属层(11);该半导体层(13)形成在该栅绝缘层(12)上并位于该栅极(111)上方;该第二金属层(15)形成在该栅绝缘层(12)上,该第二金属层(15)包括漏极(152)、源极(154)和数据线(156),该漏极(152)与该源极(154)彼此分隔并分别与该半导体层(13)接触;该第一绝缘层(16)形成在该栅绝缘层(12)上并覆盖该第二金属层(15),在该第一绝缘层(16)于对应该漏极(152)的位置设有第一接触孔(162);该第一电极层(17)形成在该第一绝缘层(16)上,通过该第一接触孔(162)与该漏极(152)接触实现电连接;其特征在于,该阵列基板(100)还包括补偿层(14),该补偿层(14)形成在该栅绝缘层(12)上并与该漏极(152)相连接。

2. 如权利要求1所述的阵列基板(100),其特征在于,该漏极(152)覆盖该补偿层(14)的部分区域。

3. 如权利要求1所述的阵列基板(100),其特征在于,该补偿层(14)与该半导体层(13)间隔设置。

4. 如权利要求1所述的阵列基板(100),其特征在于,该补偿层(14)与该半导体层(13)的材料相同。

5. 如权利要求4所述的阵列基板(100),其特征在于,该补偿层(14)与该半导体层(13)由同一道光蚀刻工艺制作完成。

6. 如权利要求1所述的阵列基板(100),其特征在于,该补偿层(14)的材料是透明的ITO、IZO、ITZO或IGZO。

7. 如权利要求1所述的阵列基板(100),其特征在于,该第一电极层(17)为像素电极。

8. 如权利要求1所述的阵列基板(100),其特征在于,该阵列基板(100)还包括第二绝缘层(18)和第二电极层(19),该第二绝缘层(18)形成在该第一绝缘层(16)上并覆盖该第一电极层(17);该第二电极层(19)形成在该第二绝缘层(18)上。

9. 如权利要求8所述的阵列基板(100),其特征在于,该第二电极层(19)为公共电极。

10. 一种液晶显示装置,其特征在于,包括如权利要求1-9中任一项所述的阵列基板(100)。

阵列基板和液晶显示装置

技术领域

[0001] 本实用新型涉及液晶显示技术领域,尤其涉及一种阵列基板和液晶显示装置。

背景技术

[0002] 随着信息社会的发展,人们对液晶显示设备的需求越来越高,因而推动了液晶显示面板行业的快速发展,高分辨率成为显示面板发展的主要方向之一。然而随着分辨率的提升,会导致开口率下降,同等亮度下需要更亮的背光,导致显示面板功耗增加。

[0003] 液晶显示面板通常包括阵列基板,其中,阵列基板的制作过程最为复杂,制作成本也较高。一般来说阵列基板包括设置在衬底基板上的栅极、栅绝缘层、半导体层、源/漏极、像素电极、公共电极和钝化层。由于像素电极与源/漏极位于不同层且在垂直于衬底基板的的方向上相互错位,需要使用过孔将像素电极与源/漏极进行电气连接。由于阵列基板中形成的过孔的形状及形成过孔的工艺使得过孔所占用的面积较大,且位于像素区域,过孔与源/漏极区域均为不透光区域。对于高分辨率显示面板来说,过孔以及不透光的源/漏极占用的面积尤为突出,大大降低了像素开口率,使得高分辨率显示面板的显示亮度较暗。

实用新型内容

[0004] 本实用新型的目的在于提供一种阵列基板和液晶显示装置,能够减小不透光的漏极以及过孔的占用的区域,提高像素开口率。

[0005] 本实用新型解决其技术问题是采用以下的技术方案来实现的。

[0006] 本实用新型实施例具体公开了一种阵列基板,从下至上依次设有衬底基板、第一金属层、栅绝缘层、半导体层、第二金属层、第一绝缘层和第一电极层;该第一金属层包括栅极和扫描线;该栅绝缘层覆盖该第一金属层;该半导体层形成在该栅绝缘层上并位于该栅极上方;该第二金属层形成在该栅绝缘层上,该第二金属层包括漏极、源极和数据线,该漏极与该源极彼此分隔并分别与该半导体层接触;该第一绝缘层形成在该栅绝缘层上并覆盖该第二金属层,在该第一绝缘层于对应该漏极的位置设有第一接触孔;该第一电极层形成在该第一绝缘层上,通过该第一接触孔与该漏极接触实现电连接;其特征在于,该阵列基板还包括补偿层,该补偿层形成在该栅绝缘层上并与该漏极相连接。

[0007] 进一步地,该漏极覆盖该补偿层的部分区域。

[0008] 进一步地,该补偿层与该半导体层间隔设置。

[0009] 进一步地,该补偿层与该半导体层的材料相同。

[0010] 进一步地,该补偿层与该半导体层由同一道光蚀刻工艺制作完成。

[0011] 进一步地,该补偿层的材料是透明的ITO、IZO、ITZO或IGZO。

[0012] 进一步地,该第一电极层为像素电极。

[0013] 进一步地,该阵列基板还包括第二绝缘层和第二电极层,该第二绝缘层形成在该第一绝缘层上并覆盖该第一电极层;该第二电极层形成在该第二绝缘层上。

[0014] 进一步地,该第二电极层为公共电极。

[0015] 一种液晶显示装置,包括上述的阵列基板。

[0016] 本实用新型实施例提供的阵列基板和液晶显示装置,通过将薄膜晶体管的漏极缩小,缩小部分由补偿层代替,避免在形成通孔时使漏极与第一电极层电连接时发生过蚀将底层的栅绝缘层刻穿,同时漏极图案缩小,像素区域内的透光面积增大,使得具有该阵列基板的液晶显示装置的开口率和穿透率得到大幅度提高。

附图说明

[0017] 图1为本实用新型第一实施例的阵列基板的平面示意图。

[0018] 图2为图1所示的阵列基板沿II-II线的剖面示意图。

[0019] 图3a至图3g为图1所示的阵列基板的制作流程的平面结构示意图。

[0020] 图4为本实用新型另一实施例的阵列基板的剖面示意图。

具体实施方式

[0021] 为更进一步阐述本实用新型为达成预定目的所采取的技术方式及功效,以下结合附图及实施例,对本实用新型的具体实施方式、结构、特征及其功效,详细说明如后。

[0022] [第一实施例]

[0023] 图1为本实用新型第一实施例的阵列基板的平面示意图。图2为图1所示的阵列基板沿II-II线的剖面示意图。图3a至图3g为图1所示的阵列基板的制作流程的平面结构示意图。需要说明的是,阵列基板包括多条扫描线和多条数据线,且多条扫描线与多条数据线相互交叉限定形成多个像素区域,扫描线和数据线交叉位置处设置有薄膜晶体管,此为技术领域技术人员所熟知技术,在此不再赘述。为例图示简洁,图1至图3g仅绘示对应阵列基板的一个像素区域的局部结构示意图。并且为了方便直观地体现像素区域内由不透光材料形成的各个元件之间的关系,图1至图3g未绘示出由透明材料形成的衬底基板10、栅绝缘层12、第一绝缘层16和第二绝缘层18,有关衬底基板10、栅绝缘层12、第一绝缘层16和第二绝缘层18的位置关系可参考图1及图4。

[0024] 阵列基板100包括衬底基板10、形成于衬底基板10上的第一金属层11、栅绝缘层12、半导体层13、补偿层14、第二金属层15、第一绝缘层16、第一电极层17、第二绝缘层18和第二电极层19。

[0025] 该衬底基板10例如为透明玻璃衬底基板10。该第一金属层11包括栅极111和扫描线,栅极111可以为扫描线的一部分。栅绝缘层12形成于该衬底基板10上并覆盖第一金属层11的栅极111和扫描线。该半导体层13形成在该栅绝缘层12上并位于该栅极111上方,该半导体层13为非晶硅层(a-Si)。第二金属层15形成在栅绝缘层12上,该第二金属层15包括漏极152、源极154和数据线156,该漏极152与源极154彼此分隔并分别与半导体层13直接接触,即半导体层13的中间部分从漏极152与源极154之间暴露出来。本实施例中,数据线156与源极154连接。由多条扫描线与多条数据线156交叉形成多个像素单元。该补偿层14与该半导体层13间隔设置。其中,漏极152在满足第一电极层17与漏极152电连接且不会对栅绝缘层12造成过蚀的前提下被设置的最小。补偿层14形成在该栅绝缘层12上,漏极152与补偿层14相连,并且漏极152与补偿层14部分重叠。未被漏极152覆盖部分的补偿层14位于像素单元内。具体地,补偿层14位于漏极152远离该源极154一侧并与漏极152电连接。本实施例

中,补偿层14为与半导体层13相同材料制成,例如是非晶硅(a-Si)半导体。本实施例中,由于补偿层14与半导体层13为相同材料制成且均为设置与栅绝缘层12上,即补偿层14与半导体层13可以在同一道光蚀刻工艺制作完成。

[0026] 第一绝缘层16形成在栅绝缘层12上并覆盖该漏极152、该源极154、该数据线156、从该漏极152和该源极154之间露出的部分该半导体层13以及未被该漏极152覆盖部分的该补偿层14。第一绝缘层16例如是由氮化硅(SiN_x)形成的钝化层(PV, Passivation)或者是由有机树脂形成的保护层(OC, Overcoat),其中第一绝缘层16对应于该漏极152或该补偿层14的位置形成有第一接触孔162以漏出部分的漏极152或者漏出部分的漏极152和部分的补偿层14,即第一接触孔162穿过该第一绝缘层16将下方的该漏极152或者该漏极152和该补偿层14部分地暴露出来。第一电极层17形成在该第一绝缘层16上,该第一电极层17例如是由氧化铟锡(ITO)等透明导电材料制成,但不以此为限。本实施例中该第一电极层17例如为像素电极,通过该第一接触孔162与该漏极152导电连接。第二绝缘层18形成在该第一绝缘层16上并覆盖该第一电极层17,该第二绝缘层18例如是由氮化硅(SiN_x)形成的钝化层(PV, Passivation)或者是由有机树脂形成的保护层(OC, Overcoat)。第二电极层19上形成有第二电极层19,本实施例中,该第二电极层19例如为公共电极,该第二电极层19例如是由氧化铟锡(ITO)等透明导电材料制成,但不以此为限。在其他实施例中,该第一电极层17例如为公共电极,该第二电极层19为像素电极。

[0027] 具体地,补偿层14能够避免由于漏极152图案缩减后,在形成第一接触孔162时对下层的栅绝缘层12造成过蚀现象。其中,该漏极152的图案缩减的尺寸等于未被该漏极152覆盖部分的该补偿层14的尺寸。由于漏极152缩减的区域由透明的补偿层14代替,在蚀刻形成第一接触孔162时,避免蚀刻到漏极152下方的栅绝缘层12导致的过蚀现象。由于该漏极152为不透光区域,减小了该漏极152的尺寸,相当于增加了像素开口区尺寸,提高了开口率。

[0028] 以5.5英寸的全高清(FHD)、像素单元P的尺寸为21 μ m \times 63 μ m的液晶显示装置为例进行说明,对具有本实用新型较佳实施例的阵列基板100的液晶显示装置与具有现有的阵列基板100的液晶显示装置进行测试,结果显示具有本实用新型较佳实施例的阵列基板100的液晶显示装置与具有现有的阵列基板100的液晶显示装置相比开口率由44.4%提升到48.4%。因此,具有本实用新型的阵列基板100的液晶显示装置的开口率和穿透率得到了大幅的提升。

[0029] 图3a至图3g为图1所示的阵列基板的制作流程的平面结构示意图。S1:首先请参照图2与图3a,利用第一道光罩在衬底基板10上形成第一金属层11。该第一金属层11包括栅极111和扫描线(图未示)。

[0030] S2:在该衬底基板10上形成栅绝缘层12,该栅绝缘层12覆盖该第一金属层11。然后,请参照图2及图3b,利用第二道光罩制程在该栅绝缘层12上形成半导体层13,该半导体层13位于该栅极111上方。本实施例中,该半导体层13采用非晶硅(a-Si)材料制成。

[0031] S3:请参照图3c,利用第三道光罩制程在该栅绝缘层12上形成补偿层14,该补偿层14设置于像素单元内,该补偿层14例如是由氧化铟锡(ITO)等透明导电材料制成,但不以此为限。

[0032] S4:请参照图2及图3d,利用第四道光罩制程在该栅绝缘层12上形成第二金属层

15,该第二金属层15包括漏极152、源极154和数据线156。该漏极152和该源极154彼此分隔并与该半导体层13直接接触,且半导体层13的中间部分从该漏极152与该源极154之间暴露出来,该源极154与该数据线156相连。漏极152与补偿层14相连,并且漏极152与补偿层14部分重叠,其中,未被漏极152覆盖部分的补偿层14位于像素单元内。补偿层14位于漏极152远离该源极154一侧并与漏极152电连接。

[0033] S5:请参照图2及图3e,在该栅绝缘层12上形成第一绝缘层16,该第一绝缘层16覆盖该漏极152、该源极154、该数据线156、从该漏极152和该源极154之间露出的部分该半导体层13以及未被该漏极152覆盖的部分该补偿层14,在该第一绝缘层16上对应于该漏极152或该补偿层14位置蚀刻形成第一接触孔162,以漏出部分的漏极152或者部分的漏极152和部分的补偿层14,即第一接触孔162穿过该第一绝缘层16将下方的该漏极152或者该漏极152和该补偿层14部分地暴露出来。该第一绝缘层16例如是由氮化硅(SiN_x)形成的钝化层(PV,Passivation)或者是由有机树脂形成的保护层(OC,Overcoat)。

[0034] S6:请参照图2及图3f,利用第五道光罩制程在该第一绝缘层16上形成第一电极层17,该第一电极层17例如是由氧化铟锡(ITO)等透明导电材料制成,但不以此为限。本实施例中,该第一电极层17为像素电极,通过该第一接触孔162与该漏极152导电连接。在该第一电极层17上制作形成第二绝缘层18,该第二绝缘层18例如是由氮化硅(SiN_x)形成的钝化层(PV,Passivation)或者是由有机树脂形成的保护层(OC,Overcoat)。还可在第二绝缘层18上在形成第二接触孔(图未示),通过该第二接触孔在液晶显示装置的非显示区制作周边连线,此为本领域技术人员所熟知,在不再赘述。

[0035] S7:请参照图2及图3g,利用第六道光罩制程在该第二绝缘层18上制作形成第二电极层19,该第二电极层19例如是由氧化铟锡(ITO)等透明导电材料制成,但不以此为限。本实施例中,该第二电极层19为公共电极。本实施例中,补偿层14与半导体层13可以由同一道光蚀刻工艺制作完成。

[0036] 在另一实施例中,请参照图4,补偿层14为氧化铟锡(ITO)等透明导电材料制成,但不以此为限。例如透明导电材料IZO、ITZO或IGZO等。当补偿层14采用上述透明材料制作形成时,需新增一道光罩制程制作补偿层14。

[0037] 关于本实施例的其他结构及工作原理,可以参见上述第一实施例,在此不再赘述。

[0038] 在本文中,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,除了包含所列的那些要素,而且还可包含没有明确列出的其他要素。

[0039] 在本文中,所涉及的前、后、上、下等方位词是以附图中零部件位于图中以及零部件相互之间的位置来定义的,只是为了表达技术方案的清楚及方便。应当理解,所述方位词的使用不应限制本申请请求保护的范围。

[0040] 在不冲突的情况下,本文中上述实施例及实施例中的特征可以相互结合。

[0041] 以上所述仅为本实用新型的较佳实施例,并不用以限制本实用新型,凡在本实用新型的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本实用新型的保护范围之内。

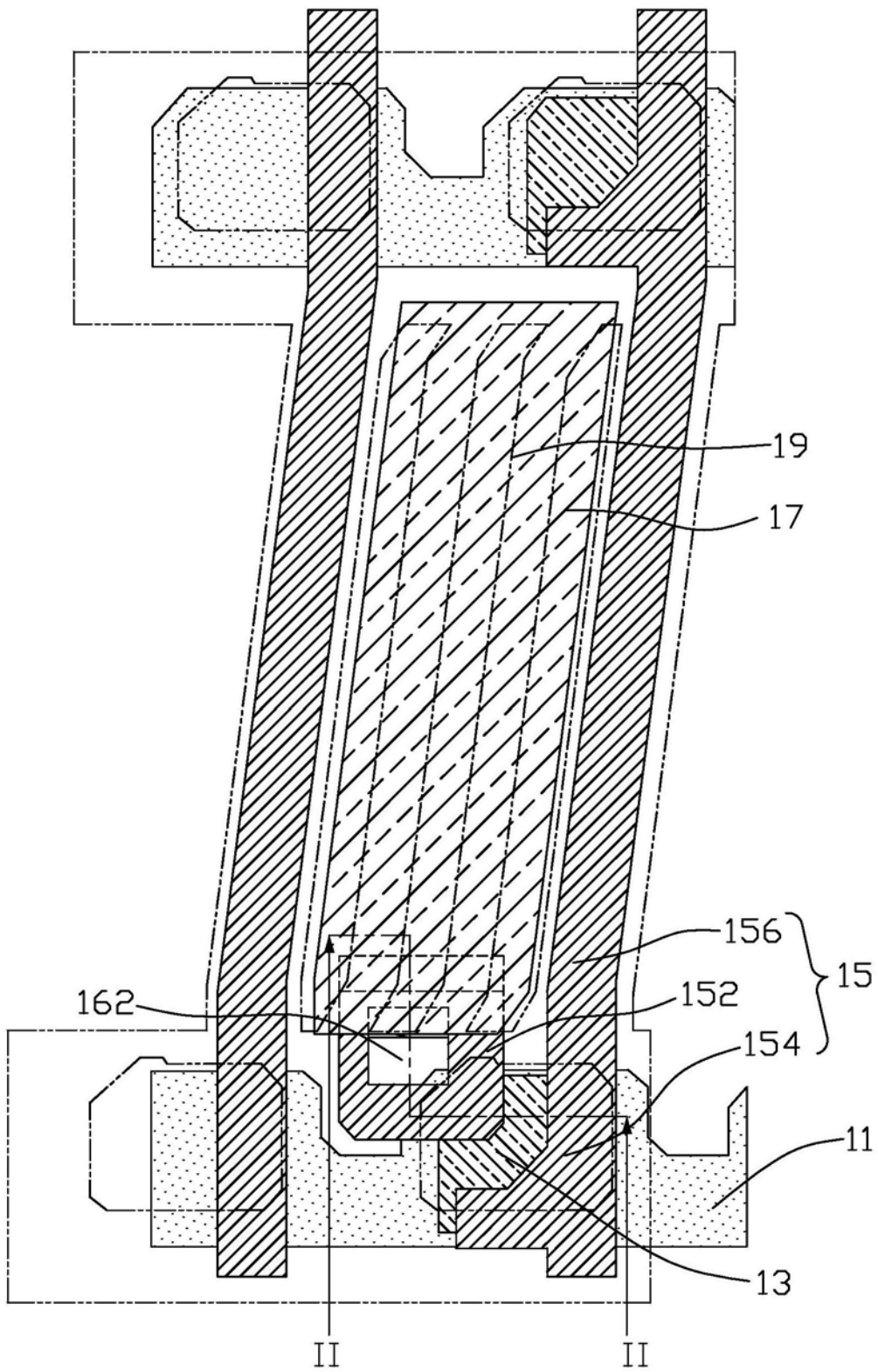


图1

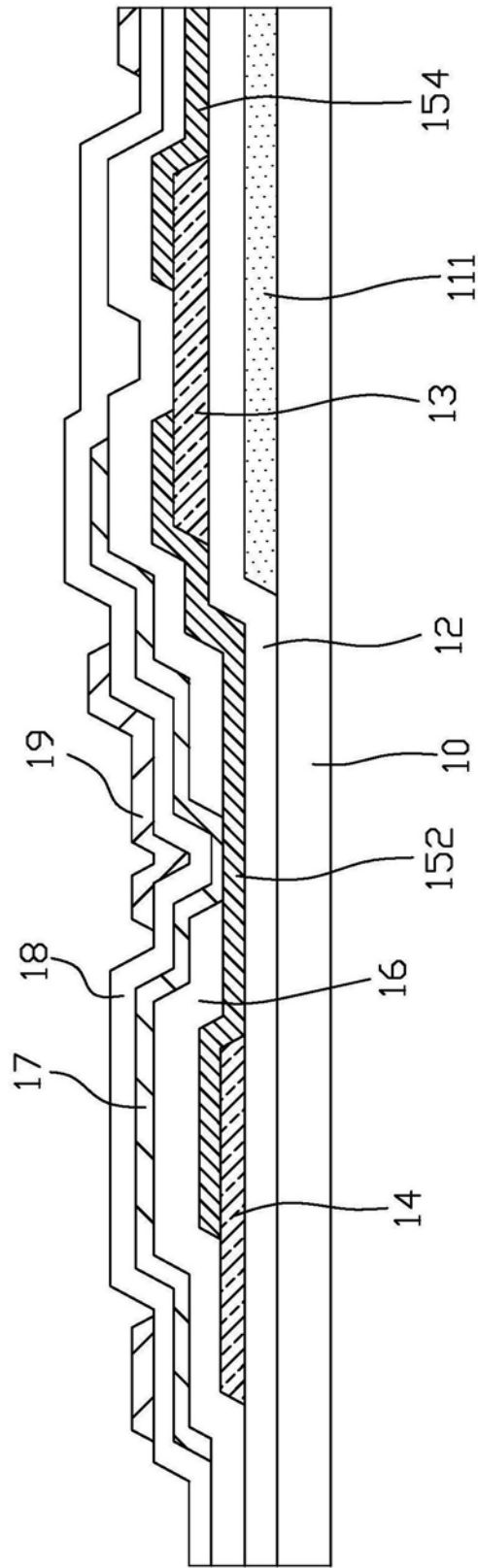


图2

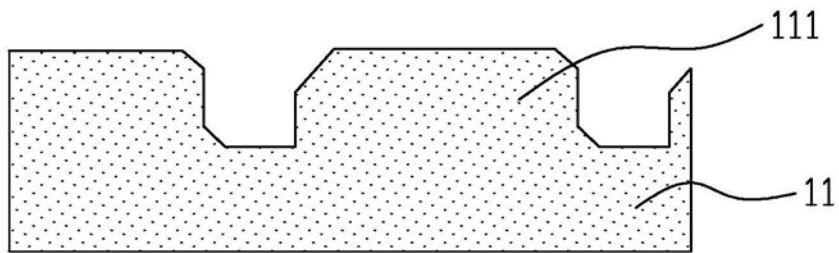
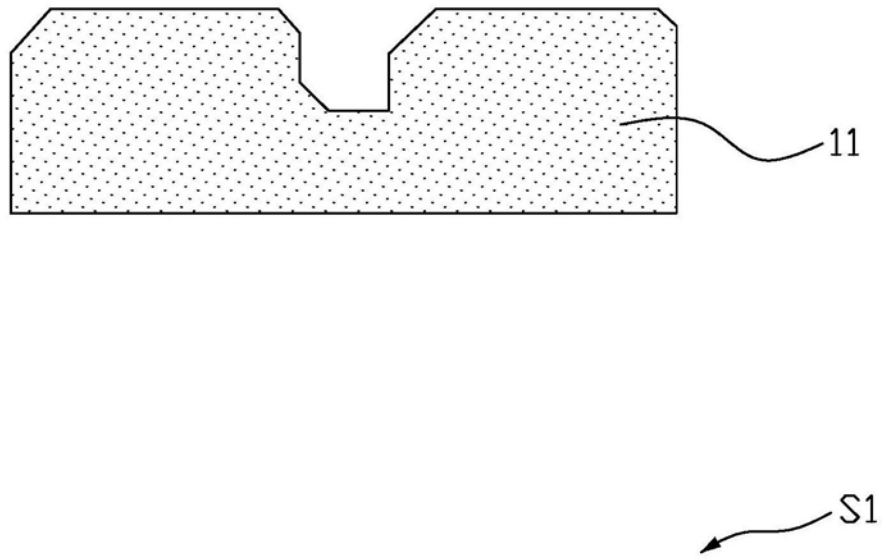
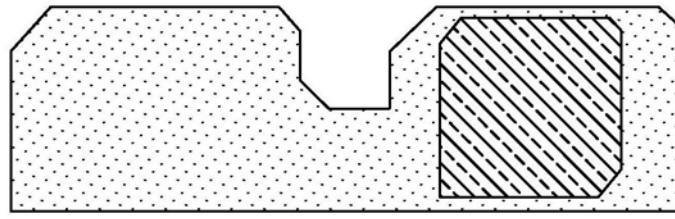


图3a



S2

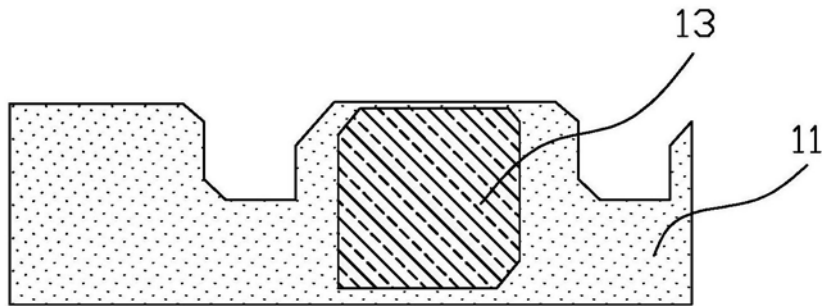
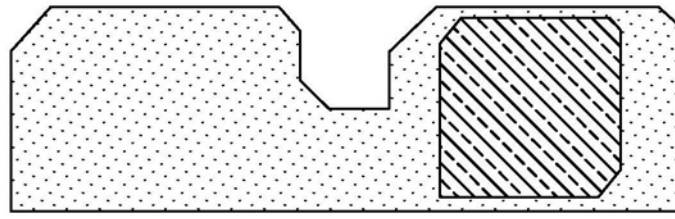


图3b



S3

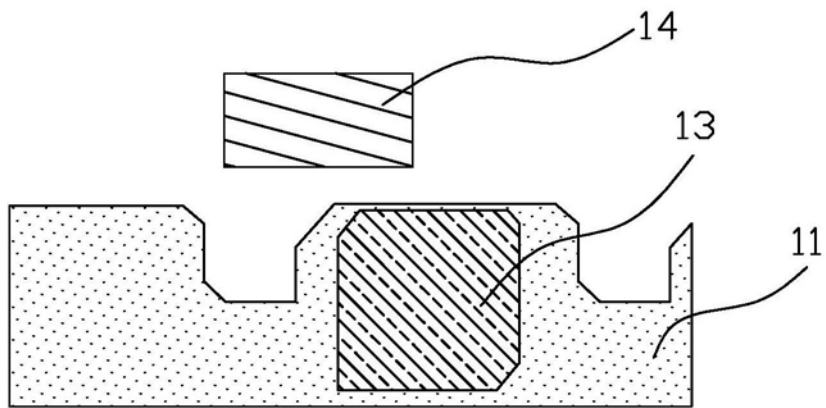


图3c

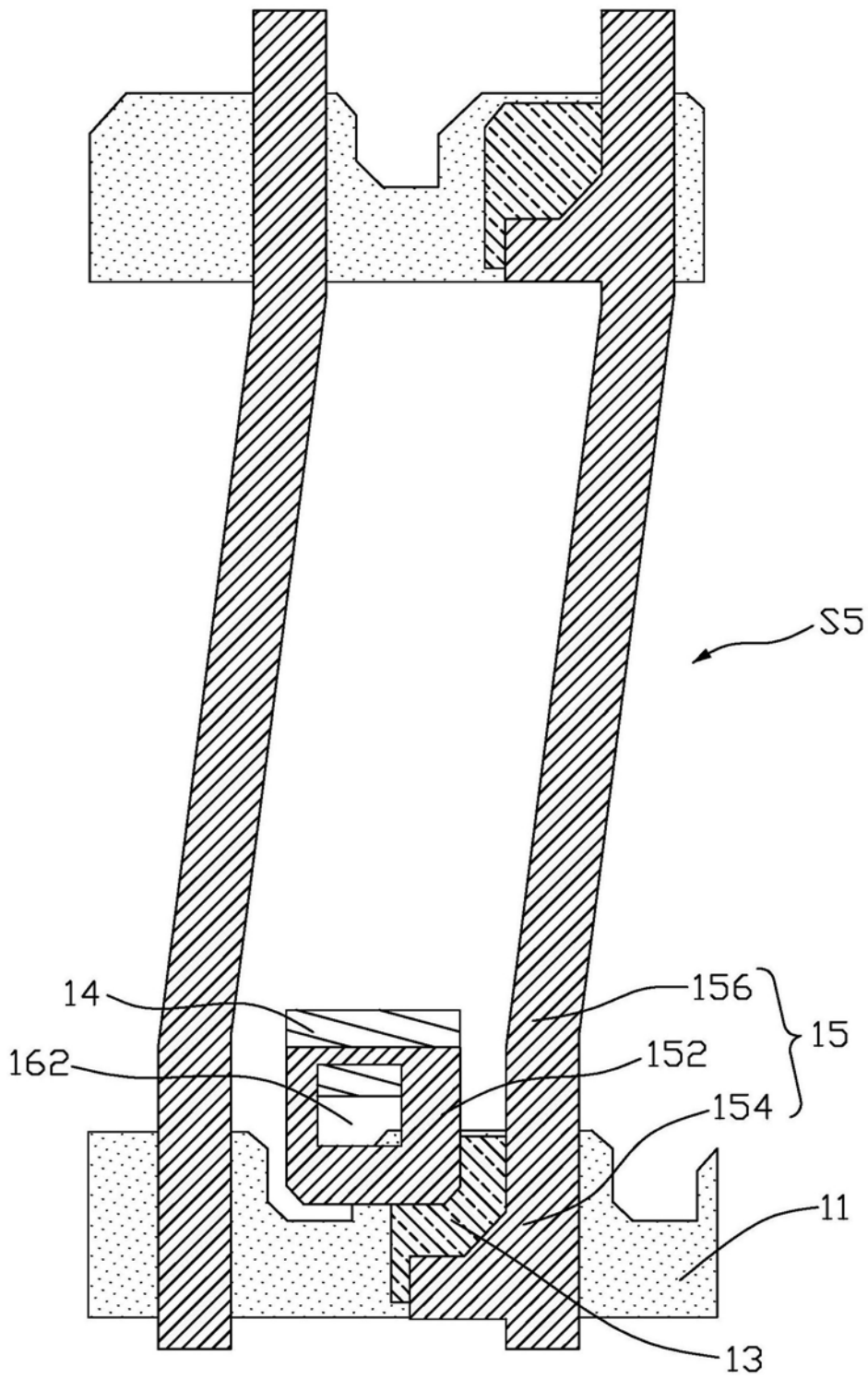


图3e

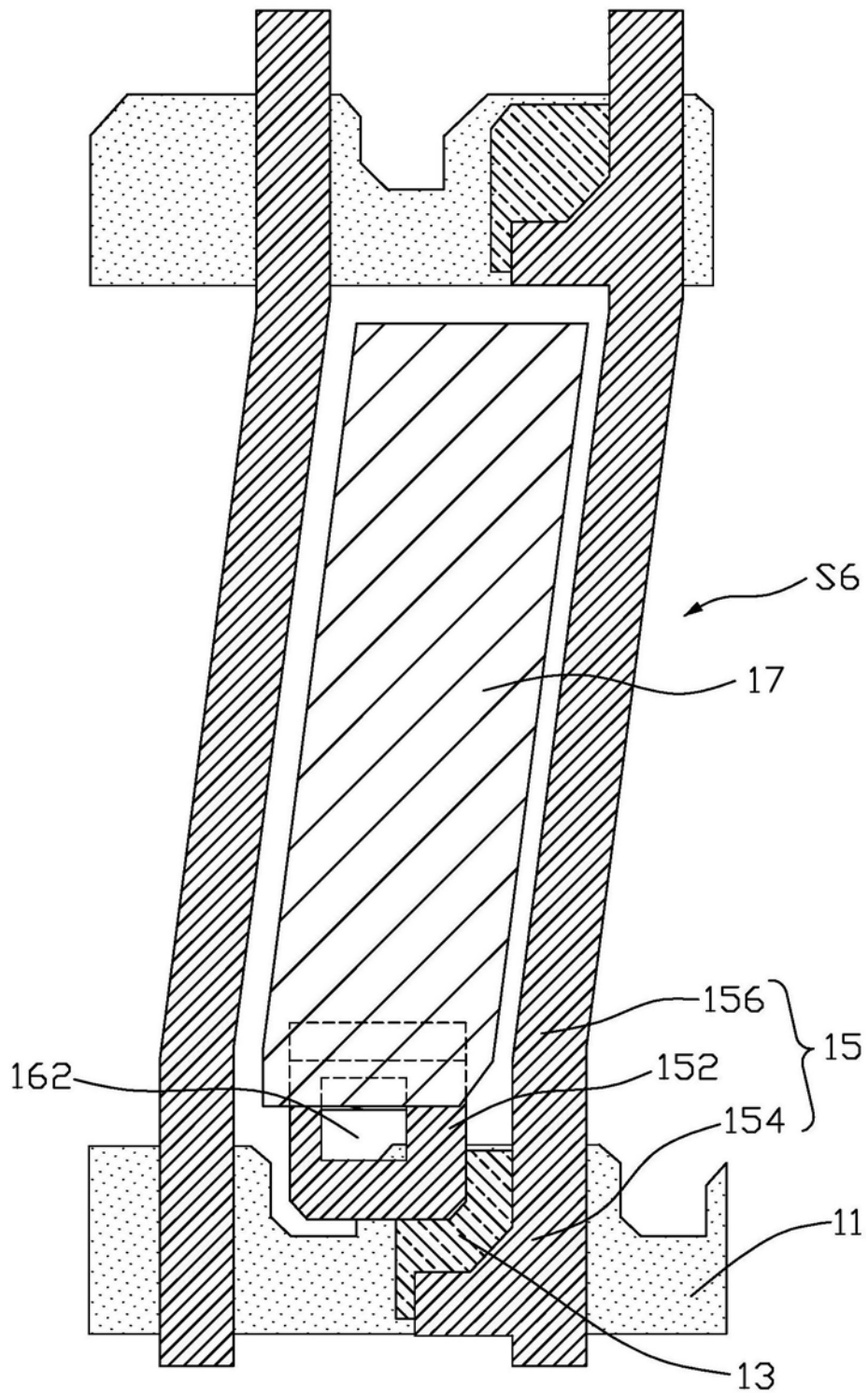


图3f

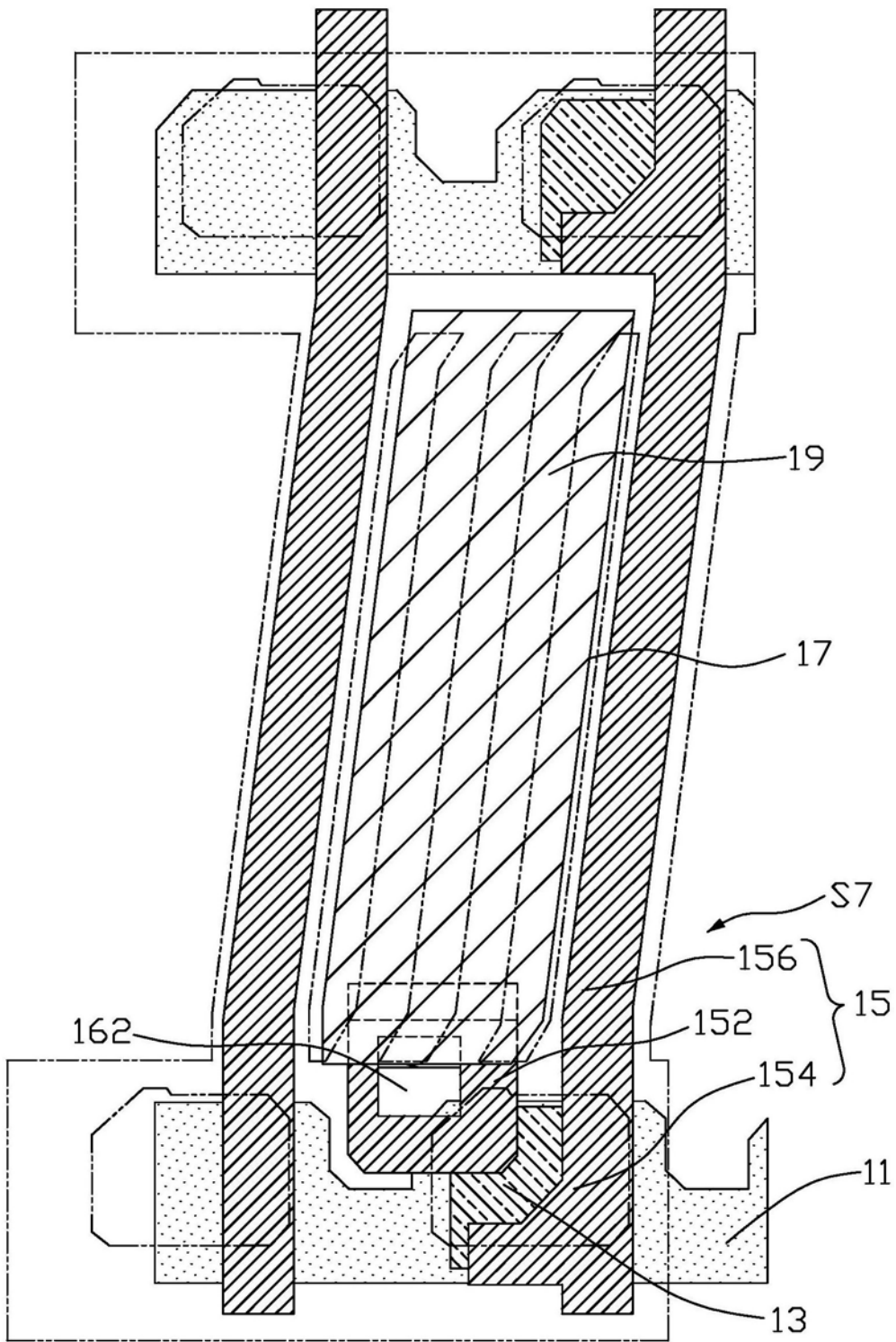


图3g

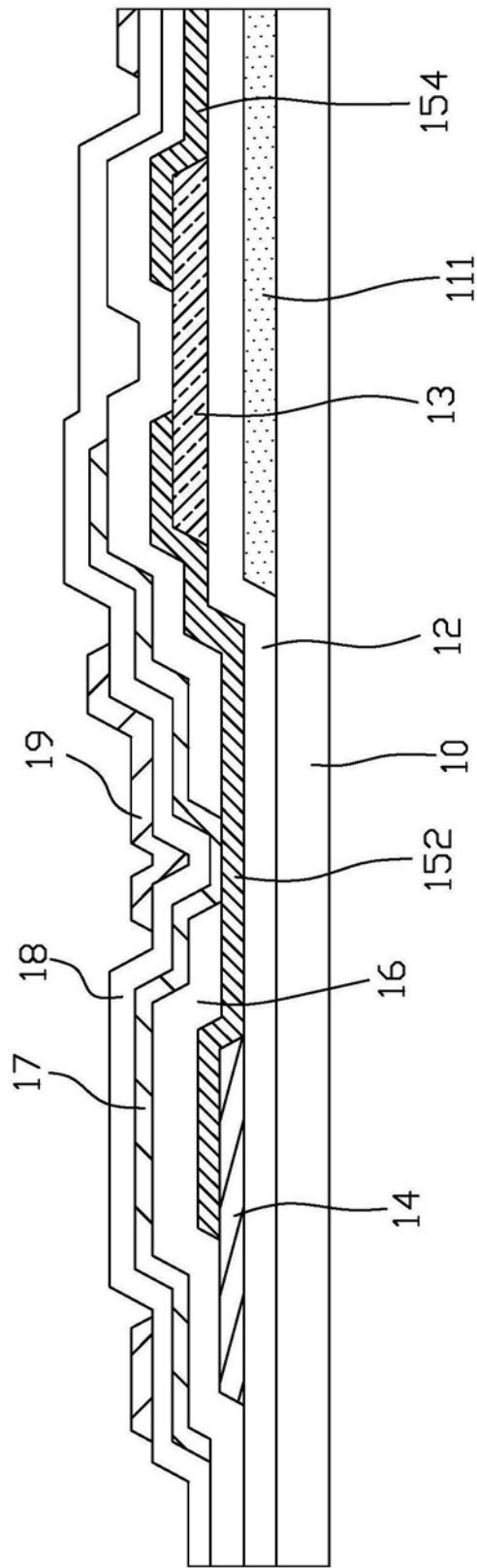


图4

专利名称(译)	阵列基板和液晶显示装置		
公开(公告)号	CN208076889U	公开(公告)日	2018-11-09
申请号	CN201820335553.6	申请日	2018-03-12
[标]申请(专利权)人(译)	昆山龙腾光电有限公司		
申请(专利权)人(译)	昆山龙腾光电有限公司		
当前申请(专利权)人(译)	昆山龙腾光电有限公司		
[标]发明人	赵哲 吴佳星		
发明人	赵哲 吴佳星		
IPC分类号	G02F1/1362 H01L27/12		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型涉及一种阵列基板和包括该阵列基板的液晶显示装置，该阵列基板包括：衬底基板、形成在衬底基板上的第一金属层、栅绝缘层、形成在栅绝缘层上的半导体层、补偿层和第二金属层、以及形成在栅绝缘层上的第一绝缘层、形成在第一绝缘层上的第一电极层、形成在第一绝缘层上的第二绝缘层和形成在第二绝缘层上的第二电极层；第二金属层包括漏极、源极和数据线，漏极与源极彼此分隔并分别与半导体层接触，漏极与补偿层相连，漏极与补偿层部分重叠；未被漏极覆盖部分的补偿层位于像素单元内。在第一绝缘层于对应漏极的位置蚀刻形成第一接触孔，第一电极层形成在第一绝缘层上，通过第一接触孔与漏极接触实现电连接。

