



(12)发明专利

(10)授权公告号 CN 106547155 B

(45)授权公告日 2019.09.17

(21)申请号 201710028098.5

G02F 1/1343(2006.01)

(22)申请日 2017.01.12

G02F 1/1337(2006.01)

(65)同一申请的已公布的文献号

申请公布号 CN 106547155 A

(43)申请公布日 2017.03.29

(73)专利权人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 赵丽 徐向阳

(74)专利代理机构 深圳市铭粤知识产权代理有限公司 44304

代理人 孙伟峰

(51)Int.Cl.

G02F 1/1362(2006.01)

G02F 1/1345(2006.01)

(56)对比文件

CN 105549270 A,2016.05.04,

CN 105892176 A,2016.08.24,

JP 2008065152 A,2008.03.21,

US 2008291145 A1,2008.11.27,

CN 101055392 A,2007.10.17,

审查员 李尊懋

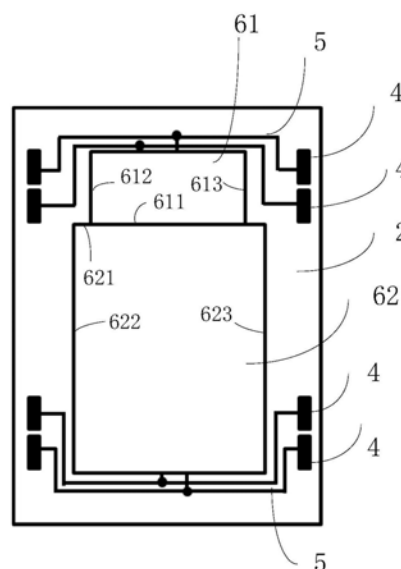
权利要求书2页 说明书6页 附图3页

(54)发明名称

液晶面板及液晶面板光配向方法

(57)摘要

本发明提供一种液晶面板及液晶面板光配向方法,其中液晶面板包括彩膜基板和阵列基板。阵列基板的非显示区上设置有固化连接端子、固化走线和芯片组,固化走线将固化连接端子与芯片组连通。芯片组至少包括第一芯片和第二芯片,对应第一芯片和第二芯片分别设置有与其对应的固化连接端子和固化走线。固化加电压过程中,固化信号从彩膜基板侧依次经过固化连接端子、固化走线进入对应的第一芯片或第二芯片内。通过将不同芯片的固化连接端子和固化走线分别放置,可以增加每条固化走线的空间,且不同位置的芯片信号延迟差异较小,克服了传统固化走线空间受限制的问题,且降低了金属跨线引起的静电释放(ESD)等问题。



1. 一种液晶面板,其特征在于,包括:彩膜基板和阵列基板;所述阵列基板的非显示区上设置有固化连接端子、固化走线和芯片组,所述固化走线将所述固化连接端子与所述芯片组连通;

所述固化连接端子用于连通所述阵列基板与所述彩膜基板;所述芯片组至少包括第一芯片和第二芯片,对应所述第一芯片和所述第二芯片分别设置有与其对应的所述固化连接端子和所述固化走线;所述彩膜基板上设置有公共电极,将所述公共电极划分成多个互不连通的区块,所述公共电极上不同的所述区块与不同的所述固化连接端子相接触;固化加电压过程中,固化信号从所述彩膜基板侧依次经过所述公共电极上不同区块、所述固化连接端子、所述固化走线进入对应的所述第一芯片或所述第二芯片内。

2. 根据权利要求1所述的液晶面板,其特征在于,所述彩膜基板还包括固化信号源,每个所述固化连接端子均对应一个所述固化信号源。

3. 根据权利要求1所述的液晶面板,其特征在于,对于所述第一芯片和所述第二芯片,分别设置有与其对应的四个所述固化连接端子。

4. 根据权利要求3所述的液晶面板,其特征在于,所述第一芯片和所述第二芯片按照一列两行的方式排列,与所述第一芯片对应的四个所述固化连接端子平均设置在所述第一芯片的第一左侧附近和第一右侧附近,其中,所述第一芯片上与所述第二芯片相对的一侧为第一相对侧,所述第一芯片上与所述第一相对侧相邻的两侧分别为所述第一左侧和所述第一右侧。

5. 根据权利要求4所述的液晶面板,其特征在于,分别设置在所述第一左侧附近和所述第一右侧附近的两个所述固化连接端子均为一列两行排列。

6. 根据权利要求5所述的液晶面板,其特征在于,所述公共电极包括互不连通的第一区和第二区,当所述彩膜基板覆盖在所述阵列基板上时,所述第一区与第一组固化连接端子组相接触,所述第一组固化连接端子组为设置在所述第一左侧附近和所述第一右侧附近且位于第一行的所述固化连接端子;

所述第二区与第二组固化连接端子组相接触,所述第二组固化连接端子组为设置在所述第一左侧附近和所述第一右侧附近且位于第二行的所述固化连接端子。

7. 根据权利要求6所述的液晶面板,其特征在于,与所述第二芯片对应的所述固化连接端子设置在所述第二芯片的第二左侧附近和第二右侧附近,其中,所述第二芯片上与所述第一芯片相对的一侧为第二相对侧,所述第二芯片上与所述第二相对侧相邻的两侧分别为所述第二左侧和所述第二右侧。

8. 根据权利要求7所述的液晶面板,其特征在于,分别设置在所述第二左侧附近和所述第二右侧附近的两个所述固化连接端子均为一列两行排列。

9. 根据权利要求8所述的液晶面板,其特征在于,所述公共电极还包括互不连通的第三区和第四区,当所述彩膜基板覆盖在所述阵列基板上时,所述第三区与第三组固化连接端子组相接触,所述第三组固化连接端子组为设置在所述第二左侧附近和所述第二右侧附近且位于第一行的所述固化连接端子;

所述第四区与第四组固化连接端子组相接触,所述第四组固化连接端子组为设置在所述第二左侧附近和所述第二右侧附近且位于第二行的所述固化连接端子。

10. 一种液晶面板光配向方法,所述液晶面板光配向方法包括向液晶面板中的芯片施

加固化电压的步骤,其特征在于,所述向液晶面板中的芯片施加固化电压的步骤包括:

将芯片组中为各芯片设置的固化走线和固化连接端子分别进行放置,所述芯片组设置于阵列基板上,且包括多个所述芯片;

对公共电极采用切割处理或者采用玻璃掩膜技术进行曝光处理,以将所述公共电极划分成多个互不连通的区块,其中,所述公共电极设置于彩膜基板上,当所述彩膜基板覆盖在所述阵列基板上时,所述公共电极上不同的所述区块与不同的所述固化连接端子相接触;

对所述芯片组中的各芯片进行固化加电压,使固化信号从所述彩膜基板侧的所述公共电极经过所述固化连接端子流至所述阵列基板侧的所述固化走线,再通过所述固化走线流入所述芯片组的相应芯片内,以完成对芯片的施加电压过程。

液晶面板及液晶面板光配向方法

技术领域

[0001] 本发明涉及液晶显示技术,尤其涉及一种液晶面板及液晶面板光配向方法。

背景技术

[0002] 随着大尺寸液晶电视越来越受到消费者的喜爱,大尺寸液晶电视的市场具有着良好的发展态势。但同时也伴随着大尺寸面板在生产时会使大板利用率偏低的问题。生产成本偏高,也使大尺寸液晶电视单价偏高,限制了其市场发展。

[0003] 目前是采用面板套切技术改善这一缺陷,即将大尺寸面板与小尺寸面板合在一个大板生产,大大降低了大尺寸液晶电视生产成本。但随着芯片尺寸和数目增加,需压缩玻璃大板内固化走线的空间;或者非阵列基板行驱动 (Gate Driver on Array,简称GOA) 产品改成GOA产品,导致固化走线数目增加。

[0004] 传统固化走线是用来连接上下固化连接端子和芯片的,通过第一层金属和第二层金属共同完成可视区固化连接端子 (VA curing pad) 对芯片施加电压的过程,如图1所示,图1为传统固化走线设置图,标号11和标号12均为芯片。在给芯片固化时,机台通过固化连接端子以及固化走线给芯片施加电压,随后进行紫外光照射。如图2所示,随着芯片尺寸增加,需压缩玻璃大板内固化走线的空间 a ,或者非GOA产品改成GOA产品,固化走线数目 n 增加,都会降低每条走线的空间 a/n ,就会引发固化走线无法排放等问题,给设计和生产制程带来一定挑战。

发明内容

[0005] 本发明提供一种液晶面板及液晶面板光配向方法,用以解决现有技术中固化走线增加导致固化走线无法排放的技术问题。

[0006] 本发明第一方面提供一种液晶面板,包括:彩膜基板和阵列基板;所述阵列基板的非显示区上设置有固化连接端子、固化走线和芯片组,所述固化走线将所述固化连接端子与所述芯片组连通;

[0007] 所述固化连接端子用于连通所述阵列基板与所述彩膜基板;所述芯片组至少包括第一芯片和第二芯片,对应所述第一芯片和所述第二芯片分别设置有与其对应的所述固化连接端子和所述固化走线;固化加电压过程中,固化信号从所述彩膜基板侧依次经过所述固化连接端子、所述固化走线进入对应的所述第一芯片或所述第二芯片内。

[0008] 进一步的,所述彩膜基板还包括固化信号源,每个所述固化连接端子均对应一个所述固化信号源。

[0009] 进一步的,对于所述第一芯片和所述第二芯片,分别设置有与其对应的四个所述固化连接端子。

[0010] 进一步的,所述第一芯片和所述第二芯片按照一行两列的方式排列,与所述第一芯片对应的四个所述固化连接端子平均设置在所述第一芯片的第一左侧附近和第一右侧附近,其中,所述第一芯片上与所述第二芯片相对的一侧为第一相对侧,所述第一芯片上与

所述第一相对侧相邻的两侧分别为所述第一左侧和所述第一右侧。

[0011] 进一步的,分别设置在所述第一左侧附近和所述第一右侧附近的两个所述固化连接端子均为一列两行排列。

[0012] 进一步的,所述彩膜基板上设置有公共电极,所述公共电极包括互不连通的第一区和第二区,当所述彩膜基板覆盖在所述阵列基板上时,所述第一区与第一组固化连接端子组相接触,所述第一组固化连接端子组为设置在所述第一左侧附近和所述第一右侧附近且位于第一行的所述固化连接端子;

[0013] 所述第二区与第二组固化连接端子组相接触,所述第二组固化连接端子组为设置在所述第一左侧附近和所述第一右侧附近且位于第二行的所述固化连接端子。

[0014] 进一步的,与所述第二芯片对应的所述固化连接端子设置在所述第二芯片的第二左侧附近和第二右侧附近,其中,所述第二芯片上与所述第一芯片相对的一侧为第二相对侧,所述第二芯片上与所述第二相对侧相邻的两侧分别为所述第二左侧和所述第二右侧。

[0015] 进一步的,分别设置在所述第二左侧附近和所述第二右侧附近的两个所述固化连接端子均为一列两行排列。

[0016] 进一步的,所述公共电极还包括互不连通的第三区和第四区,当所述彩膜基板覆盖在所述阵列基板上时,所述第三区与第三组固化连接端子组相接触,所述第三组固化连接端子组为设置在所述第二左侧附近和所述第二右侧附近且位于第一行的所述固化连接端子;

[0017] 所述第四区与第四组固化连接端子组相接触,所述第四组固化连接端子组为设置在所述第二左侧附近和所述第二右侧附近且位于第二行的所述固化连接端子。

[0018] 本发明第二方面提供一种液晶面板光配向方法,包括:

[0019] 将芯片组中为各芯片设置的固化走线和固化连接端子分别进行放置,所述芯片组设置于阵列基板上,且包括多个所述芯片;

[0020] 对公共电极采用切割处理或者采用玻璃掩膜技术进行曝光处理,以将所述公共电极划分成多个互不连通的区块,其中,所述公共电极设置于彩膜基板上,当所述彩膜基板覆盖在所述阵列基板上时,所述公共电极上不同的所述区块与不同的所述固化连接端子相接触;

[0021] 对所述芯片组中的各芯片进行固化加电压,使固化信号从彩膜基板侧的所述公共电极经过所述固化连接端子流至所述阵列基板侧的所述固化走线,再通过所述固化走线流入所述芯片组的相应芯片内,以完成对芯片的施加电压过程。

[0022] 本发明提供的液晶面板及液晶面板光配向方法,将不同芯片(第一芯片和第二芯片)的固化连接端子和固化走线分别放置,通过固化连接端子将阵列基板和彩膜基板间的信号连通,从彩膜基板侧输入固化信号,实现在有限空间内完成芯片可视化固化,降低固化走线过细以及跨线过多带来的问题。上述装置通过将不同芯片的固化连接端子和固化走线分别放置,可以增加每条固化走线的空间,且不同位置的芯片信号延迟差异较小,克服了传统固化走线空间受限制的问题,且降低了金属跨线引起的静电释放(ESD)等问题。

附图说明

[0023] 在下文中将基于实施例并参考附图来对本发明进行更详细的描述。其中:

- [0024] 图1为传统固化走线设置图；
[0025] 图2芯片在大板上的设置图；
[0026] 图3为本发明实施例提供的阵列基板的结构示意图；
[0027] 图4为本发明实施例提供的公共电极的结构示意图；
[0028] 图5为本发明实施例提供的液晶面板的结构示意图。
[0029] 在附图中，相同的部件使用相同的附图标记。附图并未按照实际的比例绘制。

具体实施方式

[0030] 下面将结合附图对本发明作进一步说明。

[0031] 请参考图3，本发明实施例提供一种液晶面板，包括：彩膜基板1、阵列基板2、固化连接端子4、固化走线5和芯片组，其中，固化连接端子4、固化走线5和芯片组均设置在阵列基板2上；固化走线5将固化连接端子4与芯片组连通；固化连接端子4用于连通阵列基板2与彩膜基板1；芯片组至少包括第一芯片61和第二芯片62，可选的，第一芯片61的面积小于第二芯片62；对于第一芯片61和第二芯片62，分别设置有与其对应的固化连接端子4和固化走线5；固化加电压过程中，固化信号从彩膜基板1侧依次经过固化连接端子4、固化走线5进入对应的第一芯片61或第二芯片62内。

[0032] 具体的，固化连接端子4、固化走线5和芯片组设置在阵列基板2上，通过固化走线5将固化连接端子4与芯片组连通，通过固化连接端子4将阵列基板2与彩膜基板1连通，在固化加电压过程中，固化信号从彩膜基板1侧依次经过固化连接端子4、固化走线5进入到芯片组，由于芯片组包括第一芯片61和第二芯片62，因此，固化信号可从彩膜基板1侧进入到第一芯片61或第二芯片62。

[0033] 本实施将不同芯片（第一芯片61和第二芯片62）的固化连接端子4和固化走线5分别放置，通过固化连接端子4将阵列基板2和彩膜基板1间的信号连通，从彩膜基板1侧输入固化信号，实现在有限空间内完成芯片可视化固化，降低固化走线5过细以及跨线过多带来的问题。上述装置，通过将不同芯片的固化连接端子4和固化走线5分别放置，可以增加每条固化走线5的空间，且不同位置的芯片信号延迟差异较小，克服了传统固化走线5空间受限的问题，且降低了金属跨线引起的静电释放（ESD）等问题。

[0034] 在本发明一个具体实施例中，芯片组还包括第三芯片，第三芯片的面积小于第一芯片61。对于第三芯片，设置有与其对应的固化连接端子4和固化走线5。即对于芯片组中的每一块芯片，均为其设置有对应的固化连接端子4和固化走线5，且该固化连接端子4和固化走线5只属于该芯片（即第一芯片61、第二芯片62或第三芯片中的一个）。因此，在对芯片组中的某一芯片（第一芯片61、第二芯片62或第三芯片中的一个）进行固化时，并不会对其他芯片造成影响。

[0035] 在本发明另一个具体实施例中，彩膜基板1还包括固化信号源，每个固化连接端子4均对应一个固化信号源。根据实际情况，固化信号源可有多，对于每个固化连接端子4，均由一个固化信号源与其对应。

[0036] 在本发明一个具体实施例中，对于每个固化信号源均对应有一个固化连接端子4和一条固化走线5，第一芯片61和第二芯片62的固化连接端子4和固化走线5分别放置。利用激光切割（laser cut）技术，将彩膜基板1上的公共电极切割划分成多个互不连通的区块，

即将公共电极上与阵列基板2的固化连接端子4所在位置的对应区域进行切割划分。并且将公共电极上与阵列基板2的芯片分割线对应的部分切割开,以将第一芯片61与第二芯片62所对应的公共电极部分划分成互不连通的区块,其中第二区B覆盖在第一芯片61上,第三区C覆盖在第二芯片62上。芯片分割线即为第一芯片61与第二芯片62分界线的位置。具体可参考图4,将彩膜基板1上的透明公共电极切割成如图4所示的第一区A、第二区B、第三区C和第四区D,其中,第一区A和第二区B为与第一芯片61的固化连接端子4对应的位置区域,第三区C和第四区D分别为与第二芯片62对应的区域。

[0037] 固化加电压过程中,固化信号源发出的固化信号通过彩膜基板1侧的扎针流入到公共电极中,然后从公共电极流出,依次经过固化连接端子4、固化走线5进入对应的第一芯片61或第二芯片62内。从而完成芯片可视区固化。固化连接端子4设置在阵列基板2上,当彩膜基板1与阵列基板2相合时,固化连接端子4与公共电极相接触,使得固化信号从公共电极上通过固化连接端子4、固化走线5进入对应的第一芯片61或第二芯片62内。从而完成第一芯片61或第二芯片62的加压过程。在本发明一个具体实施例中,对于第一芯片61和第二芯片62,分别设置有与其对应的四个固化连接端子4。第一芯片61和第二芯片62按照一行两列的方式排列,与第一芯片61对应的四个固化连接端子4平均设置在第一芯片61的第一左侧612和第一右侧613的附近。其中,第一芯片61上与第二芯片62相对的一侧为第一相对侧611,第一芯片61上与第一相对侧611相邻的两侧分别为第一左侧612和第一右侧613。即第一左侧612附近和第一右侧613附近均设置有两个固化连接端子4。分别设置在第一左侧612附近和第一右侧613附近的两个固化连接端子4均为一行两列排列。

[0038] 在本发明一个具体实施例中,彩膜基板1上设置有公共电极,公共电极包括互不连通的第一区A和第二区B,当彩膜基板1覆盖在阵列基板2上时,第一区A与第一组固化连接端子组相接触,第一组固化连接端子组为设置在第一左侧附近和第一右侧附近且位于第一行的固化连接端子4。第二区B与第二组固化连接端子组相接触,第二组固化连接端子组为设置在第一左侧附近和第一右侧附近且位于第二行的固化连接端子。

[0039] 如图5所示,设置在第一左侧附近和第一右侧附近且位于第一行的固化连接端子4分别为固化连接端子41和固化连接端子42,当彩膜基板1覆盖在阵列基板2上时,第一区A与固化连接端子41和固化连接端子42相接触,第一区A为第一芯片61的非CF公共信号输入端。非CF公共信号从彩膜基板1侧公共电极的第一区A经过固化连接端子41和固化连接端子42流至第一芯片61内。进一步的,第一组固化连接端子组可以只包含固化连接端子41或者固化连接端子42,当第一组固化连接端子组只包含固化连接端子41或者固化连接端子42时,非CF公共信号仍旧可以从彩膜基板1侧公共电极的第一区A经过固化连接端子41或者固化连接端子42流至第一芯片61内。

[0040] 设置在第一左侧附近和第一右侧附近且位于第二行的固化连接端子4分别为固化连接端子43和固化连接端子44。当彩膜基板1覆盖在阵列基板2上时,第二区B与固化连接端子43和固化连接端子44相接触,第二区B为第一芯片61的CF公共信号输入端。CF公共信号从彩膜基板1侧公共电极的第二区B经过固化连接端子43和固化连接端子44流至第一芯片61内。进一步的,第一组固化连接端子组可以只包含固化连接端子43或者固化连接端子44,当第一组固化连接端子组只包含固化连接端子43或者固化连接端子44时,CF公共信号仍旧可以从彩膜基板1侧公共电极的第二区B经过固化连接端子43或者固化连接端子44流至第一

芯片61内。在本发明另一个具体实施例中,对于第一芯片61和第二芯片62,分别设置有与其对应的四个固化连接端子4。与第二芯片62对应的固化连接端子4设置在第二芯片62的第二左侧622附近和第二右侧623附近。其中,第二芯片62上与第一芯片61相对的一侧为第二相对侧621,第二芯片62上与第二相对侧621相邻的两侧分别为第二左侧622和第二右侧623。分别设置在第二左侧622附近和第二右侧623附近的两个固化连接端子4均为一列两行排列。

[0041] 如图5所示,在本发明一个具体实施例中,公共电极还包括互不连通的第三区C和第四区D,按照图5中虚线所示将公共电极进行划分,如可采用激光切割的方式,使第一区A、第二区B、第三区C和第四区D互不连通。当彩膜基板1覆盖在阵列基板2上时,第三区C与第三组固化连接端子组相接触,第三组固化连接端子组为设置在第二左侧附近和第二右侧附近且位于第一行的固化连接端子4。第四区D与第四组固化连接端子组相接触,第四组固化连接端子组为设置在第二左侧附近和第二右侧附近且位于第二行的固化连接端子4。

[0042] 如图5所示,设置在第二左侧附近和第二右侧附近且位于第一行的固化连接端子4分别为固化连接端子45和固化连接端子46,当彩膜基板1覆盖在阵列基板2上时,第三区C与固化连接端子45和固化连接端子46相接触,第三区C为第二芯片62的CF公共信号输入端。CF公共信号从彩膜基板1侧公共电极的第三区C经过固化连接端子45和固化连接端子46流至第二芯片62内。进一步的,第三组固化连接端子组可以只包含固化连接端子45或者固化连接端子46,当第三组固化连接端子组只包含固化连接端子45或者固化连接端子46时,CF公共信号仍旧可以从彩膜基板1侧公共电极的第三区C经过固化连接端子45或者固化连接端子46流至第二芯片62内。

[0043] 设置在第二左侧附近和第二右侧附近且位于第二行的固化连接端子4分别为固化连接端子47和固化连接端子48。当彩膜基板1覆盖在阵列基板2上时,第四区D与固化连接端子47和固化连接端子48相接触,第四区D为第二芯片62的非CF公共信号输入端。非CF公共信号从彩膜基板1侧公共电极的第四区D经过固化连接端子47和固化连接端子48流至第二芯片62内。进一步的,第四组固化连接端子组可以只包含固化连接端子47或者固化连接端子48,当第一组固化连接端子组只包含固化连接端子47或者固化连接端子48时,非CF公共信号仍旧可以从彩膜基板1侧公共电极的第四区D经过固化连接端子47或者固化连接端子48流至第二芯片62内。本发明实施例还提供一种液晶面板光配向方法,包括:

[0044] 将芯片组中为各芯片设置的固化走线和固化连接端子分别进行放置,芯片组设置于阵列基板上,芯片组包括多个芯片。

[0045] 对公共电极采用切割处理或者采用玻璃掩膜技术进行曝光处理,以将公共电极划分成多个互不连通的区块,其中,公共电极设置于彩膜基板上,当彩膜基板覆盖在阵列基板上时,公共电极上不同的区块与不同的固化连接端子相接触。利用激光技术对彩膜基板上的公共电极进行切割,或者对公共电极进行曝光处理,以将公共电极划分成多个互不连通的区块。

[0046] 对芯片组中的各芯片进行固化加电压,使固化信号从彩膜基板侧的公共电极经过固化连接端子流至阵列基板侧的固化走线,再通过固化走线流入芯片组的相应芯片内,以完成对芯片的施加电压过程。

[0047] 虽然已经参考优选实施例对本发明进行了描述,但在不脱离本发明的范围的情况

下,可以对其进行各种改进并且可以用等效物替换其中的部件。尤其是,只要不存在结构冲突,各个实施例中所提到的各项技术特征均可以任意方式组合起来。本发明并不局限于文中公开的特定实施例,而是包括落入权利要求的范围内的所有技术方案。

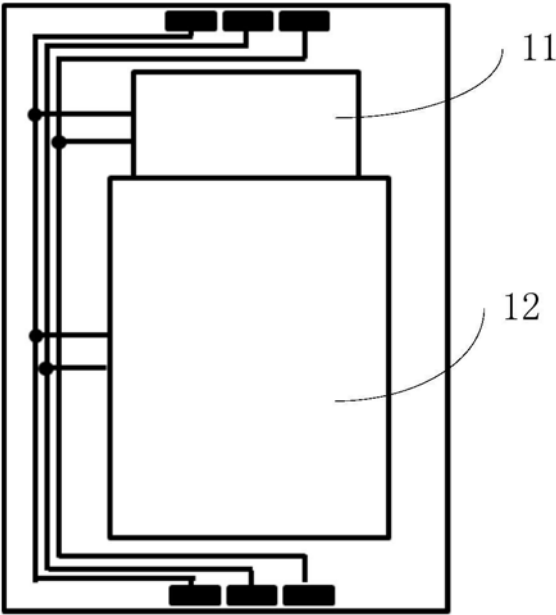


图1

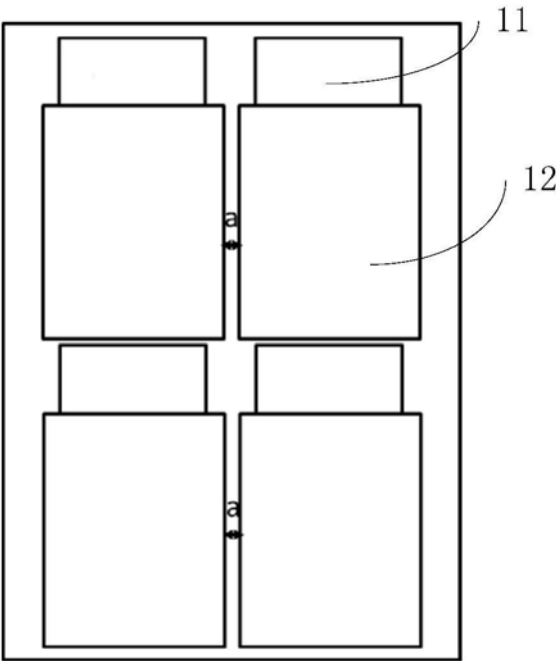


图2

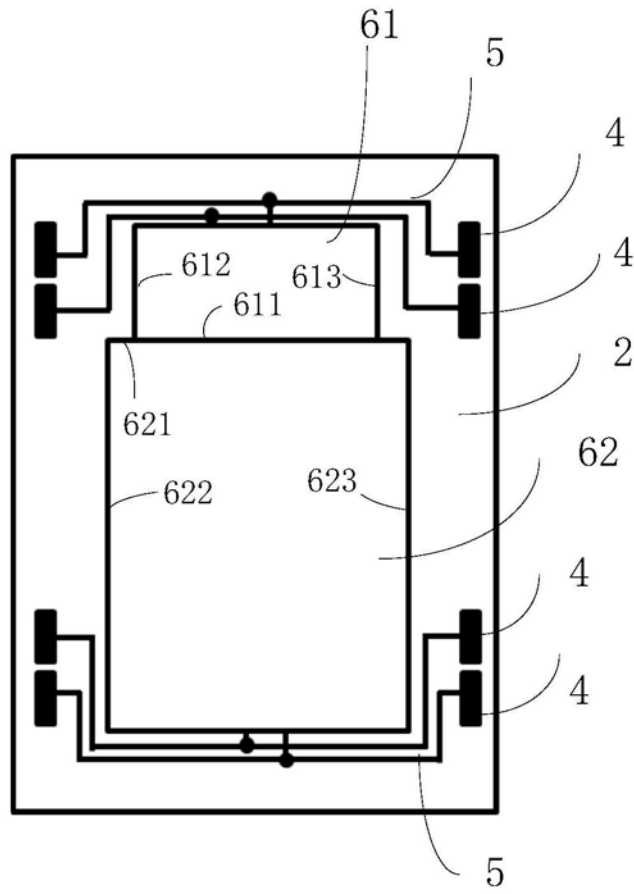


图3

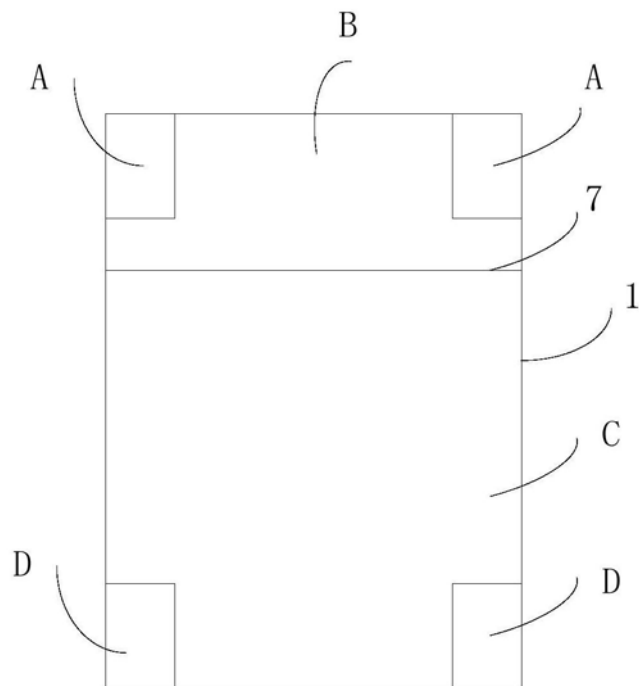


图4

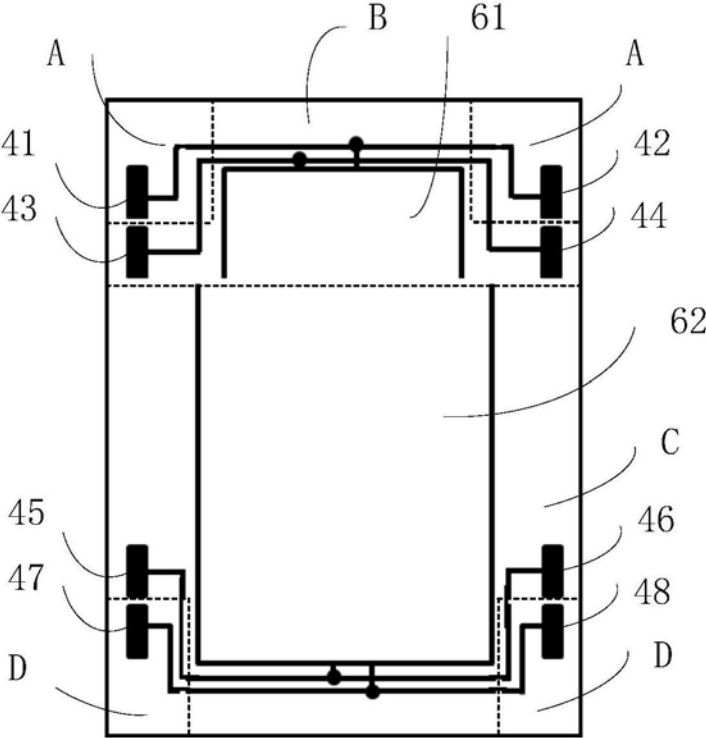


图5

专利名称(译)	液晶面板及液晶面板光配向方法		
公开(公告)号	CN106547155B	公开(公告)日	2019-09-17
申请号	CN201710028098.5	申请日	2017-01-12
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	赵丽 徐向阳		
发明人	赵丽 徐向阳		
IPC分类号	G02F1/1362 G02F1/1345 G02F1/1343 G02F1/1337		
代理人(译)	孙伟峰		
审查员(译)	李尊懋		
其他公开文献	CN106547155A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种液晶面板及液晶面板光配向方法，其中液晶面板包括彩膜基板和阵列基板。阵列基板的非显示区上设置有固化连接端子、固化走线和芯片组，固化走线将固化连接端子与芯片组连通。芯片组至少包括第一芯片和第二芯片，对应第一芯片和第二芯片分别设置有与其对应的固化连接端子和固化走线。固化加电压过程中，固化信号从彩膜基板侧依次经过固化连接端子、固化走线进入对应的第一芯片或第二芯片内。通过将不同芯片的固化连接端子和固化走线分别放置，可以增加每条固化走线的空间，且不同位置的芯片信号延迟差异较小，克服了传统固化走线空间受限制的问题，且降低了金属跨线引起的静电释放(ESD)等问题。

