



(12)发明专利申请

(10)申请公布号 CN 106200182 A

(43)申请公布日 2016. 12. 07

(21)申请号 201610821522.7

(22)申请日 2016.09.14

(71)申请人 武汉华星光电技术有限公司

地址 430070 湖北省武汉市东湖开发区高新大道666号生物城C5栋

(72)发明人 洪光辉 龚强

(74)专利代理机构 北京聿宏知识产权代理有限公司 11372

代理人 吴大建

(51) Int. Cl.

G02F 1/1362(2006.01)

G02F 1/1368(2006.01)

G02F 1/1343(2006.01)

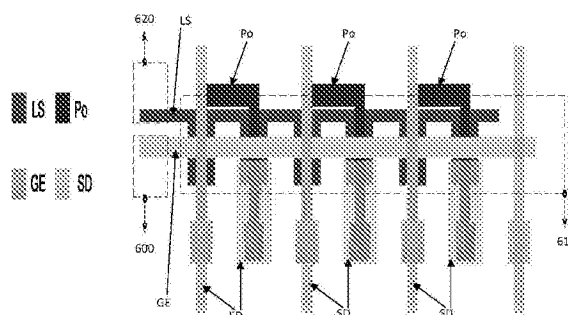
权利要求书1页 说明书7页 附图7页

(54)发明名称

一种液晶面板及其制备方法

(57)摘要

本发明公开了一种液晶面板及其制备方法。所述液晶面板上构造有多个像素行,每个像素行包含遮光层电极、多个像素单元以及用于驱动所述像素单元的驱动电路,其中:所述遮光层电极对应所述像素单元和/或所述驱动电路的遮光层;所述遮光层电极与同一像素行的所述驱动电路的第三级缓冲和/或第二级缓冲的输入端相连。相较于现有液晶面板设计,本发明的方法通过将液晶面板的特定遮光层作为遮光层电极接入驱动电路,可以使相应的TFT的有源层一直处于一个较高的电场中,从而使得TFT在开态时可以增大开态电流、关态时减小关态电流,进而提高液晶面板中相应的TFT的驱动能力。



1. 一种液晶面板,其特征在于,所述液晶面板上构造有多个像素行,每个像素行包含遮光层电极、多个像素单元以及用于驱动所述像素单元的驱动电路,其中:

所述遮光层电极为对应所述像素单元和/或所述驱动电路的遮光层;

所述遮光层电极与同一像素行的所述驱动电路的第三级缓冲和/或第二级缓冲的输入端相连。

2. 根据权利要求1所述的液晶面板,其特征在于,所述遮光层电极包含第一遮光层电极,其中:

所述第一遮光层电极为对应所述像素单元的遮光层;

所述第一遮光层电极与同一像素行的所述驱动电路的第三级缓冲的输入端相连。

3. 根据权利要求2所述的液晶面板,其特征在于,所述第一遮光层电极包含多个相连的遮光层小块,其中,多个所述遮光层小块分别对应同一像素行的多个像素单元。

4. 根据权利要求1所述的液晶面板,其特征在于,所述遮光层电极包含第二遮光层电极,其中:

所述第二遮光层电极为对应所述驱动电路的遮光层;

所述第二遮光层电极与同一像素行的所述驱动电路的第二级缓冲的输入端相连。

5. 根据权利要求4所述的液晶面板,其特征在于,所述第二遮光层电极为所述驱动电路的第三级缓冲的薄膜晶体管对应的遮光层。

6. 一种液晶面板的制备方法,其特征在于,制备包含多个像素行的所述液晶面板,在每个像素行中构造遮光层电极、多个像素单元以及用于驱动所述像素单元的驱动电路,其中:

利用对应所述像素单元和/或所述驱动电路的遮光层构造所述遮光层电极;

连接所述遮光层电极与同一像素行的所述驱动电路的第三级缓冲和/或第二级缓冲的输入端以改善所述像素单元和/或所述驱动电路中薄膜晶体管的驱动能力。

7. 根据权利要求6所述的方法,其特征在于,所述遮光层电极包含第一遮光层电极,其中:

利用对应所述像素单元的遮光层构造所述第一遮光层电极;

连接所述第一遮光层电极与同一像素行的所述驱动电路的第三级缓冲的输入端以改善所述像素单元中薄膜晶体管的驱动能力。

8. 根据权利要求7所述的方法,其特征在于,将分别对应同一像素行的多个像素单元的多个遮光层小块相连以构造所述第一遮光层电极。

9. 根据权利要求6所述的方法,其特征在于,所述遮光层电极包含第二遮光层电极,其中:

利用对应所述驱动电路的遮光层构造所述第二遮光层电极;

连接所述第二遮光层电极与同一像素行的所述驱动电路的第二级缓冲的输入端以改善所述驱动电路中第三级缓冲的薄膜晶体管的驱动能力。

10. 根据权利要求9所述的方法,其特征在于,针对所述驱动电路中第三级缓冲的薄膜晶体管构造遮光层以形成所述第二遮光层电极。

一种液晶面板及其制备方法

技术领域

[0001] 本发明涉及液晶显示技术领域,具体说涉及一种液晶面板及其制备方法。

背景技术

[0002] 随着液晶技术的不断发展,液晶面板在人们日常的生产生活中的应用也越来越广泛。

[0003] 在薄膜晶体管液晶显示器(TFT-LCD)中,体现面板显示效果的关键单元包括像素单元(Pixel)以及驱动像素单元的驱动电路(GOA)。在像素单元以及驱动像素单元的驱动电路中构造有作为开关的TFT,TFT的驱动能力直接影响着面板的显示效果。

[0004] 现有的液晶面板设计方案以及工程的制程能力可能会出现TFT的驱动能力不足,导致像素单元(Pixel)充电不足或者漏电严重,这样的情况轻者会导致面板出现串扰(Crosstalk)和闪烁(Flicker)超规的情况,重者会影响面板的正常显示。

[0005] 因此,为了增强液晶面板的TFT驱动能力,需要一种新的液晶面板设计。

发明内容

[0006] 本发明提供了一种液晶面板,所述液晶面板上构造有多个像素行,每个像素行包含遮光层电极、多个像素单元以及用于驱动所述像素单元的驱动电路,其中:

[0007] 所述遮光层电极为对应所述像素单元和/或所述驱动电路的遮光层;

[0008] 所述遮光层电极与同一像素行的所述驱动电路的第三级缓冲和/或第二级缓冲的输入端相连。

[0009] 在一实施例中,所述遮光层电极包含第一遮光层电极,其中:

[0010] 所述第一遮光层电极为对应所述像素单元的遮光层;

[0011] 所述第一遮光层电极与同一像素行的所述驱动电路的第三级缓冲的输入端相连。

[0012] 在一实施例中,所述第一遮光层电极包含多个相连的遮光层小块,其中,多个所述遮光层小块分别对应同一像素行的多个像素单元。

[0013] 在一实施例中,所述遮光层电极包含第二遮光层电极,其中:

[0014] 所述第二遮光层电极为对应所述驱动电路的遮光层;

[0015] 所述第二遮光层电极与同一像素行的所述驱动电路的第二级缓冲的输入端相连。

[0016] 在一实施例中,所述第二遮光层电极为所述驱动电路的第三级缓冲的薄膜晶体管对应的遮光层。

[0017] 本发明还提出了一种液晶面板的制备方法,制备包含多个像素行的所述液晶面板,在每个像素行中构造遮光层电极、多个像素单元以及用于驱动所述像素单元的驱动电路,其中:

[0018] 利用对应所述像素单元和/或所述驱动电路的遮光层构造所述遮光层电极;

[0019] 连接所述遮光层电极与同一像素行的所述驱动电路的第三级缓冲和/或第二级缓冲的输入端以改善所述像素单元和/或所述驱动电路中薄膜晶体管的驱动能力。

- [0020] 在一实施例中,所述遮光层电极包含第一遮光层电极,其中:
- [0021] 利用对应所述像素单元的遮光层构造所述第一遮光层电极;
- [0022] 连接所述第一遮光层电极与同一像素行的所述驱动电路的第三级缓冲的输入端以改善所述像素单元中薄膜晶体管的驱动能力。
- [0023] 在一实施例中,将分别对应同一像素行的多个像素单元的多个遮光层小块相连以构造所述第一遮光层电极。
- [0024] 在一实施例中,所述遮光层电极包含第二遮光层电极,其中:
- [0025] 利用对应所述驱动电路的遮光层构造所述第二遮光层电极;
- [0026] 连接所述第二遮光层电极与同一像素行的所述驱动电路的第二级缓冲的输入端以改善所述驱动电路中第三级缓冲的薄膜晶体管的驱动能力。
- [0027] 在一实施例中,针对所述驱动电路中第三级缓冲的薄膜晶体管构造遮光层以形成所述第二遮光层电极。
- [0028] 相较于现有液晶面板设计,本发明的方法通过将液晶面板的特定遮光层作为遮光层电极接入驱动电路,可以使相应的TFT的有源层(Poly)一直处于一个较高的电场中,从而使得TFT在开态时可以增大开态电流、关态时减小关态电流,进而提高液晶面板中相应的TFT的驱动能力。
- [0029] 本发明的其它特征或优点将在随后的说明书中阐述。并且,本发明的部分特征或优点将通过说明书而变得显而易见,或者通过实施本发明而被了解。本发明的目的和部分优点可通过在说明书、权利要求书以及附图中所特别指出的步骤来实现或获得。

附图说明

- [0030] 附图用来提供对本发明的进一步理解,并且构成说明书的一部分,与本发明的实施例共同用于解释本发明,并不构成对本发明的限制。在附图中:
- [0031] 图1是现有技术中的GOA电路结构示意图;
- [0032] 图2是现有技术中的液晶面板像素单元平面结构示意图;
- [0033] 图3是现有技术中的液晶面板像素单元TFT截面示意图;
- [0034] 图4是现有技术中的液晶面板像素单元TFT开关状态示意图;
- [0035] 图5是根据本发明一实施例的GOA电路结构示意图;
- [0036] 图6是根据本发明一实施例的液晶面板像素单元TFT截面示意图;
- [0037] 图7是根据本发明一实施例的液晶面板像素单元TFT开关状态示意图;
- [0038] 图8是根据本发明一实施例的液晶面板像素单元平面结构示意图;
- [0039] 图9是现有技术中的液晶面板GOA第三级缓冲NTFT截面示意图;
- [0040] 图10是现有技术中的液晶面板GOA第三级缓冲NTFT开关状态示意图;
- [0041] 图11是根据本发明一实施例的GOA电路结构示意图;
- [0042] 图12是根据本发明一实施例的液晶面板GOA第三级缓冲NTFT截面示意图;
- [0043] 图13是根据本发明一实施例的液晶面板GOA第三级缓冲NTFT开关状态示意图。

具体实施方式

- [0044] 以下将结合附图及实施例来详细说明本发明的实施方式,借此本发明的实施人员

可以充分理解本发明如何应用技术手段来解决技术问题,并达成技术效果的实现过程并依据上述实现过程具体实施本发明。需要说明的是,只要不构成冲突,本发明中的各个实施例以及各实施例中的各个特征可以相互结合,所形成的技术方案均在本发明的保护范围之内。

[0045] 在薄膜晶体管液晶显示器(TFT-LCD)中,体现面板显示效果的关键单元包括像素单元以及驱动像素单元的驱动电路。在像素单元以及驱动像素单元的驱动电路中构造有作为开关的TFT,TFT的驱动能力直接影响着面板的显示效果。

[0046] 现有的液晶面板设计方案以及工程的制程能力可能会出现TFT的驱动能力不足,导致像素单元(Pixel)充电不足或者漏电严重,这样的情况轻者会导致面板出现串扰(Crosstalk)和闪烁(Flicker)超规的情况,重者会影响面板的正常显示。

[0047] 针对上述问题,首先分析现有液晶面板的结构,在当前的液晶面板设计中,面板上主要的TFT原件包括Pixel中的Pixel TFT。通常使用驱动Pixel TFT的是GOA电路。通常GOA电路包括两种类型:CMOS GOA和单MOS GOA。其中GOA Buffer是CMOS GOA的一部分,用于提升栅极电压的驱动能力,其分为三级。

[0048] 如图1所示,图1是一个现有技术的液晶面板中CMOS GOA电路的设计示意图。CMOS GOA电路通常由逻辑电路和三级Buffer组成。其中:

[0049] 100处是GOA电路的输出端,与液晶面板有效显示区域(AA区)的一行像素的TFT的栅极(Gate)相连。

[0050] 如图2所示,图2是现有技术的液晶面板中一行Pixel的设计平面示意图。其中:LS为遮光层;Po为多晶硅层(Poly);GE为开关线(栅极,Gate);SD为源极线以及漏极线(Source/Drain,S/D);200处(Gate线)与图1中100处相连,接收GOA的驱动信号。

[0051] 现有技术的液晶面板中一Pixel的设计截面示意图如图3所示,其中:

[0052] 300处:是现用的面板中Pixel TFT的栅极(Gate);

[0053] 301处:是现用的面板中Pixel TFT的源极(Source);

[0054] 302处:是现用的面板中Pixel TFT的漏极(Drain);

[0055] 310处:是现用的面板中Pixel TFT的截面图,其中包括LS层(遮光层),BF层(Buffer,缓冲层),Po层(Poly,多晶硅层),G1层(栅绝缘层),GE(Gate,栅级),SD(Source/Drain,S/D,源极/漏极)。

[0056] Pixel TFT的驱动状态如图4所示。图4是现用面板的Pixel中TFT开关状态示意图。图4中的截面图与图3中310部分的层级结构一致,其中:401是现用的面板的Sub Pixel中TFT开态示意图,在栅极处加一个9V的电压;402是现用的面板的Sub Pixel中TFT关态示意图,在栅极处加一个-7V的电压。

[0057] 经过上述分析,想要优化Pixel TFT的驱动能力,方案之一是增加开态电流和/或减小关态电流。

[0058] 因此,在本发明提出了一种新的液晶面板设计。在根据本发明一实施例的液晶面板中,相较于现有技术,Pixel TFT的有源层(Poly)所处的电场更大,这就使得开态时更有利于载流子运动和/或关态时不利于载流子与运动。具体的,在本发明一实施例的液晶面板中,Pixel TFT的遮光层BF被作为遮光层电极与CMOSGOA的第三级缓冲的输入端相连。LS层既可以作为有源层的遮光层又可以作为电极,这样在每个Pixel栅极为高电位时,其对应的

LS层电极为低电位;在每个Pixel栅极为低电位时,其对应的LS层电极为高电位。

[0059] 如图5所示,图5所示是根据本发明一实施例的GOA电路的设计示意图,CMOS GOA电路由逻辑电路和三级Buffer组成,其中:

[0060] 501处是GOA电路的驱动输出端,与AA区的一行像素的Gate相连;

[0061] 502处是GOA电路第三级Buffer的输入级。

[0062] 由Pixel TFT的遮光层BF接入到502处,从而使得在每个Pixel栅极为高电位时,其对应的LS层电极为低电位;在每个Pixel栅极为低电位时,其对应的LS层电极为高电位。

[0063] 进一步的,在本发明的一实施例中,主要是通过增加Pixel TFT的有源层(Poly)所处的电场来增强Pixel TFT的驱动能力。为了避免出现电场干扰,就要求增加的电场的施加范围与Pixel TFT的有源层(Poly)的范围对应。

[0064] 在现有设计中,遮光层LS的范围通常只作为有源层(Poly层)的遮光层,如图3所示。因此将LS接入GOA的第三级Buffer的输入级时增强的电场也正好作用于Pixel TFT的有源层(Poly)。因此在本发明一实施例中,并不需要改变现有设计中的Pixel TFT层级布局以及LS层的布局范围。

[0065] 进一步的,在现有设计中,如图2中210处所示,对于液晶基板整体或是液晶基板上的一行像素而言,LS层被分割成小块作为有源层(Poly层)的遮光层(每个小块分别针对各个TFT的有源层(Poly层))。但是在驱动Pixel TFT时,一行像素的Gate是连接到一个GOA的输出上的。因此,在本发明一实施例中,为了简化布线,将每一行Pixel中的LS层小块连接起来作为遮光层电极。

[0066] 如图6所示,图6是根据本发明一实施例的液晶面板中一行Pixel的设计平面示意图。其中:LS为遮光层;Po为多晶硅层(Poly);GE为开关线(栅极, Gate);SD为源极线以及漏极线(Source/Drain, S/D);600处(Gate线)与图5中501处相连,接收GOA的驱动信号。将图2中210处所示的各个LS小块连接,形成图6中610处所示的一体的遮光层电极,其在620处与图5中502处相连。

[0067] 综上,在本发明的一实施例中,相较于现有技术,在不改变现有的液晶面板基本结构设计的基础上,液晶面板的Pixel TFT的驱动能力被大大增强。

[0068] 进一步的,在本发明一实施例中,针对单一Pixel的结构如图7所示。图7所示是根据本发明一实施例的Pixel中TFT截面示意图,其中:

[0069] 700处是Pixel TFT的栅极(Gate);(与图5中501处相连)

[0070] 701处Pixel TFT的源极(Source);

[0071] 702处Pixel TFT的漏极(Drain);

[0072] 710处是Pixel TFT的截面图;

[0073] GE、G1、SD、Po、BF以及LS分别为Gate栅极、栅绝缘层、源极/漏极、多晶硅层、缓冲层以及遮光层。

[0074] 由图7可以看出,图7所示实施例与现有方案(图3)的不同点在于图7中遮光层(LS)与图5中第三级Buffer的输入级相连(703处与502处相连)。

[0075] 这样,在Pixel TFT的开关状态就如图8所示。图8为根据本发明一实施例的Pixel TFT的开关状态截面示意图。

[0076] 801是Pixel的TFT开态示意图,在栅极处加一个9V的电压,由于LS层作为电极与

GOA的第三级Buffer的输入级相连,因此此时LS电极上电位为-7V。这样,相比于现有技术方案(图4所示),此时Pixel TFT的有源层(Poly)会一直处于一个较高的电场中,更有利于载流子的运动,可以增加开态电流。

[0077] 802处是Pixel的TFT关态示意图,在栅极处加一个-7V的电压,由于LS层作为电极与GOA的第三级Buffer的输入级相连,因此此时LS电极上电位为9V。这样,相比于现有技术方案(图4所示),此时Pixel TFT的有源层(Poly)会一直处于一个较高的反向电场中,不利于载流子的运动,可以减小关态电流。

[0078] 综上,在本发明的上述实施例中,相较于现有技术,液晶面板的Pixel TFT的驱动能力被大大增强。

[0079] 进一步的,驱动Pixel TFT的是GOA电路,因此GOA的驱动能力会直接影响到Pixel TFT的运行。GOA Buffer是CMOS GOA的一部分,用于提升栅极电压的驱动能力。本发明的发明人还针对GOA缓冲(Buffer)中的TFT进行分析。

[0080] 如图9所示,图9是现有技术的液晶面板中GOA电路中第三级Buffer的NTFT的设计示意图。其中:

[0081] 900处是栅极(Gate);

[0082] 901处是源极(Source);

[0083] 902处是漏极(Drain);

[0084] 910处是截面图,其中包括BF层(Buffer,缓冲层),Po层(Poly,多晶硅层),G1层(栅绝缘层),GE(Gate,栅极),SD(Source/Drain,S/D,源极/漏极)。

[0085] 第三级Buffer的NTFT的工作状态如图10所示。图10是现用面板的GOA电路中第三级Buffer的NTFT开关状态示意图。图10中:1001是开态示意图,在栅极处加一个9V的电压;1002是关态示意图,在栅极处加一个-7V的电压。

[0086] 经过上述分析,想要优化第三级Buffer的NTFT的驱动能力,方案之一是增加开态电流和/或减小关态电流。由于第三级Buffer的NTFT的层级结构与驱动状态流程与Pixel TFT在原理以及细节上基本一致,因此,可以采用类似增强Pixel TFT的驱动能力的方法来增强第三级Buffer的NTFT的驱动能力。

[0087] 在本发明一实施例中,增强Pixel TFT的驱动能力的主要方法是将Pixel对应的遮光层作为遮光层电极接入GOA电路中第三级Buffer的输入端。但是在现有设计中,GOA电路中第三级Buffer的NTFT是没有相应的遮光层的(如图9以及图10所示),因此在本发明一实施例中,对GOA电路中第三级Buffer的NTFT的层级结构进行调整,为其增加遮光层(LS)。

[0088] 具体的,如图11以及图12所示,图11所示是根据本发明一实施例的GOA电路的设计示意图,CMOS GOA电路由逻辑电路和三级Buffer组成,其中:

[0089] 1101处是GOA电路的驱动输出端,与AA区的一行像素的Gate相连;

[0090] 1102处是GOA电路第二级Buffer的输入级。

[0091] 图12所示是根据本发明一实施例的GOA电路中第三级Buffer的NTFT截面示意图,其中:

[0092] 1200处是Pixel TFT的栅极(Gate);

[0093] 1201处Pixel TFT的源极(Source);

[0094] 1202处Pixel TFT的漏极(Drain);

[0095] 1210处是Pixel TFT的截面图；

[0096] GE、G1、SD、Po以及BF分别为Gate栅极、栅绝缘层、LS层、源极/漏极、多晶硅层以及缓冲层。

[0097] 图12的设计与现有技术(图9)的区别在于增加了LS遮光层,并进一步的,LS层在1203处与图11的1102处(GOA电路第二级Buffer的输入级)相连。

[0098] 这样,在GOA电路中第三级Buffer的NTFT的开关状态下就如图13所示。图13为根据本发明一实施例的GOA电路中第三级Buffer的NTFT的开关状态截面示意图。1301是开态示意图,在栅极处加一个9V的电压,由于LS层作为电极与GOA的第二级Buffer的输入级相连,因此此时LS电极上电位为-7V。这样,相比于现有技术方案(图10所示),此时有源层(Poly)会一直处于一个较高的电场中,更有利于载流子的运动,可以增加开态电流。

[0099] 1302处是Pixel的TFT关态示意图,在栅极处加一个-7V的电压,由于LS层作为电极与GOA的第二级Buffer的输入级相连,因此此时LS电极上电位为9V。这样,相比于现有技术方案(图10所示),此时有源层(Poly)会一直处于一个较高的反向电场中,不利于载流子的运动,可以减小关态电流。

[0100] 综上,在本发明的上述实施例中,相较于现有技术,液晶面板的GOA电路中第三级Buffer的驱动能力被大大增强。

[0101] 综合上述分析过程以及实施例,本发明提出了一种新的液晶面板设计。在本发明一实施例中,液晶面板上构造有多个像素行,每个像素行包含遮光层电极、多个像素单元以及用于驱动所述像素单元的驱动电路,其中:

[0102] 遮光层电极为对应像素单元和/或驱动电路的遮光层;

[0103] 遮光层电极与同一像素行的驱动电路的第三级缓冲和/或第二级缓冲的输入端相连。

[0104] 具体的,在一实施例中,遮光层电极包含第一遮光层电极,其中:第一遮光层电极为对应像素单元的遮光层;第一遮光层电极与同一像素行的驱动电路的第三级缓冲的输入端相连。进一步的,第一遮光层电极包含多个相连的遮光层小块,其中,多个遮光层小块分别对应同一像素行的多个像素单元。

[0105] 在另一实施例中,遮光层电极包含第二遮光层电极,其中:第二遮光层电极为对应驱动电路的遮光层;第二遮光层电极与同一像素行的驱动电路的第二级缓冲的输入端相连。进一步的,第二遮光层电极为驱动电路的第三级缓冲的薄膜晶体管对应的遮光层。

[0106] 对应本发明提出的液晶面板设计,本发明还提出了一种液晶面板的制备方法。在一实施例中,制备包含多个像素行的液晶面板,在每个像素行中构造遮光层电极、多个像素单元以及用于驱动像素单元的驱动电路,其中:利用对应像素单元和/或驱动电路的遮光层构造遮光层电极;连接遮光层电极与同一像素行的驱动电路的第三级缓冲和/或第二级缓冲的输入端以改善像素单元和/或驱动电路中薄膜晶体管的驱动能力。

[0107] 具体的,在一实施例中,本发明的方法中的遮光层电极包含第一遮光层电极,其中:利用对应像素单元的遮光层构造第一遮光层电极;连接第一遮光层电极与同一像素行的驱动电路的第三级缓冲的输入端以改善像素单元中薄膜晶体管的驱动能力。进一步的,将分别对应同一像素行的多个像素单元的多个遮光层小块相连以构造第一遮光层电极。

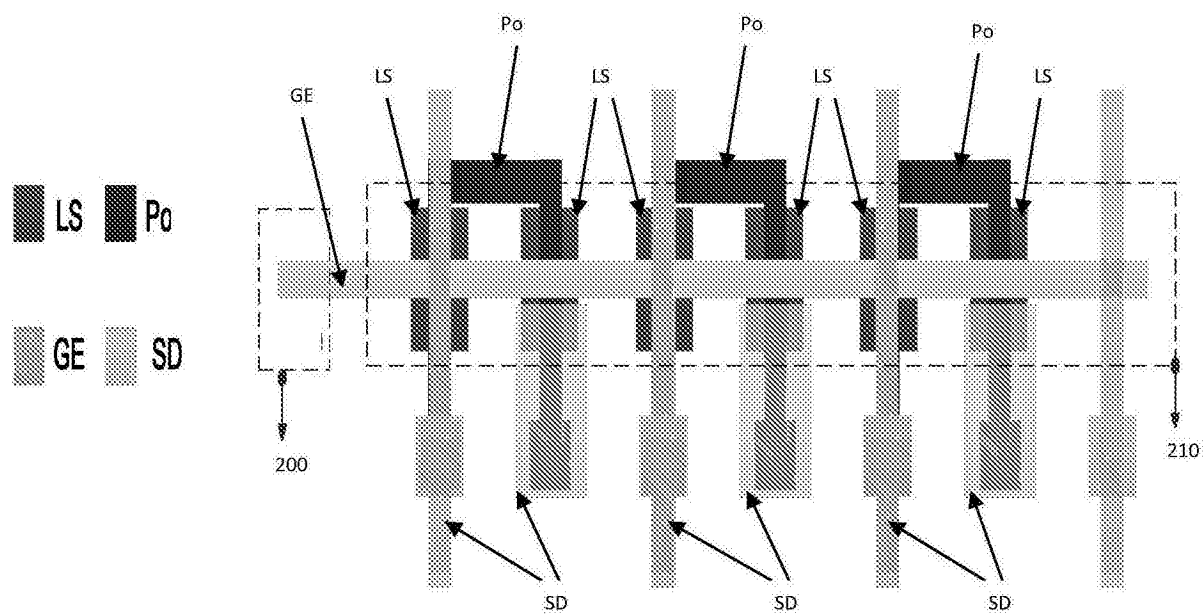
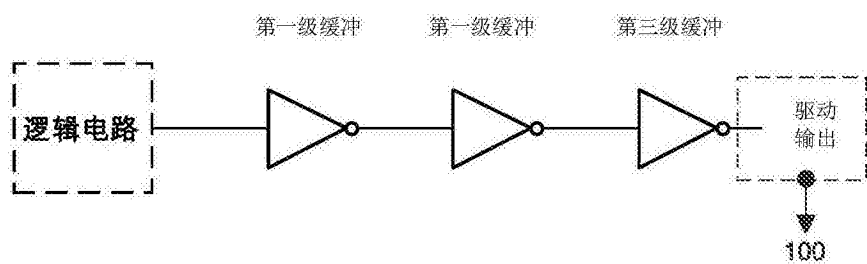
[0108] 在另一实施例中,本发明的方法中的遮光层电极遮光层电极包含第二遮光层电

极,其中:利用对应驱动电路的遮光层构造第二遮光层电极;连接第二遮光层电极与同一像素行的驱动电路的第二级缓冲的输入端以改善驱动电路中第三级缓冲的薄膜晶体管的驱动能力。进一步的,针对驱动电路中第三级缓冲的薄膜晶体管构造遮光层以形成第二遮光层电极。

[0109] 综上,本发明将液晶面板的特定遮光层作为遮光层电极接入驱动电路。相较于现有技术,本发明的液晶面板中相应的TFT的有源层(Poly)一直处于一个较高的电场中,从而使得TFT在开态时可以增大开态电流、关态时减小关态电流,进而提高液晶面板中相应的TFT的驱动能力。

[0110] 进一步的,虽然上述具体实施例主要针对液晶面板Pixel的TFT以及GOA第三级缓冲的NTFT的驱动能力进行增强。但本发明的应用领域并不限于此。在本发明其他实施例中,可以基于将遮光层接入电路的方法来增强其他设备或应用单元模块的驱动能力。

[0111] 虽然本发明所公开的实施方式如上,但所述的内容只是为了便于理解本发明而采用的实施方式,并非用以限定本发明。本发明所述的方法还可有其他多种实施例。在不背离本发明实质的情况下,熟悉本领域的技术人员当可根据本发明作出各种相应的改变或变形,但这些相应的改变或变形都应属于本发明的权利要求的保护范围。



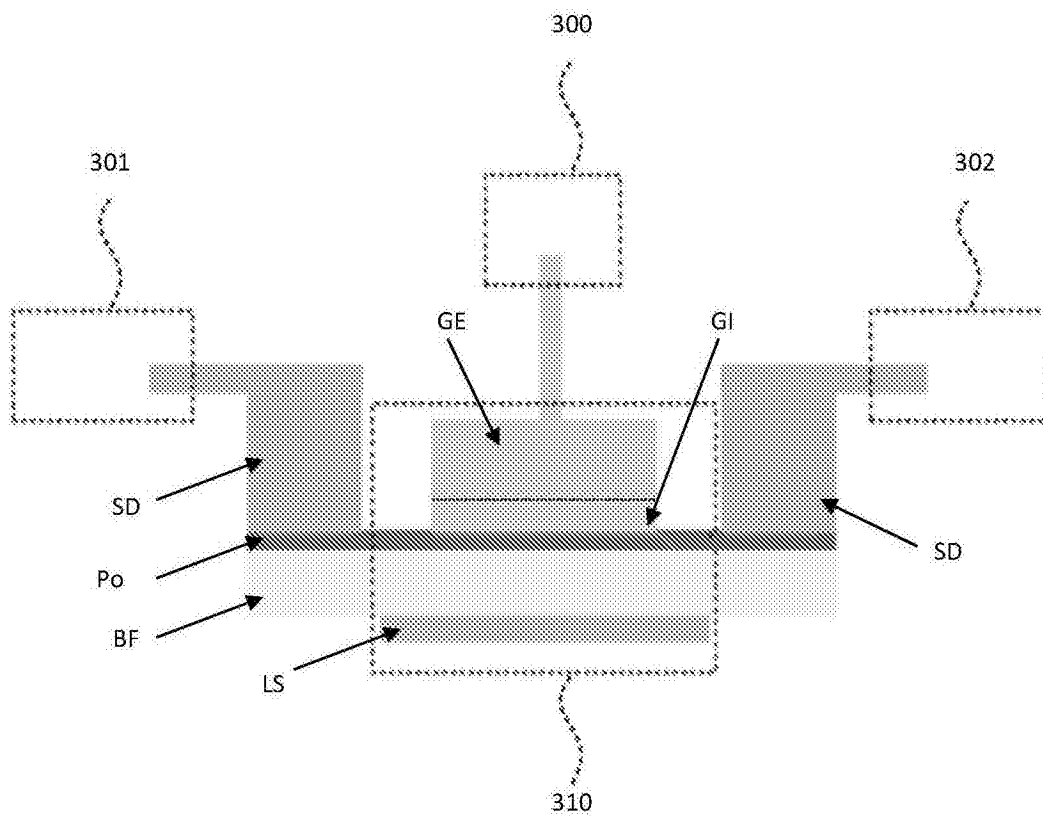


图3

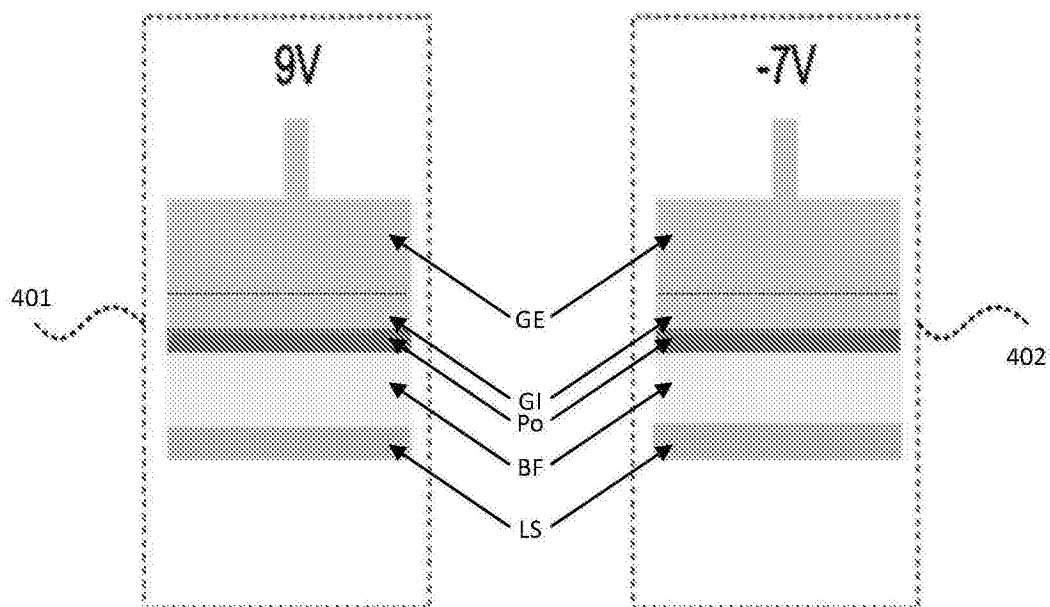


图4

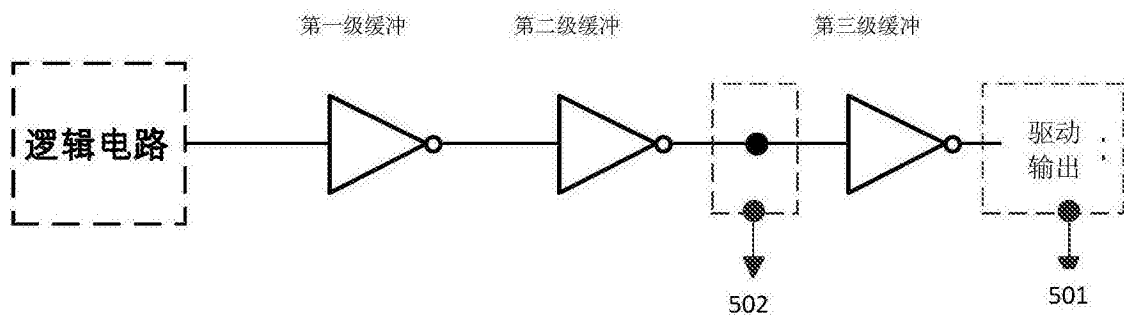


图5

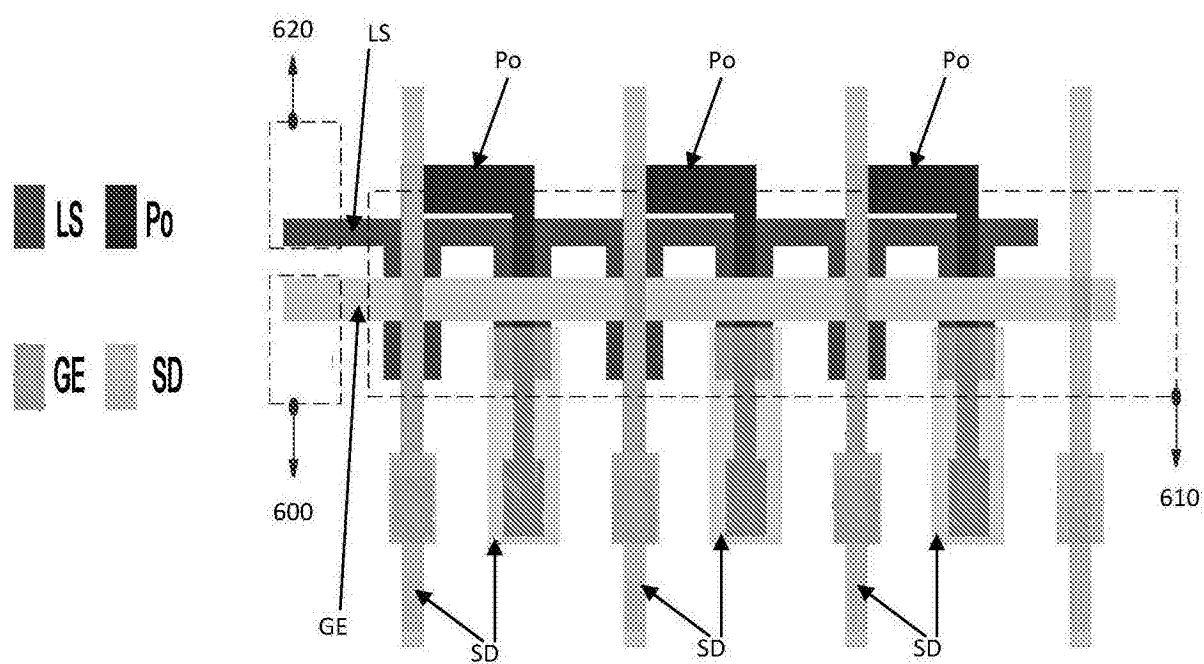


图6

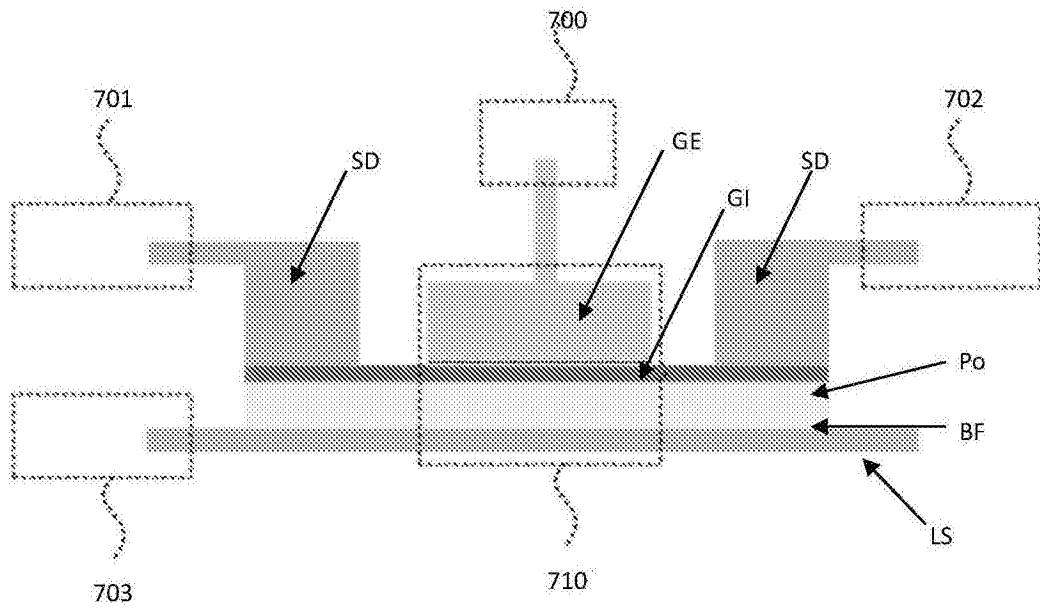


图7

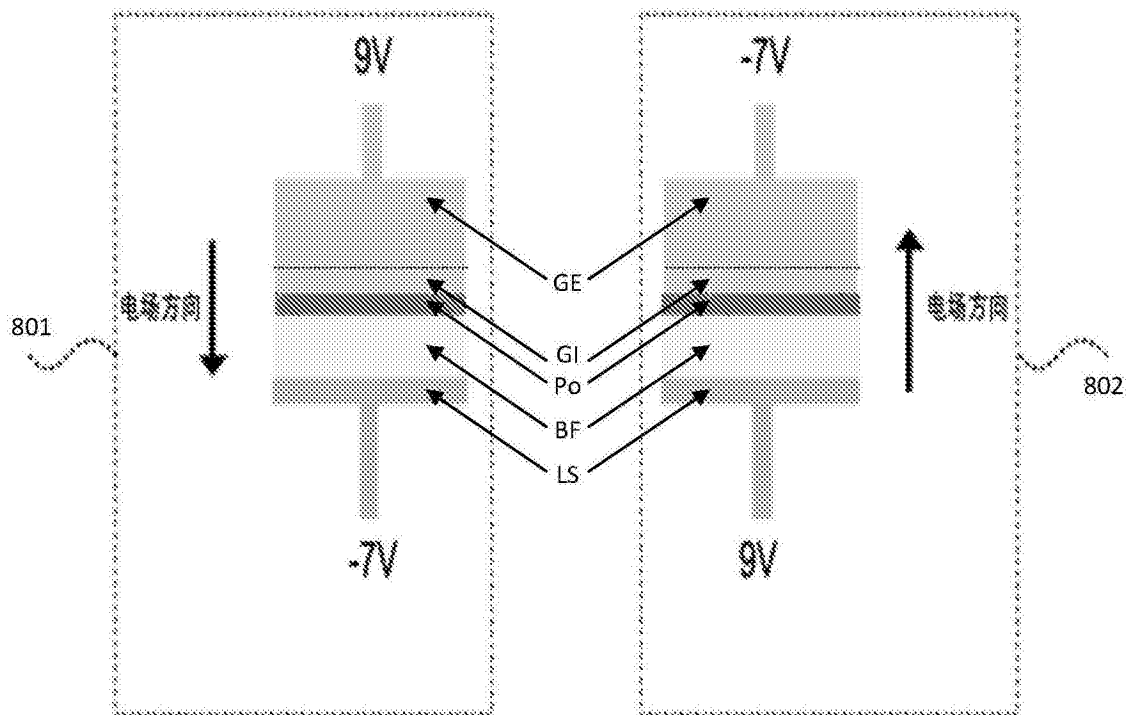


图8

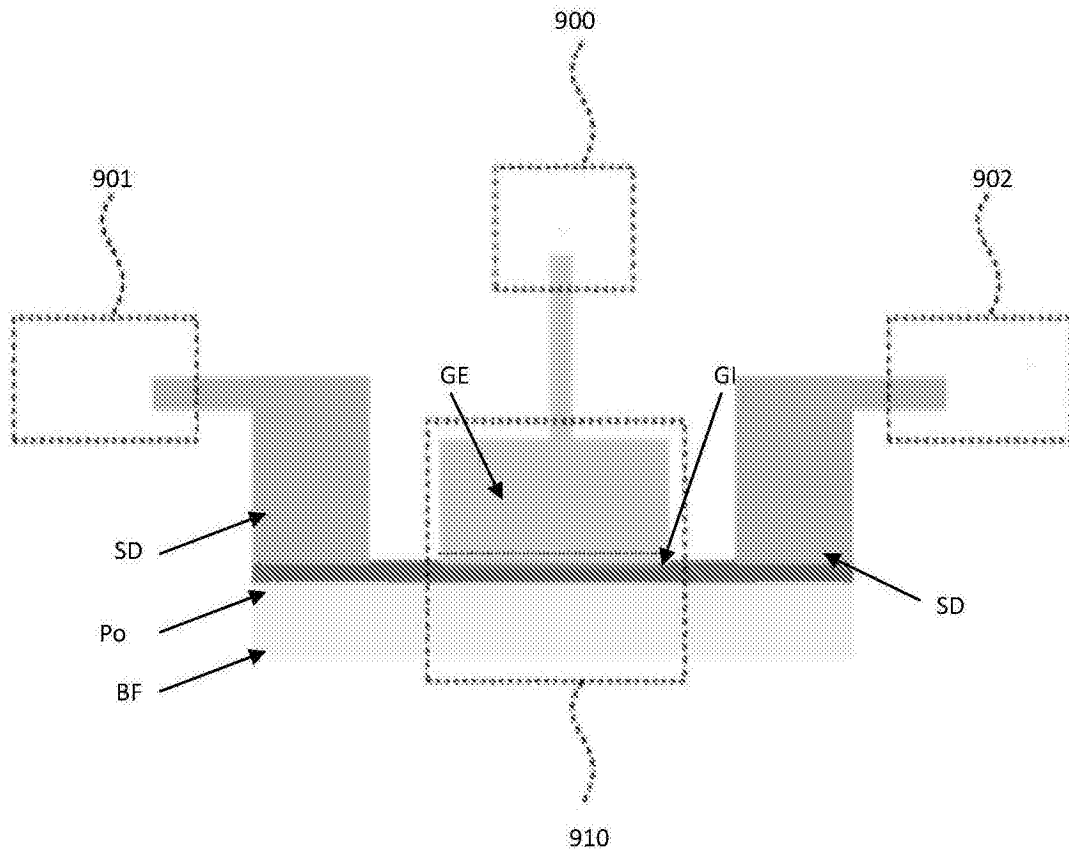


图9

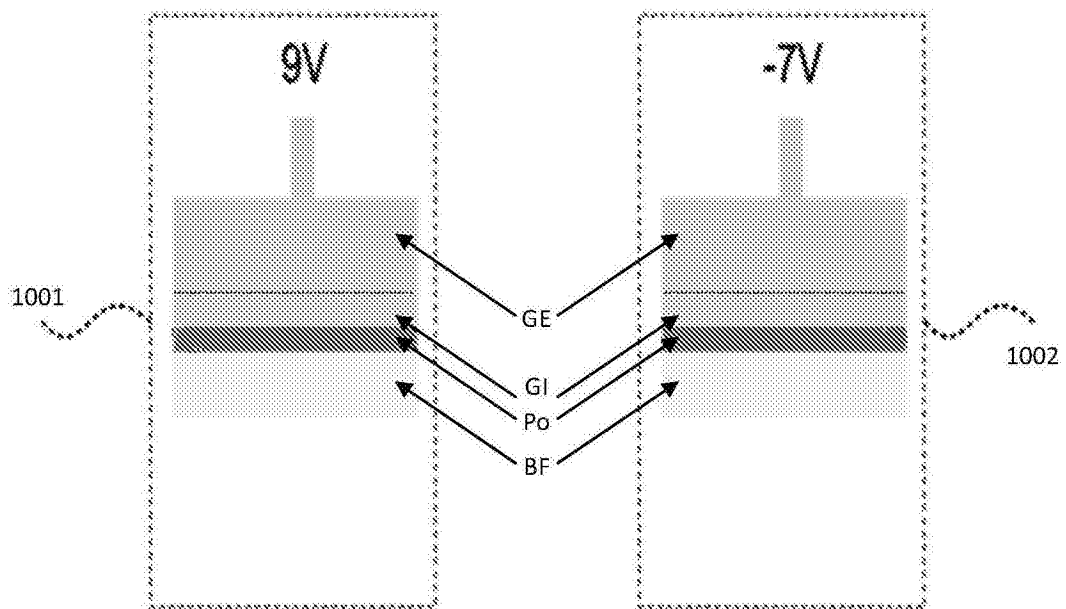


图10

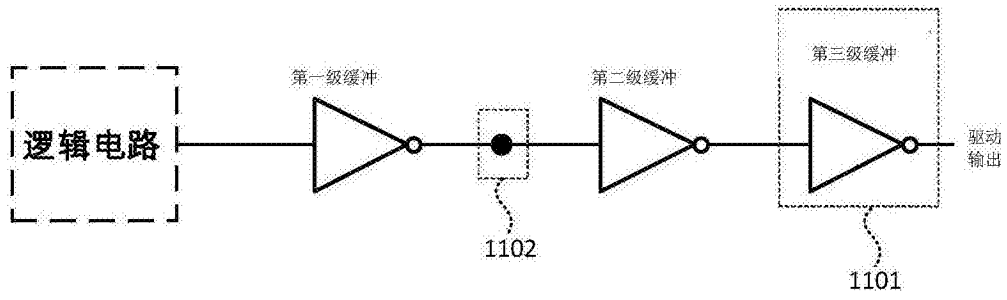


图11

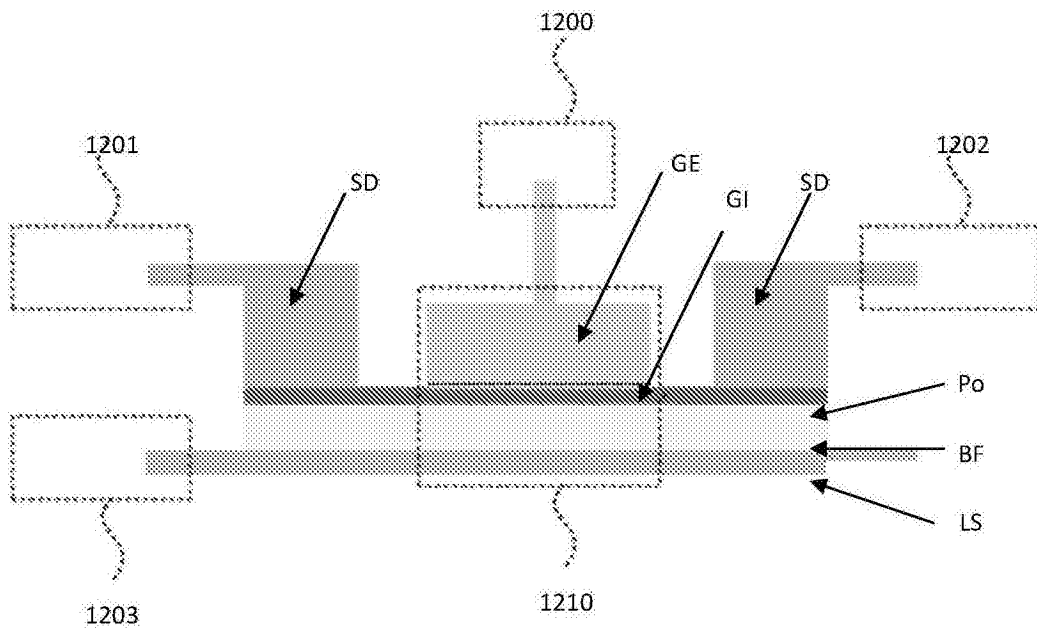


图12

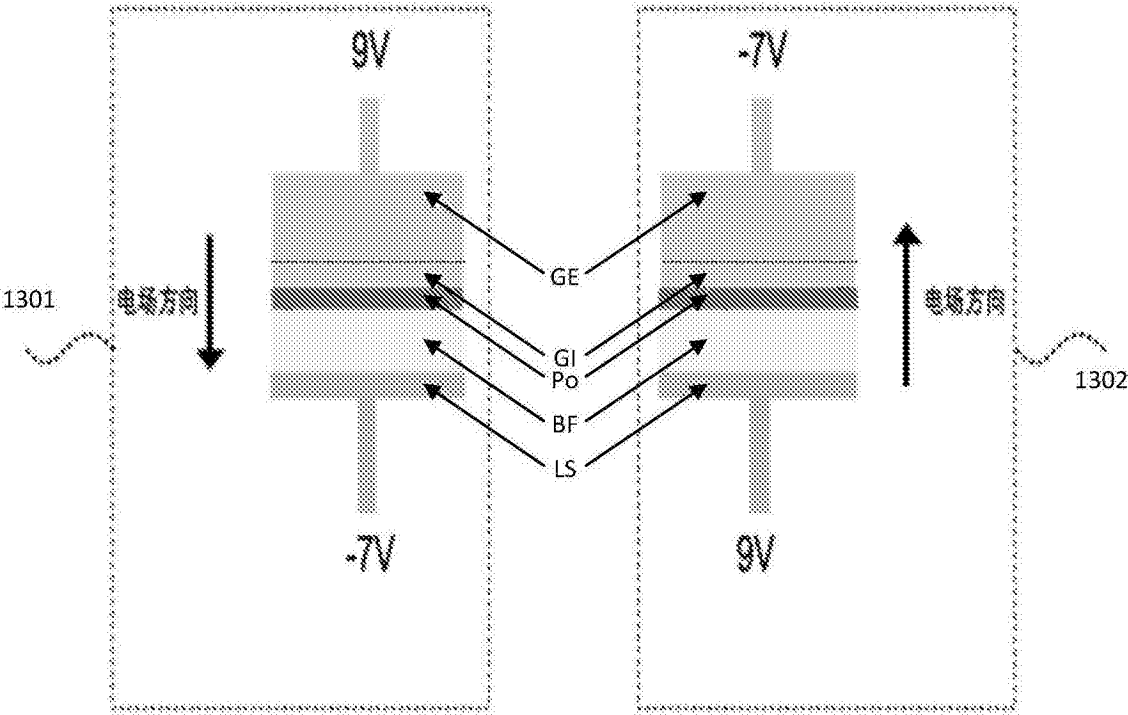


图13

专利名称(译)	一种液晶面板及其制备方法		
公开(公告)号	CN106200182A	公开(公告)日	2016-12-07
申请号	CN201610821522.7	申请日	2016-09-14
[标]申请(专利权)人(译)	武汉华星光电技术有限公司		
申请(专利权)人(译)	武汉华星光电技术有限公司		
当前申请(专利权)人(译)	武汉华星光电技术有限公司		
[标]发明人	洪光辉 龚强		
发明人	洪光辉 龚强		
IPC分类号	G02F1/1362 G02F1/1368 G02F1/1343		
其他公开文献	CN106200182B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种液晶面板及其制备方法。所述液晶面板上构造有多个像素行，每个像素行包含遮光层电极、多个像素单元以及用于驱动所述像素单元的驱动电路，其中：所述遮光层电极对应所述像素单元和/或所述驱动电路的遮光层；所述遮光层电极与同一像素行的所述驱动电路的第三级缓冲和/或第二级缓冲的输入端相连。相较于现有液晶面板设计，本发明的方法通过将液晶面板的特定遮光层作为遮光层电极接入驱动电路，可以使相应的TFT的有源层一直处于一个较高的电场中，从而使得TFT在开态时可以增大开态电流、关态时减小关态电流，进而提高液晶面板中相应的TFT的驱动能力。

