



(12)发明专利

(10)授权公告号 CN 105390106 B

(45)授权公告日 2018.12.21

(21)申请号 201510893677.7

(22)申请日 2015.12.07

(65)同一申请的已公布的文献号

申请公布号 CN 105390106 A

(43)申请公布日 2016.03.09

(73)专利权人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道9-2号

(72)发明人 曹丹

(74)专利代理机构 广州三环专利商标代理有限公司 44202

代理人 郝传鑫 熊永强

(51)Int.Cl.

G09G 3/36(2006.01)

(56)对比文件

CN 104680991 A, 2015.06.03,

CN 104680991 A, 2015.06.03,

CN 101593481 A, 2009.12.02,

CN 103745702 A, 2014.04.23,

CN 105096868 A, 2015.11.25,

US 2001013850 A1, 2001.08.16,

审查员 张利

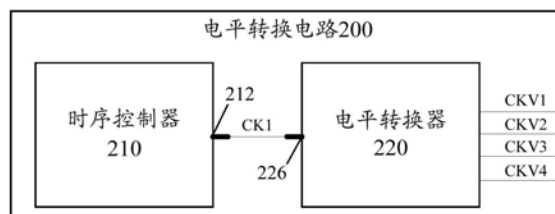
权利要求书2页 说明书7页 附图4页

(54)发明名称

薄膜晶体管液晶显示面板的电平转换电路及电平转换方法

(57)摘要

本发明公开了一种薄膜晶体管液晶显示面板的电平转换电路,包括时序控制器和与所述时序控制器电连接的电平转换器。所述时序控制器包括第一引脚,所述时序控制器通过所述第一引脚向所述电平转换器发送控制信号。所述电平转换器包括与所述第一引脚电连接的第二引脚,所述电平转换器通过所述第二引脚接收所述控制信号,并对所述控制信号进行处理,输出能够驱动薄膜晶体管液晶显示面板的n个驱动信号,n为大于或等于1的正整数。本发明还公开了一种薄膜晶体管液晶显示面板的电平转换方法。本发明的电平转换电路和电平转换方法,能够减少时序控制器和电平转换器间的引脚数目,进而简化了电路结构,降低了成本。



1. 一种薄膜晶体管液晶显示面板的电平转换电路,包括时序控制器及与所述时序控制器电连接的电平转换器,其特征在于,所述时序控制器包括第一引脚,所述时序控制器通过所述第一引脚向所述电平转换器发送控制信号,所述控制信号在一个信号周期内的第一控制信号高电平持续时间或第一控制信号低电平持续时间为 T_1 ,在一个信号周期内的第二控制信号高电平持续时间或第二控制信号低电平持续时间为 T_2 ,在一个信号周期内的第三控制信号高电平持续时间或第三控制信号低电平持续时间为 T_3 ,其中,所述 T_1 、 T_2 和 T_3 均不为零;

所述电平转换器包括逻辑转换电路、与所述逻辑转换电路电性连接的逻辑控制电路、与所述逻辑控制电路电性连接的信号放大电路以及与所述第一引脚电连接的第二引脚,所述逻辑转换器通过所述第二引脚接收所述时序控制器发送的所述控制信号并解码出所述控制信号中的所述 T_1 、 T_2 和 T_3 ,并根据所述 T_1 、 T_2 和 T_3 生成包含所述 T_1 、 T_2 和 T_3 的信息的第一指示信号,所述逻辑控制电路接收所述第一指示信号,并根据所述第一指示信号中的所述 T_1 、 T_2 和 T_3 的信息生成 n 个第二指示信号,所述信号放大电路接收 n 个所述第二指示信号,并对 n 个所述第二指示信号进行放大,生成 n 个驱动信号, n 个所述第二指示信号中的第 i 个第二指示信号的高电平绝对值小于所述薄膜晶体管的导通电压的绝对值,所述第 i 个第二指示信号的低电平绝对值小于所述薄膜晶体管的截止电压的绝对值,所述第 i 个第二指示信号的上升沿起始时间与所述控制信号的上升沿起始时间间隔为 $(i-1)*T_3$; n 个所述驱动信号中的第 i 个驱动信号在一个信号周期内的驱动信号高电平持续时间等于所述 T_1 、在一个信号周期内的驱动信号低电平持续时间等于所述 T_2 ,或者在一个信号周期内的驱动信号高电平持续时间等于所述 T_2 、在一个信号周期内的驱动信号低电平持续时间等于所述 T_1 ,所述第 i 个驱动信号的高电平为所述薄膜晶体管的导通电压,所述第 i 个驱动信号的低电平为所述薄膜晶体管的截止电压,所述第 i 个驱动信号的上升沿起始时间与所述控制信号的上升沿起始时间间隔为 $(i-1)*T_3$,其中, n 为大于或等于1的正整数, $i=1,2,\dots,n$ 。

2. 根据权利要求1中所述的电平转换电路,其特征在于, n 个所述第二指示信号中的第 i 个第二指示信号在一个信号周期内的第二指示信号高电平持续时间等于所述 T_1 、在一个信号周期内的第二指示信号低电平持续时间等于所述 T_2 ,或者在一个信号周期内的第二指示信号高电平持续时间等于所述 T_2 、在一个信号周期内的第二指示信号低电平持续时间等于所述 T_1 。

3. 一种薄膜晶体管液晶显示面板的电平转换方法,其特征在于,包括:

时序控制器通过所述时序控制器上的第一引脚向电平转换器发送控制信号,所述控制信号在一个信号周期内的第一控制信号高电平持续时间或第一控制信号低电平持续时间为 T_1 ,在一个信号周期内的第二控制信号高电平持续时间或第二控制信号低电平持续时间为 T_2 ,在一个信号周期内的第三控制信号高电平持续时间或第三控制信号低电平持续时间为 T_3 ;其中,所述 T_1 、 T_2 和 T_3 均不为零;

所述电平转换器通过所述电平转换器上的第二引脚接收所述时序控制器发送的所述控制信号,并根据所述控制信号生成 n 个驱动信号, n 个所述驱动信号中的第 i 个驱动信号在一个信号周期内的驱动信号高电平持续时间等于所述 T_1 、在一个信号周期内的驱动信号低电平持续时间等于所述 T_2 ,或者在一个信号周期内的驱动信号高电平持续时间等于所述 T_2 、在一个信号周期内的驱动信号低电平持续时间等于所述 T_1 ,所述第 i 个驱动信号的高电

平为所述薄膜晶体管的导通电压,所述第 i 个驱动信号的低电平为所述薄膜晶体管的截止电压,所述第 i 个驱动信号的上升沿起始时间与所述控制信号的上升沿起始时间间隔为 $(i-1)*T_3$,其中, n 为大于或等于1的正整数, $i=1,2,\dots,n$;其中,所述电平转换器根据所述控制信号生成 n 个所述驱动信号,包括:

所述电平转换器解码出所述控制信号中的所述 T_1 、 T_2 和 T_3 ;

所述电平转换器根据所述 T_1 、 T_2 和 T_3 生成包含所述 T_1 、 T_2 和 T_3 的信息的第一指示信号;

所述电平转换器根据所述第一指示信号中的所述 T_1 、 T_2 和 T_3 的信息生成 n 个第二指示信号;

所述电平转换器接收 n 个所述第二指示信号;

所述电平转换器对 n 个所述第二指示信号进行放大,生成 n 个所述驱动信号,其中, n 个所述第二指示信号中的第 i 个第二指示信号的高电平绝对值小于所述薄膜晶体管的导通电压的绝对值,所述第 i 个第二指示信号的低电平绝对值小于所述薄膜晶体管的截止电压的绝对值,所述第 i 个第二指示信号的上升沿起始时间与所述控制信号的上升沿起始时间间隔为 $(i-1)*T_3$ 。

4. 根据权利要求3中所述的电平转换方法,其特征在于, n 个所述第二指示信号中的第 i 个第二指示信号在一个信号周期内的第二指示信号高电平持续时间等于所述 T_1 、在一个信号周期内的第二指示信号低电平持续时间等于所述 T_2 ,或者在一个信号周期内的第二指示信号高电平持续时间等于所述 T_2 、在一个信号周期内的第二指示信号低电平持续时间等于所述 T_1 。

薄膜晶体管液晶显示面板的电平转换电路及电平转换方法

技术领域

[0001] 本发明涉及液晶显示技术领域,尤其涉及一种薄膜晶体管液晶显示面板的电平转换电路及一种电平转换方法。

背景技术

[0002] TFT(Thin Film Transistor,薄膜晶体管)液晶显示屏包括TFT液晶显示面板,以及用于驱动TFT液晶显示面板的驱动电路。驱动电路包括用于驱动TFT液晶显示面板的栅极线的栅极驱动器、用于驱动TFT液晶显示面板的数据线的数据驱动器,和用于控制栅极驱动器和数据驱动器的驱动时序的时序控制器。

[0003] 一种TFT液晶显示面板采用GOA(Gate Drive OnArray,阵列基板行驱动)架构。即将栅极驱动器整合在薄膜晶体管阵列基板上,以实现液晶显示面板的逐行扫描。采用GOA架构需要在电路驱动板上增加电平转换芯片来进行信号的电平转换,以驱动液晶显示面板中的TFT进行工作。现有的用于GOA架构液晶显示面板的电平转换电路通常包括:一设于电路驱动板上的时序控制器,所述时序控制器用于产生和发送控制信号;一设于电路驱动板上的电平转换芯片,所述电平转换芯片用于转换由时序控制器发送的控制信号的电平。经电平转换后的控制信号输入到栅极驱动器,之后栅极驱动器对GOA架构液晶显示面板中的TFT进行驱动。然而,为使GOA架构液晶显示面板中的TFT能够正常的逐行打开,需要多个控制信号才能实现逐行扫描的显示效果;而其中每个控制信号都需要通过时序控制器和电平转换芯片对应的引脚进行通信传输。因此,这将增加时序控制器和电平转换芯片的引脚数目,使电平转换电路的结构变得复杂,导致成本增加。

发明内容

[0004] 有鉴于此,本发明提供了一种薄膜晶体管液晶显示面板的电平转换电路及电平转换方法,能够减少时序控制器和电平转换器之间的引脚数目。

[0005] 一种薄膜晶体管液晶显示面板的电平转换电路,包括时序控制器及与所述时序控制器电连接的电平转换器,所述时序控制器包括第一引脚,所述时序控制器通过所述第一引脚向所述电平转换器发送控制信号,所述控制信号在一个信号周期内的第一控制信号高电平持续时间或第一控制信号低电平持续时间为T1,在一个信号周期内的第二控制信号高电平持续时间或第二控制信号低电平持续时间为T2,在一个信号周期内的第三控制信号高电平持续时间或第三控制信号低电平持续时间为T3;所述电平转换器包括与所述第一引脚电连接的第二引脚,所述电平转换器通过所述第二引脚接收所述时序控制器发送的所述控制信号,并根据所述控制信号生成n个驱动信号,n个所述驱动信号中的第i个驱动信号在一个信号周期内的驱动信号高电平持续时间等于所述T1、在一个信号周期内的驱动信号低电平持续时间等于所述T2,或者在一个信号周期内的驱动信号高电平持续时间等于所述T2、在一个信号周期内的驱动信号低电平持续时间等于所述T1,所述第i个驱动信号的高电平为所述薄膜晶体管的导通电压,所述第i个驱动信号的低电平为所述薄膜晶体管的截止电

压,所述第*i*个驱动信号的上升沿起始时间与所述控制信号的上升沿起始时间间隔为 $(i-1)*T_3$,其中, n 为大于或等于1的正整数, $i=1,2,\dots,n$ 。

[0006] 其中,所述电平转换器包括逻辑转换电路,所述逻辑转换电路通过所述第二引脚接收所述时序控制器发送的所述控制信号并解码出所述控制信号中的所述 T_1 、 T_2 和 T_3 ;根据所述 T_1 、 T_2 和 T_3 生成包含所述 T_1 、 T_2 和 T_3 的信息的第一指示信号。

[0007] 其中,所述电平转换器还包括逻辑控制电路,所述逻辑控制电路与所述逻辑转换电路电性连接,所述逻辑控制电路接收所述逻辑转换电路发送的所述第一指示信号,并根据所述第一指示信号中的所述 T_1 、 T_2 和 T_3 的信息生成 n 个第二指示信号。

[0008] 其中, n 个所述第二指示信号中的第*i*个第二指示信号在一个信号周期内的第二指示信号高电平持续时间等于所述 T_1 、在一个信号周期内的第二指示信号低电平持续时间等于所述 T_2 ,或者在一个信号周期内的第二指示信号高电平持续时间等于所述 T_2 、在一个信号周期内的第二指示信号低电平持续时间等于所述 T_1 ,所述第*i*个第二指示信号的高电平绝对值小于所述薄膜晶体管的导通电压的绝对值,所述第*i*个第二指示信号的低电平绝对值小于所述薄膜晶体管的截止电压的绝对值,所述第*i*个第二指示信号的上升沿起始时间与所述控制信号的上升沿起始时间间隔为 $(i-1)*T_3$ 。

[0009] 其中,所述电平转换器还包括信号放大电路,所述信号放大电路与所述逻辑控制电路电性连接,所述信号放大电路接收所述逻辑控制电路发送的 n 个所述第二指示信号,并对 n 个所述第二指示信号进行放大,生成 n 个所述驱动信号。

[0010] 一种薄膜晶体管液晶显示面板的电平转换方法,包括:时序控制器通过所述时序控制器上的第一引脚向电平转换器发送控制信号,所述控制信号在一个信号周期内的第一控制信号高电平持续时间或第一控制信号低电平持续时间为 T_1 ,在一个信号周期内的第二控制信号高电平持续时间或第二控制信号低电平持续时间为 T_2 ,在一个信号周期内的第三控制信号高电平持续时间或第三控制信号低电平持续时间为 T_3 ;所述电平转换器通过所述电平转换器上的第二引脚接收所述时序控制器发送的所述控制信号,并根据所述控制信号生成 n 个驱动信号, n 个所述驱动信号中的第*i*个驱动信号在一个信号周期内的驱动信号高电平持续时间等于所述 T_1 、在一个信号周期内的驱动信号低电平持续时间等于所述 T_2 ,或者在一个信号周期内的驱动信号高电平持续时间等于所述 T_2 、在一个信号周期内的驱动信号低电平持续时间等于所述 T_1 ,所述第*i*个驱动信号的高电平为所述薄膜晶体管的导通电压,所述第*i*个驱动信号的低电平为所述薄膜晶体管的截止电压,所述第*i*个驱动信号的上升沿起始时间与所述控制信号的上升沿起始时间间隔为 $(i-1)*T_3$,其中, n 为大于或等于1的正整数, $i=1,2,\dots,n$ 。

[0011] 其中,所述电平转换器根据所述控制信号生成 n 个所述驱动信号,包括:所述电平转换器解码出所述控制信号中的所述 T_1 、 T_2 和 T_3 ;所述电平转换器根据所述 T_1 、 T_2 和 T_3 生成包含所述 T_1 、 T_2 和 T_3 的信息的第一指示信号;所述电平转换器根据所述第一指示信号生成 n 个所述驱动信号。

[0012] 其中,所述电平转换器根据所述第一指示信号生成 n 个所述驱动信号,包括:所述电平转换器根据所述第一指示信号中的所述 T_1 、 T_2 和 T_3 的信息生成 n 个第二指示信号;所述电平转换器根据 n 个所述第二指示信号生成 n 个所述驱动信号。

[0013] 其中, n 个所述第二指示信号中的第*i*个第二指示信号在一个信号周期内的第二指

示信号高电平持续时间等于所述T1、在一个信号周期内的第二指示信号低电平持续时间等于所述T2,或者在一个信号周期内的第二指示信号高电平持续时间等于所述T2、在一个信号周期内的第二指示信号低电平持续时间等于所述T1,所述第i个第二指示信号的高电平绝对值小于所述薄膜晶体管的导通电压的绝对值,所述第i个第二指示信号的低电平绝对值小于所述薄膜晶体管的截止电压的绝对值,所述第i个第二指示信号的上升沿起始时间与所述控制信号的上升沿起始时间间隔为 $(i-1)*T3$ 。

[0014] 其中,所述电平转换器根据n个所述第二指示信号生成n个所述驱动信号,包括:所述电平转换器接收n个所述第二指示信号;所述电平转换器对n个所述第二指示信号进行放大,生成n个所述驱动信号。

附图说明

[0015] 为了更清楚地说明本发明的技术方案,下面将对实施方式中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施方式,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以如这些附图获得其他的附图。

[0016] 图1是本发明实施例提供的薄膜晶体管液晶显示面板的电平转换电路的示意图。

[0017] 图2是图1所示的电平转换电路的一种实施方式的时序图。

[0018] 图3是图1所示的电平转换电路的另一种实施方式的时序图。

[0019] 图4是图1所示的电平转换器的电路模块示意图。

具体实施例

[0020] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0021] 为便于描述,这里可以使用诸如“在…之下”、“在…下面”、“下”、“在…之上”、“上”等空间相对性术语来描述如图中所示的一个元件或特征与另一个(些)元件或特征的关系。可以理解,当一个元件或层被称为在另一元件或层“上”、“连接到”或“耦接到”另一元件或层时,它可以直接在另一元件或层上、直接连接到或耦接到另一元件或层,或者可以存在居间元件或层。

[0022] 可以理解,这里所用的术语仅是为了描述特定实施例,并非要限制本发明。在这里使用时,除非上下文另有明确表述,否则单数形式“一”和“该”也旨在包括复数形式。进一步地,当在本说明书中使用时,术语“包括”和/或“包含”表明所述特征、整体、步骤、元件和/或组件的存在,但不排除一个或多个其他特征、整体、步骤、元件、组件和/或其组合的存在或增加。说明书后续描述为实施本发明的较佳实施方式,然所述描述乃以说明本发明的一般原则为目的,并非用以限定本发明的范围。本发明的保护范围当视所附权利要求所界定者为准。

[0023] 如图1所示,本发明实施例的电平转换电路200包括时序控制器210及与该时序控制器210电连接的电平转换器220。

[0024] 时序控制器210包括第一引脚212,时序控制器210通过所述第一引脚212向电平转

换器220发送控制信号CK1。电平转换器220包括与所述第一引脚212电连接的第二引脚226，电平转换器220通过所述第二引脚226接收控制信号CK1，并对控制信号CK1进行电平转换，生成并输出能够驱动TFT液晶显示面板的n个驱动信号CKV1~CKVn，其中，n为大于或等于1的正整数。在本实施例中，n等于4。可以理解的是，本发明实际上并不限于此，例如，n还可以为5、6、7、8或其他数值。

[0025] 因此，本发明实施例中的电平转换电路，所述时序控制器与所述电平转换器分别设置有一个第一引脚与一个第二引脚，所述第一引脚和所述第二引脚电连接，通过所述时序控制器向所述电平转换器发送一个控制信号，能够控制所述电平转换器生成多个驱动信号，从而减少了时序控制器和电平转换器间的引脚数目，由此简化了电路结构，降低了成本。

[0026] 如图2所示，在本发明实施例的一种实施方式中，具体的，所述时序控制器210发送的控制信号CK1在一个信号周期内的第一控制信号高电平持续时间为T1，控制信号CK1在一个信号周期内的第二控制信号高电平持续时间为T2，控制信号CK1在一个信号周期内的第三控制信号高电平持续时间为T3。针对具体的TFT液晶显示面板的驱动电路架构和/或TFT液晶显示面板的解析度，所述T1、T2和T3的具体数值可以进行相应设置，并且T1、T2和T3中的任一项可以为零。

[0027] 所述电平转换器220对接收的控制信号CK1进行处理，生成一组驱动信号，例如，生成4个驱动信号CKV1~CKV4。其中，第i个驱动信号CKVi在一个信号周期内的驱动信号高电平持续时间等于所述T1，所述第i个驱动信号CKVi在一个信号周期内的驱动信号低电平持续时间等于所述T2。所述第i个驱动信号CKVi的高电平为TFT的导通电压VGH，所述第i个驱动信号CKVi的低电平为TFT的截止电压VGL。所述第i个驱动信号CKVi的上升沿起始时间与所述控制信号CK1的上升沿起始时间间隔为 $(i-1)*T3$ ， $i=1,2,\dots,n$ 。具体的，例如，当 $i=1$ 时，第1个驱动信号CKV1在一个信号周期内的驱动信号高电平持续时间等于所述T1，所述第1个驱动信号CKV1在一个信号周期内的驱动信号低电平持续时间等于所述T2。所述第1个驱动信号CKV1的高电平为TFT的导通电压VGH，所述第1个驱动信号CKV1的低电平为TFT的截止电压VGL。所述第1个驱动信号CKV1的上升沿起始时间与所述控制信号CK1的上升沿起始时间间隔为0。由此，电平转换器220能够根据控制信号CK1中的信号参量T1、T2和T3，生成4个驱动信号CKV1~CKV4。

[0028] 如图3所示，在本发明实施例的另一种实施方式中，与上述实施方式不同的是，所述时序控制器210发送的控制信号CK1在一个信号周期内的第一控制信号低电平持续时间为T1，控制信号CK1在一个信号周期内的第二控制信号低电平持续时间为T2，控制信号CK1在一个信号周期内的第三控制信号低电平持续时间为T3。同样的，针对具体的TFT液晶显示面板的驱动电路架构和/或TFT液晶显示面板的解析度，T1、T2和T3的具体数值可以进行相应设置，并且T1、T2和T3中的任一项可以为零。

[0029] 在本实施例中，如图2和图3中所示，以T1、T2和T3同时为控制信号CK1在一个信号周期内的高电平持续时间或同时为控制信号CK1在一个信号周期内的低电平持续时间为例进行示意，但实际上本发明并不限于此。例如，T1还可以是控制信号CK1在一个信号周期内的高电平持续时间、T2还可以是控制信号CK1在一个信号周期内的低电平持续时间、T3还可以是控制信号CK1在一个信号周期内的高电平持续时间；或者，T1还可以是控制信号CK1在

一个信号周期内的高电平持续时间、T2还可以是控制信号CK1在一个信号周期内的低电平持续时间、T3还可以是控制信号CK1在一个信号周期内的低电平持续时间；或者，T1还可以是控制信号CK1在一个信号周期内的低电平持续时间、T2还可以是控制信号CK1在一个信号周期内的高电平持续时间、T3还可以是控制信号CK1在一个信号周期内的高电平持续时间；或者，T1还可以是控制信号CK1在一个信号周期内的低电平持续时间、T2还可以是控制信号CK1在一个信号周期内的高电平持续时间、T3还可以是控制信号CK1在一个信号周期内的低电平持续时间。

[0030] 在本实施例中，如图2和图3中所示，以所述第i个驱动信号CKVi在一个信号周期内的高电平持续时间为T1、低电平持续时间为T2、第i个驱动信号CKVi与第i+1个驱动信号CKVi+1之间的起始时间延迟为T3为例进行示意，但本发明实际上并不限于此。例如，所述第i个驱动信号CKVi在一个信号周期内的高电平持续时间还可以为T2、低电平持续时间还可以为T1、第i个驱动信号CKVi与第i+1个驱动信号CKVi+1之间的起始时间延迟为T3；或者，所述第i个驱动信号CKVi在一个信号周期内的高电平持续时间还可以为T2、低电平持续时间还可以为T3、第i个驱动信号CKVi与第i+1个驱动信号CKVi+1之间的起始时间延迟为T1；或者，所述第i个驱动信号CKVi在一个信号周期内的高电平持续时间还可以为T1、低电平持续时间还可以为T3、第i个驱动信号CKVi与第i+1个驱动信号CKVi+1之间的起始时间延迟为T2；或者，所述第i个驱动信号CKVi在一个信号周期内的高电平持续时间还可以为T3、低电平持续时间还可以为T2、第i个驱动信号CKVi与第i+1个驱动信号CKVi+1之间的起始时间延迟为T1；或者，所述第i个驱动信号CKVi在一个信号周期内的高电平持续时间还可以为T3、低电平持续时间还可以为T1、第i个驱动信号CKVi与第i+1个驱动信号CKVi+1之间的起始时间延迟为T2。具体的，例如，当i=1时，第1个驱动信号CKV1在一个信号周期内的高电平持续时间还可以为T2，低电平持续时间还可以为T1，第1个驱动信号CKV1与第2个驱动信号CKV2之间的起始时间延迟为T3。

[0031] 请一并参阅图4，在本发明实施例中，电平转换器220包括：

[0032] 逻辑转换电路221，用于通过电平转换器220上的所述第二引脚226接收时序控制器210发送的控制信号CK1，解码出所述CK1中的所述T1、T2和T3，并根据所述T1、T2和T3生成包含所述T1、T2和T3的信息的第一指示信号并发送所述第一指示信号；

[0033] 逻辑控制电路222，与所述逻辑转换电路211电性连接，用于接收所述逻辑转换电路221发送的所述第一指示信号，根据所述第一指示信号中的所述T1、T2和T3的信息生成一组第二指示信号，如4个第二指示信号0-CKV1~0-CKV4，并发送所述第二指示信号0-CKV1~0-CKV4。其中，所述第二指示信号0-CKV1~0-CKV4的信号参量根据所述T1、T2和T3进行设置。在本实施例中，逻辑控制电路222生成4个第二指示信号，但本发明实际上并不限于此。在本发明中，逻辑控制电路222生成的所述第二指示信号的个数等于所述驱动信号的个数，即同为n个，n为大于或等于1的正整数。

[0034] 具体而言，当所述第二指示信号为n个，例如为4个时，其中第i个第二指示信号0-CKVi在一个信号周期内的第二指示信号高电平持续时间等于所述T1、所述第i个第二指示信号0-CKVi在一个信号周期内的第二指示信号低电平持续时间等于所述T2；或者，所述第i个第二指示信号0-CKVi在一个信号周期内的第二指示信号高电平持续时间等于所述T2、所述第i个第二指示信号0-CKVi在一个信号周期内的第二指示信号低电平持续时间等于所述

T1。所述第i个第二指示信号0-CKVi的高电平绝对值小于所述薄膜晶体管的导通电压的绝对值,所述第i个第二指示信号0-CKVi的低电平绝对值小于所述薄膜晶体管的截止电压的绝对值,所述第i个第二指示信号0-CKVi的上升沿起始时间与所述控制信号CK1的上升沿起始时间间隔为 $(i-1)*T3$, $i=1,2,\dots,n$ 。具体的,例如,第1个第二指示信号0-CKV1在一个信号周期内的第二指示信号高电平持续时间等于所述T1,所述第1个第二指示信号0-CKV1在一个信号周期内的第二指示信号低电平持续时间等于所述T2。所述第1个第二指示信号0-CKV1的高电平绝对值小于所述薄膜晶体管的导通电压的绝对值,所述第1个第二指示信号0-CKV1的低电平绝对值小于所述薄膜晶体管的截止电压的绝对值。所述第1个第二指示信号0-CKV1的上升沿起始时间与所述控制信号CK1的上升沿起始时间间隔为0。此时,0-CKV1~0-CKV4这组第二指示信号并不能直接用于驱动液晶显示面板中的TFT。

[0035] 信号放大电路223,与所述逻辑控制电路222电性连接,用于接收所述逻辑控制电路222发送的所述4个第二指示信号0-CKV1~0-CKV4,并对所述4个第二指示信号0-CKV1~0-CKV4中的每个指示信号进行信号放大以对应生成驱动信号CKV1~CKV4。其中,所述驱动信号CKV1~CKV4中的每个驱动信号的高电平为薄膜晶体管的导通电压VGH、低电平为薄膜晶体管的截止电压VGL。由此,电平转换器220能够对时序控制器210发送的控制信号进行处理,生成能够驱动液晶显示面板中的TFT的驱动信号。

[0036] 上文中结合图1至图4,详细描述了本发明实施例的薄膜晶体管液晶显示面板的电平转换电路。下文将结合图1至图4对本发明实施例的薄膜晶体管液晶显示面板的电平转换方法进行描述。

[0037] 本发明实施例提供的薄膜晶体管液晶显示面板的电平转换方法包括以下步骤:

[0038] 时序控制器通过所述时序控制器上的第一引脚向电平转换器发送控制信号,所述控制信号在一个信号周期内的第一控制信号高电平持续时间或第一控制信号低电平持续时间为T1,在一个信号周期内的第二控制信号高电平持续时间或第二控制信号低电平持续时间为T2,在一个信号周期内的第三控制信号高电平持续时间或第三控制信号低电平持续时间为T3。

[0039] 所述电平转换器通过所述电平转换器上的第二引脚接收所述时序控制器发送的所述控制信号,并根据所述控制信号生成n个驱动信号,n个所述驱动信号中的第i个驱动信号在一个信号周期内的驱动信号高电平持续时间等于所述T1、在一个信号周期内的驱动信号低电平持续时间等于所述T2,或者在一个信号周期内的驱动信号高电平持续时间等于所述T2、在一个信号周期内的驱动信号低电平持续时间等于所述T1,所述第i个驱动信号的高电平为所述薄膜晶体管的导通电压,所述第i个驱动信号的低电平为所述薄膜晶体管的截止电压,所述第i个驱动信号的上升沿起始时间与所述控制信号的上升沿起始时间间隔为 $(i-1)*T3$,其中,n为大于或等于1的正整数, $i=1,2,\dots,n$ 。

[0040] 因此,本发明实施例的薄膜晶体管液晶显示面板的电平转换方法,时序控制器通过其上的一个第一引脚向电平转换器发送一个控制信号,电平转换器通过其上的一个第二引脚接收所述控制信号,从而时序控制器能够控制所述电平转换器生成多个驱动信号,由此减少了时序控制器和电平转换器间的引脚数目,简化了电路结构,降低了成本。

[0041] 可选的,所述电平转换器根据所述控制信号CK1生成n个驱动信号CKV1~CKVn,包括:

- [0042] 所述电平转换器解码出所述控制信号中的所述T1、T2和T3；
- [0043] 所述电平转换器根据所述T1、T2和T3生成包含所述T1、T2和T3的信息的第一指示信号；
- [0044] 所述电平转换器根据所述第一指示信号生成n个所述驱动信号。
- [0045] 可选的，所述电平转换器根据所述第一指示信号生成n个所述驱动信号CKV1～CKVn，包括：
- [0046] 所述电平转换器根据所述第一指示信号中的所述T1、T2和T3的信息生成n个第二指示信号；
- [0047] 所述电平转换器根据n个所述第二指示信号生成n个所述驱动信号。
- [0048] 具体的，n个所述第二指示信号0-CKV1～0-CKVn中的第i个第二指示信号0-CKVi在一个信号周期内的第二指示信号高电平持续时间等于所述T1、所述第i个第二指示信号0-CKVi在一个信号周期内的第二指示信号低电平持续时间等于所述T2。或者，所述第i个第二指示信号0-CKVi在一个信号周期内的第二指示信号高电平持续时间等于所述T2、所述第i个第二指示信号0-CKVi在一个信号周期内的第二指示信号低电平持续时间等于所述T1。所述第i个第二指示信号0-CKVi的高电平绝对值小于所述薄膜晶体管的导通电压的绝对值，所述第i个第二指示信号0-CKVi的低电平绝对值小于所述薄膜晶体管的截止电压的绝对值，所述第i个第二指示信号0-CKVi的上升沿起始时间与所述控制信号CK1的上升沿起始时间间隔为 $(i-1)*T3$ 。具体的，例如，第1个第二指示信号0-CKV1在一个信号周期内的第二指示信号高电平持续时间等于所述T1，所述第1个第二指示信号0-CKV1在一个信号周期内的第二指示信号低电平持续时间等于所述T2。所述第1个第二指示信号0-CKV1的高电平绝对值小于所述薄膜晶体管的导通电压的绝对值，所述第1个第二指示信号0-CKV1的低电平绝对值小于所述薄膜晶体管的截止电压的绝对值。所述第1个第二指示信号0-CKV1的上升沿起始时间与所述控制信号CK1的上升沿起始时间间隔为0。
- [0049] 可选的，所述电平转换器根据n个所述第二指示信号0-CKV1～0-CKVn生成n个所述驱动信号CKV1～CKVn，包括：
- [0050] 所述电平转换器接收n个所述第二指示信号；
- [0051] 所述电平转换器对n个所述第二指示信号进行放大，生成n个所述驱动信号。
- [0052] 可以理解的是，本发明实施例的电平转换方法中的各个执行主体可对应于本发明实施例的电平转换电路200中的各个模块，并且所述电平转换方法的相应流程分别由电平转换电路200中的各个模块的上述和其他操作和/或功能予以实现。为了简洁，在此不再赘述。
- [0053] 以上所述，仅为本发明的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易的想到各种等效的修改或替换，这些修改或替换都应涵盖在本发明的保护范围之内。因此，本发明的保护范围应以权利要求的保护范围为准。

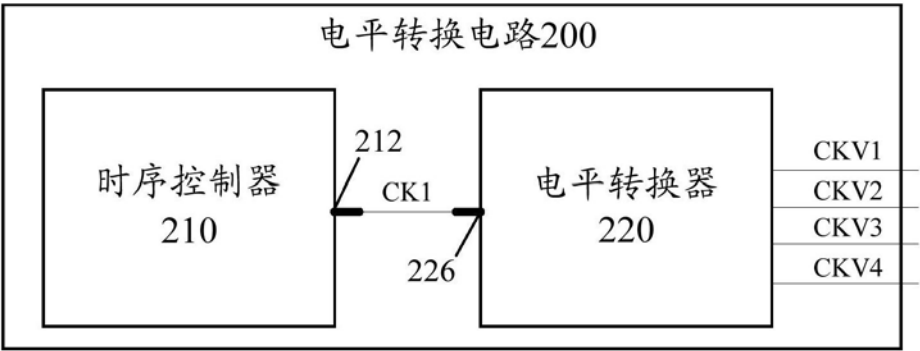


图1

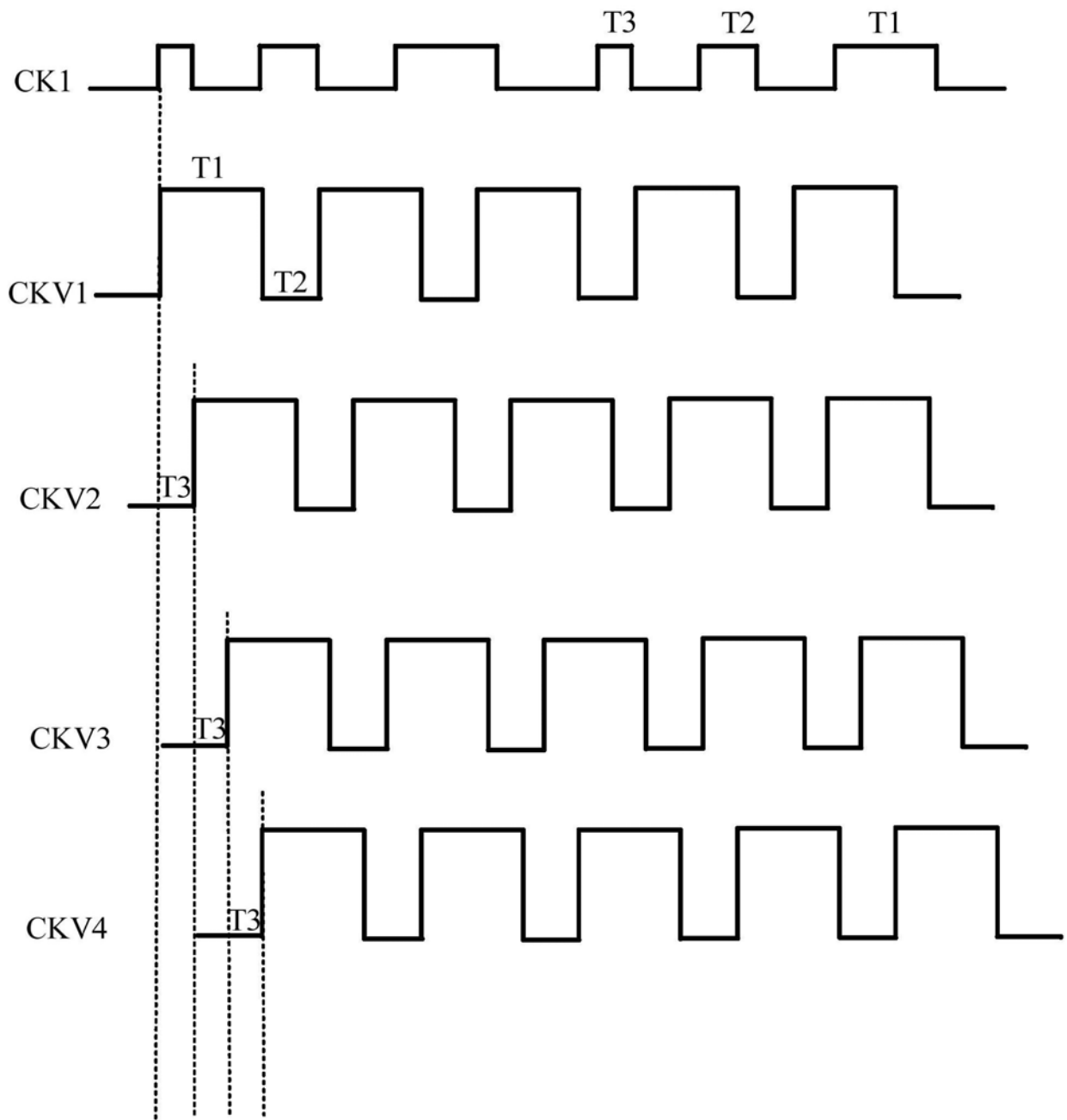


图2

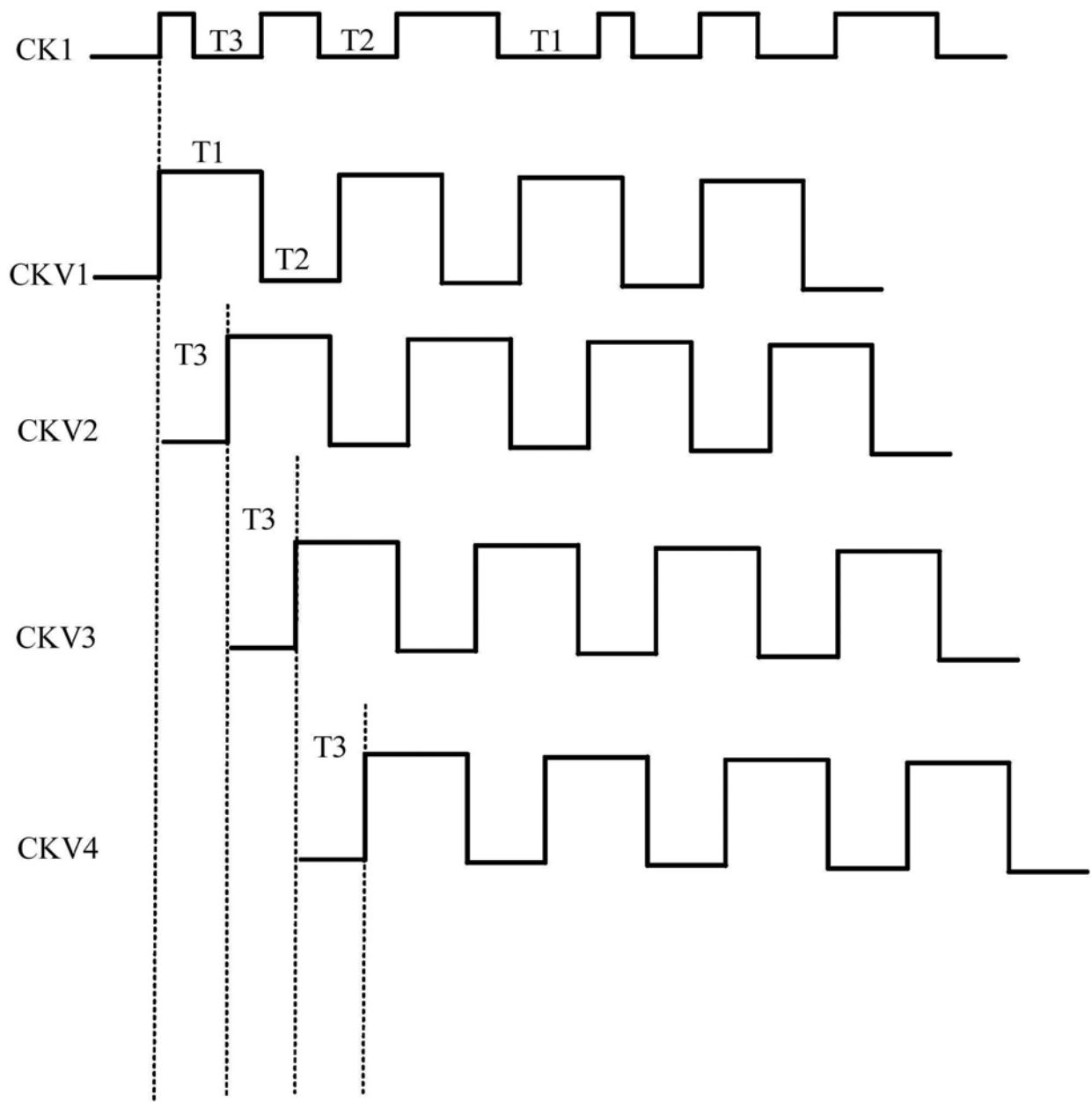


图3

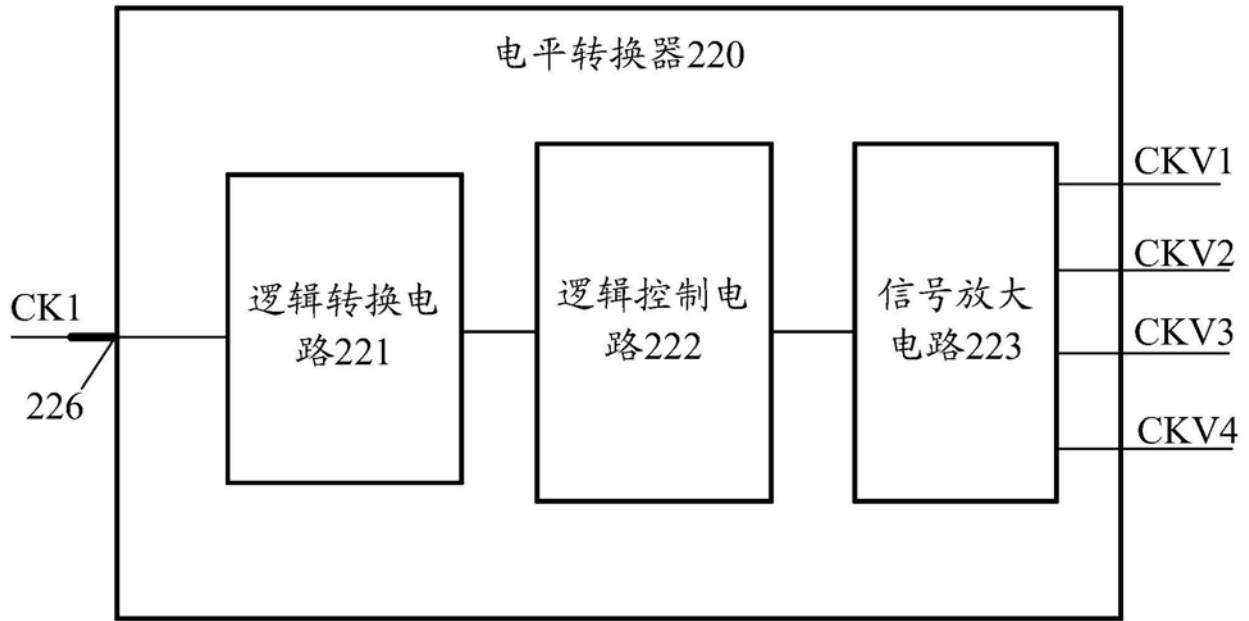


图4

专利名称(译)	薄膜晶体管液晶显示面板的电平转换电路及电平转换方法		
公开(公告)号	CN105390106B	公开(公告)日	2018-12-21
申请号	CN201510893677.7	申请日	2015-12-07
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	曹丹		
发明人	曹丹		
IPC分类号	G09G3/36		
代理人(译)	熊永强		
审查员(译)	张利		
其他公开文献	CN105390106A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种薄膜晶体管液晶显示面板的电平转换电路，包括时序控制器和与所述时序控制器电连接的电平转换器。所述时序控制器包括第一引脚，所述时序控制器通过所述第一引脚向所述电平转换器发送控制信号。所述电平转换器包括与所述第一引脚电连接的第二引脚，所述电平转换器通过所述第二引脚接收所述控制信号，并对所述控制信号进行处理，输出能够驱动薄膜晶体管液晶显示面板的n个驱动信号，n为大于或等于1的正整数。本发明还公开了一种薄膜晶体管液晶显示面板的电平转换方法。本发明的电平转换电路和电平转换方法，能够减少时序控制器和电平转换器间的引脚数目，进而简化了电路结构，降低了成本。

