



(12) 发明专利申请

(10) 申请公布号 CN 104732936 A

(43) 申请公布日 2015. 06. 24

(21) 申请号 201510128095. X

(22) 申请日 2015. 03. 20

(71) 申请人 深圳市华星光电技术有限公司

地址 518132 广东省深圳市光明新区塘明大道 9—2 号

(72) 发明人 吴智豪

(74) 专利代理机构 深圳市德力知识产权代理事务所 44265

代理人 林才桂

(51) Int. Cl.

G09G 3/36(2006. 01)

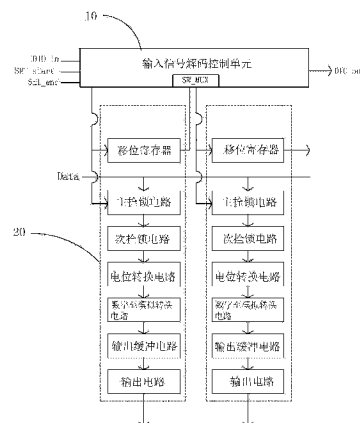
权利要求书2页 说明书7页 附图6页

(54) 发明名称

不等行驱动宽度的液晶面板的源极驱动器及源极驱动方法

(57) 摘要

本发明提供一种不等行驱动宽度的液晶面板的源极驱动器及源极驱动方法,通过设置与多个数据信号输出通道电性连接的输入信号解码控制单元,并将数据信号输出通道起始地址信号、与数据信号输出通道中止地址信号编码于数据信号传输的封包中,发送给输入信号解码控制单元,输入信号解码控制单元根据接收到的数据信号输出通道起始地址信号、与数据信号输出通道中止地址信号控制启动的数据信号输出通道的数量来调整每次扫描时的行驱动宽度,能够动态调整每一行扫描时的行驱动宽度,使得数据信号仅在每一行需要显示的像素中传输,适用于非矩形显示,减少了液晶面板的输出功耗;且该不等行驱动宽度的液晶面板的源极驱动器基于现有驱动架构设计,结构简单。



1. 一种不等行驱动宽度的液晶面板的源极驱动器,包括:一输入信号解码控制单元(10)、及与所述输入信号解码控制单元(10)电性连接的多个数据信号输出通道(20);

所述输入信号解码控制单元(10)接收数据信号输出通道起始地址信号(SET_start)、数据信号输出通道中止地址信号(SET_end)、及数据信号输入时序控制信号(DIO_in);

所述输入信号解码控制单元(10)输出数据信号输出时序控制信号(DIO_out);

所述输入信号解码控制单元(10)根据接收到的数据信号输出通道起始地址信号(SET_start)、及数据信号输出通道中止地址信号(SET_end)控制启动的数据信号输出通道(20)的数量来调整每次扫描时的行驱动宽度。

2. 如权利要求1所述的不等行驱动宽度的液晶面板的源极驱动器,其特征在于,所述输入信号解码控制单元(10)包括一复合开关模块(SW_MUX),所述复合开关模块(SW_MUX)包括第一薄膜晶体管(T1)、第二薄膜晶体管(T2)、及第三反向薄膜晶体管(T3);

所述第一薄膜晶体管(T1)的栅极电性连接于数据信号输出通道起始地址信号(SET_start),源极电性连接于数据信号输入时序控制信号(DIO_in),漏极电性连接于对应起始地址的数据信号输出通道的移位寄存器及第三反向薄膜晶体管(T3)的源极;

所述第二薄膜晶体管(T2)的栅极电性连接于数据信号输出通道中止地址信号(SET_end),源极电性连接于数据信号输出时序控制信号(DIO_out),漏极电性连接于对应中止地址的数据信号输出通道的移位寄存器及第三反向薄膜晶体管(T3)的漏极;

所述第三反向薄膜晶体管(T3)的栅极电性连接于数据信号输出通道起始地址信号(SET_start),源极电性连接于第一薄膜晶体管(T1)的漏极,漏极电性连接于第二薄膜晶体管(T2)的漏极。

3. 如权利要求1所述的不等行驱动宽度的液晶面板的源极驱动器,其特征在于,所述数据信号输出通道起始地址信号(SET_start)、及数据信号输出通道中止地址信号(SET_end)编码于数据信号(Data)传输的封包中,与数据信号(Data)共同传输。

4. 如权利要求3所述的不等行驱动宽度的液晶面板的源极驱动器,其特征在于,通过修改mini-LVDS传输协议的解码拓谱来增加一长度设定模式(LENGTH_DEFINE),所述长度设定模式(LENGTH_DEFINE)用于传输数据信号输出通道起始地址信号(SET_start)、与数据信号输出通道中止地址信号(SET_end)。

5. 如权利要求3所述的不等行驱动宽度的液晶面板的源极驱动器,其特征在于,通过一3线至8线解码电路对编码于数据信号(Data)传输的封包中的数据信号输出通道起始地址信号(SET_start)、与数据信号输出通道中止地址信号(SET_end)进行解码。

6. 如权利要求1所述的不等行驱动宽度的液晶面板的源极驱动器,其特征在于,所述数据信号输出通道(20)包括:与输入信号解码控制单元(10)电性连接的移位寄存器及主栓锁电路、与主栓锁电路电性连接的次栓锁电路、与次栓锁电路电性连接的电位转换电路、与电位转换电路电性连接的数字至模拟转换电路、与数字至模拟转换电路电性连接的输出缓冲电路、及与输出缓冲电路电性连接的输出电路。

7. 一种不等行驱动宽度的液晶面板的源极驱动方法,其特征在于,包括如下步骤:

步骤1、提供一不等行驱动宽度的液晶面板的源极驱动器;

该不等行驱动宽度的液晶面板的源极驱动器包括:一输入信号解码控制单元(10)、及与所述输入信号解码控制单元(10)电性连接的多个数据信号输出通道(20);

步骤 2、向所述输入信号解码控制单元 (10) 输入数据信号输出通道起始地址信号 (SET_start)、数据信号输出通道中止地址信号 (SET_end)、及数据信号输入时序控制信号 (DIO_in)；

步骤 3、所述输入信号解码控制单元 (10) 解码所接收到的数据信号输出通道起始地址信号 (SET_start)、与数据信号输出通道中止地址信号 (SET_end)，设定数据信号输出通道起始地址和数据信号输出通道中止地址；

步骤 4、向对应所述数据信号输出通道起始地址和数据信号输出通道中止地址之间的数据信号通道 (20) 输入数据信号 (Data)，并将所述数据信号 (Data) 传输到对应的像素。

8. 如权利要求 7 所述的不等行驱动宽度的液晶面板的源极驱动方法，其特征在于，所述输入信号解码控制单元 (10) 包括一复合开关模块 (SW_MUX)，所述复合开关模块 (SW_MUX) 包括第一薄膜晶体管 (T1)、第二薄膜晶体管 (T2)、及第三反向薄膜晶体管 (T3)；

所述第一薄膜晶体管 (T1) 的栅极电性连接于数据信号输出通道起始地址信号 (SET_start)，源极电性连接于数据信号输入时序控制信号 (DIO_in)，漏极电性连接于对应起始地址的数据信号输出通道的移位寄存器及第三反向薄膜晶体管 (T3) 的源极；

所述第二薄膜晶体管 (T2) 的栅极电性连接于数据信号输出通道中止地址信号 (SET_end)，源极电性连接于数据信号输出时序控制信号 (DIO_out)，漏极电性连接于对应中止地址的数据信号输出通道的移位寄存器及第三反向薄膜晶体管 (T3) 的漏极；

所述第三反向薄膜晶体管 (T3) 的栅极电性连接于数据信号输出通道起始地址信号 (SET_start)，源极电性连接于第一薄膜晶体管 (T1) 的漏极，漏极电性连接于第二薄膜晶体管 (T2) 的漏极。

9. 如权利要求 7 所述的不等行驱动宽度的液晶面板的源极驱动方法，其特征在于，所述步骤 2 中数据信号输出通道起始地址信号 (SET_start)、及数据信号输出通道中止地址信号 (SET_end) 编码于数据信号 (Data) 传输的封包中，与数据信号 (Data) 共同传输。

10. 如权利要求 9 所述的不等行驱动宽度的液晶面板的源极驱动方法，其特征在于，所述步骤 2 通过修改 mini-LVDS 传输协议的解码拓谱来增加一长度设定模式 (LENGTH DEFINE)，所述长度设定模式 (LENGTH DEFINE) 用于传输数据信号输出通道起始地址信号 (SET_start)、与数据信号输出通道中止地址信号 (SET_end)。

不等行驱动宽度的液晶面板的源极驱动器及源极驱动方法

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种不等行驱动宽度的液晶面板的源极驱动器及源极驱动方法。

背景技术

[0002] 随着显示技术的发展,液晶显示器(Liquid Crystal Display,LCD)等平面显示装置因具有高画质、省电、机身薄及应用范围广等优点,而被广泛的应用于手机、电视、个人数字助理、数字相机、笔记本电脑、台式计算机等各种消费性电子产品,成为显示装置中的主流。

[0003] 主动矩阵式液晶显示器(Active Matrix Liquid Crystal Display, AMLCD)是目前最常用的显示装置,所述主动矩阵式液晶显示器包含多条水平方向延伸的扫描线和沿垂直方向延伸的数据线,多条扫描线与多条数据线的交叉出多个像素区域,每一像素区域内设有一个像素,每个像素具有一个薄膜晶体管(Thin Film Transistor,TFT)。所述扫描线电性连接于栅极驱动器,用于传输扫描信号,所述数据线电性连接于源极驱动器,用于传输数据信号。如果在水平方向的某一扫描线上施加足够的正电压,则会使得该条扫描线上的所有 TFT 打开,此时该条扫描线上的像素电极会与垂直方向的数据线连接,将数据线上的所加载的数据信号电压写入像素中,从而显示画面。

[0004] 图 1 为现有的源极驱动器的结构示意图,如图 1 所示,源极驱动器 2 包含有第一、第二移位寄存器 211、212、第一、第二主栓锁电路 221、222、第一、第二次栓锁电路 231、232、第一、第二电位转换电路 241、242、第一、第二数字至模拟转换电路 251、252、第一、第二输出缓冲电路 261、262、及第一、第二输出电路 271、272。其中,第一移位寄存器 211、第一主栓锁电路 221、第一次栓锁电路 231、第一电位转换电路 241、第一数字至模拟转换电路 251、第一输出缓冲电路 261、及第一输出电路 271 构成信号通道 281,信号通道 281 所生成的源极驱动信号通过数据线传输到对应像素,使得像素发光。上述现有的源极驱动器每次扫描时行驱动宽度均相同,无法动态调整,仅适用于传统的矩形显示器。

[0005] 然而,随着显示技术的不断发展,用户对非矩形显示器的需求也越来越多,在非矩形显示器中,由于其显示形状不规则,所以其一行进行显示的像素数量也不相同。以图 2 所示为一种不规则显示面板的像素排列示意图,该不规则显示面板包括像素 pixel(1,1)至 pixel(3,5)共 15 颗像素,其中位于显示区域内的显示像素为第一行的 pixel(1,2)至 pixel(1,4)三颗,第二行的 pixel(2,1)至 pixel(2,5)五颗,第三行的 pixel(3,2)至 pixel(3,4)三颗,其余像素均为不显示像素,向不显示像素输入数据信号将造成能耗的浪费,因此需要源极驱动器能够根据每一行所需的显示像素数量调整其行驱动宽度,以节省能耗。

发明内容

[0006] 本发明的目的在于提供一种不等行驱动宽度的液晶面板的源极驱动器,能够动态

调整每一行扫描时的行驱动宽度,使得数据信号仅在每一行需要显示的像素中传输,而不会传输到每一行不需要显示的像素中,适用于非矩形显示,并能够减少液晶面板的输出功耗。

[0007] 本发明的目的还在于提供一种不等行驱动宽度的液晶面板的源极驱动方法,能够动态调整每一行扫描时的行驱动宽度,使得数据信号仅在每一行需要显示的像素中传输,而不会传输到每一行不需要显示的像素中,适用于非矩形显示,并能够减少液晶面板的输出功耗。

[0008] 为实现上述目的,本发明首先提供一种不等行驱动宽度的液晶面板的源极驱动器,包括:一输入信号解码控制单元、及与所述输入信号解码控制单元电性连接的多个数据信号输出通道;

[0009] 所述输入信号解码控制单元接收数据信号输出通道起始地址信号、数据信号输出通道中止地址信号、及数据信号输入时序控制信号;

[0010] 所述输入信号解码控制单元输出数据信号输出时序控制信号;

[0011] 所述输入信号解码控制单元根据接收到的数据信号输出通道起始地址信号、及数据信号输出通道中止地址信号控制启动的数据信号输出通道的数量来调整每次扫描时的行驱动宽度。

[0012] 所述输入信号解码控制单元包括一复合开关模块,所述复合开关模块包括第一薄膜晶体管、第二薄膜晶体管、及第三反向薄膜晶体管;

[0013] 所述第一薄膜晶体管的栅极电性连接于数据信号输出通道起始地址信号,源极电性连接于数据信号输入时序控制信号,漏极电性连接于对应起始地址的数据信号输出通道的移位寄存器及第三反向薄膜晶体管的源极;

[0014] 所述第二薄膜晶体管的栅极电性连接于数据信号输出通道中止地址信号,源极电性连接于数据信号输出时序控制信号,漏极电性连接于对应中止地址的数据信号输出通道的移位寄存器及第三反向薄膜晶体管的漏极;

[0015] 所述第三反向薄膜晶体管的栅极电性连接于数据信号输出通道起始地址信号,源极电性连接于第一薄膜晶体管的漏极,漏极电性连接于第二薄膜晶体管的漏极。

[0016] 所述数据信号输出通道起始地址信号、及数据信号输出通道中止地址信号编码于数据信号传输的封包中,与数据信号共同传输。

[0017] 通过修改 mini-LVDS 传输协议的解码拓谱来增加一长度设定模式,所述长度设定模式用于传输数据信号输出通道起始地址信号、与数据信号输出通道中止地址信号。

[0018] 通过一 3 线至 8 线解码电路对编码于数据信号传输的封包中的数据信号输出通道起始地址信号、与数据信号输出通道中止地址信号进行解码。

[0019] 所述数据信号输出通道包括:与输入信号解码控制单元电性连接的移位寄存器及主栓锁电路、与主栓锁电路电性连接的次栓锁电路、与次栓锁电路电性连接的电位转换电路、与电位转换电路电性连接的数字至模拟转换电路、与数字至模拟转换电路电性连接的输出缓冲电路、及与输出缓冲电路电性连接的输出电路。

[0020] 本发明还提供一种不等行驱动宽度的液晶面板的源极驱动方法,包括如下步骤:

[0021] 步骤 1、提供一不等行驱动宽度的液晶面板的源极驱动器;

[0022] 该不等行驱动宽度的液晶面板的源极驱动器包括:一输入信号解码控制单元、及

与所述输入信号解码控制单元电性连接的多个数据信号输出通道；

[0023] 步骤 2、向所述输入信号解码控制单元输入数据信号输出通道起始地址信号、数据信号输出通道中止地址信号、及数据信号输入时序控制信号；

[0024] 步骤 3、所述输入信号解码控制单元解码所接收到的数据信号输出通道起始地址信号、与数据信号输出通道中止地址信号，设定数据信号输出通道起始地址和数据信号输出通道中止地址；

[0025] 步骤 4、向对应所述数据信号输出通道起始地址和数据信号输出通道中止地址之间的数据信号通道输入数据信号，并将所述数据信号传输到对应的像素。

[0026] 所述输入信号解码控制单元包括一复合开关模块，所述复合开关模块包括第一薄膜晶体管、第二薄膜晶体管、及第三反向薄膜晶体管；

[0027] 所述第一薄膜晶体管的栅极电性连接于数据信号输出通道起始地址信号，源极电性连接于数据信号输入时序控制信号，漏极电性连接于对应起始地址的数据信号输出通道的移位寄存器及第三反向薄膜晶体管的源极；

[0028] 所述第二薄膜晶体管的栅极电性连接于数据信号输出通道中止地址信号，源极电性连接于数据信号输出时序控制信号，漏极电性连接于对应中止地址的数据信号输出通道的移位寄存器及第三反向薄膜晶体管的漏极；

[0029] 所述第三反向薄膜晶体管的栅极电性连接于数据信号输出通道起始地址信号，源极电性连接于第一薄膜晶体管的漏极，漏极电性连接于第二薄膜晶体管的漏极。

[0030] 所述步骤 2 中数据信号输出通道起始地址信号、及数据信号输出通道中止地址信号编码于数据信号传输的封包中，与数据信号共同传输。

[0031] 所述步骤 2 通过修改 mini-LVDS 传输协议的解码拓谱来增加一长度设定模式，所述长度设定模式用于传输数据信号输出通道起始地址信号、与数据信号输出通道中止地址信号。

[0032] 本发明的有益效果：本发明提供一种不等行驱动宽度的液晶面板的源极驱动器及源极驱动方法，通过设置与多个数据信号输出通道电性连接的输入信号解码控制单元，并将数据信号输出通道起始地址信号、与数据信号输出通道中止地址信号编码于数据信号传输的封包中，发送给输入信号解码控制单元，所述输入信号解码控制单元根据接收到的数据信号输出通道起始地址信号、与数据信号输出通道中止地址信号控制启动的数据信号输出通道的数量来调整每次扫描时的行驱动宽度，能够动态调整每一行扫描时的行驱动宽度，使得数据信号仅在每一行需要显示的像素中传输，而不会传输到每一行不需显示的像素中，适用于非矩形显示，减少了液晶面板的输出功耗，且所述不等行驱动宽度的液晶面板的源极驱动器基于现有驱动架构设计，结构简单。

[0033] 为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图说明

[0034] 下面结合附图，通过对本发明的具体实施方式详细描述，将使本发明的技术方案及其它有益效果显而易见。

[0035] 附图中，

- [0036] 图 1 现有的源极驱动器的结构示意图；
- [0037] 图 2 为一种不规则液晶面板的像素排列示意图；
- [0038] 图 3 为本发明的不等行驱动宽度的液晶面板的源极驱动器的结构示意图；
- [0039] 图 4 为本发明的不等行驱动宽度的液晶面板的源极驱动器中复合开关模块的电路图；
- [0040] 图 5 为本发明的不等行驱动宽度的液晶面板的源极驱动器中一种解码电路的电路图；
- [0041] 图 6 为现有的 mini-LVDS 传输协议的波形图；
- [0042] 图 7 为本发明对 mini-LVDS 传输协议进行改进后的波形图；
- [0043] 图 8 为根据图 7 所示 mini-LVDS 传输协议传输时的输出波形图；
- [0044] 图 9 为本发明的不等行驱动宽度的液晶面板的源极驱动器的行驱动宽度波形图。

具体实施方式

[0045] 为进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

[0046] 请参阅图 3，本发明首先提供一种不等行驱动宽度的液晶面板的源极驱动器，包括：一输入信号解码控制单元 10、及与所述输入信号解码控制单元 10 电性连接的多个数据信号输出通道 20。

[0047] 所述输入信号解码控制单元 10 接收数据信号输出通道起始地址信号 SET_start、数据信号输出通道中止地址信号 SET_end、及数据信号输入时序控制信号 DIO_in；所述输入信号解码控制单元 10 输出数据信号输出时序控制信号 DIO_out；所述输入信号解码控制单元 10 根据接收到的数据信号输出通道起始地址信号 SET_start、及数据信号输出通道中止地址信号 SET_end 控制启动的数据信号输出通道 20 的数量来调整每次扫描时的行驱动宽度。

[0048] 具体地，所述数据信号输出通道 20 包括：与输入信号解码控制单元 10 电性连接的移位寄存器及主栓锁电路、与主栓锁电路电性连接的次栓锁电路、与次栓锁电路电性连接的电位转换电路、与电位转换电路电性连接的数字至模拟转换电路、与数字至模拟转换电路电性连接的输出缓冲电路、及与输出缓冲电路电性连接的输出电路。

[0049] 请参阅图 4，所述输入信号解码控制单元 10 包括一复合开关模块 SW_MUX，所述复合开关模块 SW_MUX 包括第一薄膜晶体管 T1、第二薄膜晶体管 T2、及第三反向薄膜晶体管 T3。所述第一薄膜晶体管 T1 的栅极电性连接于数据信号输出通道起始地址信号 SET_start，源极电性连接于数据信号输入时序控制信号 DIO_in，漏极电性连接于对应起始地址的数据信号输出通道的移位寄存器及第三反向薄膜晶体管 T3 的源极；所述第二薄膜晶体管 T2 的栅极电性连接于数据信号输出通道中止地址信号 SET_end，源极电性连接于数据信号输出时序控制信号 DIO_out，漏极电性连接于对应中止地址的数据信号输出通道的移位寄存器及第三反向薄膜晶体管 T3 的漏极；所述第三反向薄膜晶体管 T3 的栅极电性连接于数据信号输出通道起始地址信号 SET_start，源极电性连接于第一薄膜晶体管 T1 的漏极，漏极电性连接于第二薄膜晶体管 T2 的漏极。

[0050] 进一步地，所述数据信号输出通道起始地址信号 SET_start、及数据信号输出通道中止地址信号 SET_end 编码于数据信号 Data 传输的封包中，与数据信号 Data 共同传输。

优选的,通过改进 mini-LVDS 传输协议来传输数据信号输出通道起始地址信号 SET_start、数据信号输出通道中止地址信号 SET_end、及数据信号。请参阅图 6,通常 mini-LVDS 传输模式分为重置 RESET 与数据传输 DataSampling 两种,请参阅图 7,本发明对通常意义上的 mini-LVDS 传输模式进行改进,通过修改 mini-LVDS 传输协议的解码拓谱 (protocol) 来增加一长度设定模式 LENGTH_DEFINE,所述长度设定模式 LENGTH_DEFINE 用于传输数据信号输出通道起始地址信号 SET_start、与数据信号输出通道中止地址信号 SET_end。

[0051] 通过一解码电路对编码于数据信号 Data 传输的封包中的数据信号输出通道起始地址信号 SET_start、与数据信号输出通道中止地址信号 SET_end 进行解码,得到数据信号输出通道起始地址和数据信号输出通道中止地址。

[0052] 具体的,请参阅图 5,图 5 为本发明的一种 3 线至 8 线解码电路的电路图,该解码电路的输入端包括第一、第二、第三输入通道,每条通道分为正向通道与反向通道,即第一、第二、第三正向输入通道 D0、D1、D2,第一、第二、第三反向输入通道 D0'、D1'、D2'。数字信号“0”与“1”经过正向通道传输时,信号不变;经过反向通道传输时,“0”将会被反向为“1”,“1”将会被反向为“0”。所述解码电路的输出端包括第一至第八个输出通道 Y0 至 Y7,每一输出通道均从第一、第二、第三正向输入通道 D0、D1、D2 与第一、第二、第三反向输入通道 D0'、D1'、D2' 这六条通道中的三条接收输入信号,且每一输出通道接收的输入信号的三条通道的组合不同。以第一输出通道 Y0 为例,第一输出通道 Y0 接收第一、第二、第三反向输入通道 D0'、D1'、D2' 传来的信号,即 $Y0 = D0' D1' D2'$;当第一、第二、第三反向输入通道 D0'、D1'、D2' 传来的信号均为“1”,即向第一、第二、第三输入通道输入的信号均为“0”时,即向所述解码电路输入“3' b000”信号时,有 $Y0 = 1$,第一输出通道 Y0 启用,以控制相对应地址的数据信号输出通道打开。类似的,所有解码电路的输入信号与启用的输出通道之间的关系如下表 1 所示,所述解码电路的输入信号即为数据信号输出通道起始地址信号 SET_start、与数据信号输出通道中止地址信号 SET_end。

[0053]

D2D1D0	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
3' b000	1							
3' b001		1						
3' b010			1					
3' b011				1				
3' b100					1			
3' b101						1		
3' b110							1	
3' b111								1

[0054] 表 1

[0055] 在上述不等行驱动宽度的液晶面板的源极驱动器的基础上,本发明还提供一种不等行驱动宽度的液晶面板的源极驱动方法,包括如下步骤:

[0056] 步骤 1、请同时参阅图 3、图 4,提供一不等行驱动宽度的液晶面板的源极驱动器。

[0057] 该不等行驱动宽度的液晶面板的源极驱动器包括:一输入信号解码控制单元 10、及与所述输入信号解码控制单元 10 电性连接的多个数据信号输出通道 20。

[0058] 所述数据信号输出通道 20 包括:与输入信号解码控制单元 10 电性连接的移位寄存器及主栓锁电路、与主栓锁电路电性连接的次栓锁电路、与次栓锁电路电性连接的电位转换电路、与电位转换电路电性连接的数字至模拟转换电路、与数字至模拟转换电路电性连接的输出缓冲电路、及与输出缓冲电路电性连接的输出电路。

[0059] 所述输入信号解码控制单元 10 包括一复合开关模块 SW_MUX,所述复合开关模块 SW_MUX 包括第一薄膜晶体管 T1、第二薄膜晶体管 T2、及第三反向薄膜晶体管 T3。所述第一薄膜晶体管 T1 的栅极电性连接于数据信号输出通道起始地址信号 SET_start,源极电性连接于数据信号输入时序控制信号 DIO_in,漏极电性连接于对应起始地址的数据信号输出通道的移位寄存器及第三反向薄膜晶体管 T3 的源极;所述第二薄膜晶体管 T2 的栅极电性连接于数据信号输出通道中止地址信号 SET_end,源极电性连接于数据信号输出时序控制信号 DIO_out,漏极电性连接于对应中止地址的数据信号输出通道的移位寄存器及第三反向薄膜晶体管 T3 的漏极;所述第三反向薄膜晶体管 T3 的栅极电性连接于数据信号输出通道起始地址信号 SET_start,源极电性连接于第一薄膜晶体管 T1 的漏极,漏极电性连接于第二薄膜晶体管 T2 的漏极。

[0060] 步骤 2、向所述输入信号解码控制单元 10 输入数据信号输出通道起始地址信号 SET_start、数据信号输出通道中止地址信号 SET_end、及数据信号输入时序控制信号 DIO_in。

[0061] 所述步骤 2 中数据信号输出通道起始地址信号 SET_start、及数据信号输出通道中止地址信号 SET_end 编码于数据信号 Data 传输的封包中,与数据信号 Data 共同传输。优选的,通过修改 mini-LVDS 传输协议的解码拓谱来增加一长度设定模式 LENGTH_DEFINE,所述长度设定模式 LENGTH_DEFINE 用于传输数据信号输出通道起始地址信号 SET_start、与数据信号输出通道中止地址信号 SET_end。

[0062] 步骤 3、所述输入信号解码控制单元 10 解码所接收到的数据信号输出通道起始地址信号 SET_start、与数据信号输出通道中止地址信号 SET_end,设定数据信号输出通道起始地址和数据信号输出通道中止地址。

[0063] 具体地,通过一如图 5 所示的 3 线至 8 线解码电路对编码于数据信号 Data 传输的封包中的数据信号输出通道起始地址信号 SET_start、与数据信号输出通道中止地址信号 SET_end 进行解码,得到数据信号输出通道起始地址和数据信号输出通道中止地址。

[0064] 步骤 4、向对应所述数据信号输出通道起始地址和数据信号输出通道中止地址之间的数据信号通道 20 输入数据信号 Data,并将所述数据信号 Data 传输到对应的像素。

[0065] 请参阅图 8 与图 9,图 8 为采用经本发明改进的 mini-LVDS 传输协议传输时的输出波形图,图 9 为本发明的源极驱动器的行驱动宽度波形图。从图 8、图 9 可见,本发明输出的行驱动宽度随着数据信号输出通道起始地址和数据信号输出通道中止地址的改变而改变,

实现了动态调整每一行扫描时的行驱动宽。

[0066] 综上所述,本发明的不等行驱动宽度的液晶面板的源极驱动器及源极驱动方法,通过设置与多个数据信号输出通道电性连接的输入信号解码控制单元,并将数据信号输出通道起始地址信号、与数据信号输出通道中止地址信号编码于数据信号传输的封包中,发送给输入信号解码控制单元,所述输入信号解码控制单元根据接收到的数据信号输出通道起始地址信号、与数据信号输出通道中止地址信号控制启动的数据信号输出通道的数量来调整每次扫描时的行驱动宽度,能够动态调整每一行扫描时的行驱动宽度,使得数据信号仅在每一行需要显示的像素中传输,而不会传输到每一行不需显示的像素中,适用于非矩形显示,减少了液晶面板的输出功耗,且所述不等行驱动宽度的液晶面板的源极驱动器基于现有驱动架构设计,结构简单。

[0067] 以上所述,对于本领域的普通技术人员来说,可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形,而所有这些改变和变形都应属于本发明权利要求的保护范围。

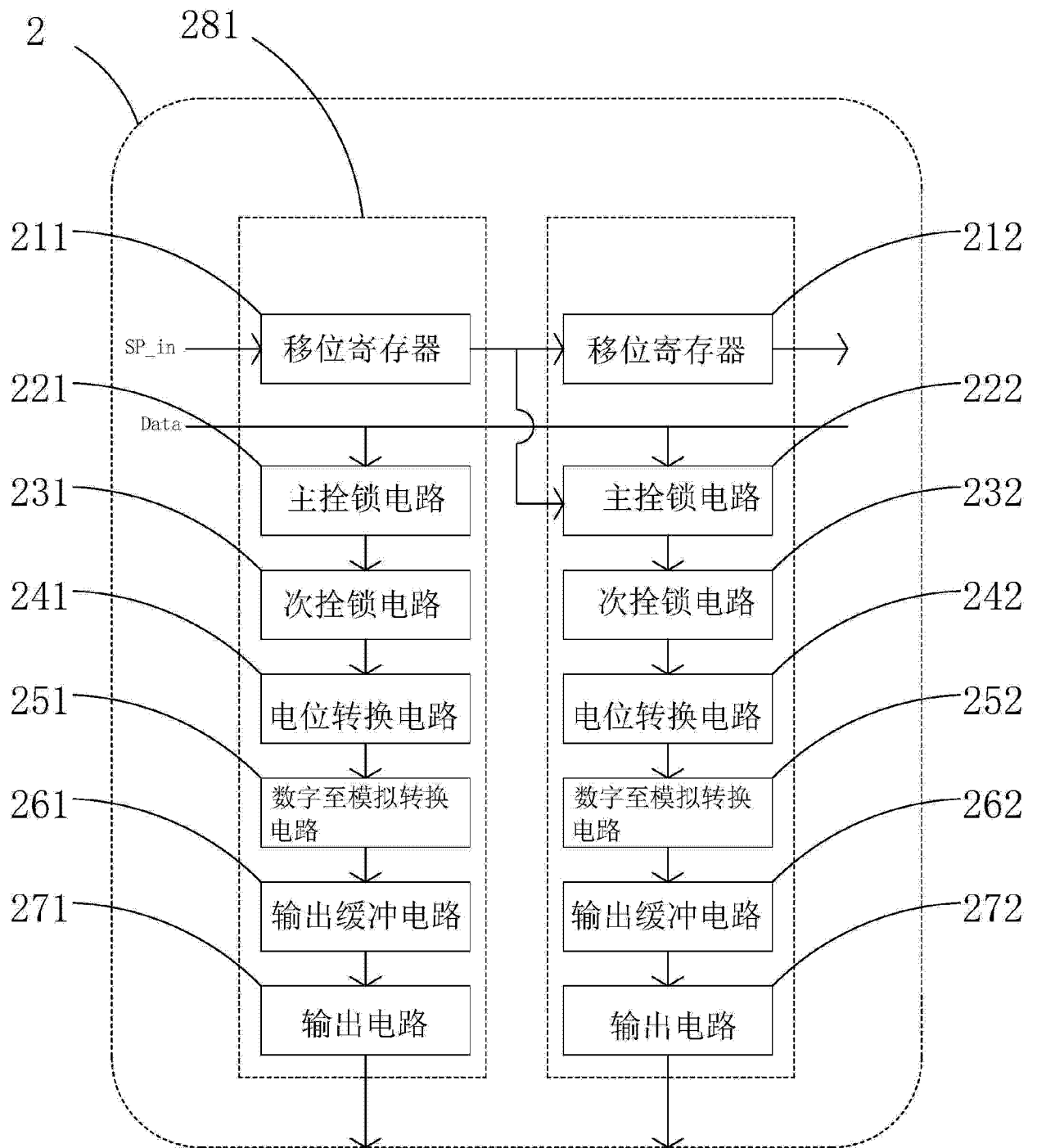


图 1

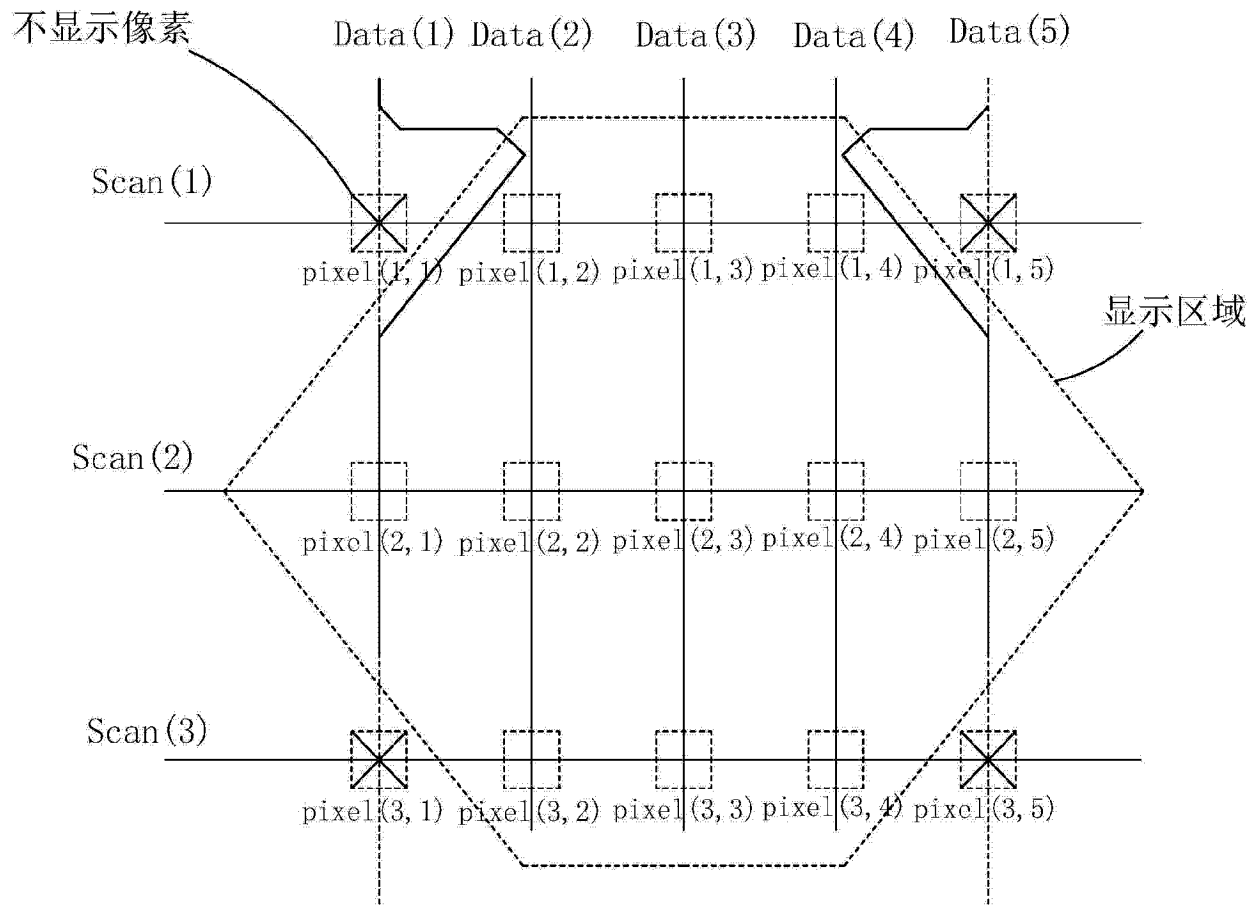


图 2

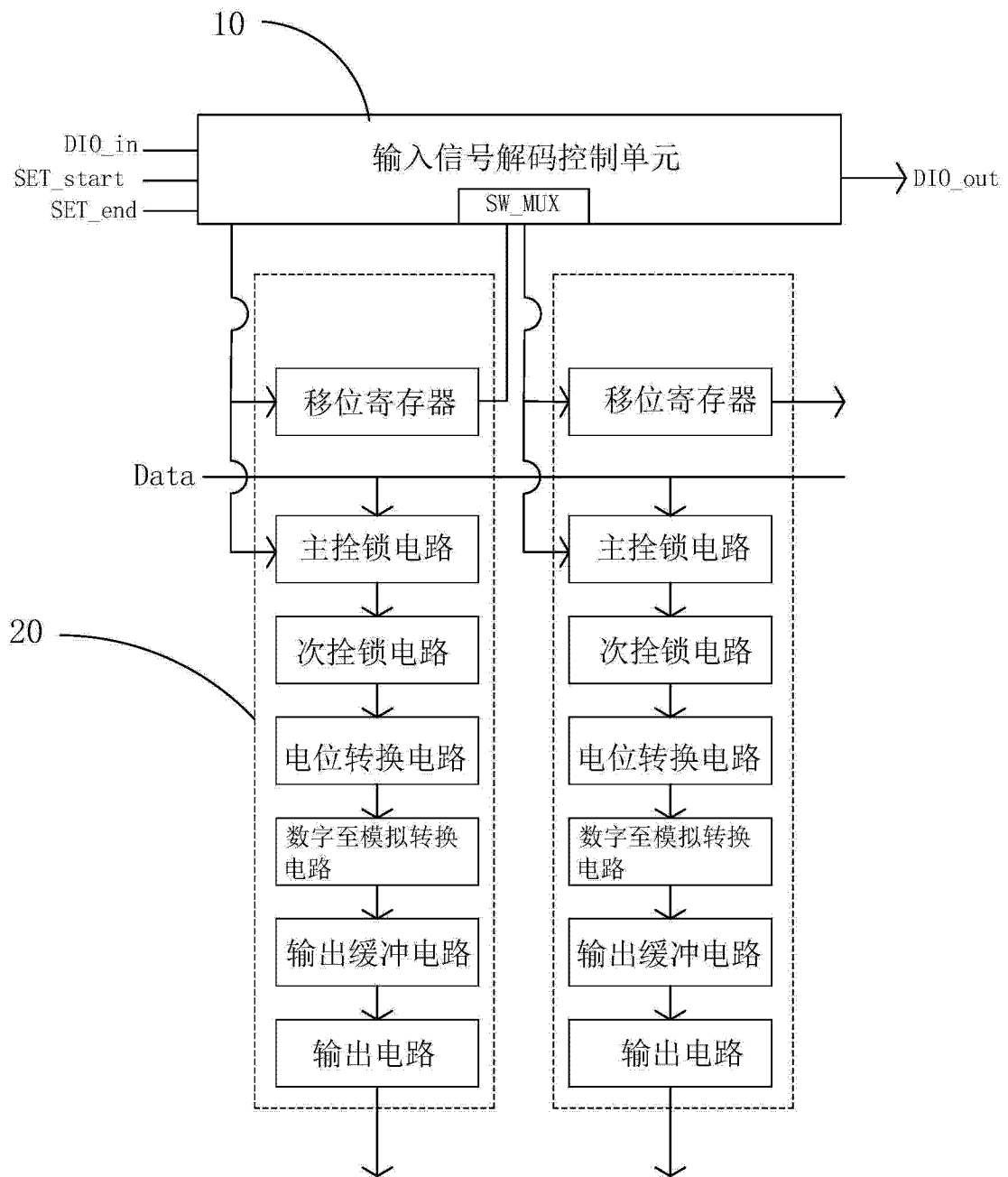


图 3

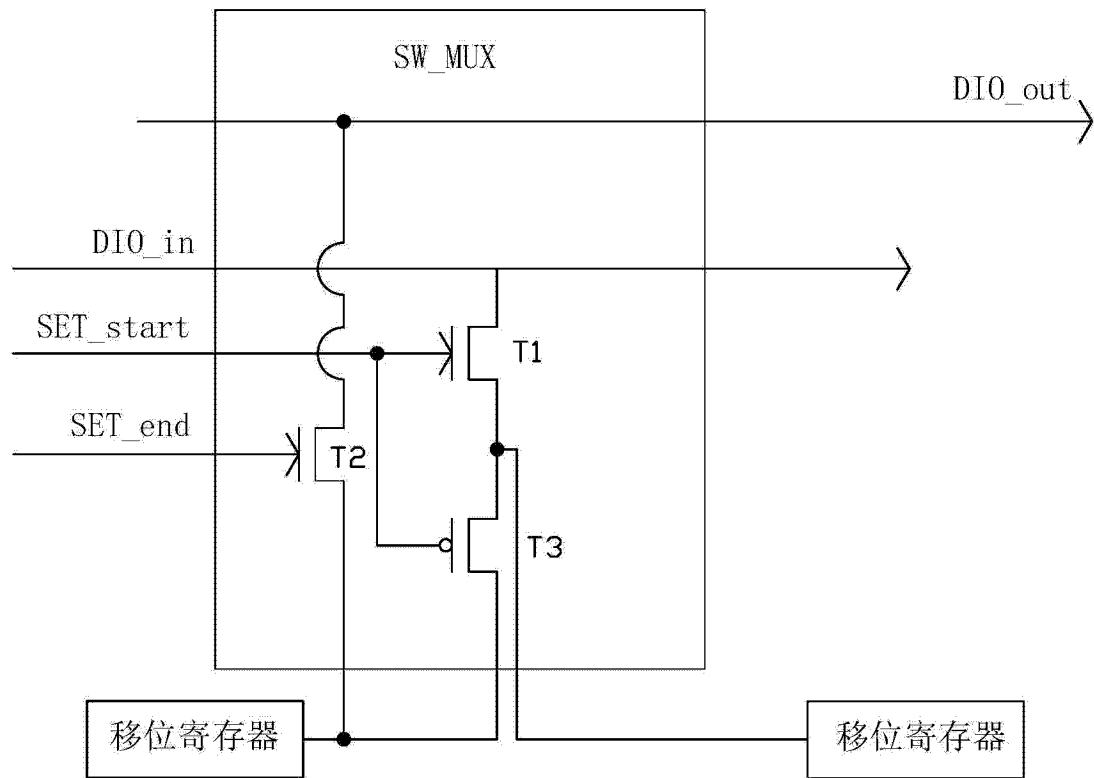


图 4

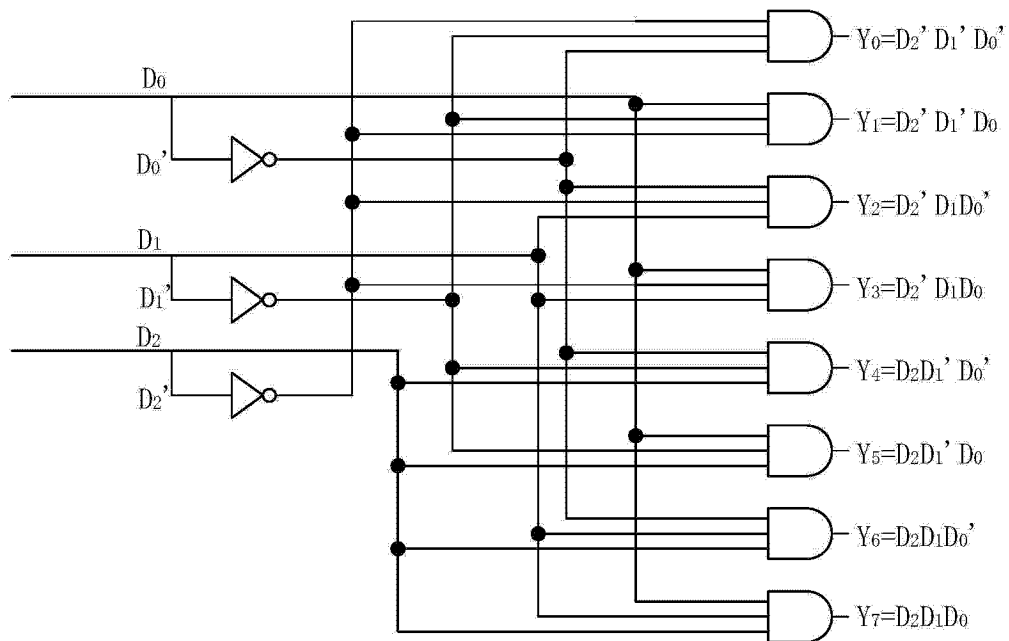


图 5

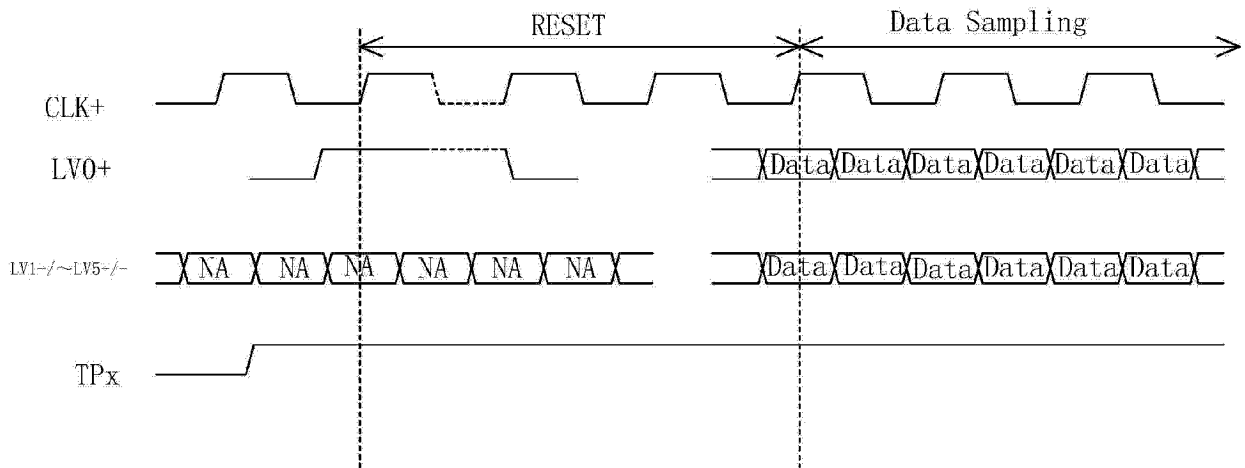


图 6

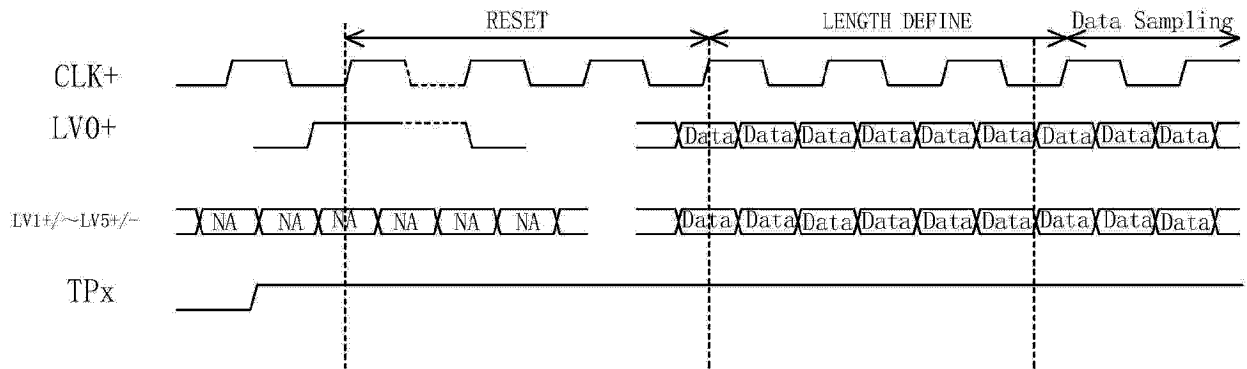


图 7

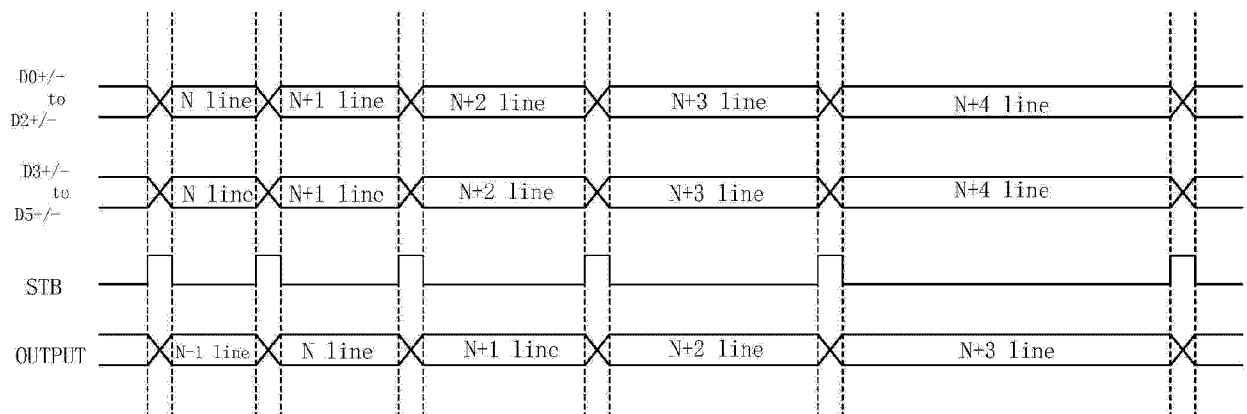


图 8

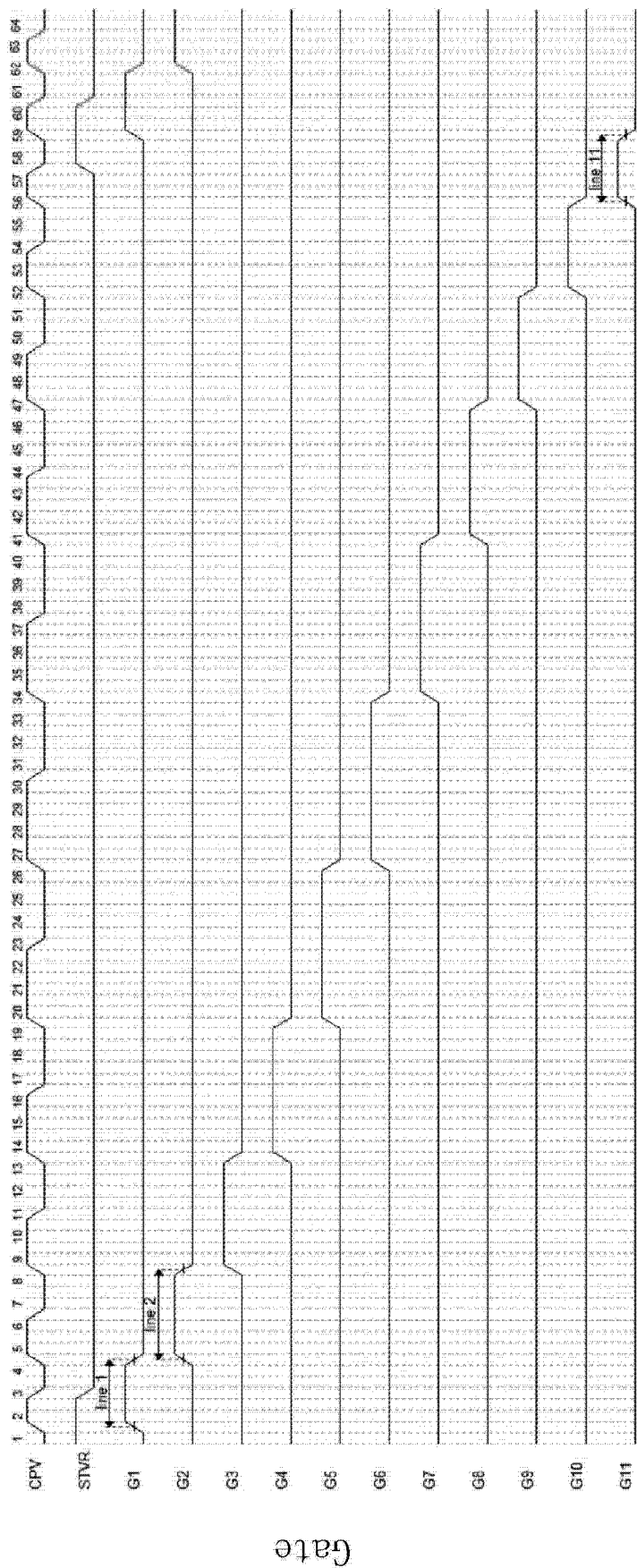


图 9

专利名称(译)	不等行驱动宽度的液晶面板的源极驱动器及源极驱动方法		
公开(公告)号	CN104732936A	公开(公告)日	2015-06-24
申请号	CN201510128095.X	申请日	2015-03-20
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
申请(专利权)人(译)	深圳市华星光电技术有限公司		
当前申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	吴智豪		
发明人	吴智豪		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3688 G09G2310/0232 G09G2310/0297 G09G2310/06 G09G2310/08 G09G2330/021		
其他公开文献	CN104732936B		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种不等行驱动宽度的液晶面板的源极驱动器及源极驱动方法，通过设置与多个数据信号输出通道电性连接的输入信号解码控制单元，并将数据信号输出通道起始地址信号、与数据信号输出通道中止地址信号编码于数据信号传输的封包中，发送给输入信号解码控制单元，输入信号解码控制单元根据接收到的数据信号输出通道起始地址信号、与数据信号输出通道中止地址信号控制启动的数据信号输出通道的数量来调整每次扫描时的行驱动宽度，能够动态调整每一行扫描时的行驱动宽度，使得数据信号仅在每一行需要显示的像素中传输，适用于非矩形显示，减少了液晶面板的输出功耗；且该不等行驱动宽度的液晶面板的源极驱动器基于现有驱动架构设计，结构简单。

