



(12) 发明专利申请

(10) 申请公布号 CN 104730789 A

(43) 申请公布日 2015. 06. 24

(21) 申请号 201510128786. X

G02F 1/13(2006. 01)

(22) 申请日 2012. 11. 21

H01L 27/02(2006. 01)

(62) 分案原申请数据

H01L 21/77(2006. 01)

201210475414. 0 2012. 11. 21

G01B 21/02(2006. 01)

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

申请人 北京京东方显示技术有限公司

(72) 发明人 刘耀 孙亮 丁向前 李梁梁

白金超

(74) 专利代理机构 北京中博世达专利商标代理

有限公司 11274

代理人 申健

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1343(2006. 01)

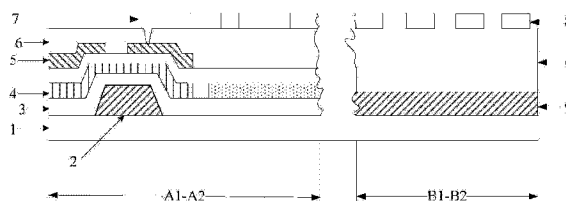
权利要求书1页 说明书6页 附图2页

(54) 发明名称

阵列基板及其制造方法、显示装置

(57) 摘要

本发明实施例提供了一种阵列基板及其制造方法、显示装置,涉及液晶显示器领域,可以测量获得准确的条状电极的线宽。所述阵列基板包括透明基板,设置在所述透明基板上的栅金属层、栅绝缘层、有源层、源漏金属层以及钝化层;其中,所述栅金属层包括:栅线和栅极的图案,所述源漏金属层包括:数据线、源极、漏极的图案;所述阵列基板还包括:设置在像素区域内的第一条状电极和设置在线宽测量区的第二条状电极;还包括:设置在所述线宽测量区的不透明图案,所述不透明图案位于所述第二条状电极的下方且至少一个第二条状电极的部分两侧边界位于所述不透明图案所在的区域内;所述钝化层至少覆盖所述像素区域。



1. 一种阵列基板,包括:透明基板,设置在所述透明基板上的栅金属层、栅绝缘层、有源层、源漏金属层以及钝化层;其中,所述栅金属层包括:栅线和栅极的图案,所述源漏金属层包括:数据线、源极、漏极的图案;所述阵列基板还包括:设置在像素区域内的第一条状电极和设置在线宽测量区的第二条状电极;其特征在于,还包括:

设置在所述线宽测量区的不透明图案,所述不透明图案位于所述第二条状电极的下方且至少一个第二条状电极的部分两侧边界位于所述不透明图案所在的区域内;

所述钝化层至少覆盖所述像素区域。

2. 根据权利要求1所述的阵列基板,其特征在于,

所述不透明图案与所述栅线和栅极的图案同层设置;或,所述不透明图案与所述数据线、源极、漏极的图案同层设置。

3. 根据权利要求1或2所述的阵列基板,其特征在于,

所述不透明图案覆盖整个所述线宽测量区。

4. 根据权利要求1或2所述的阵列基板,其特征在于,所述钝化层只覆盖所述像素区域。

5. 一种阵列基板的制造方法,包括在透明基板上形成栅金属层、栅绝缘层、有源层、源漏金属层以及钝化层;其中,所述栅金属层包括:栅线和栅极的图案,所述源漏金属层包括:数据线、源极、漏极的图案;分别在像素区域和线宽测量区内形成第一条状电极和第二条状电极;其特征在于,

在所述线宽测量区内形成所述第二条状电极之前,还在所述线宽测量区形成不透明图案,所述不透明图案位于所述第二条状电极的下方且至少一个第二条状电极的部分两侧边界位于所述不透明图案所在的区域内;

在形成钝化层时,所形成的钝化层至少覆盖所述像素区域。

6. 根据权利要求5所述的制造方法,其特征在于,在形成钝化层时,通过构图工艺将所述线宽测量区内的钝化层刻蚀掉。

7. 一种阵列基板的制造方法,包括在透明基板上形成栅金属层、栅绝缘层、有源层、源漏金属层以及钝化层;其中,所述栅金属层包括:栅线和栅极的图案,所述源漏金属层包括:数据线、源极、漏极的图案;分别在像素区域和线宽测量区内形成第一条状电极和第二条状电极;其特征在于,

在形成所述栅金属层的栅线和栅极的图案的同时在所述线宽测量区形成不透明图案;或在形成所述源漏金属层的数据线、源极、漏极的图案的同时在所述线宽测量区形成不透明图案;所述不透明图案位于所述第二条状电极的下方且至少一个第二条状电极的部分两侧边界位于所述不透明图案所在的区域内;

在形成钝化层时,所形成的钝化层至少覆盖所述像素区域。

8. 根据权利要求7所述的方法,其特征在于,包括:

在形成钝化层时,通过构图工艺将所述线宽测量区内的钝化层刻蚀掉。

9. 一种显示装置,其特征在于,包括对盒后的彩膜基板和阵列基板,其特征在于,所述阵列基板为上述权利要求1~4任意一项所述的阵列基板。

阵列基板及其制造方法、显示装置

[0001] 本申请要求于 2012 年 11 月 21 日提交中国专利局、申请号为 201210475414.0、发明名称为《阵列基板及其制造方法、显示装置、线宽测量方法和装置》的中国专利申请的方案申请,其全部内容通过引用结合在本申请中。

技术领域

[0002] 本发明涉及液晶显示器领域,尤其涉及一种阵列基板及其制造方法、显示装置。

背景技术

[0003] 在 TFT-LCD (Thin Film Transistor-Liquid Crystal Display, 薄膜晶体管液晶显示器) 制造业中, CD (Critical Dimension, 关键尺寸) 的监控测量非常重要, 其测量结果的准确性将影响到整个显示装置的性能。在 ADS (Advanced-Super Dimension Switch, 高级超维场转换技术) 型的阵列基板中, 间隔分布的条状电极的线宽就是阵列基板的关键尺寸, 将影响到显示装置的透过率等性能。在所述阵列基板上有一处线宽测量区, 用于测量条状电极的线宽。但是, 由于线宽测量区各条状电极分布界限模糊, 一直存在条状电极线宽测量不到和测量准确性过差的问题。

发明内容

[0004] 本发明的实施例提供一种阵列基板及其制造方法、显示装置, 可以测量获得准确的条状电极的线宽。

[0005] 为达到上述目的, 本发明的实施例采用如下技术方案:

[0006] 一种阵列基板, 包括: 透明基板, 设置在所述透明基板上的栅金属层、栅绝缘层、有源层、源漏金属层以及钝化层; 其中, 所述栅金属层包括: 栅线和栅极的图案, 所述源漏金属层包括: 数据线、源极、漏极的图案; 所述阵列基板还包括: 设置在像素区域内的第一条状电极和设置在线宽测量区的第二条状电极; 还包括:

[0007] 设置在所述线宽测量区的不透明图案, 所述不透明图案位于所述第二条状电极的下方且至少一个第二条状电极的部分两侧边界位于所述不透明图案所在的区域内;

[0008] 所述钝化层至少覆盖所述像素区域。

[0009] 优选的, 所述不透明图案与所述栅线和栅极的图案同层设置; 或, 所述不透明图案与所述数据线、源极、漏极的图案同层设置。

[0010] 优选的, 所述不透明图案覆盖整个所述线宽测量区。

[0011] 优选的, 所述钝化层只覆盖所述像素区域。

[0012] 一种阵列基板的制造方法, 包括在透明基板上形成栅金属层、栅绝缘层、有源层、源漏金属层以及钝化层; 其中, 所述栅金属层包括: 栅线和栅极的图案, 所述源漏金属层包括: 数据线、源极、漏极的图案; 分别在像素区域和线宽测量区内形成第一条状电极和第二条状电极; 在所述线宽测量区内形成所述第二条状电极之前, 还在所述线宽测量区形成不透明图案, 所述不透明图案位于所述第二条状电极的下方且至少一个第二条状电极的部分

两侧边界位于所述不透明图案所在的区域内；

[0013] 在形成钝化层时，所形成的钝化层至少覆盖所述像素区域。

[0014] 优选的，在形成钝化层时，通过构图工艺将所述线宽测量区内的钝化层刻蚀掉。

[0015] 一种阵列基板的制造方法，包括在透明基板上形成栅金属层、栅绝缘层、有源层、源漏金属层以及钝化层；其中，所述栅金属层包括：栅线和栅极的图案，所述源漏金属层包括：数据线、源极、漏极的图案；分别在像素区域和线宽测量区内形成第一条状电极和第二条状电极；

[0016] 在形成所述栅金属层的栅线和栅极的图案的同时在所述线宽测量区形成不透明图案；或在形成所述源漏金属层的数据线、源极、漏极的图案的同时在所述线宽测量区形成不透明图案；所述不透明图案位于所述第二条状电极的下方且至少一个第二条状电极的部分两侧边界位于所述不透明图案所在的区域内；

[0017] 在形成钝化层时，所形成的钝化层至少覆盖所述像素区域。

[0018] 优选的，在形成钝化层时，通过构图工艺将所述线宽测量区内的钝化层刻蚀掉。

[0019] 一种显示装置，包括对盒后的彩膜基板和阵列基板，所述阵列基板为上述任意一项所述的阵列基板。

[0020] 一种线宽测量方法，包括：

[0021] 测量获得线宽测量区任一第二条状电极的宽度值 CD1，所述第二条状电极的上侧边界到其下侧沟道中与所述第二条状电极不相邻的边界的宽度值 CD2 以及所述第二条状电极的下侧边界到其上侧沟道中与所述第二条状电极不相邻的边界的宽度值 CD3；

[0022] 所述 CD2 和 CD3 若满足以下条件：目标值 - 波动值 $< CD2 < 目标值 + 波动值$ 且 目标值 - 波动值 $< CD3 < 目标值 + 波动值$ ，则所述 CD1 准确，确定其为线宽测量准确值；

[0023] 若不满足，则所述 CD1 不准确，重新测量所述第二条状电极的线宽，直至测量到所述线宽测量准确值。

[0024] 一种线宽测量装置，包括：

[0025] 测量单元，用于测量获得线宽测量区任一第二条状电极的宽度值 CD1，所述第二条状电极的上侧边界到其下侧沟道中与所述第二条状电极不相邻的边界的宽度值 CD2 以及所述第二条状电极的下侧边界到其上侧沟道中与所述第二条状电极不相邻的边界的宽度值 CD3；

[0026] 比较处理单元，用于在所述测量单元测量得到的 CD2 和 CD3 满足以下条件：目标值 - 波动值 $< CD2 < 目标值 + 波动值$ 且 目标值 - 波动值 $< CD3 < 目标值 + 波动值$ 时，确定所述 CD1 为线宽测量准确值；在所述 CD2 和 CD3 不满足所述条件时，确定所述 CD1 不准确。

[0027] 上述技术方案提供的一种阵列基板及其制造方法、显示装置，通过在所述第二条状电极下设置不透明图案，增加所述第二条状电极的边界对比度，使得所述第二条状电极分布界限清晰，从而测量获得所述第二条状电极的准确的线宽。另外上述技术方案提供的线宽测量方法和装置，通过增加对 CD2 和 CD3 的限制条件，来确定测量时选择的边界线是否有准确，从而判断测得的线宽 CD1 是否准确，进而增加线宽测量的准确性。

附图说明

[0028] 为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现

有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0029] 图 1 为本发明实施例提供的一种阵列基板的剖面结构示意图;

[0030] 图 2 为本发明实施例提供的另一种阵列基板的剖面结构示意图;

[0031] 图 3 为本发明实施例提供的一种线宽测量区的俯视结构示意图;

[0032] 图 4 为本发明实施例提供的一种线宽测量装置的结构框图。

[0033] 附图说明:

[0034] 1-透明基板,2-栅线和栅极的图案,3-绝缘层,4-有源层,5-数据线、源极、漏极的图案,6-钝化层,7-第一条状电极,8-第二条状电极,9-不透明图案。

具体实施方式

[0035] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。

[0036] 本发明实施例提供了一种阵列基板,如图 1、图 2 所示,所述阵列基板包括:透明基板 1,设置在所述透明基板 1 上的栅金属层、栅绝缘层 3、有源层 4、源漏金属层以及钝化层 6;其中,所述栅金属层包括:栅线和栅极的图案 2,所述源漏金属层包括:数据线、源极、漏极的图案 5;所述阵列基板还包括:设置在像素区域 A1-A2 内的第一条状电极 7 和设置在线宽测量区 B1-B2 的第二条状电极 8。在本发明实施例中所述阵列基板还包括:设置在所述线宽测量区的不透明图案 9,所述不透明图案 9 位于所述第二条状电极 8 的下方且至少一个第二条状电极 8 的部分两侧边界位于所述不透明图案 9 所在的区域内;所述钝化层 6 至少覆盖所述像素区域 A1-A2。

[0037] 在所述第二条状电极 8 下设置不透明图案且至少一个第二条状电极 8 的部分两侧边界位于所述不透明图案 9 所在的区域内,这样可以增加第二条状电极 8 中至少一个第二条状电极的部分两侧边界的对比度。就可以保证所述第二条状电极 8 中至少有一个条状电极的部分两侧边界是明显的。此时,就可以应用 CD 测量设备测量该两侧边界明显的条状电极,从而获得较为准确的条状电极的线宽。

[0038] 可选的,所述不透明图案 9 可以由任意的不透明材料制作在所述第二条状电极下方的不透明图案。优选的,如图 1 所示,所述不透明图案 9 可以与所述栅线和栅极的图案同层设置;或,如图 2 所示,所述不透明图案 9 与所述数据线、源极、漏极的图案同层设置。

[0039] 所述同层设置是针对至少两种图案而言的;至少两种图案同层设置是指:将同一薄膜通过构图工艺形成至少两种图案。例如,不透明图案 9 和所述栅线和栅极的图案同层设置是指:由栅极薄膜通过构图工艺形成不透明图案以及所述栅线和栅极。

[0040] 将所述不透明图案 9 与所述栅线和栅极的图案同层设置;或与所述数据线、源极、漏极的图案同层设置时,可以在制作所述栅线和栅极的图案或制作所述数据线、源极、漏极的图案的同时制作出所述不透明图案 9,与现有技术相比不增加制作工艺。

[0041] 优选的,如图 1 或图 2 所示,所述不透明图案 9 覆盖整个所述线宽测量区 B1-B2。如图 3 所示,为图 2 中线宽测量区 B1-B2 的俯视结构示意图,所述不透明图案 9 覆盖整个所述线宽测量区 B1-B2,所述线宽测量区 B1-B2 内的所有第二条状电极 8 的两侧都具有非常明

显的边界, CD 测量设备测量任意一个第二条状电极的线宽, 都可以获得较为准确的条状电极的线宽。

[0042] 可选的, 所述钝化层 6 可以如图 1 所示覆盖所述像素区域 A1-A2 和线宽测量区 B1-B2, 也可以如图 2 所示只覆盖所述像素区域 A1-A2, 而不覆盖线宽测量区 B1-B2。优选的, 所述钝化层 6 只覆盖所述像素区域 A1-A2, 而不覆盖线宽测量区 B1-B2。这样所述第二条状电极 8 就直接设置在所述不透明图案 9 的上方, 所述第二条状电极 8 具有更加明显的边界, 使 CD 测量设备测量获得更为准确的条状电极的线宽。

[0043] 本发明实施例还提供了一种阵列基板的制造方法, 包括在透明基板上形成栅金属层、栅绝缘层、有源层、源漏金属层以及钝化层; 其中, 所述栅金属层包括: 栅线和栅极的图案, 所述源漏金属层包括: 数据线、源极、漏极的图案; 分别在像素区域和线宽测量区内形成第一条状电极和第二条状电极; 在形成所述栅金属层的栅线和栅极的图案的同时形成不透明图案; 或在形成所述源漏金属层的数据线、源极、漏极的图案的同时形成不透明图案; 所述不透明图案位于所述第二条状电极的下方, 所述不透明图案在所述第二条状电极的线宽方向上的连续长度大于等于目标值 + 波动值。在形成钝化层时, 使所形成的钝化层至少覆盖所述像素区域。优选的, 在形成钝化层时, 通过构图工艺将所述线宽测量区内的钝化层刻蚀掉。

[0044] 以图 2 所示的阵列基板为例, 其制造方法可以参考以下步骤:

[0045] S1、在透明基板上制作栅金属薄膜, 通过构图工艺至少形成栅线和栅极的图案 2 和不透明图案 9。

[0046] S2、在所述至少形成栅线和栅极的图案 2 和不透明图案 9 的透明基板上制作栅绝缘薄膜, 通过构图工艺形成栅绝缘层 3。

[0047] S3、在所述形成栅绝缘层 3 的透明基板上制作半导体薄膜, 并通过构图工艺形成有源层 4。

[0048] S4、在所述形成有源层 4 的透明基板上制作透明导电薄膜, 通过构图工艺形成公共电极。

[0049] S5、在所述形成公共电极的透明基板上制作第一钝化层薄膜, 通过构图工艺形成第一钝化层。

[0050] S6、在所述形成第一钝化层的透明基板上制作源漏金属薄膜, 通过构图工艺至少形成数据线、源极、漏极的图案 5。

[0051] S7、在所述至少形成所述源漏极金属层 5 的透明基板上制作钝化层薄膜, 并通过构图工艺形成带有过孔的钝化层 6。

[0052] S8、在所述形成钝化层 6 的透明基板上制作透明导电薄膜, 通过构图工艺形成第一条状电极 7 和第二条状电极 8, 所述第一条状电极 7 通过所述钝化层 6 上的过孔与漏极相连。

[0053] 对于图 3 所示的阵列基板的制造方法可以参考上述图 2 所示的制造方法, 只需将上述步骤 S1、S6 和 S7 按照下述步骤 Q1、Q6 和 Q7 进行, 其他步骤可以参考图 2 中的相应步骤。

[0054] Q1、在透明基板上制作栅金属薄膜, 通过构图工艺至少形成栅线和栅极的图案 2。

[0055] Q6、在所述形成第一钝化层的透明基板上制作源漏金属薄膜, 通过构图工艺至少

形成数据线、源极、漏极的图案 5 和不透明图案 9。

[0056] Q7、在所述至少形成所述源漏极金属层 5 的透明基板上制作钝化层薄膜,然后通过构图工艺将所述线宽测量区 B1-B2 内的钝化层刻蚀掉并在像素区域内形成带有过孔的钝化层 6。

[0057] 本发明实施例提供了一种阵列基板的制造方法,包括在透明基板上形成栅金属层、栅绝缘层、有源层、源漏金属层以及钝化层;其中,所述栅金属层包括:栅线和栅极的图案,所述源漏金属层包括:数据线、源极、漏极的图案;分别在像素区域和线宽测量区内形成第一条状电极和第二条状电极;在所述线宽测量区内形成所述第二条状电极之前,还在所述线宽测量区形成不透明图案,所述不透明图案位于所述第二条状电极的下方,所述不透明图案在所述第二条状电极的线宽方向上的连续长度大于等于目标值+波动值;在形成钝化层时,所形成的钝化层至少覆盖所述像素区域。

[0058] 具体的,其制作方法可以参考图 2 或图 3 所示的阵列基板的制作方法。

[0059] 参考图 2 所示的阵列基板的制作方法时,只需将步骤 S1 修改为步骤 S1*、在透明基板上制作栅金属薄膜,通过构图工艺至少形成栅线和栅极的图案 2;并在步骤 S8 之前进行步骤 S7*、在所述形成钝化层 6 的透明基板上制作由不透明材料构成的薄膜,通过构图工艺在所述线宽测量区形成不透明图案 9。

[0060] 参考图 3 所示的阵列基板的制作方法时,只需将步骤 Q6 修改为步骤 Q6*、在所述形成第一钝化层的透明基板上制作源漏金属薄膜,通过构图工艺至少形成数据线、源极、漏极的图案 5;并在步骤 S8 之前进行步骤 S7*、在透明基板上制作由不透明材料构成的薄膜,通过构图工艺在所述线宽测量区形成不透明图案 9。

[0061] 本发明实施例还提供了一种显示装置,包括对盒后的彩膜基板和阵列基板,其中,所述阵列基板可以是上述的任一种 TFT-LCD 阵列基板。所述显示装置可以为液晶显示器、液晶电视、数码相机、手机、平板电脑等具有任何显示功能的产品或者部件。

[0062] 本发明实施例还提供了一种线宽测量方法,如图 3 所示,所述方法包括:测量获得线宽测量区任一第二条状电极的宽度值 CD1,所述第二条状电极的上侧边界到其下侧沟道中与所述第二条状电极不相邻的边界的宽度值 CD2 以及所述第二条状电极的下侧边界到其上侧沟道中与所述第二条状电极不相邻的边界的宽度值 CD3;所述 CD2 和 CD3 若满足以下条件:目标值-波动值<CD2<目标值+波动值且目标值-波动值<CD3<目标值+波动值,则所述 CD1 准确,确定其为线宽测量准确值;若不满足,则所述 CD1 不准确,重新测量所述第二条状电极的线宽,直至测量到所述线宽测量准确值。

[0063] 所述目标值是指设计时条状电极加上所述条状电极的沟道的宽度值,所述波动值是指制作出来的条状电极与设计的条状电极之间的宽度最大波动值。若测量时的边界正确,则 CD 测量设备测得的 CD2 和 CD3 理论上等于所述目标值,即测得的 CD2 和 CD3 应该在目标值+波动值和目标值-波动值之间。故在这里应用限制条件:目标值-波动值<CD2<目标值+波动值且目标值-波动值<CD3<目标值+波动值,若测的结果满足限制条件,则证明测量时选择的边界线没有问题,测得的 CD1 准确,确定其为线宽测量准确值。若测得的结果不满足限制条件,则所述 CD1 不准确,重新测量所述第二条状电极的线宽,直至测量到所述线宽测量准确值。

[0064] 本发明实施例还提供了一种线宽测量装置,如图 4 所示,所述线宽测量装置包括:

测量单元 401 和比较处理单元 402。

[0065] 所述测量单元 401 用于测量获得线宽测量区任一第二条状电极的宽度值 CD1, 所述第二条状电极的上侧边界到其下侧沟道中与所述第二条状电极不相邻的边界的宽度值 CD2 以及所述第二条状电极的下侧边界到其上侧沟道中与所述第二条状电极不相邻的边界的宽度值 CD3; 比较处理单元 402, 用于在所述测量单元 401 测得的 CD2 和 CD3 满足以下条件: $\text{目标值} - \text{波动值} < \text{CD2} < \text{目标值} + \text{波动值}$ 且 $\text{目标值} - \text{波动值} < \text{CD3} < \text{目标值} + \text{波动值}$ 时, 确定所述 CD1 为线宽测量准确值; 在所述 CD2 和 CD3 不满足所述条件时, 确定所述 CD1 不准确。

[0066] 本发明实施例提供的线宽测量方法和装置, 通过增加对 CD2 和 CD3 的限制条件, 来确定测量时选择的边界线是否有问题, 从而判断测得的线宽 CD1 是否准确, 进而增加线宽测量的准确性。

[0067] 以上所述, 仅为本发明的具体实施方式, 但本发明的保护范围并不局限于此, 任何熟悉本技术领域的技术人员在本发明揭露的技术范围内, 可轻易想到的变化或替换, 都应涵盖在本发明的保护范围之内。因此, 本发明的保护范围应以所述权利要求的保护范围为准。

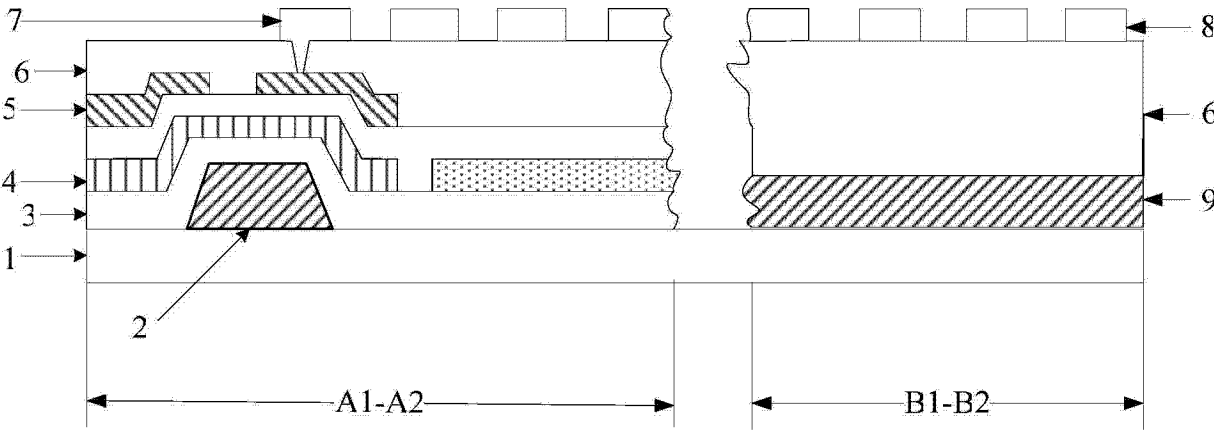


图 1

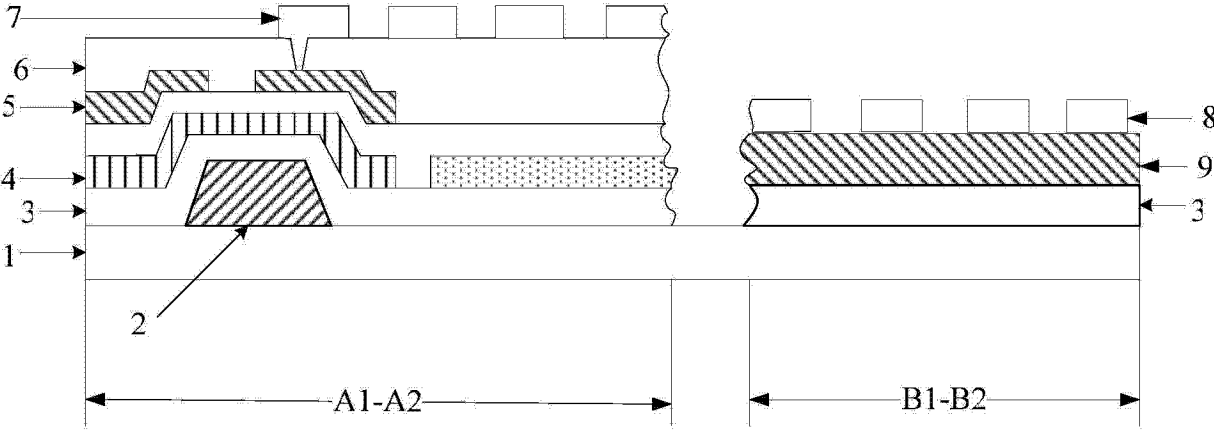


图 2

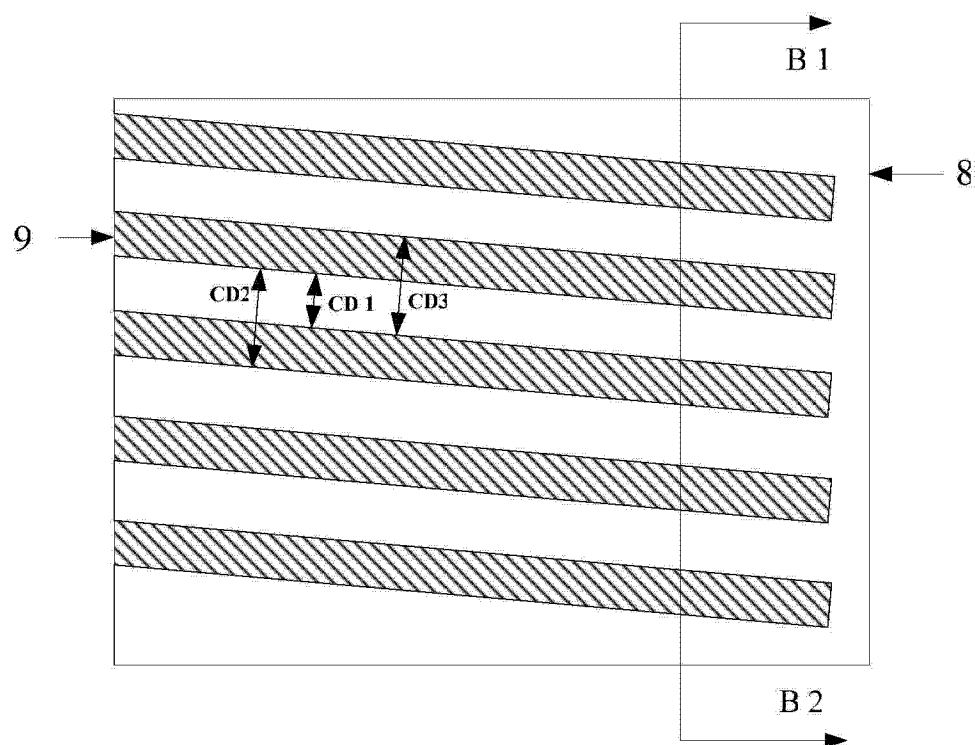


图 3

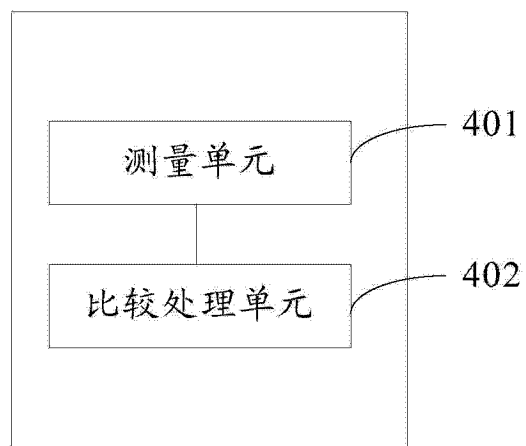


图 4

专利名称(译)	阵列基板及其制造方法、显示装置		
公开(公告)号	CN104730789A	公开(公告)日	2015-06-24
申请号	CN201510128786.X	申请日	2012-11-21
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
[标]发明人	刘耀 孙亮 丁向前 李梁梁 白金超		
发明人	刘耀 孙亮 丁向前 李梁梁 白金超		
IPC分类号	G02F1/1362 G02F1/1343 G02F1/13 H01L27/02 H01L21/77 G01B21/02		
CPC分类号	G02F1/134309 G02F1/136286 G02F1/1368 H01L22/30		
代理人(译)	申健		
其他公开文献	CN104730789B		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例提供了一种阵列基板及其制造方法、显示装置，涉及液晶显示器领域，可以测量获得准确的条状电极的线宽。所述阵列基板包括透明基板，设置在所述透明基板上的栅金属层、栅绝缘层、有源层、源漏金属层以及钝化层；其中，所述栅金属层包括：栅线和栅极的图案，所述源漏金属层包括：数据线、源极、漏极的图案；所述阵列基板还包括：设置在像素区域内的第一条状电极和设置在线宽测量区的第二条状电极；还包括：设置在所述线宽测量区的不透明图案，所述不透明图案位于所述第二条状电极的下方且至少一个第二条状电极的部分两侧边界位于所述不透明图案所在的区域内；所述钝化层至少覆盖所述像素区域。

