



(12) 发明专利申请

(10) 申请公布号 CN 104656316 A

(43) 申请公布日 2015. 05. 27

(21) 申请号 201410390258. 7

(22) 申请日 2014. 08. 08

(30) 优先权数据

10-2013-0139976 2013. 11. 18 KR

(71) 申请人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 李仙花 郑光哲 宋世泳 郑美惠
黄仁载

(74) 专利代理机构 北京康信知识产权代理有限
责任公司 11240

代理人 余刚 吴孟秋

(51) Int. Cl.

G02F 1/1339(2006. 01)

G02F 1/1362(2006. 01)

G02F 1/1343(2006. 01)

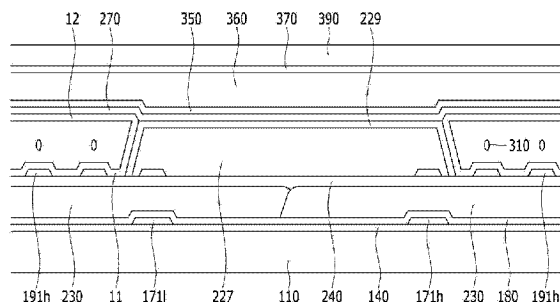
权利要求书2页 说明书9页 附图7页

(54) 发明名称

显示装置

(57) 摘要

本发明提供一种显示装置,该显示装置改善水平串扰和孔径比,并且包括:基板;形成于基板上的栅极线和数据线;连接至栅极线和数据线的薄膜晶体管;连接至薄膜晶体管的像素电极;与像素电极上的薄膜晶体管重叠的遮光件;在遮光件上与薄膜晶体管和数据线重叠的遮光钝化层;形成于像素电极上并通过介于其间的多个微腔与像素电极间隔开的公共电极;形成于公共电极上的顶层;暴露多个微腔中的每个的一部分的注入孔;填充多个微腔的液晶层;以及形成于顶层上以覆盖注入孔从而密封微腔的封装层。



1. 一种显示装置,包括:
基板;
栅极线和数据线,形成于所述基板上;
薄膜晶体管,连接至所述栅极线和所述数据线;
像素电极,连接至所述薄膜晶体管;
遮光件,与所述像素电极上的所述薄膜晶体管重叠;
遮光钝化层,在所述遮光件上与所述薄膜晶体管和所述数据线重叠;
公共电极,形成于所述像素电极上,并且通过介于其间的多个微腔与所述像素电极间
隔开;
顶层,形成于所述公共电极上;
注入孔,暴露所述多个微腔中的每一个的一部分;
液晶层,填充所述多个微腔;以及
封装层,形成于所述顶层上以覆盖所述注入孔从而密封所述微腔。
2. 根据权利要求1所述的显示装置,其中:
所述像素电极与所述数据线重叠。
3. 根据权利要求2所述的显示装置,其中:
所述数据线包括第一数据线和第二数据线,
所述像素电极包括第一子像素电极和第二子像素电极,并且
所述第一子像素电极和所述第二子像素电极与所述第一数据线和所述第二数据线重
叠。
4. 根据权利要求3所述的显示装置,其中:
不同的数据电压被施加至所述第一数据线和所述第二数据线。
5. 根据权利要求4所述的显示装置,其中:
施加至所述第一数据线的的数据电压大于施加至所述第二数据线的的数据电压。
6. 根据权利要求2所述的显示装置,其中:
所述数据线位于两个相邻的微腔之间。
7. 根据权利要求6所述的显示装置,其中:
所述数据线位于在行方向上两个相邻的微腔之间。
8. 根据权利要求7所述的显示装置,其中:
所述栅极线位于在列方向上两个相邻的微腔之间。
9. 根据权利要求8所述的显示装置,其中:
所述遮光件和所述遮光钝化层与所述栅极线重叠。
10. 根据权利要求9所述的显示装置,其中:
所述栅极线和所述数据线彼此交叉。
11. 根据权利要求10所述的显示装置,进一步包括:
形成为与所述栅极线平行并且与所述像素电极的一侧边缘重叠的存储电极线。
12. 根据权利要求11所述的显示装置,其中:
所述存储电极线不形成为与所述数据线平行。
13. 根据权利要求6所述的显示装置,进一步包括:

与所述数据线重叠的间隔件。

14. 根据权利要求 13 所述的显示装置,其中:

所述间隔件形成于所述像素电极上并且形成于所述遮光钝化层下方。

15. 根据权利要求 14 所述的显示装置,其中:

所述间隔件形成于与所述遮光件相同的层上。

16. 根据权利要求 15 所述的显示装置,其中:

所述间隔件包括与所述遮光件相同的材料。

17. 根据权利要求 6 所述的显示装置,其中:

所述遮光钝化层形成于所述像素电极上并且形成于所述公共电极下方。

18. 根据权利要求 17 所述的显示装置,其中:

所述遮光钝化层包括包含硅氮化物和硅氧化物的无机绝缘材料。

显示装置

技术领域

[0001] 本公开涉及能够改善水平串扰和孔径比的显示装置。

背景技术

[0002] 液晶显示器是一种广泛使用的平板显示器,包括在其上形成有诸如像素电极和公共电极的场发生电极的两个显示面板以及介于其间的液晶层,并且通过以下方式显示图像,即将电压施加至场发生电极以在液晶层上产生电场,通过产生的电场确定液晶层的液晶分子的配向,并且控制入射光的偏振。

[0003] 两个显示面板可包括薄膜晶体管阵列面板和相对的显示面板。在薄膜晶体管阵列面板中,传输栅极信号的栅极线和传输数据信号的数据线被形成为彼此交叉,并且可形成连接至栅极线和数据线的薄膜晶体管以及连接至薄膜晶体管的像素电极等。遮光件、滤光片和公共电极等可形成于相对的显示面板中。如果必要的话,遮光件、滤光片和公共电极可形成于薄膜晶体管阵列面板中。遮光件被配置成遮挡光从其穿过。

[0004] 该背景技术部分中所公开的上述信息仅用于增进对本发明背景技术的理解,因此其可包括未构成对该国本领域的普通技术人员已知的现有技术的信息。

发明内容

[0005] 本公开致力于提供一种显示装置,可通过使用一个基板制造该显示装置来降低该显示装置的重量、厚度、成本以及生产时间。

[0006] 此外,本公开致力于提供一种能够改善水平串扰和孔径比的显示装置。

[0007] 此外,本公开致力于提供一种能够防止像素电极和公共电极之间短路的显示装置。

[0008] 一个实施方式提供一种显示装置,包括:基板;形成于基板上的栅极线和数据线;连接至栅极线和数据线的薄膜晶体管;连接至薄膜晶体管的像素电极;与像素电极上的薄膜晶体管重叠的遮光件;在遮光件上与薄膜晶体管和数据线重叠的遮光钝化层;形成于像素电极上并通过介于其间的多个微腔而与像素电极间隔开的公共电极;形成于公共电极上的顶层;暴露多个微腔中的每个的一部分的注入孔;填充多个微腔的液晶层;以及形成于顶层上以覆盖注入孔从而密封微腔的封装层。

[0009] 像素电极可与数据线重叠。

[0010] 数据线可包括第一数据线和第二数据线,像素电极可包括第一子像素电极和第二子像素电极,并且第一子像素电极和第二子像素电极可与第一数据线和第二数据线重叠。

[0011] 不同的数据电压可被施加至第一数据线和第二数据线。

[0012] 施加至第一数据线的的数据电压可大于施加至第二数据线的的数据电压。

[0013] 数据线可位于两个相邻的微腔之间。

[0014] 数据线可在行方向上位于两个相邻的微腔之间。

[0015] 栅极线可在列方向上位于两个相邻的微腔之间。

- [0016] 遮光件和遮光钝化层可进一步与栅极线重叠。
- [0017] 栅极线和数据线可彼此交叉。
- [0018] 显示装置可进一步包括形成为与栅极线平行并且与像素电极的一侧边缘重叠的存储电极线。
- [0019] 存储电极线可不形成为与栅极线平行。
- [0020] 显示装置可进一步包括与数据线重叠的间隔件。
- [0021] 间隔件可形成于像素电极上,并且形成于遮光钝化层下方。
- [0022] 间隔件可形成于与遮光件相同的层上。
- [0023] 间隔件可包括与遮光件相同的材料。
- [0024] 遮光钝化层可形成于像素电极上,并且可形成于公共电极下方。
- [0025] 遮光钝化层可包括包含硅氮化物和硅氧化物的无机绝缘材料。
- [0026] 根据本发明的实施方式,通过使用一个基板制造显示装置,从而减少显示装置的重量、厚度、成本以及生产时间。
- [0027] 此外,数据线与像素电极重叠,使得可以改善水平串扰和孔径比。
- [0028] 此外,间隔件和 / 或遮光钝化层被形成为与数据线重叠,使得可以防止像素电极和公共电极之间的短路。

附图说明

- [0029] 图 1 是示出了根据实施方式的显示装置的俯视图。
- [0030] 图 2 是根据实施方式的显示装置的一个像素的等效电路图。
- [0031] 图 3 是示出了根据实施方式的显示装置的一部分的布局图。
- [0032] 图 4 是沿着图 3 的线 IV-IV 截取的根据实施方式的显示装置的截面图。
- [0033] 图 5 是示出了沿着线 V-V 截取的根据实施方式的显示装置的截面图。
- [0034] 图 6 是示出了根据实施方式的显示装置的一部分的布局图。
- [0035] 图 7 是示出了沿着线 VII-VII 截取的根据实施方式的显示装置的截面图。

具体实施方式

[0036] 在下文中,将参考附图在下文中更全面地描述本公开,在附图中示出了本发明的某些实施方式。本领域技术人员将理解到,在不背离本发明的精神或范围的前提下,可以以各种方式对所描述的实施方案进行修改。

[0037] 在附图中,为了清晰起见,可能夸大了层、膜、面板、区域等的厚度。贯穿整个说明书,相同的参考标号通常表示相同的元件。应理解的是,当诸如层、膜、区域或基板的元件被提及为位于另一个元件“上”时,该元件可直接位于另一个元件上、或者也可存在中间元件。相反,当元件被提及为“直接位于另一个元件上”时,则不存在中间元件。

[0038] 在常规的液晶显示器中,基本上使用两个基板并且组成元件形成于两个基板上,从而存在的问题在于,显示装置厚重,其成本高并且生产时间长。

[0039] 首先,将参照图 1 在下文中示意性地描述根据实施方式的显示装置。

[0040] 图 1 是示出了根据实施方式的显示装置的俯视图。

[0041] 显示装置包括包含诸如玻璃或塑料的材料的基板 110。

[0042] 由顶层 360 覆盖的微腔 305 形成于基板 110 上。顶层 360 在行方向上延伸,并且多个微腔 305 形成于一个顶层 360 的下方。

[0043] 微腔 305 可布置成矩阵形状,并且第一谷 V1 位于垂直相邻的微腔 305 之间并且第二谷 V2 位于水平相邻的微腔 305 之间。

[0044] 多个顶层 360 可通过介于其间的第一谷 V1 而彼此分开。微腔 305 可不由顶层 360 覆盖,而是可在与第一谷 V1 接触的部分处暴露于外部。这被称为注入孔 307a 和 307b。

[0045] 注入孔 307a 和 307b 形成于微腔 305 的两个边缘处。注入孔 307a 和 307b 包括第一注入孔 307a 和第二注入孔 307b,并且第一注入孔 307a 被形成为暴露微腔 305 的第一边缘的侧表面,并且第二注入孔 307b 被形成为暴露微腔 305 的第二边缘的侧表面。微腔 305 的第一边缘的侧表面和第二边缘的侧表面彼此面对。

[0046] 每个顶层 360 被形成为在相邻的第二谷 V2 之间与基板 110 间隔开以形成微腔 305。顶层 360 被形成为覆盖剩余的侧表面(其中形成有注入孔 307a 和 307b 的第一边缘的侧表面和第二边缘的侧表面除外)。

[0047] 显示装置的上述结构仅仅是示例,并且可灵活地进行各种修改。例如,可改变微腔 305、第一谷 V1 和第二谷 V2 的布置形式,多个顶层 360 可在第一谷 V1 中彼此连接,并且每个顶层 360 的一部分可形成为在第二谷 V2 中与基板 110 间隔开以使相邻的微腔 305 彼此连接。

[0048] 在下文中,将参考图 2 示意性地描述显示装置的一个像素。

[0049] 图 2 是根据实施方式的显示装置的一个像素的等效电路图。

[0050] 显示装置包括多个信号线 121、171h 和 171l,以及连接至多个信号线 121、171h 和 171l 的多个像素 PX。多个像素 PX 可被布置为包括多个像素行和多个像素列的矩阵形式。

[0051] 每个像素 PX 可包括第一子像素 PXa 和第二子像素 PXb。第一子像素 PXa 和第二子像素 PXb 可垂直布置。在这种情况下,第一谷 V1 可在像素行方向上位于第一子像素 PXa 和第二子像素 PXb 之间,并且第二谷 V2 可位于多个像素列之间。

[0052] 信号线 121、171h 和 171l 包括用于传输栅极信号的栅极线 121,以及用于传输不同的数据电压的第一数据线 171h 和第二数据线 171l。

[0053] 显示装置包括连接至栅极线 121 和第一数据线 171h 的第一薄膜晶体管 Qh,以及连接至栅极线 121 和第二数据线 171l 的第二薄膜晶体管 Ql。

[0054] 与第一薄膜晶体管 Qh 连接的第一液晶电容器 Clch 形成于第一子像素 PXa 中,并且与第二薄膜晶体管 Ql 连接的第二液晶电容器 Clcl 形成于第二子像素 PXb 中。

[0055] 第一薄膜晶体管 Qh 的第一端子与栅极线 121 相连接,其第二端子与第一数据线 171h 相连接,并且其第三端子与第一液晶电容器 Clch 相连接。

[0056] 第二薄膜晶体管 Ql 的第一端子与栅极线 121 相连接,其第二端子与第二数据线 171l 相连接,并且其第三端子与第二液晶电容器 Clcl 相连接。

[0057] 将描述液晶显示器的操作。当将栅极导通电压施加至栅极线 121 时,连接至栅极线 121 的第一薄膜晶体管 Qh 和第二薄膜晶体管 Ql 变为接通状态,并且第一液晶电容器 Clch 和第二液晶电容器 Clcl 由通过第一数据线 171h 和第二数据线 171l 传输的不同的数据电压来充电。由第二数据线 171l 传输的数据电压比由第一数据线 171h 传输的数据电压低。因此,第二液晶电容器 Clcl 利用低于第一液晶电容器 Clch 的电压的电压进行充电,从

而改善侧面可视性。

[0058] 下文中,将参照图 3 至图 5 描述液晶显示器的一个像素的结构。

[0059] 图 3 是示出了根据实施方式的显示装置的一部分的布局图,图 4 是沿着线 IV-IV 截取的根据实施方式的显示装置的截面图,并且图 5 是示出了沿着线 V-V 截取的根据实施方式的显示装置的截面图。

[0060] 参照图 3 至图 5,栅极线 121 以及从栅极线 121 突出的第一栅电极 124h 和第二栅电极 124l 形成于基板 110 上。

[0061] 栅极线 121 主要在水平方向上延伸,并且传输栅极信号。栅极线 121 位于在列方向上相邻的两个微腔 305 之间。第一栅电极 124h 和第二栅电极 124l 从栅极线 121 向上突出。第一栅电极 124h 和第二栅电极 124l 彼此连接从而形成一个突起。然而,实施方式不限于此,并且可对第一栅电极 124h 和第二栅电极 124l 的突起形式进行各种修改。

[0062] 在基板 110 上可进一步形成存储电极线 131 以及从存储电极线 131 突出的存储电极 135。

[0063] 存储电极线 131 在与栅极线 121 平行的方向上延伸,并且形成为与栅极线 121 间隔开。可将预定电压施加至存储电极线 131。存储电极 135 从存储电极线 131 向下突出,并且形成为与第一栅电极 124h 和第二栅电极 124l 相邻。

[0064] 存储电极线 131 不形成在与数据线 171 平行的方向上。存储电极线 131 和存储电极 135 不形成于与数据线 171 的两侧相邻的像素 PX 的边缘处,从而改善孔径比。

[0065] 在常规的显示装置中,存储电极线 131 形成于与数据线 171 的两侧相邻的像素 PX 的边缘处,并且由于掩模的未对准导致数据线 171 与存储电极线 131 重叠的区域会有所不同。因此,会产生数据线 171 和存储电极线 131 之间的电容的偏差。在本发明的实施方式中,存储电极线 131 和存储电极 135 不形成于与数据线 171 的两侧相邻的像素 PX 的边缘处,使得可以防止产生偏差。

[0066] 栅极绝缘层 140 形成于栅极线 121、第一栅电极 124h、第二栅电极 124l、存储电极线 131 以及存储电极 135 上。栅极绝缘层 140 可包含无机绝缘材料,诸如,例如,硅氮化物 (SiN_x) 或硅氧化物 (SiO_x)。此外,栅极绝缘层 140 可包括单层或多层。

[0067] 第一半导体 154h 和第二半导体 154l 形成于栅极绝缘层 140 上。第一半导体 154h 可定位在第一栅电极 124h 上,并且第二半导体 154l 可定位在第二栅电极 124l 上。第一半导体 154h 可延长至第一数据线 171h 的下部并且第二半导体 154l 可延长至第二数据线 171l 的下部。第一半导体 154h 和第二半导体 154l 可包括例如非晶硅、多晶硅、金属氧化物等。

[0068] 欧姆接触构件(未示出)可形成于第一半导体 154h 和第二半导体 154l 中的每一个上。欧姆接触构件可由例如硅化物或诸如其中以高浓度掺杂有 n 型杂质的 n+ 氢化非晶硅的材料制成。

[0069] 第一数据线 171h、第二数据线 171l、第一源电极 173h、第一漏电极 175h、第二源电极 173l、第二漏电极 175l 形成于第一半导体 154h、第二半导体 154l 和栅极绝缘层 140 上。

[0070] 第一数据线 171h 和第二数据线 171l 传输数据信号并且主要在垂直方向上延伸以与栅极线 121 和存储电极线 131 交叉。数据线 171 位于在行方向上相邻的两个微腔 305 之间。

[0071] 第一数据线 171h 和第二数据线 171l 传输不同的数据电压。由第二数据线 171l 传输的数据电压比由第一数据线 171h 传输的数据电压低。

[0072] 第一源电极 173h 形成为从第一数据线 171h 自第一栅电极 124h 向上突出,并且第二源电极 173l 形成为从第二数据线 171l 自第二栅电极 124l 向上突出。第一漏电极 175h 和第二漏电极 175l 中的每一个均具有一个宽端部和一个棒状端部。第一漏电极 175h 和第二漏电极 175l 的宽端部与从存储电极线 131 向下突出的存储电极 135 重叠。第一漏电极 175h 和第二漏电极 175l 的棒状端部中的每个被第一源电极 173h 和第二源电极 173l 部分地包围。

[0073] 第一栅电极 124h 和第二栅电极 124l、第一源电极 173h 和第二源电极 173l、以及第一漏电极 175h 和第二漏电极 175l 与第一半导体 154h 和第二半导体 154l 共同形成第一薄膜晶体管 (TFT) Qh 和第二薄膜晶体管 Ql, 并且薄膜晶体管的沟道分别形成于源电极 173h 和 173l 与漏电极 175h 和 175l 之间的半导体 154h 和 154l 中。

[0074] 钝化层 180 形成于第一半导体 154h 和第二半导体 154l 上。第一半导体 154h 暴露于第一数据线 171h、第二数据线 171l、第一源电极 173h 和第一漏电极 175h 之间。第二半导体 154l 暴露于第一数据线 171h、第二数据线 171l、第二源电极 173l 和第二漏电极 175l 之间。钝化层 180 可包括有机绝缘材料或无机绝缘材料, 并且可包括单层或多层。

[0075] 滤光片 230 形成于钝化层 180 上的每个像素 PX 中。每个滤光片 230 可以显示诸如以红色、绿色和蓝色的三原色为例的原色中的任意一个。滤光片 230 不限于红色、绿色和蓝色的三原色, 并且可以显示例如青色、品红、黄色和白色类颜色。

[0076] 第一绝缘层 240 可进一步形成于滤光片 230 上。第一绝缘层 240 可包括有机绝缘材料, 并且可用来使滤光片 230 平坦化。第一绝缘层 240 可形成这样的结构, 即, 在该结构中, 包含有机绝缘材料的层和包含无机绝缘材料的层被层叠, 并且如果必要的话可以省略第一绝缘层。

[0077] 第一漏电极 175h 的宽端部被暴露所经由的第一接触孔 181h 和第二漏电极 175l 的宽端部被暴露所经由的第二接触孔 181l 形成于钝化层 180、滤光片 230 和第一绝缘层 240 中。

[0078] 像素电极 191 形成于第一绝缘层 240 上。像素电极 191 可包括诸如以氧化铟锡 (ITO) 和氧化铟锌 (IZO) 为例的透明金属材料。

[0079] 像素电极 191 包括第一子像素电极 191h 和第二子像素电极 191l, 第一子像素电极 191h 和第二子像素电极 191l 通过介于其间的栅极线 121 和存储电极线 131 而彼此分开, 并且基于栅极线 121 和存储电极线 131 设置在像素 PX 上和下方以在列方向上彼此相邻。第一子像素电极 191h 和第二子像素电极 191l 通过介于其间的的第一谷 V1 彼此分开, 并且第一子像素电极 191h 位于第一子像素 PXa 中, 并且第二子像素电极 191l 位于第二子像素 PXb 中。

[0080] 像素电极 191 形成为与数据线 171 重叠。像素电极 191 形成为延伸至形成有数据线 171 的部分, 从而改善孔径比。

[0081] 在常规的显示装置中, 由于掩模未对准导致像素电极 191 与栅极线 171 重叠的区域会有所不同。因此, 会产生像素电极 191 和数据线 171 之间的电容的偏差。在本发明的实施方式中, 像素电极 191 形成为与数据线 171 完全重叠以防止产生偏差。

[0082] 第一子像素电极 191h 通过第一接触孔 181h 连接至第一漏电极 175h, 并且第二子像素电极 191l 通过第二接触孔 181l 连接至第二漏电极 175l。因此, 当第一薄膜晶体管 Qh 和第二薄膜晶体管 Ql 变为接通状态时, 第一子像素电极 191h 和第二子像素电极 191l 分别接收来自第一漏电极 175h 和第二漏电极 175l 的不同的数据电压。电场可形成于像素电极 191 和公共电极 270 之间。

[0083] 第一子像素电极 191h 和第二子像素电极 191l 中的每一个的总体形状是四边形, 并且第一子像素电极 191h 和第二子像素电极 191l 包括十字形状的主干部, 该主干部由水平主干部分 193h 和 193l 以及水平主干部分 193h 和 193l 交叉的垂直主干部分 192h 和 192l 形成。此外, 第一子像素电极 191h 和第二子像素电极 191l 中的每一个包括许多微小的分支部分 194h 和 194l。

[0084] 像素电极 191 被水平主干部分 193h 和 193l 以及垂直主干部分 192h 和 192l 划分成四个子区域。微小分支部分 194h 和 194l 从水平主干部分 193h 和 193l 以及垂直主干部分 192h 和 192l 倾斜延伸, 并且延伸方向可与栅极线 121 或水平主干部分 193h 和 193l 形成约 45° 或 135° 的角。此外, 相邻的两个子区域中的微小分支部分 194h 和 194l 的延伸方向可彼此正交。

[0085] 在一个实施方式中, 第一子像素电极 191h 和第二子像素电极 191l 还可分别包括围绕第一子像素 PXa 和第二子像素 PXb 的外侧的外主干部分。

[0086] 以上描述的像素的布置形式, 薄膜晶体管的结构以及像素电极的形状都是一个示例, 而本发明不限于此, 并且可灵活地进行各种修改。

[0087] 遮光件 225 和间隔件 227 形成于像素电极 191 和第一绝缘层 240 上。

[0088] 遮光件 225 位于第一谷 V1 中。薄膜晶体管 Qh 和 Ql 位于第一谷 V1 中, 并且遮光件 225 形成为与薄膜晶体管 Qh 和 Ql 重叠。此外, 遮光件 225 可形成为另外与栅极线 121 和存储电极线 131 重叠。具体地, 遮光件 225 形成为覆盖用于薄膜晶体管 Qh 和 Ql 与像素电极 191 之间的连接所形成的第一接触孔 181h 和第二接触孔 181l 以用来防止光泄露。

[0089] 间隔件 227 位于第二谷 V2 中。间隔件 227 形成为与数据线 171 重叠。数据线 171 与像素电极 191 的边缘重叠, 并且间隔件 227 还与像素电极 191 的边缘重叠。间隔件 227 用来防止光泄露, 并且用来防止以下描述的公共电极 270 和像素电极 191 之间的短路。此外, 可以通过增加公共电极 270 和数据线 171 之间的距离来减少公共电极 270 和数据线 171 之间的电容。

[0090] 遮光件 225 和间隔件 227 形成于相同的层上。遮光件 225 和间隔件 227 可包括相同的材料, 并且包括能够遮挡光的材料。遮光件 225 和间隔件 227 可通过相同的工艺形成。遮光件 225 和间隔件 227 可形成为具有不同的高度, 并且可通过在形同的工艺中使用狭缝掩模或网板掩模来形成。

[0091] 遮光钝化层 229 形成于遮光件 225 和间隔件 227 上。遮光钝化层 229 位于第一谷 V1 和第二谷 V2 中。遮光钝化层 229 形成为与薄膜晶体管 Qh 和 Ql、栅极线 121 和数据线 171 重叠。遮光钝化层 229 可包括无机绝缘材料, 诸如, 例如硅氮化物 (SiN_x)、硅氧化物 (SiO_x), 并且用来保护遮光件 225 和间隔件 227。此外, 遮光钝化层 229 用来防止公共电极 270 和像素电极 191 之间的短路, 这与间隔件 227 类似。

[0092] 公共电极 270 在像素电极 191 上形成为与像素电极 191 间隔开预定的距离。微腔

305 形成于像素电极 191 和公共电极 270 之间。微腔 305 由像素电极 191 和公共电极 270 包围。微腔 305 的宽度和面积可根据显示装置的尺寸和分辨率进行各种修改。

[0093] 公共电极 270 可包括诸如以氧化铟锡 (ITO) 和氧化铟锌 (IZO) 为例的透明金属材料。预定电压可施加至公共电极 270, 并且电场可形成于像素电极 191 和公共电极 270 之间。

[0094] 公共电极 270 形成于第二谷 V2 和像素 PX 中。第二谷 V2 中的公共电极 270 形成于遮光钝化层 229 上。

[0095] 在像素电极 191 延伸为与数据线重叠的结构中, 公共电极 270 会与像素电极 191 产生短路。具体地, 在没有形成微腔 305 的第二谷 V2 中, 公共电极 270 会与像素电极 191 产生短路。在本发明的实施方式中, 间隔件 227 和遮光钝化层 229 形成于像素电极 191 和公共电极 270 之间。间隔件 227 和遮光钝化层 229 形成为在第二谷 V2 中与数据线 171 重叠, 使得可以防止像素电极 191 和公共电极 270 之间的短路。

[0096] 在这种情况下, 间隔件 227 可形成为与微腔 305 的高度大致相同的高度。在附图中, 参照图 4, 示出了间隔件 227 比微腔 305 略低, 但是间隔件 227 可形成为具有与微腔的高度相同的高度或者比微腔 305 略高。如以上所描述的, 间隔件 227 的高度与微腔 305 的高度相当, 使得形成于微腔 305 和间隔件 227 上的公共电极 270 的高度是一致的。因此, 可以防止公共电极 270 的断开。

[0097] 第一配向层 11 形成于像素电极 191 上。第一配向层 11 也可直接形成于没有被像素电极 191 覆盖的第一绝缘层 240 上。

[0098] 第二配向层 12 形成在公共电极 270 下方以面对第一配向层 11。

[0099] 第一配向层 11 和第二配向层 12 可由垂直的配向层形成, 并且可包括诸如以聚酰胺酸, 聚硅氧烷, 聚酰亚胺等为例的配向材料。第一配向层 11 和第二配向层 12 可在微腔 305 的边缘的侧壁上连接。

[0100] 包括液晶分子 310 的液晶层形成于位于像素电极 191 和公共电极 270 之间的微腔 305 中。液晶分子 310 具有负介电各向异性, 并且在没有施加电场的状态下可在基板 110 上直立于垂直方向上。也就是说, 可以实现垂直配向。

[0101] 施加有数据电压的第一子像素电极 191h 和第二子像素电极 191i 与公共电极 270 一起产生电场以确定位于像素电极 191 和公共电极 270 之间的微腔 305 中的液晶分子 310 的方向。穿过液晶层的光的亮度根据如此确定的液晶分子 310 的方向而改变。

[0102] 第二绝缘层 350 可进一步形成于公共电极 270 上。第二绝缘层 350 可包括诸如以氮化硅 (SiNx), 硅氧化物 (SiOx) 为例的无机绝缘材料, 并且如果需要的话可以省略第二绝缘层 350。

[0103] 顶层 360 形成于第二绝缘层 350 上。顶层 360 可包含有机材料。微腔 305 形成于顶层 360 下方, 并且顶层 360 通过硬化处理而被硬化以保持微腔 305 的形状。顶层 360 形成为利用介于其间的微腔 305 而与像素电极 191 间隔开。

[0104] 顶层 360 沿着像素行形成于每个像素 PX 和第二谷 V2 中, 并且不形成于第一谷 V1 中。顶层 360 不形成于第一子像素 PXa 和第二子像素 PXb 之间。在第一子像素 PXa 和第二子像素 PXb 的每一个中, 微腔 305 形成于每个顶层 360 的下方。微腔 305 在第二谷 V2 中不形成于顶层 360 的下方, 但间隔件 227 形成于第二谷 V2 中而不是微腔 305 中。

[0105] 微腔 305 的部分被暴露所经由的注入孔 307a 和 307b 形成于顶层 360 中。注入孔 307a 和 307b 包括微腔 305 的第一边缘的侧表面被暴露所经由的第一注入孔 307a 以及微腔 305 的第二边缘的侧表面被暴露所经由的第二注入孔 307b。相邻的两个微腔 305 之中的一个微腔 305 的第一注入孔 307a 和另一个微腔 305 的第二注入孔 307b 以第一谷 V1 介于二者之间的方式而彼此面对。微腔 305 通过注入孔 307a 和 307b 被暴露,使得配向溶液、液晶材料等可通过注入孔 307a 和 307b 而被注入到微腔 305 中。

[0106] 之前提到的遮光件 225 和遮光钝化层 229 可形成为与注入孔 307a 和 307b 部分重叠。

[0107] 第三绝缘层 370 可进一步形成于顶层 360 上。第三绝缘层 370 可包含无机绝缘材料,诸如以硅氮化物 (SiN_x) 或硅氧化物 (SiO_x) 为例。第三绝缘层 370 可形成为覆盖顶层 360 的上表面和侧表面。第三绝缘层 370 用于保护包括有机材料的顶层 360,并且如果需要的话可省去第三绝缘层。

[0108] 封装层 390 可形成于第三绝缘层 370 上。封装层 390 形成为覆盖微腔 305 的一部分暴露至外部所经由的注入孔 307a 和 307b。封装层 390 可将微腔 305 密封为使得形成在微腔 305 中的液晶分子 310 不排出到外部。由于封装层 390 与液晶分子 310 接触,因而封装层 390 可包括不与液晶分子 310 反应的材料。例如,封装层 390 可包括聚对二甲苯等。

[0109] 封装层 390 可包括诸如以双层或三层为例的多层。双层包括由不同材料形成的两层。三层包括三个层,并且相邻层的材料是彼此不同的。例如,封装层 390 可包括包含有机绝缘材料的层和包含无机绝缘材料的层。

[0110] 尽管未在附图中示出,但可在显示装置的上表面和下表面上进一步形成偏振片。偏振片可包括第一偏振片和第二偏振片。第一偏振片可附接至基板 110 的下表面上,并且第二偏振片可附接至封装层 390 上。

[0111] 接下来,将参考图 6 和图 7 在下文中描述根据本发明的实施方式的显示装置。

[0112] 图 6 和图 7 中示出的显示装置的组成元件与图 1 至图 5 中示出的显示装置的组成元件基本相同,因而将省去对其的描述。图 6 和图 7 的实施方式与前述的实施方式的不同之处在于省去了间隔件,并且将在下文中对其进行详细描述。

[0113] 图 6 是示出了根据实施方式的显示装置的一部分的布局图,并且图 7 是示出了沿着线 VII-VII 截取的显示装置的截面图。

[0114] 在该显示装置中,像素电极 191 形成于基板 110 上,并且公共电极 270 以微腔 305 介于像素电极 191 和公共电极 270 之间的方式形成在像素电极 191 上。像素电极 191 形成为与数据线 171 重叠。

[0115] 与前述的实施方式相似,遮光件 225 形成于第一谷 V1 中,但是与前述的实施方式相反,间隔件 227 不形成于第二谷 V2 中。

[0116] 遮光钝化层 229 形成于遮光件 225 上。遮光钝化层 229 位于第一谷 V1 和第二谷 V2 中。遮光钝化层 229 形成为与薄膜晶体管 Qh 和 Q1、栅极线 121 和数据线 171 重叠。遮光钝化层 229 可包括无机绝缘材料,诸如以硅氮化物 (SiN_x)、硅氧化物 (SiO_x) 为例,并且用于保护遮光件 225。此外,遮光钝化层 229 用来防止公共电极 270 和像素电极 191 之间的短路。

[0117] 遮光钝化层 229 形成的位置与前述实施方式中相同,但间隔件 227 不形成于遮光

钝化层 229 的下方。即使不形成间隔件 227, 遮光钝化层 229 包括绝缘材料, 使得可以防止像素电极 191 和公共电极 270 之间的短路。

[0118] 虽然已经结合特定实施方式描述了本发明, 但应当理解的是, 本发明不限于所公开的实施方式, 相反地, 本发明旨在涵盖落入所附权利要求的精神和范围内的各种修改和等同布置。

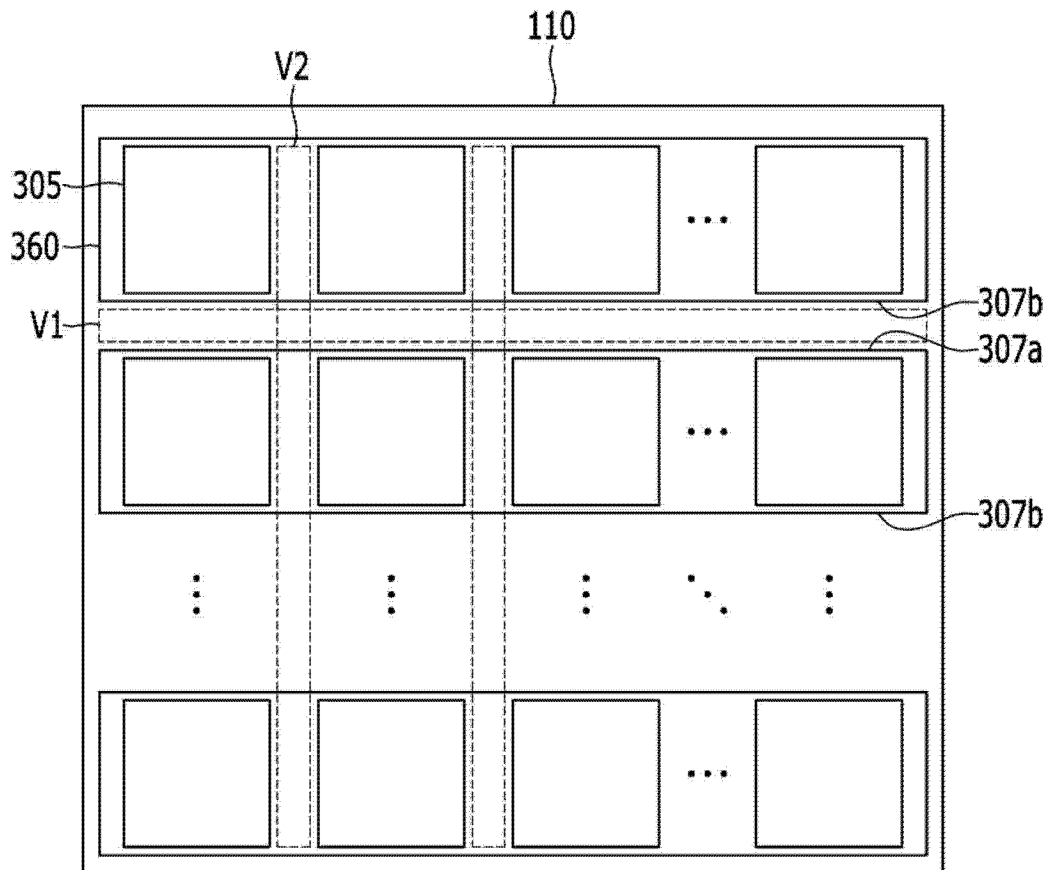


图 1

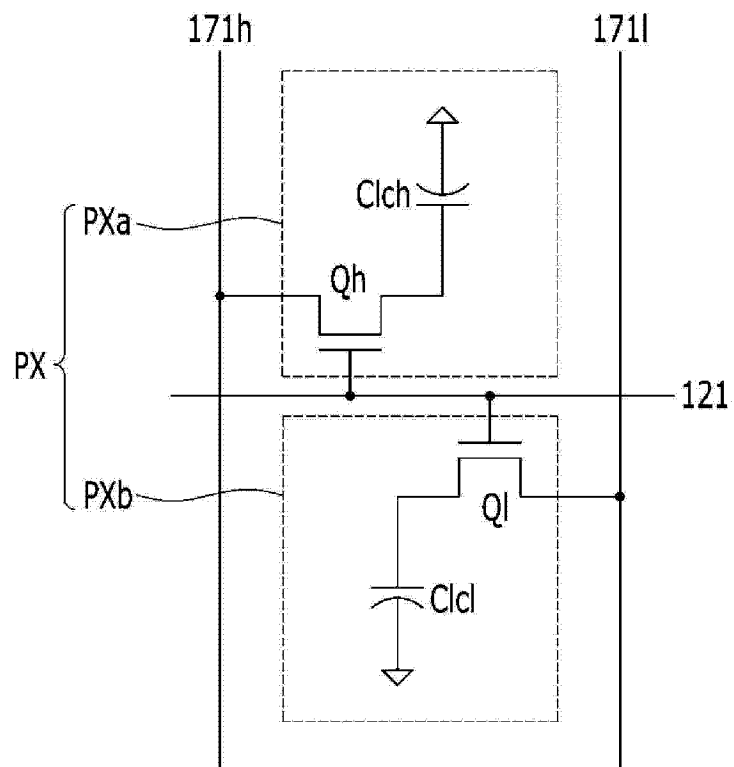


图 2

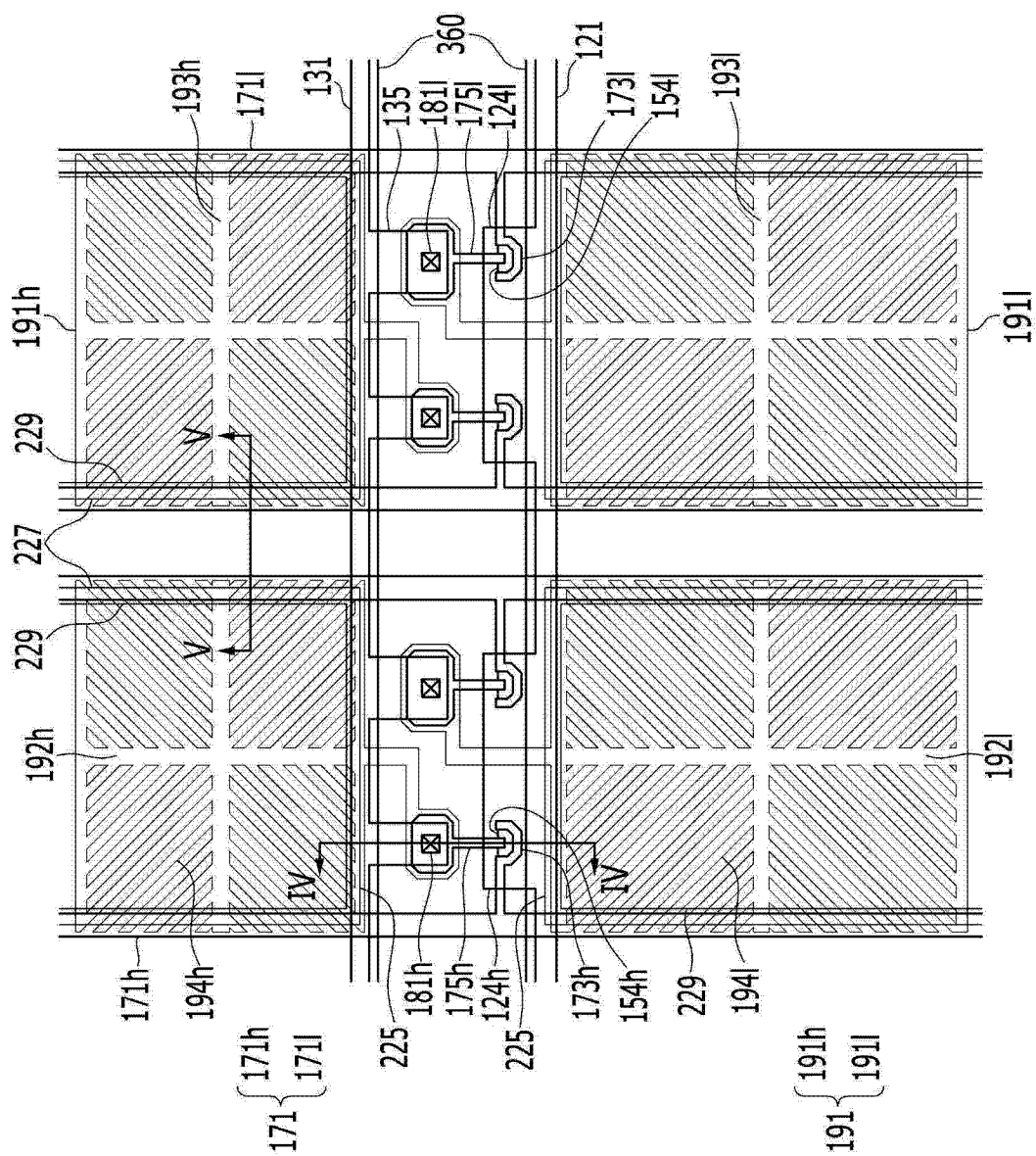


图 3

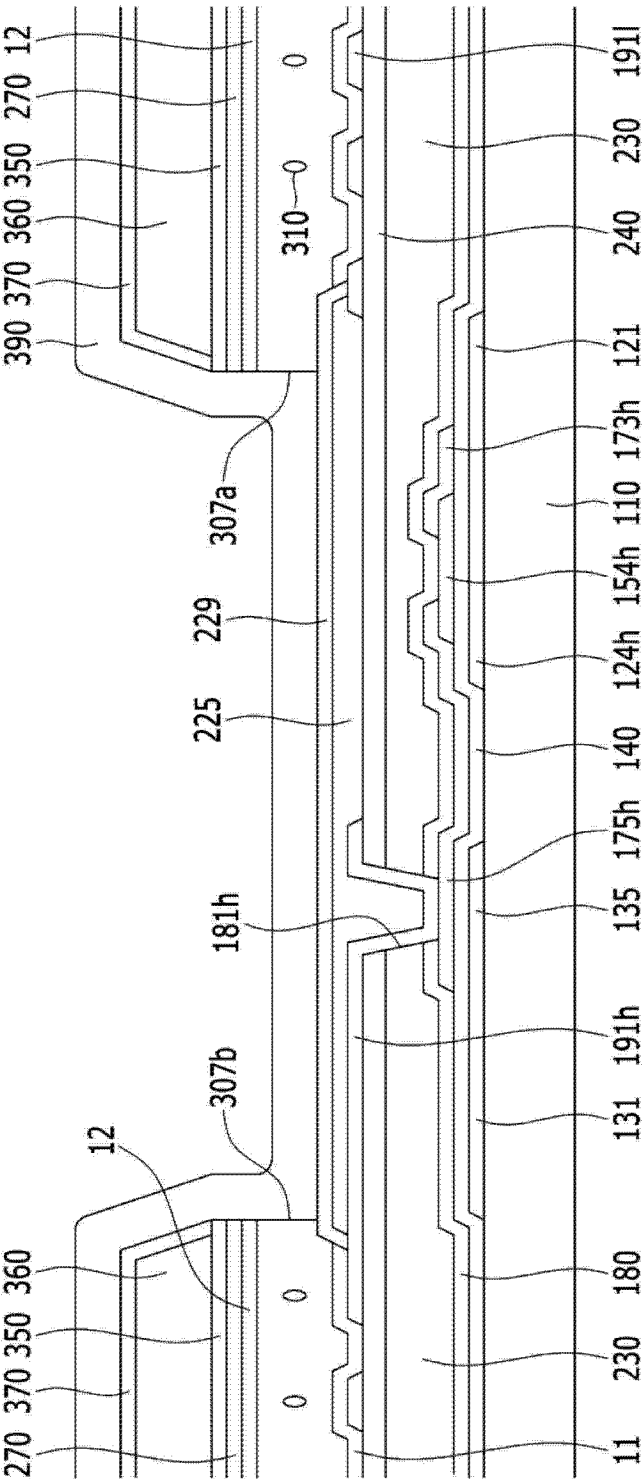


图 4

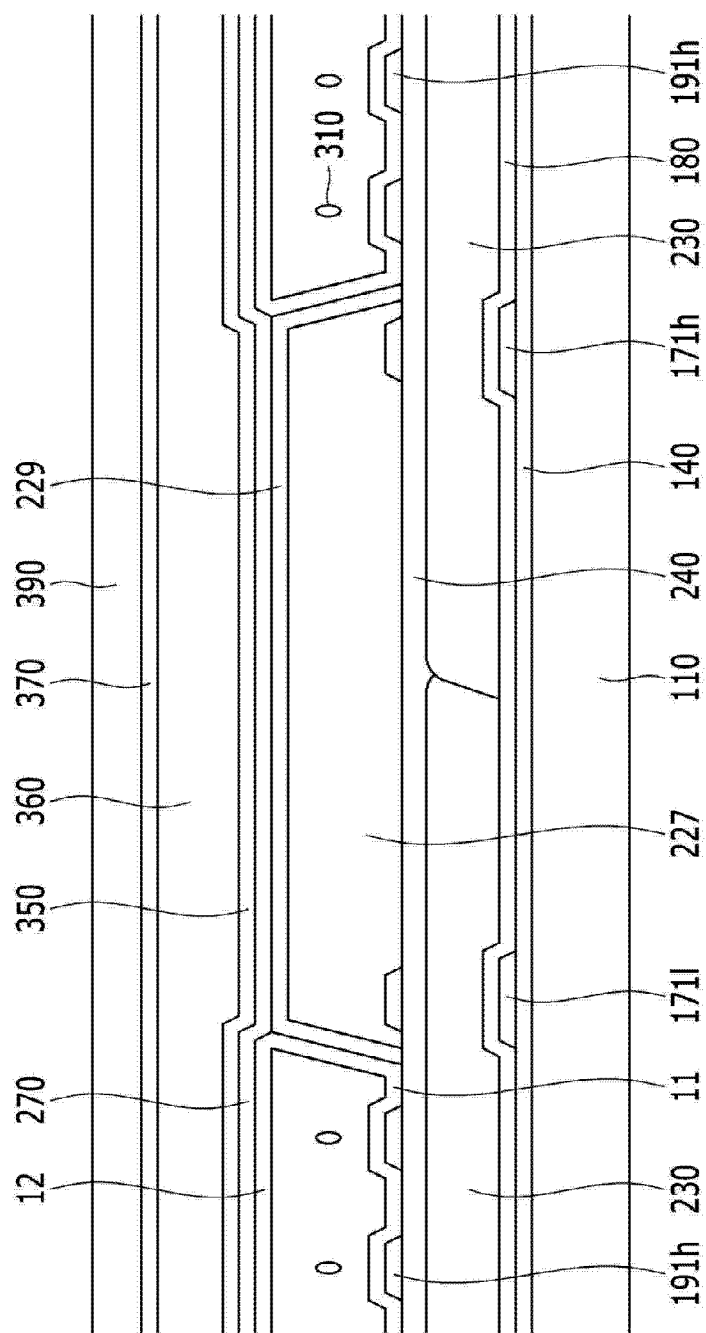


图 5

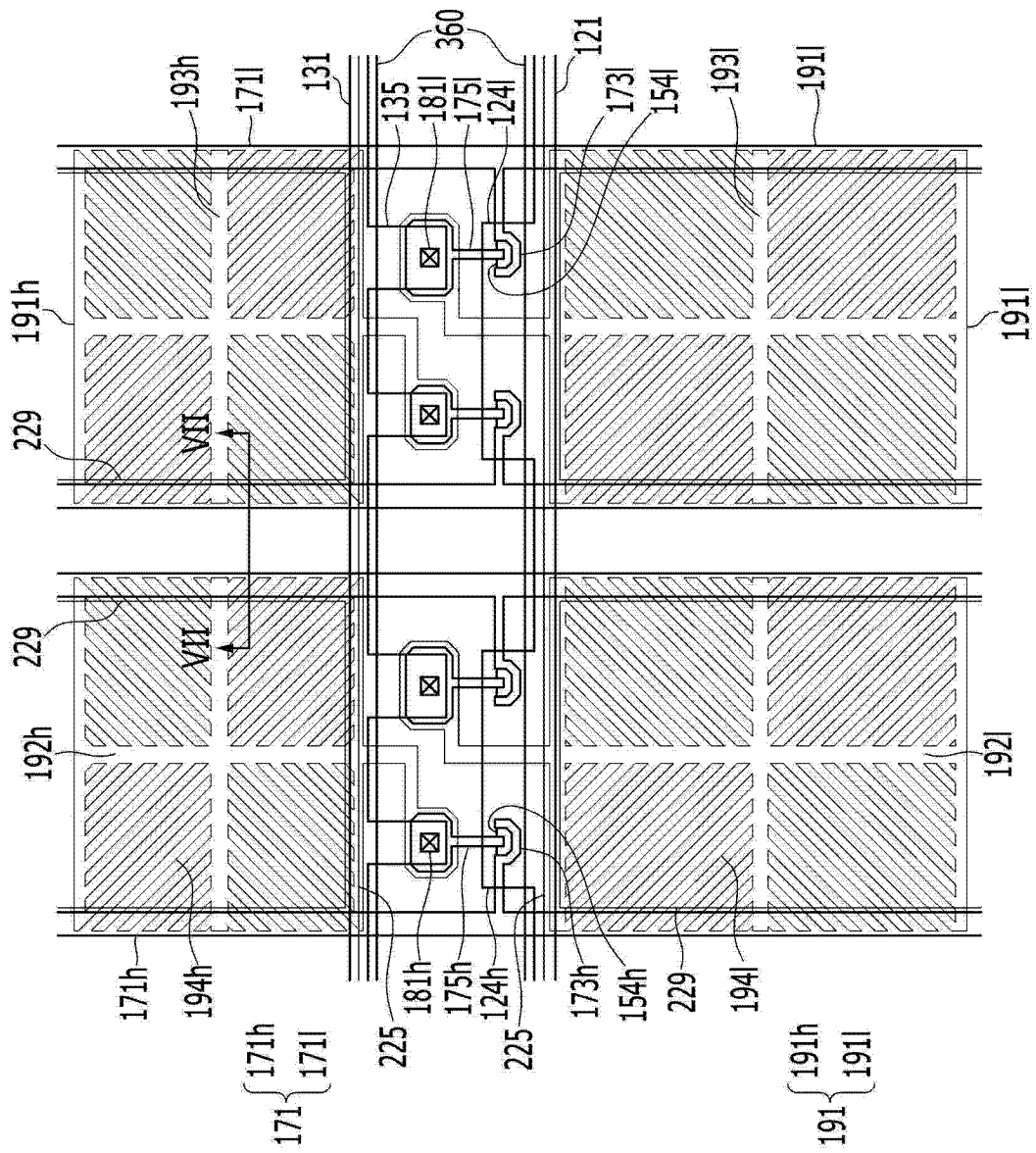


图 6

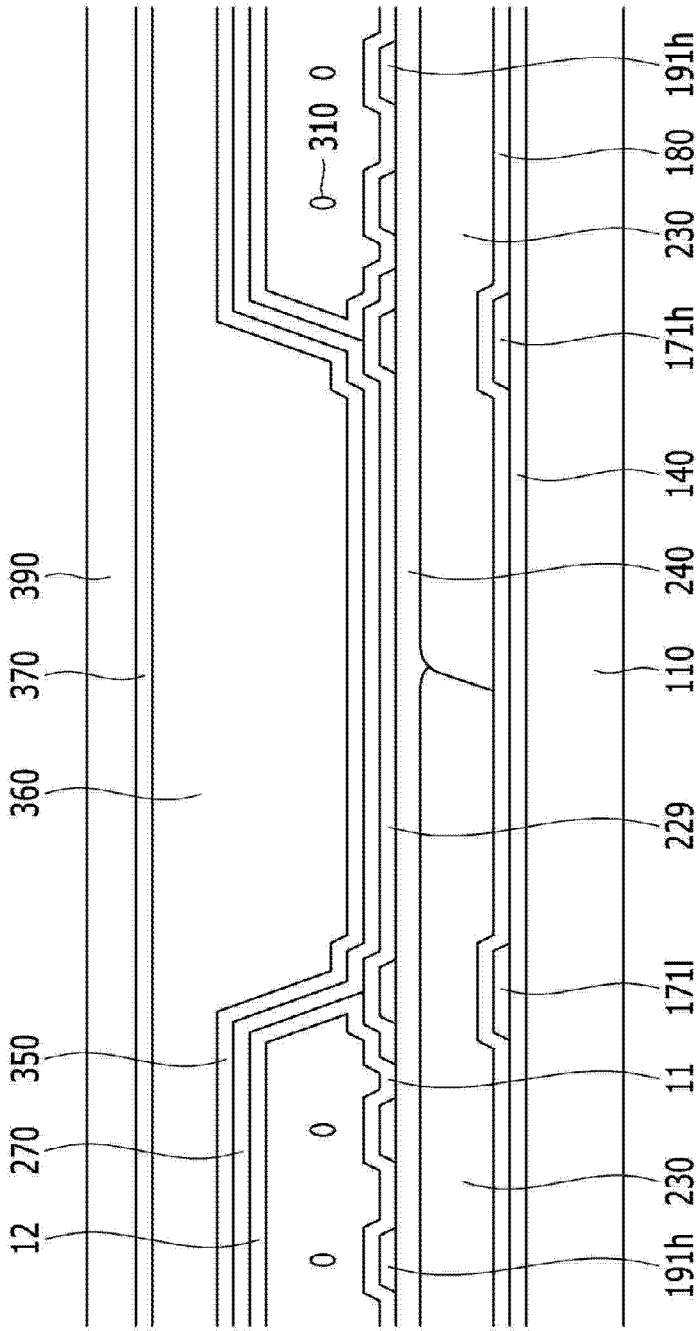


图 7

专利名称(译)	显示装置		
公开(公告)号	CN104656316A	公开(公告)日	2015-05-27
申请号	CN201410390258.7	申请日	2014-08-08
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	李仙花 郑光哲 宋世泳 郑美惠 黄仁载		
发明人	李仙花 郑光哲 宋世泳 郑美惠 黄仁载		
IPC分类号	G02F1/1339 G02F1/1362 G02F1/1343		
CPC分类号	G02F1/136209 G02F1/133377 G02F1/1341 G02F1/136286 G02F1/136227 G02F1/1368 G02F2201/40		
代理人(译)	余刚		
优先权	1020130139976 2013-11-18 KR		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种显示装置，该显示装置改善水平串扰和孔径比，并且包括：基板；形成于基板上的栅极线和数据线；连接至栅极线和数据线的薄膜晶体管；连接至薄膜晶体管的像素电极；与像素电极上的薄膜晶体管重叠的遮光件；在遮光件上与薄膜晶体管和数据线重叠的遮光钝化层；形成于像素电极上并通过介于其间的多个微腔与像素电极间隔开的公共电极；形成于公共电极上的顶层；暴露多个微腔中的每个的一部分的注入孔；填充多个微腔的液晶层；以及形成于顶层上以覆盖注入孔从而密封微腔的封装层。

